

논문 2009-46SC-1-9

전하 펌프의 전류 부정합 감소를 위한 피드포워드 방식

(A Feed-forward Method for Reducing Current Mismatch in Charge Pumps)

이 재 환*, 정 향 근**

(Jae-Hwan Lee and Hang-Geun Jeong)

요 약

전하 펌프의 전류 부정합은 위상 고정 루프의 주파수 성분에 기준 스퍼를 발생시킴으로써 특성을 떨어뜨리게 한다. 전류 부정합은 캐스코드 출력단과 같이 전하 펌프의 출력 저항을 높여줌으로써 감소시킬 수 있다. 그러나 공급 전압이 낮아짐에 따라 트랜지스터를 쌓기 힘들어지게 된다. 본 논문에서는 전류 부정합을 줄이기 위한 새로운 방법을 제안하였다. 제안한 방법은 출력 단의 채널 길이 변조에 의한 전류 변화를 피드포워드 방식으로 보상해 주는 것이다. 새로운 방법에 대한 시뮬레이션은 CMOS 0.18 μ m 공정을 이용하였다.

Abstract

Current mismatch in a charge pump causes degradation in spectral purity of the phase locked loops (PLLs), such as reference spurs. The current mismatch can be reduced by increasing the output resistance of the charge pump, as in a cascoded output stage. However as the supply voltage is lowered, it is hard to stack transistors. In this paper, a new method for reducing the current mismatch is proposed. The proposed method is based on a feed-forward compensation for the channel length modulation effect of the output stage. The new method has been demonstrated through simulations on typical 0.18 μ m CMOS circuits.

Keywords : Charge pump, PLL, Current matching, Current mismatch, Feed-forward

I. 서 론

전하 펌프 위상 고정 루프는 위상 주파수 검출기, 전하 펌프, 루프 필터, 전압 제어 발진기, 분주기로 구성된다. 본 논문에서는 전하 펌프 고정 루프의 한 부분을 차지하는 전하 펌프에 초점을 맞추었다. 이상적인 경우 루프가 고정되었을 때 루프 필터의 전압 값은 변화가 없어야 하지만, 전하 펌프의 비이상적인 특성들에 의해 그 전압 값이 변화를 갖게 된다.

전하 펌프를 설계하는데 있어서 고려해야 할 중요한

사항 중에 하나로 전류 부정합을 들 수 있다. UP 전류와 DOWN 전류가 얼마나 잘 정합이 되느냐에 따라 위상 고정 루프의 출력 신호의 특성에 영향을 주게 된다. 두 전류 간에 부정합이 생기게 되면 그 양에 비례하여 위상 오차가 생기게 되고 그것에 의해 전압 제어 발진기의 입력 전압에 주기적으로 리플이 생기게 된다. 그에 따라 위상 고정 루프의 출력 신호에 기준 스퍼가 생겨 신호의 특성을 악화시키게 된다^[1].

전류의 부정합을 줄이기 위한 보편적인 방법으로는 출력 저항을 키우는 방식이 있다. 이를테면 출력 단을 캐스코드^[2]로 쌓거나 레귤레이티드 캐스코드^[3]를 사용함으로써 출력 저항을 키울 수 있게 된다. 그러나 이 방법들은 출력 전압이 낮아짐에 따라 적용하기가 힘들어 진다는 단점이 있다.

본 논문에서는 전하 펌프의 출력 저항을 키우는 방식이

* 학생회원, ** 정회원 전북대학교 전자정보공학부
(Division of Electronics & Information Engineering,
Chonbuk National University)

※ 본 연구는 BK21사업 연구비의 지원에 의하여 수행
하였음.

접수일자: 2008년11월20일, 수정완료일: 2009년1월15일

아닌 피드포워드 경로를 이용하여 전류 정합 특성을 개선시키는 방법을 제안하였다. 출력 전압이 변화했을 때 출력 저항에 의한 전류 변화를 피드포워드 경로에 의한 바이어스 전류의 변화로 상쇄시켜 줌으로써 출력 전류의 변화를 줄였고 전하 펌프 출력 범위 내에서 일정한 전류를 갖도록 하였다. 그렇게 함으로써 UP과 DOWN 전류 모두를 일정하게 하여 전류 정합 특성을 개선하였다.

II. 피드포워드 방식의 동작 원리

그림 1은 피드포워드 방식의 블록 다이어그램을 보이고 있다. 출력 전압 변화에도 전류의 변화를 일정하게 하기 위해 기존에 널리 이용되던 방법으로 출력 저항을 키워주었던 반면, 제안한 방법에서는 피드포워드 경로를 이용하여 전류를 일정하게 만들어 준다. 피드포워드 경로는 유한한 출력 저항에 의한 전류 변화량을 그 반대의 전류 변화량으로 서로 상쇄시켜 줌으로써 전류 변화를 줄이는 역할을 한다. 피드포워드 경로는 각각 전압 전달 부분, 컨덕터 부분, 전류 전달 부분으로 나눌 수 있다.

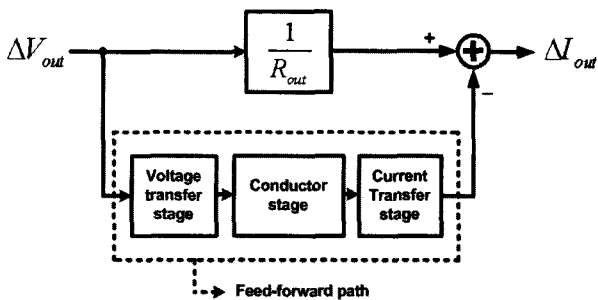


그림 1. 피드포워드 방식의 블록 다이어그램
Fig. 1. Block diagram for the feed-forward method.

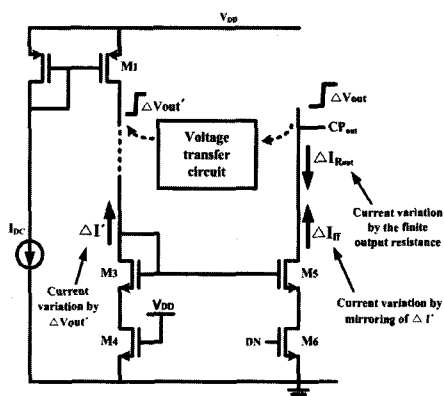


그림 2. 피드포워드 경로의 회로 구현
Fig. 2. Circuit implementation for the feed-forward path.

그림 2는 피드포워드 경로를 구현한 전체 회로의 DOWN 부분만 보인 것이다. 전압 전달 회로(voltage transfer circuit)는 전하 펌프의 출력 전압의 변화(ΔV_{out})를 바이어스 회로로 전달하는 역할을 한다. 전달된 전압 변화($\Delta V_{out}'$)는 M1의 소스-드레인 전압을 바꾸게 된다. 그 전압 변화는 채널 길이 변조(channel length modulation)에 의해 전류의 변화량($\Delta I'$)은 M3~M6로 구성된 전류 거울(current mirror)에 의해 전하 펌프의 출력 단으로 전달된다. 여기에서 전달된 전류 변화(ΔI_{ff})가 유한한 출력 저항에 의해 생기는 전류 변화(ΔI_{Rout})와 같게 된다면 출력 전압의 변화에도 출력 전류의 변화는 없게 된다.

III. 피드포워드 방식을 구현한 방법

본 논문에서는 그림 2의 전압 전달 회로를 구현한 2 가지 방법을 제안하였다. 하나는 소스 팔로워를 캐스케이드하여 구현한 방법이고, 다른 하나는 연산 증폭기를 이용하여 구현한 방법이다.

가. 소스 팔로워를 이용한 구현

그림 3은 전압 전달 회로를 소스 팔로워를 이용하여 구현된 회로를 보여주고 있다. M7로 구성된 출력 측으로부터 첫 번째 소스 팔로워는 출력 전압의 변화를 M2의 게이트 노드로 전달하게 된다. M2로 구성된 두 번째 소스 팔로워는 M2 게이트의 전압 변화를 M1의 드레인 노드로 전달을 하여 M1의 소스-드레인 전압을 변화시키게 된다.

이 회로의 장점은 소스 팔로워를 이용함으로써 구현

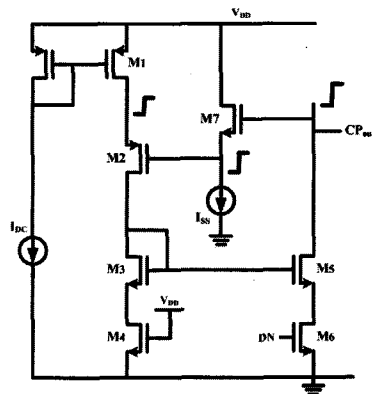


그림 3. 소스 팔로워로 구현된 피드포워드 경로
Fig. 3. Feed-forward path implemented by the source followers.

이 간단하다는 점이다. 반면에 단점으로는 공정 변화를 가질 수 있다는 점이다. M2와 M7의 게이트-소스 전압이 문턱 전압의 변화에 의해 영향을 받게 되기 때문에 공정 변화에 따라 M1의 소스-드레인 전압이 바뀌어 전하 펌프의 출력 전류량이 변하게 된다.

나. 연산 증폭기를 이용한 구현

그림 4는 전압 전달 회로를 연산 증폭기를 이용하여 구현된 회로를 보여주고 있다. 연산 증폭기가 사용된 부궤환을 이용함으로써 출력 전압의 변화를 M1의 드레인 노드로 전달을 하게 된다. 이 회로의 장점은 부궤환을 이용함으로써 루프의 이득이 충분히 크다면 공정 변화에 둔감하게 된다는 점이다. 단점으로는 연산 증폭기가 들어감으로써 소스 팔로워로 구현했을 때에 비해 면적이 커진다는 점이다.

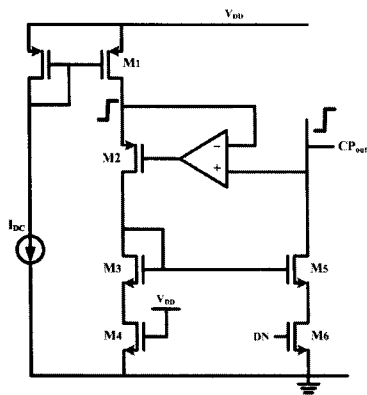


그림 4. 연산 증폭기로 구현된 피드포워드 경로
Fig. 4. Feed-forward path implemented by the op amp.

IV. 피드포워드 방식을 적용하여 개선한 전하 펌프

그림 5의 (a)와 (b)는 부궤환을 이용하여 동작 범위 전 구간에서 정합 특성을 갖는 전하 펌프 회로와 전류 정합 특성에 대한 시뮬레이션 결과를 보이고 있다^[4]. UP 부분의 바이어스 전류를 정전류원으로 하지 않고 DOWN 전류를 따라가게 함으로써 두 전류간의 정합 특성을 개선한 회로이다.

UP 전류가 DOWN 전류를 따라가게 함으로써 전류의 정합 특성이 개선되었지만 그림 5 (b)와 같이 출력 전압 범위를 0.3 ~ 1.5 V라고 가정할 때 전하 펌프의 출력 전류에는 ΔI_{CP} 만큼의 변화를 갖게 된다. 이러한 전류의 변화를 줄이기 위해 그림 6 (a)와 같이 소스 팔로워를 이용하여 출력 범위 내에서 보다 일정한 전류를

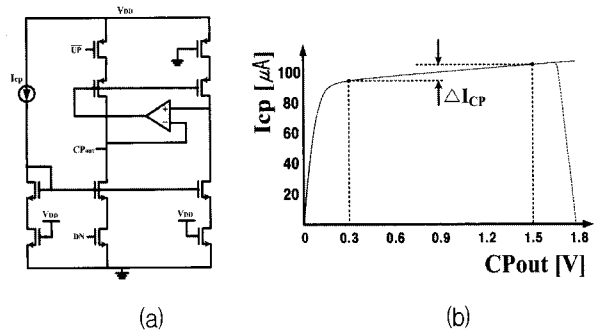


그림 5. (a) 부궤환을 이용하여 전류 부정합을 개선한 기존의 전하 펌프 (b) 전류 정합 특성

Fig. 5. (a) Existing charge pump of using negative feedback for reducing current mismatch (b) Current matching characteristics.

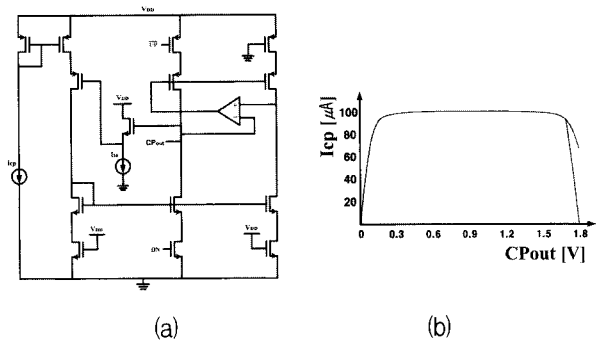


그림 6. (a) 소스 팔로워를 이용하여 개선된 전하 펌프 (b) 전류 정합 특성

Fig. 6. (a) Improved charge pump by using source followers (b) Current matching characteristics

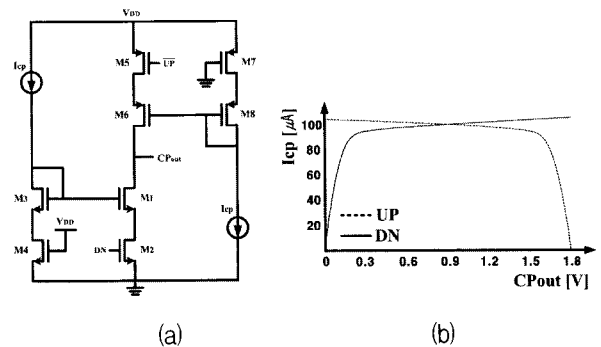


그림 7. (a) 소스 스위치 전하 펌프 (b) 전류 정합 특성
Fig. 7. (a) Source-switch charge pump (b) Current matching characteristics.

갖도록 개선하였다. 이 경우에는 공정 변화를 갖더라도 전류 정합 특성은 변하지 않기 때문에 소스 팔로워로도 구현이 가능하다.

그림 7 (a)는 일반적인 소스 스위치를 이용한 전하 펌프 회로이다. 그리고 그림 7 (b)는 전류 정합 특성을 보여주고 있다. 전하 펌프의 출력 전압 범위 내에서 두

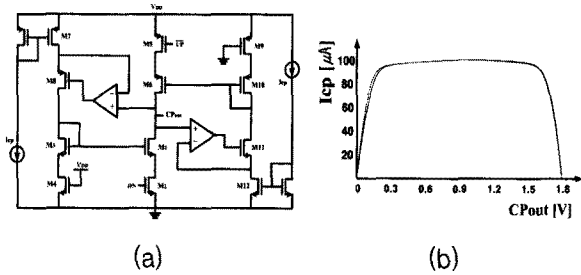


그림 8. (a) 연산 증폭기를 이용하여 개선된 전하 펌프 (b) 전류 정합 특성

Fig. 8. (a) Improved charge pump by using the op amps (b) Current matching characteristics.

표 1. 루프의 특성 결과

Table 1. Characteristics result of the loop.

	결과
이득	61dB
단위 이득 주파수	586MHz
위상 마진	76°

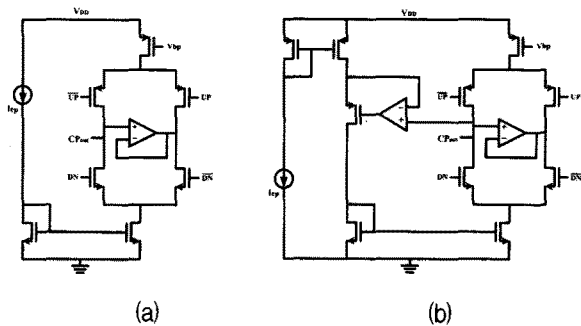


그림 9. (a) 전하 공유를 줄인 기존의 전하 펌프 (b) 개선된 전하 펌프

Fig. 9. (a) Existing charge pump for reducing charge sharing (b) Improved charge pump.

전류의 각각의 기울기는 전하 펌프의 출력 단에서 바라본 출력 저항의 역수와 같게 된다.

그림 8 (a)는 연산 증폭기를 이용하여 개선된 전하 펌프를 보여준다. 전압 전달 회로로서 부궤환 회로를 이용한 이유는 소스 팔로워로 구현하게 되면 공정 변화에 영향을 받기 때문이다. 게이트-소스 전압이 문턱 전압의 변화에 의해 영향을 받게 되기 때문에 공정 변화에 따라 M7과 M12의 소스-드레인 전압이 바뀌어 UP과 DOWN의 출력 전류의 양이 다르게 변하게 된다. 따라서 전류량은 각각 일정하게 유지가 되지만 전류 정합 특성이 틀어지게 된다. 이를 해결하는 방법으로 전압 전달 회로를 연산 증폭기가 사용된 부궤환으로 구현하여 M7과 M12의 드레인 전압을 출력 전압과 같게 만들

어 주었다. 그렇게 함으로써 공정 변화에 루프의 이득이 어느 정도 변하더라도 전달되는 전압에는 크게 변함이 없도록 해주었다.

연산 증폭기로는 넓은 출력 범위를 갖는 2단 연산 증폭기를 이용하였다. 그 이유는 전하 펌프의 출력 전압이 낮은 부분에서는 M8의 게이트 전압이 M8의 소스-게이트 전압에 의해 출력 전압보다 낮은 전압이 걸리게 되고 그것에 의해 루프 이득이 줄어드는 것을 방지하기 위해서이다. 표 1은 전하 펌프의 출력 전압을 루프의 입력으로 하였을 때 연산 증폭기를 포함한 M8의 소스까지의 루프 특성을 나타낸 것이다.

그림 9의 (a)와 (b)는 각각 전하 공유를 줄인 기존의 전하 펌프 회로^[5]와 연산 증폭기를 이용하여 개선된 회로를 보이고 있다. 그림의 간략화를 위해 DOWN 부분만 나타내었다.

V. 결 론

본 논문은 전하 펌프의 전류 정합 특성에 초점을 맞추었다. 기존의 전하 펌프의 경우 전류 부정합을 줄이기 위해 출력 단의 출력 저항을 키우기 위해 캐스코드 방법이 널리 이용되었다. 그러나 전원 전압이 낮아짐에 따라 트랜지스터를 쌓기가 힘들어진다.

본 논문에서는 피드포워드 경로를 만들어 전류 정합을 개선하였다. 유한한 출력 저항에 의해 변하게 되는 전류를 피드포워드 방식을 이용해 바이어스 전류를 변화시켜 상쇄시켜 줌으로써 출력 전압의 변화에도 출력 전류가 일정하도록 만들어 주었다. 제안된 방법은 다양한 기존의 회로에 효과적으로 적용될 수 있다.

참 고 문 헌

[1] H. Arora, N. Klemmer, J. C. Morizio, and P. D. Wolf, "Enhanced phase noise modeling of fractional-N frequency synthesizers," *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 52, no. 2, pp. 379-395, Feb. 2005.

[2] W. Rhee, Bang-Sup Song, Akbar Ali, "A 1.1-GHz CMOS fractional-N frequency synthesizer with a 3-b third-order $\Delta\Sigma$ modulator," *IEEE J. Solid-State Circuits*, vol. 35, no. 10, pp. 1453-1460, Oct. 2000.

[3] Young-Shig Choi, Dae-Hyun Han, "Gain-boosting charge pump for current matching in

phase-locked loop" IEEE Trans. Circuits Syst. II, Express Briefs, vol. 53, no. 10, pp. 1022-1025, Oct. 2006.

- [4] Jae-Shin Lee, Min-Sun Keel, Shin-II Lim and Suki Kim, "Charge pump with perfect current matching characteristics in phase-locked loops," Electronics Letters, vol. 36, pp. 1907-1908, Nov. 2000.
- [5] A. Waizman, "A delay line loop for frequency synthesis of deskewed clock," ISSCC Digest of Technical Papers, 1994.

저 자 소 개



이 재 환(학생회원)
 2007년 전북대학교 전자정보
 공학부 학사 졸업.
 2008년 전북대학교 전자공학과
 석사 수료.
 2007년~현재 전북대학교 전자
 정보공학부 석사과정.

<주관심분야 : Frequency synthesizer, 아날로그
 회로 설계>



정 향 근(정회원)
 1977년 서울대학교 전자공학과
 학사 졸업.
 1979년 한국과학기술원 전기
 전자공학 석사 졸업.
 1989년 플로리다대학교
 전기공학 박사 졸업.

1979년~1982년 한국 전자통신연구소 재직.
 1989년~1991년 모토롤라 고급기술연구소 재직.
 1991년~현재 전북대학교 전자정보공학부 교수
 <주관심분야 : 아날로그, RF 회로설계>