

전원장치용 대기전력 절감 기능 내장형 Power IC 기술개발 동향 및 시장 동향 분석

김형우 선임연구원 (한국전기연구원 에너지반도체연구소센터)

1. 서론

최근 들어 환경 보존 및 에너지 절감에 대한 국제적인 관심이 증가하고 있다. 특히 전기 에너지의 생산에 필수적인 자원인 석탄 및 석유와 같은 화석 연료의 사용에 따른 대기오염의 증가는 향후 지구의 생존이라는 문제와 맞물려 전 세계적인 이슈가 되고 있는 실정이며, 중국, 인도와 같은 거대 국가의 개발이 심화되면서 장기적으로는 에너지 고갈에 대한 우려 또한 심각한 문제로 다가오고 있다. 과거에는 에너지의 사용과 환경 문제를 이원화시켜 생각을 해왔으나 최근 들어 에너지와 환경 문제는 둘이 아닌 하나의 문제라는 인식이 강해지고 있으며, 에너지 절약이 곧 환경 문제 해결의 핵심이라는 국가적인 동의가 이루어지고 있다. 이러한 인식을 바탕으로 이미 주요 기술 선진국들에서는 다양한 에너지 절감 기법 및 정책들을 지속적으로 연구하고 시행 중에 있으며, 우리나라에서도 2000년도에 들어서 이러한 대열에 동참하고 있다 [1].

에너지 절약에 대한 관심이 증가하면서 대두되기 시작한 문제의 하나가 바로 가전 및 사무기기에서의 대기전력이다. 가전 및 사무기기는 주 기능을 수행하고 있는 동작 시간보다는 대기시간이 더 긴 기기들로 대기상태에서의 전력소비가 크다는 특징을 가지고 있다. 과거에는 기기가 동작 상태에서 소비하는 전력이 크기 때문에 대기전력이 큰 의미를 가지지 못했으나 최근에는 다양한 기술이 개발됨에 따라

전체 소비전력에서 대기전력이 소비하는 비중이 커짐에 따라 대기전력에 대한 인식이 새로워지고 있다. 지난 수년간의 조사 및 분석에서 대기전력이 차지하는 비중이 가정 및 사무실 전체 소비전력의 10% 이상이라는 결과가 나오며, 호주, 미국, 일본 및 유럽에서는 2000년 이후부터 대기전력 절감을 위한 기준들을 제시하고 있으며 우리나라도 이에 발맞추어 2010년까지 모든 가전 및 사무기기의 대기전력을 1와트 이하로 규제하기 위한 정책을 지속적으로 입안하고 있는 실정이다. 이러한 대기전력 기준 및 정책들은 이미 세계적인 무역 장벽으로 작용하고 있어 각종 전자기기들을 제조·판매하고 있는 기업들의 시장 경쟁력에 많은 영향을 주고 있다 [2,3].

세계적인 대기전력 절감 기준 및 정책 시행에 따라 많은 기업들에서 대기전력 절감을 위한 다양한 기술들을 연구개발하고 있으며, 특히 기기가 동작하기 위해 필요한 전력을 공급하는 전원장치가 대기전력 소비의 주요 부분으로 나타남에 따라 전원장치에서의 대기전력 절감을 위한 기술 개발에 많은 노력을 기울이고 있다.

전원장치에서 대기전력을 절감하기 위한 주요 기술에는 저항과 같은 수동 부품에서의 손실 저감 기술, MOSFET, IGBT 등의 파워스위치에서의 손실 저감 기술들이 있으나 이러한 부품들의 손실 저감만으로는 대기전력 절감에 한계가 있다. 따라서 최근에는 이러한 부품들보다는 전원장치를 제어하는 집적회로(IC)에서의 제어기술을 바탕으로 한 대기전력 절감 기술 개발이 많이 이루어지고 있다. 이미 세계

유수의 집적회로 제조·판매사들에서는 Burst Mode, Skip Mode와 같은 제어기술을 개발 및 도입하여 전원장치에서의 대기전력 절감에 적용하고 있는 실정이다 [4, 5].

본 기고문에서는 집적회로에서 대기전력을 제어하기 위해 사용되는 회로적인 기법들과 기술개발 동향에 대해 소개하고, 대기전력 제어 기술을 내장한 집적회로의 시장동향을 살펴보고자 하였다.

2. 대기전력 제어 기술

전원장치가 대기모드 상태에서 동작하는 동안 발생하는 대기전력은 아래와 같이 크게 3가지 정도로 분류할 수 있다.

- 스위칭 손실
- 초기 구동 시 저항에서의 손실
- 제어 IC에서의 손실

스위칭 손실은 일반적으로 전원장치의 파워스위치 소자가 구동하면서 발생하는 손실로 전압/전류의 Overlap에 의한 손실, MOSFET 및 Diode의 턴-온 손실, Leakage Inductance에 의한 손실 및 게이트 구동에 의한 손실 등으로 약 0.5-0.6 W 정도의 값을 나타내며 초기 구동 시 저항에서의 손실은 0.1-0.2 W, 제어 IC에서의 손실은 약 0.03-0.2 W 정도를 가진다.

앞서 언급한 것과 같이 이러한 전원장치에서의 대기전력 소모를 줄이는 방법에는 전원장치를 구성하는 수동 부품에서의 손실을 줄이거나 MOSFET와 같은 파워스위치에서의 손실을 저감하도록 하는 방법 등이 있으나 이러한 방법으로는 대기전력 절감에 한계가 있다.

본 장에서는 전원장치에서의 대기전력을 절감하기 위해 주로 사용되는 집적회로 제어 기술에 대해 알아보고자 한다. 집적회로 제어기술을 이용한 대기전력 절감 기법에는 여러 가지가 있으나 주로 Burst Mode Control, Skip Mode Control 및 Frequency Foldback with Burst Mode Control과 같은 기법이 많이 사용된다.

이러한 기법들의 공통점은 모두 전원장치가 대기 모드 상태에서 동작하는 경우 전원장치에서 전력전달을 위해서 사용되는 파워스위치 소자의 구동 주파수를 변화시킨다는 점이다.

2.1 Skip Mode Control

그림 1에 대기모드 상태에서의 Skip Mode Control과 Burst Mode Control 기법을 사용하는 경우 파워스위치를 구동하는 신호의 형태를 나타내었다. 그림에서 볼 수 있듯이 Skip Mode Control 기법은 전원장치가 대기모드에서 동작하는 경우 파워스위치 구동 신호의 주파수를 부분적으로 Skip하여 대기모드 상태에서 전원장치의 파워스위치가 동작하는 주기를 감소함으로써 대기전력을 감소하는 방법이다.

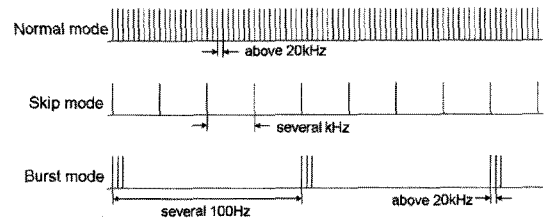


그림 1. 대기모드 상태에서 Skip Mode Control 및 Burst Mode Control 기법에 따른 파워스위치 구동 신호 파형.

파워스위치의 동작주파수를 Skip하기 위한 회로는 주로 그림 2와 같은 회로가 사용된다 [6].

그림 2에서 FB 단자 다음의 비교기 중 하단 비교기에서는 전원장치내의 파워스위치 소자에 흐르는 최대 전류값의 일정 비율보다 FB 단자 전압이 낮아지는 경우에 더 이상의 전류량 감소를 막기 위해 제어 IC에서의 파워스위치 구동 신호를 Skip하도록 하기 위한 비교기로 Skip Cycle Mode가 시작되도록 해주는 역할을 하며, 상단 비교기에서는 FB 단자 전

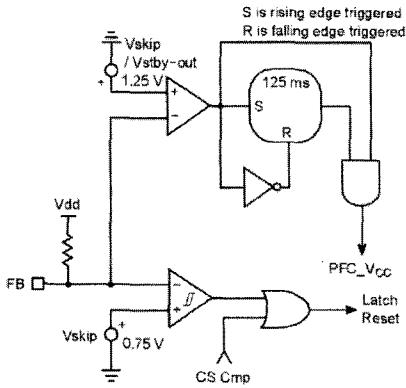


그림 2. Skip Mode Control을 위한 회로.

압이 증가하는 경우 제어 IC에서의 Skip Cycle Mode 동작이 정지되도록 하는 역할을 한다. FB 단자의 전압은 전원장치 출력부에서의 부하량에 의존하는 값으로 부하량이 감소하면 FB 단자 전압도 감소하며, 부하량이 커지게 되면 FB 단자 전압 역시 증가하게 된다. 만일 전원장치 출력부에서의 부하량이 감소하여 FB 단자 전압이 하단 비교기에서 정의된 값보다 낮아지게 되면 Skip Cycle Mode 동작이 시작되며 이후 FB 단자 전압이 상단 비교기에서 정의된 값보다 커지기 전까지는 Skip Cycle Mode 동작을 유지하게 된다.

이러한 Skip Mode Control 기법은 전원장치 출력의 Regulation 특성이 좋다는 장점이 있는 반면 기본 주파수를 Skip하여 사용하기 때문에 파워스위치 구동신호의 동작주파수가 가청주파수대로 진입하는 경우 가청 잡음이 발생하게 된다는 단점이 있다. 주파수의 Skip 주기를 줄임으로써 대기모드 상태에서의 동작주파수를 가청주파수 이상으로 만들어 가청 잡음 문제를 해결할 수는 있으나 이 경우 대기모드 상태에서의 전력 손실 저감효과가 감소한다는 문제점이 있다.

2.2 Burst Mode Control

Burst Mode Control 기법은 Skip Mode Control 기법과는 달리 그림 1에서처럼 파워스위치 구동신호의 동작주파수는 그대로 유지하면서 일정 간격을

두고 구동신호 전체를 정지하는 방법을 이용해 대기 전력을 줄이는 기법으로 주로 그림 3과 같은 회로가 사용된다 [7].

그림 3에서 Vfb 단자 다음의 비교기 중 상단의 비교기는 Burst Mode 동작을 시작하게 해주는 비교기이고 하단의 비교기는 Burst Mode 동작 시 구동신호가 정지되는 구간을 만들어주기 위한 비교기이다. Vfb 단자에 인가되는 전압은 전원장치 출력부에서의 부하량에 따른 Feedback 전압으로 부하량에 비례하는 값을 가진다.

만일 Feedback 전압이 상단 비교기에서 정의된 값 (V_{BURH})보다 낮아지게 되면 제어 IC는 Burst Mode 동작을 시작하게 되며 하단 비교기에서의 값 V_{BURL}보다 작아지기 전까지는 스위칭 동작을 유지하게 된다. Feedback 전압이 V_{BURL}보다 낮아지면 제어 IC의 스위칭 동작은 정지하게 되고 전원장치의 출력전압은 감소하게 되며 Feedback 전압은 다시 상승하게 된다. 상승하기 시작한 Feedback 전압이 다시 V_{BURH}보다 커지게 되면 제어 IC의 스위칭 동작이 재개되며 이와 같은 동작을 반복하는 것이 Burst Mode Control이다.

위와 같은 Burst Mode Control 기법의 경우 파워스위치 구동신호의 동작주파수는 정상동작 상태와 동일하게 유지되기 때문에 Skip Mode Control 기법에서처럼 가청 잡음이 발생하지 않는다는 장점이 있으나 구동신호의 정지 폭이 수백 Hz이기 때문에 전

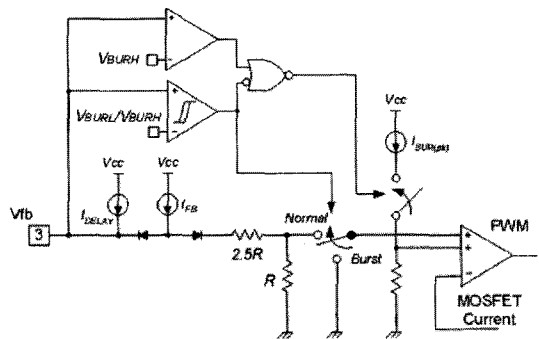


그림 3. Burst Mode Control을 위한 회로.

원장치 출력의 Regulation 특성이 나빠진다는 단점이 있다.

2.3 Frequency Foldback with Burst Mode Control

Frequency Foldback with Burst Mode Control 기법은 전력량에 따른 주파수 변형 기법과 앞서 설명한 Burst Mode Control 기법을 혼용하는 방식으로 부하량에 따라 그림 4와 같은 동작주파수의 변화를 보이는 것이 특징이다.

그림 4에서 볼 수 있듯이 Frequency Foldback with Burst Mode Control 기법을 가지는 제어 IC는 전원장치 출력부에서의 부하량이 큰 경우에는 고정된 동작주파수를 가지며, 부하량이 줄어들에 따라 동작주파수가 감소하다가 일정한 값 이하로 부하량이 감소하면 Burst Mode 동작을 하여 대기전력 소모를 절감하게 된다.

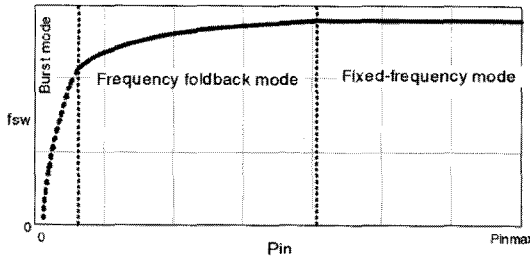


그림 4. 전원장치 부하량에 따른 동작주파수의 변화.

3. 대기전력 제어 IC 관련 기술개발 동향

앞장에서 대기전력 제어 IC에서 주로 사용하고 있는 제어 기법에 대해 간략하게 알아보았다. 본 장에서는 전원장치 제어 IC의 기술개발 동향에 대해 알아보고자 한다. 최근 개발되고 있는 대부분의 전원장치 제어 IC들이 대기전력 제어 기능을 갖추고 있다는 점을 감안하면 전원장치 제어 IC의 개발 동향을 살펴보는 것이 대기전력 제어 IC의 개발 동향

을 간접적으로 알 수 있는 방법이라 할 수 있다.

그림 5에 주요 IC 개발 업체들의 전원장치 제어 IC 개발 방향을 나타내었다. 그림에서 볼 수 있듯이 최근의 IC 개발 방향은 크게 아래의 6가지 정도로 나타낼 수 있다 [8].

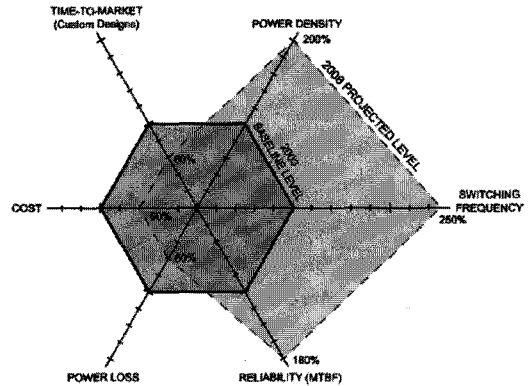


그림 5. 전원장치 제어 IC 기술개발 방향.

- 시장 출시까지의 시간 단축
- 단가 절감
- 손실 저감
- 전력밀도 증가
- 동작주파수 증가
- 신뢰성 향상

위에서 언급한 개발 방향 중에서도 특히 중요한 것이 바로 단가 및 손실의 절감이라 할 수 있다. 단가의 경우 전원장치 및 최종 Application 개발사에서의 요구에 따른 요인이 크다 할 수 있으며 손실 저감의 경우는 서론에서 언급한 국제적인 대기전력 절감에 대한 요구 및 규제 강화가 가장 큰 요인이라 할 수 있다.

이러한 단가 및 손실의 절감을 위해 최근 IC 개발 및 판매 업체들에서는 Hybrid IC 기술 개발이 지속적으로 이루어지고 있다. Hybrid IC란 전원장치의 제작에서 단가 및 손실에 큰 영향을 미치는 제어 IC와 파워스위치 소자를 하나의 Package에 집적하는 형태의 IC를 의미한다. 그림 6에 Hybrid IC의 일반적인 내부 구조를 나타내었다.



그림 6에 나타낸 것과 같이 전원장치 제어용 Hybrid IC는 하나의 Package 내부에 2개 이상의 제어 IC를 동시에 집적하거나 또는 하나 이상의 제어 IC와 파워스위치 소자를 동시에 집적하는 형태를 가진다. 이렇게 하나의 Package에 여러 개의 Chip을 집적할 경우 IC 제조 단가의 절감을 이룰 수 있을 뿐만 아니라 전원장치 구성 부품의 수를 줄일 수 있어 전원장치 제작 단가도 절감되는 효과를 얻을 수 있다.

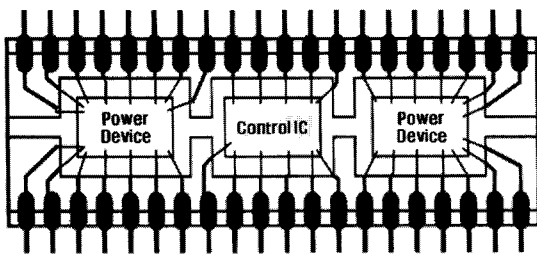


그림 6. Hybrid IC의 구조도.

또한 제어 IC에 의한 파워스위치 소자 구동이 동일한 Package내에서 이루어지기 때문에 파워스위치 구동을 위한 별도의 외부 회로가 필요 없어 이에 따른 손실을 저감할 수 있다는 장점이 있다.

이미 일부 기업에서는 제어 IC와 하나의 파워스위치 소자를 동시에 내장한 전원장치 제어 IC를 개발 및 출시하고 있는 상황이다. 하지만 현재 개발되어 있는 제품들의 경우 전원장치의 출력 용량이 30 W 이내의 소용량 Application을 위한 것으로 75 W 이상의 중용량 Application을 위한 제품은 아직 출시되지 않은 상태이다. 중용량 Application을 위한 Hybrid IC의 개발을 위해서는 다음과 같은 몇 가지 기술적인 문제점의 해결이 필요하다.

첫째, 제어 IC의 경우 대부분 5-20 V 내외의 구동 전압을 가지고 있지만 파워스위치 소자는 적용 Application에 따라 600 V 정도의 내압이 필요하기 때문에 이를 위한 고전압 및 저전압 공정 통합 기술 개발이 필요하다.

둘째, 첫 번째에 언급한 공정 통합과 유사한 문제로 제어 IC와 파워스위치 소자의 동시 집적에 따른 신뢰성 문제의 해결을 위한 기술 개발이 필요하다. 파워스위치 소자가 수십~수백 kHz의 동작주파수를 가지고 구동할 경우 발행하게 되는 각종 잡음과 발열 및 전압차에 따른 영향 등을 해결할 수 있는 기술의 개발이 이루어져야 할 것이다.

셋째, 아직까지는 그림 6과 같은 Multi-frame 구조를 가지는 Package가 없기 때문에 이를 위한 Package의 개발이 이루어져야 한다. 물론 일부 기업에서는 이미 2 Frame 구조를 가지는 Package가 출시되어 있고 사용되고 있으나 3개 이상의 Chip을 동시에 집적하기 위한 Multi-frame Package는 아직 출시가 이루어지지 않고 있는 실정이다. 또한 중용량 Application에 적합한 Hybrid IC의 경우 내장될 파워스위치 소자의 동작 시 발열량이 크기 때문에 이를 해결하기 위한 Package의 발열 설계 기술의 개발도 필요하다.

언급한 문제들 이외에도 Hybrid IC의 개발에는 다양한 문제점들이 존재하고 있으나 우선적으로 위에서 나타난 문제점들에 대한 대처 기술을 개발하는 것이 Hybrid IC를 개발하는데 있어 큰 도움을 줄 수 있으리라 생각된다.

4. 대기전력 제어 IC관련 시장 동향

앞선 2, 3장에서 대기전력 제어 IC 기술과 최근 시장의 요구에 따른 기술개발 동향에 대해 언급하였다. 본 장에서는 대기전력 제어 IC와 관련된 시장 동향에 대해 설명하고자 한다. 아직까지 대기전력 제어 기능을 내장한 제어 IC에 대한 시장 동향은 분석된 자료가 없으나 3장에서 언급한 것과 같이 최근 개발 및 시판되고 있는 대부분의 전원장치 제어 IC들이 대기전력 제어 기능을 내장하고 있기 때문에 전원장치 제어 IC의 시장 동향을 살펴보는 것이 대기전력 제어 IC의 시장 동향을 간접적으로 알아볼 수 있는 방법이라 할 수 있을 것이다.

2006년을 기준으로 Power Device의 전체 시장 규모는 표 1에서 나타낸 것과 같이 약 154억 달러 정도

의 규모를 나타내고 있으며 2010년경에는 약 280억 달러 이상의 시장 규모를 가질 것으로 예상되어지고 있다 [9-11].

전체 Power Device 시장에서 Analog IC가 차지하는 비중은 약 54 % 정도로 전체 시장의 절반을 넘어서는 규모이다. 국내 반도체 산업이 주로 치중하고 있는 메모리 및 CPU 시장 규모가 전체의 40 % 정도임을 감안하면 매우 높은 시장 점유율을 가지고 있다고 할 수 있다.

Analog IC 시장 중에서 Power Management IC 시장은 표 2에서 보는 것과 같이 Switching Converter, Voltage Regulator & Reference, ASSP, Motor Control 등과 같은 다양한 제품 시장으로 이루어져 있다. 표 2에서 볼 수 있듯이 전체 Analog IC 중에서도 각종 가전 및 사무용 전원장치에 사용되는 Switching Converter 및 Voltage Regulator & Reference IC는 2002년 이후 20-40 % 이상의 고속 성장을 하고 있다.

이러한 고속 성장의 원인에는 High-tech 휴대폰, PDA, 노트북, 스마트폰, 무선기기, DVD, MP3, 디지털 카메라 등의 소비가전 및 자동차용 전자기기 수

요의 증가를 들 수 있다.

그림 7은 Power Management IC 시장의 성장률을 나타낸 것이다. 그림에서 볼 수 있듯이 Power Management IC 시장은 2002년 이후 연간 21.3 % 이상의 고속 성장을 하고 있음을 알 수 있다. 이러한 고속 성장은 서론에서 언급한 것과 같이 국제적인 대기전력 절감 기술 개발에 대한 요구와 각종 가전 및 사무기기의 소형·경량화 및 다기능화 추세에 따른 것이다.

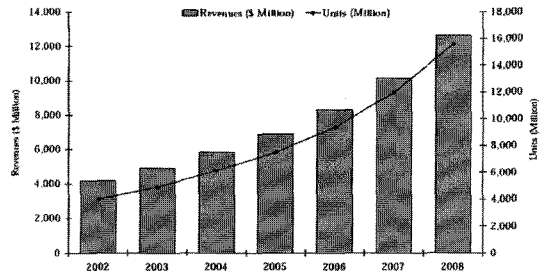


그림 7. Power Management IC 시장 성장률.

표 1. Power device 세계 시장.

(단위 : 억\$)

		2004	2005	2006	성장률 [%]
Power	Discrete	9.5	10.2	11.0	8.0
	Analog IC	58.3	68.8	83.1	19.2
	Power total	67.8	79.0	94.1	17.5
Others (CPU, Memory 등)		44.3	51.9	60.5	17.3
Semiconductor total		112.1	130.9	154.6	16.8

표 2. Power management IC 종류에 따른 성장률.

	Switching converters [%]	Voltage Reg. & Ref [%]	ASSP ICs [%]	Motor control ICs [%]	Battery management ICs [%]
2002	21.45	42.91	16.01	12.45	7.15
2003	21.44	44.26	16.14	11.31	6.84
2004	21.49	45.82	15.94	10.28	6.47
2005	21.75	46.61	15.96	9.46	6.19
2006	21.85	47.86	15.67	8.54	6.08
2007	22.02	49.24	15.25	7.62	5.85
2008	22.02	50.99	14.53	6.68	5.78



5. 결론

지금까지 국제적인 에너지 절감 요구에 따라 개발이 이루어지고 있는 대기전력 제어 기술 및 관련 기술개발 동향과 시장 동향에 대해 알아보았다.

앞서 언급한 것과 같이 현재 전원장치 제어용 IC의 경우 개발 방향이 시장의 요구에 부응하기 위해 다기능을 집적화하는 방향으로 이루어지고 있는 상태로 이미 대부분의 선진 IC 개발 및 판매 업체들은 관련 기술 개발에 착수한 상태이다. 특히 단가의 절감 및 전력 손실 감소를 위해 제어 IC와 파워스위치 소자를 동시에 집적할 수 있는 Hybrid IC를 개발하기 위한 기술 개발에 심혈을 기울이고 있다. 국내에서도 최근 들어 일부 기업에서 전원장치용 제어 IC 및 기타 Power Management IC 관련 기술을 개발하기 위해 많은 노력을 기울이고 있으며, 특히 원천기술의 확보에 심혈을 기울이고 있다.

현재까지 국내외적으로 Burst Mode 또는 Skip Mode Control 기법을 넘어서는 대기전력 제어 기법이 개발되지는 않은 상태이나 현재의 기술개발 방향을 감안할 때 빠른 시간 내에 보다 나은 제어 기술이 나올 수 있으리라 기대된다.

시장의 경우에 있어서도 각종 가전 및 사무용 전자기기들의 급속한 발전에 힘입어 Analog IC, 특히 전원장치 제어용 IC의 시장 성장이 고속 성장을 하고 있는 상황이다.

세계적인 에너지 절감 추세 및 가전·사무기기에 대한 소형·경량화 및 다기능 집적화에 대한 시장의 요구가 여전히 커지고 있음을 감안할 때 이들 기기에 사용되는 전원장치를 제어하기 위한 IC 시장 또한 앞으로도 높은 성장률을 보일 것으로 생각된다.

참고 문헌

- [1] "홈 네트워크형 가전기기 능동대기모드 설정기준 연구" 보고서, 한국전기연구원, 2006.
- [2] "프린터, 복사기에 대한 대기전력저감기준 상향조

정 및 측정방법 개발" 보고서, 한국전기연구원, 2007.

- [3] "국제 대기전력 규제법규 및 접근전략 조사연구", 산업자원부, 2005.
- [4] Hang-seok Choi, D. Y. Huh, "Techniques to minimize Power Consumption of SMPS in standby Mode", Power Electronics Specialists Conference, p. 2817-2822, 2005.
- [5] Jin-ho Choi, Jung-won Kim, Dong-young Huh, "The new technique for the lowest power consumption in the stand-by of power supply", IEEE Power Electronics Specialists Conference, p. 741-746, 2004.
- [6] "Low-standby Power High Performance PWM Controller", On-semiconductor Product datasheet, 2005.
- [7] "Green Mode Fairchild Power Switch (FPS)", Fairchild Semiconductor Product datasheet, 2005.
- [8] Dhaval Dalal, Christophe Basso, "Driving Efficient Power Solutions from Standby to Active Mode (from line to load)", APEC, 2004.
- [9] "Strategic Analysis of the World Power Management ICs Markets", Frost & Sullivan, 2005.
- [10] "IC Market Drivers 2007 Edition", IC insights, 2007.
- [11] "The McCLEAN report 2007 Edition", IC insights, 2007.

저자약력



성명 : 김형우

◆ 학력

- 1998년
아주대 전자공학과 공학사
- 2000년
아주대 대학원 전자공학과 공학석사
- 2002년
아주대 대학원 전자공학과 박사수료

◆ 경력

- 2002년 - 현재

한국전기연구원 에너지반도체연구센터
선임연구원