

SiOCH 박막의 열처리에 대한 안정성 검토

An Inspection of Stability for Annealing SiOCH Thin Film

박용현¹, 김민석^{2,a}, 황창수¹, 김홍배³

(Yong-Heon Park¹, Min-Seok Kim^{2,a}, Chang-Su Hwang¹, and Hong-Bae Kim³)

Abstract

The low dielectric SiOCH films were deposited on p-type Si(100) substrates through the dissociation of BTMSM ($((\text{CH}_3)_3\text{Si})_2\text{CH}_2$) precursors with oxygen gas by using PECVD method. BTMSM precursor was introduced with the flow rates from 42 to 60 sccm by 2 sccm step into reaction chamber but with the constant flow rate of 60 sccm O_2 . SiOCH thin films were annealed at 450 °C for 30 minutes. The electrical property of SiOCH thin films was studied by MIS, Al/SiOCH/p-Si(100), structure. Annealed samples showed large reduction of the maximum capacitance yielding low dielectric constant owing to reductions of surface charge density. After exposure at room temperature and atmospheric pressure, dielectric constant of SiOCH films was totally increased. However, annealed SiOCH thin films were more stable than as-deposited SiOCH thin films for natural oxidation.

Key Words : SiOCH, BTMSM, Low-k, C-V characteristic

1. 서론

반도체 소자가 초대규모집적회로 (Ultra Large Scale Integration : ULSI)로 발전하면서 고집적화, 고속화 그리고 저소비전력화가 요구되며 이에 따라 다층배선에 대한 새로운 기술이 요구되고 있다. 현재 사용되고 있는 Al/SiO₂ 층간 절연막은 고집적화로 기본소자의 지속적인 감소 및 소자 사이의 복잡한 다층배선구조로 인하여 기생커플링효과 (parasitic coupling effect)가 발생하게 된다. 이러한 효과는 정전용량의 증가와 관련하여 신호처리 반응시간의 지연 (delay time), 신호간섭 (cross talk noise) 및 전력손실 (power dissipation)을 증가시켜 고속화에 대한 장애요인으로 대두되고 있다[1,2]. 따라서 이러한 문제를 해결하기 위하여 현

재 사용되고 있는 Al 배선을 전기저항이 낮은 Cu 배선으로 교체하는 것과, 배선 사이의 기생용량을 절감하기 위한 새로운 저유전상수 (Low-k)를 갖는 층간 절연막 (Interlayer Dielectric)으로 대체하는 것이 필수적으로 요구되고 있다[3].

현재 층간절연막으로 사용 중인 SiO₂ (k = 4.1) 박막의 접착 견고성 및 열적 안정성 등의 특성을 유지하면서 Low-k를 갖는 대체물질 개발에 대한 관심이 높아지면서 관련된 연구가 활발하게 이루어지고 있다. 그 중에서 SiOCH (Siliconoxy-carbides)는 다량의 탄소가 포함되어 있는 하이브리드 (Hybrid-type) 특성의 저유전상수를 갖는 물질로써 Si-CH₃ 형태의 낮은 이온 분극성 (Ionic polarizability)과 기공의 형성으로 인해 박막 밀도 감소 및 자유공간 증가로 유전상수를 감소시키는 절연막으로 보고되어 있다[4,5].

SOC (Spin On Coating) 방식으로 형성된 박막은 나노기공 및 고분자 구조가 형성되어 유전상수를 낮추지만 기계적인 강도 저하가 반도체 후속공정을 더 복잡하게 만드는 단점을 갖고 있다. 반면에 PECVD 방식에 의해 형성된 SiOCH 박막은 공정조건 변경에 의한 유전상수 조절이 가능하며,

1. 공군사관학교 물리학과
2. 청주대학교 전자공학과
(충북 청주시 상당구 내덕2동)
3. 청주대학교 전자정보공학부
a. Corresponding Author : gemin7@naver.com
접수일자 : 2008. 11. 24
1차 심사 : 2008. 12. 8
심사완료 : 2008. 12. 22

Si-CH₃ 내의 CH 결합이 산소에 의해 늘어지는 효과로 인하여 유전상수가 낮아지는 비정질 박막구조를 형성하므로 박막에 기공형성을 억제하면서 낮은 유전상수 획득이 가능하고 산소 플라즈마에 대한 열화특성이 SOC 방식 보다 안정하다는 장점이 있다[6,7]. 그러나 Low-k는 본질적으로 플라즈마 데미지 내성이나 흡습성, 계면 밀착성, 열팽창 등에 기인하는 전기특성과 신뢰성 열화 등의 문제점이 있다[8].

따라서 본 연구에서는 SiOCH 박막의 열적 안정성을 확인하기 위하여 CCP 방식의 PECVD 방법을 이용하여 증착시킨 SiOCH 박막의 열처리 전후의 C-V 특성을 분석하였다. 그리고 제작된 시료를 상온 및 대기압에서 3개월 간 공기 중에 노출시켜 자연 산화된 시료와 비교 분석하였다.

2. 실험

본 연구에서는 p-type (100) Si기판에 CCP 방식의 PECVD 방법을 이용하여 SiOCH 박막을 증착하였다. 사용한 PECVD 시스템은 P-5000 시스템이다. 초기 진공도는 1×10^{-6} Torr까지 배기하였으며, 전구체는 실리콘과 탄소 원자를 함께 포함하는 BTMSM (Bistrimethylsilylmethane)를 사용하였다. 상온에서 액체 형태로 존재하는 BTMSM이 담긴 bubbler를 실리콘 bath에 담아 기화시켰고, 아르곤(Ar) 가스를 이송가스로 사용하여 기체 상태의 전구체를 반응 챔버로 이동시켰다. 또한 SiOCH 증착시 BTMSM 전구체와 혼합하는 반응가스로 산소 (O₂) 를 사용하였다. 박막 증착은 실온에서 하였으며 기판온도는 100 °C로 맞추었다. 작업 진공도는 3 Torr를 유지하였고, 증착에 필요한 에너지원으로 13.56 MHz의 RF를 450 W로 인가하여 사용하였으며, 샤워 헤드 (shower head)와 기판과의 거리는 반복 실험을 통하여 500 mils (약 12.7 mm)로 유지하였다. 증착 변수로 이용한 BTMSM 전구체의 유량비에 대한 박막의 특성을 알아보기 위하여 42 ~ 60 sccm 까지 2 sccm 씩 변화시키며 절연막을 제작하였고, 반응 가스로 사용한 O₂의 유량은 60 sccm 으로 일정하게 유지하였다. 실온에서 BTMSM 전구체 유량비에 따라 증착된 SiOCH 박막의 후 열처리에 따른 전기적인 특성 변화를 조사하기 위해서 열처리를 실시하였다. 열처리 온도는 200 ~ 500 °C에서 실험해 본 결과 400 ~ 500 °C 사이에서 가장 안정적인 박막의 성질을 갖는 것으로 판단됨에 따라 450 °C로 30분 동안 진공 상태를 유지하며, 열처리를 실시하였다.

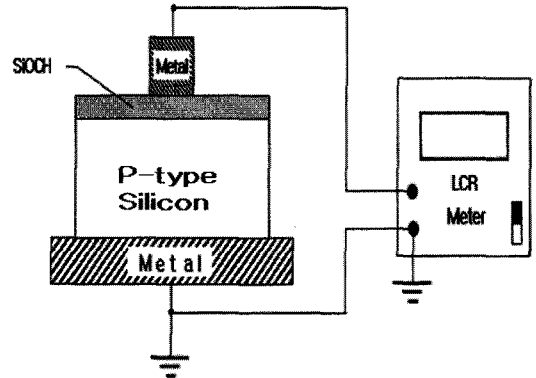


그림 1. MIS (Al/SiOCH/p-Si(100)) 구조의 C-V 측정 시스템.

Fig. 1. C-V measurement system for MIS (Al/SiOCH/p-Si(100)) structure.

SiOCH 박막의 C-V 특성을 측정하기 위해서 400 μm 금속 dot 마스크를 이용하여 그림 1과 같이 Al 전극을 구현한 MIS (Al/SiOCH/p-Si(100)) 구조의 커패시터를 제작하였다. C-V 측정은 HP4284A 1 MHz LCR meter를 이용하였으며, -40 ~ 10 V 사이의 전압을 인가하여 측정하였다. 또한 소수캐리어가 반도체 표면으로 완전히 이동하는 축적상태의 정전용량 값과 두께 그리고 면적을 이용하여 SiOCH 박막의 유전상수 값을 계산하였고, SiOCH 박막의 열처리 전후 시료의 자연 산화에 대한 안정성을 확인하기 위하여 제작된 시편을 상온 및 대기압에서 3개월 간 공기 중에 노출시켜 자연 산화과정을 겪게 하였고, 노출전 시편의 C-V 특성 및 유전상수와 비교하였다.

3. 결과 및 고찰

그림 2(a)는 44, 50, 56 sccm 의 BTMSM 유량에 대해 실온 증착된 SiOCH 박막의 MIS 구조에 대한 C-V 특성 곡선을, (b)는 450 °C에서 30분 동안 열처리 후 C-V 특성 곡선을 나타내고 있다. 실온 증착 시료에서 BTMSM 전구체의 유량변화에 대한 최대 정전용량 (C_{max})은 15 pF 정도이고, 열처리 후는 11 ~ 13 pF 정도로 감소하였다. 이것은 p-Si 반도체 표면에 축적되는 양의 전하들이 전체적으로 감소한 것으로 열처리 후 SiOCH 박막의 유전상수를 저하시키는 주된 요인이 된다. 또한 C_{max}에서 C_{min}으로 변하는 C-V 특성 곡선 기울기

의 늘어짐은 절연막 및 Si 반도체 계면에 전하의 존재를 나타내며 평탄대 전압 (Flat - band Voltage, V_{FB})에 영향을 주는 것으로 이해된다.

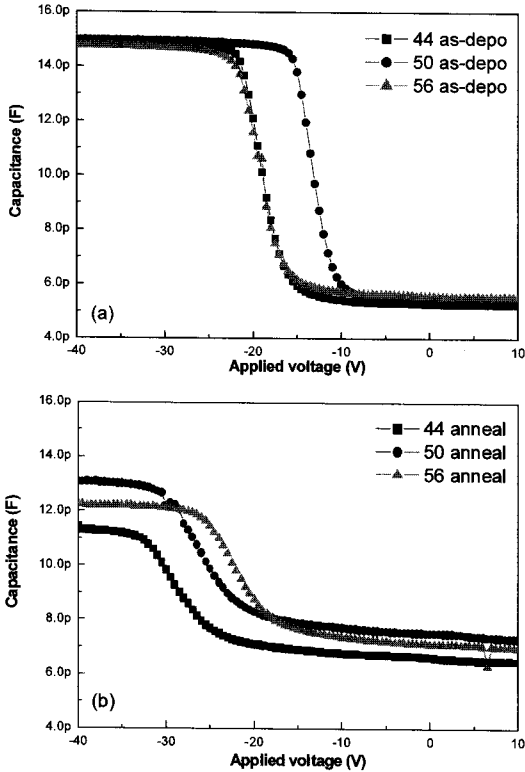


그림 2. BTMSM 유량변화에 대한 C-V 특성 (a) 실온증착 그리고 (b) 열처리 후 (1 MHz).
 Fig. 2. Capacitance with various BTMSM flow rates Vs applied voltage at 1 MHz (a) As-deposited and (b) Annealed.

그림 2에 나타난 MIS 구조의 C-V 특성 곡선을 미분한 결과를 그림 3에 나타내었으며, 미분하여 얻어진 피크의 위치가 V_{FB} 이다. 사용된 전구체 BTMSM 유량이 44, 50, 56 sccm 인 경우 시료의 V_{FB} 는 각각 -19.5, -13.5, -18.5 V이며, 열처리 후 V_{FB} 는 각각 -29.5, -28.0, -22.5 V로 음의 전압으로 이동하였다. 이러한 V_{FB} 의 이동은 열처리에 의해 SiOCH 박막내의 유동성 이온의 감소 및 재결합된 메탈기에 의해 절연체와 p-Si 계면에 CH_x^+ , H^+ 와 같은 양전하가 감소한 것으로 분석된다. 따라서 열처리에 의해 감소된 경계면의 계면 전하 및

SiOCH 박막내의 이온은 SiOCH 박막의 유전특성을 낮추는 원인이 되는 것으로 볼 수 있다. 열처리에 의한 표면전하밀도의 감소는 그림 3에서처럼 각 시료의 미분피크 면적이 40 ~ 50 % 정도 감소한 것으로부터 확인되었으며, 이는 그림 2에서 C_{max} 의 감소와 같은 결과로 MIS 구조의 단면적과 커패시터 간격의 변화 없이 SiOCH 박막의 표면전하밀도 감소에 따른 유전상수 저하에 기인 한 것이다.

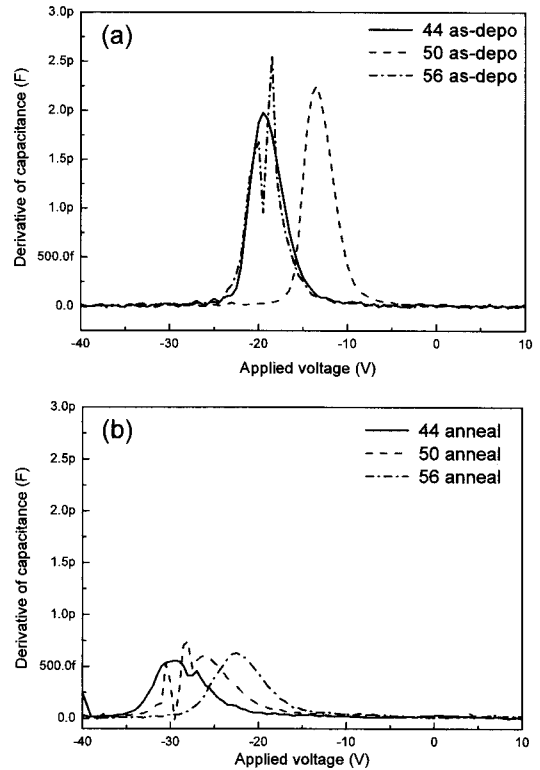


그림 3. BTMSM 유량변화에 대한 미분된 C-V 특성 (a) 실온증착 그리고 (b) 열처리 후.
 Fig. 3. Derivated capacitance with various BTMSM flow rates Vs applied voltage (a) As-deposited and (b) Annealed.

PECVD를 이용하여 SiOCH 박막을 형성하는 것은 공정조건을 달리하여 유전상수 조절이 가능하다는 장점이 있지만 Low-k는 본질적으로 플라즈마 데마지 내성이나 흡습성, 계면 밀착성, 열팽창 등에 기인하는 전기특성과 신뢰성 및 열화 등의 문제점을 가지고 있다. 따라서 SiOCH 박막의 열처

리 및 자연 산화에 대한 열적 안정성을 확인하기 위하여 제작된 시편을 상온 및 대기압에서 3개월 간 공기 중에 노출시켜 자연 산화 전후의 C-V 특성 및 유전상수를 비교하였다.

그림 4의 유량비에 따른 SiOCH 박막의 V_{FB} 변화 추이는 열처리 유무에 따라 상이한 변화를 나타내고 있다. 열처리 전 SiOCH 박막의 평균 V_{FB} 는 $-15.4 V \pm 3.3$ 이었으나, 열처리 후 평균 V_{FB} 는 $-24.4 V \pm 3.3$ 으로 $-9 V$ 만큼 음의 전압으로 이동하였다. 이러한 결과는 열처리에 의해서 해리 및 재결합 된 메틸기로 인해 절연체와 p-Si 반도체 계면에 존재하는 양전하의 CH_x^+ , H^+ 와 같이 쉽게 이동할 수 있는 이온성 불순물들이 감소했기 때문이다.

열처리를 하지 않은 시료에 대하여 상온 및 대기압에서 자연 산화 후 평균 V_{FB} 는 $-12.7 V$ 이며 $2.7 V$ 만큼 양의 방향으로 증가되었으며, 열처리된 시료의 경우 자연 산화 후 평균 V_{FB} 는 $-15.5 V$ 로 $8.9 V$ 만큼 양의 방향으로 이동하였다. 이러한 결과는 자연 산화를 거치면서 절연체와 p-Si 반도체 계면 및 SiOCH 박막내에 양의 전하들이 증가했기 때문이다. 또한 열처리 한 시료도 시간이 지날수록 자연산화에 의한 영향을 받는 것으로 나타났으며, 열처리 하지 않은 시료에 비하여 상대적으로 안정된 것으로 볼 수 있다.

SiOCH 박막내의 유동성 이온 물질들의 움직임은 C-V 특성 곡선을 미분하여 그림 3에 나타내었으며 인가된 전압에 대한 피크의 최대 높이를 최대 피크 폭으로 나눈 비율을 그림 5에 Q (Quality

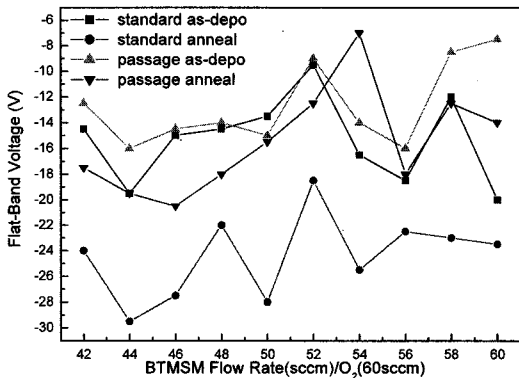


그림 4. SiOCH 박막의 자연산화 및 열처리에 의한 평탄대 전압의 이동 경향.

Fig. 4. Shift of Flat-band voltage with various BTMSM flow rates by natural oxidation.

factor)로 나타내었다. Q 값은 SiOCH 박막내의 유동성 이온들의 집단운동 특성을 나타내는 지수로 Q 값이 클수록 그림 3의 피크는 높이가 높고 상대적으로 폭은 좁은 특성을 보인다. 전구체 유량이 60 sccm 인 시료를 제외하고, 평균 Q 값은 $0.44 pF/V^2 \pm 0.19$ 이며, 열처리 후 $0.17 pF/V^2 \pm 0.15$ 로 감소하였다. 이것은 열처리 후 반도체 표면전하밀도의 감소에 따라 더 낮은 유전특성을 갖는 것과 일치한다. 그러나 열처리 하지 않은 시료가 상온 및 대기압에서 자연 산화된 후 평균 Q 값은 $0.59 pF/V^2 \pm 0.15$ 로 $0.15 pF/V^2$ 정도 증가하였다. 열처리 한 시료의 경우 산화된 후 58번 및 60번 시료를 제외하면 크게 증가하지 않는 경향을 보여 열처리 하지 않은 시료보다 더 안정화 되어 있음을 보였다.

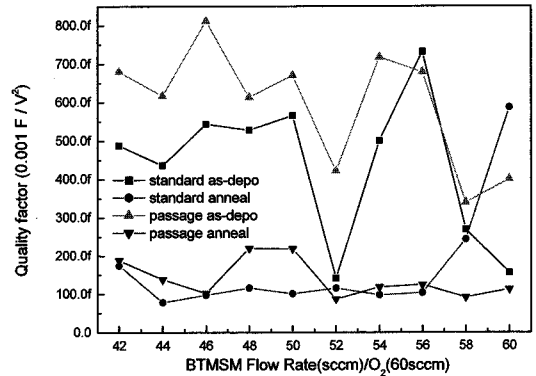


그림 5. BTMSM 유량변화에 대한 미분된 C-V 피크의 민감성.

Fig. 5. Quality factor of derivatived C-V peak with various BTMSM flow rates.

전구체 유량에 대한 미분된 C-V 피크 면적을 그림 6에 나타내었다. 피크 면적의 변화는 p-Si 반도체 표면에 축적되는 전하밀도의 변화를 의미한다. C-V 피크의 평균 전하밀도는 $9.31 pF \pm 0.72$ 이고, 열처리 후 $4.94 pF \pm 0.64$ 로 약 $4.37 pF$ 정도 감소하였다. 그리고 상온 및 대기압에서 자연 산화된 시료의 평균 전하밀도는 $11.40 pF \pm 0.15$, 열처리 된 시료의 경우 자연산화 후 $5.54 pF \pm 0.86$ 로 나타났다. 열처리 한 시료는 안정화되어 있으므로 자연산화에 의한 이온성 입자들의 증가 현상은 열처리 하지 않은 시료에 비하여 산화과정이 둔화됨으로 SiOCH의 저유전특성을 양호하게 한다. 따라서 열처리 된 SiOCH 박막이 흡습 및 열팽창에 대한 열적 안정성이 높다고 할 수 있다.

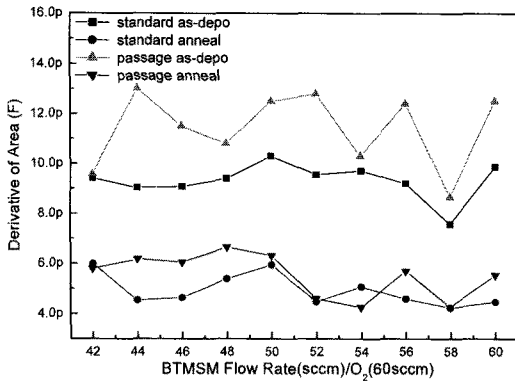


그림 6. BTMSM 유량과 미분된 C-V 피크 면적.
Fig. 6. BTMSM flow rates and derivated C-V peak area.

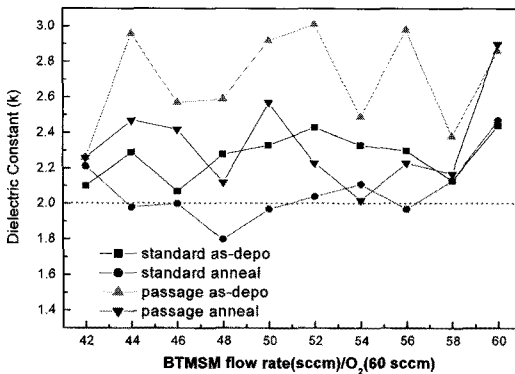


그림 7. BTMSM 유량변화에 대한 유전상수의 변화.
Fig. 7. Dielectric constant of SiOCH film with various BTMSM flow rates.

그림 7은 BTMSM 전구체 유량 변화에 대한 유전상수의 변화를 보여주고 있다. 유전상수는 인가된 음 전압에 대해 소수캐리어들이 반도체 표면으로 완전히 축적되는 C_{max} 값을 이용하여 계산되었다. 시료의 평균 유전상수는 2.27 ± 0.13 이었으나 열처리 후 2.07 ± 0.18 로 감소하였다. 특히 열처리 후 유전상수가 감소하여 2.0 부근의 안정된 값을 갖는 것으로 확인되었다. 이러한 결과는 열처리에 의하여 증착된 BTMSM 분자들의 메틸기가 해리 및 재결합 과정을 통하여 SiOCH 박막의 결합구조 내의 자유공간을 증가시키는 방향으로 진행되어 유전상수가 낮아졌기 때문이다. 이와 같이 메틸 그룹들이 열처리에 대하여 불안정하고 소멸하는 경향은

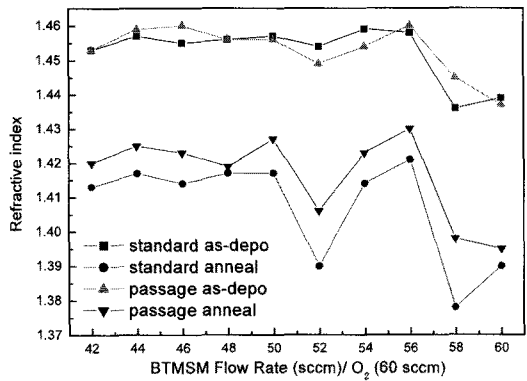


그림 8. SiOCH 박막의 BTMSM 유량 변화 대 굴절률 변화(633 nm 파수).

Fig. 8. Refractive index with various BTMSM flow rates of SiOCH film(633 nm wavelength).

A. Grill 등을 비롯한 기존의 보고와 일치한다 [9,10]. 그리고 상온 및 대기압에서 자연 산화된 시료의 평균 유전상수는 2.48 ± 0.27 이고, 열처리 된 시료의 경우 자연 산화 후 2.15 ± 0.25 로 나타났다. 열처리 된 시료의 유전상수는 산화 후 0.08 정도 증가한 반면 열처리하지 않은 시료의 유전상수는 산화 후 0.21 정도 더 크게 증가되었다.

열처리에 의한 SiOCH 박막의 유전특성 안정성은 그림 8에 나타낸 633 nm 광원으로 측정된 굴절률의 변화와도 유사한 것으로 나타났다. 열처리 하지 않은 시료의 굴절률은 1.452 ± 0.008 로 자연 산화 후 예도 크게 변화되지 않았으며, 열처리 한 시료의 굴절률은 산화되기 전 1.407 ± 0.015 에서 산화 후 0.02 정도 증가하는 것으로 나타났다. 굴절은 입사된 빛이 물질을 이루는 전자와 산란을 함으로써 나타나는 현상으로, 열처리에 의해 감소된 굴절률은 열처리에 의해 박막의 밀도가 감소하면서 전자밀도가 감소했기 때문이며, 산화에 의한 영향 및 전자분극 등에 의한 영향이 상대적으로 열처리 하지 않은 시료보다 작은 것으로 나타났다. 이러한 전자분극은 유전상수에 영향을 미치는 또 다른 요인이 된다[12].

4. 결론

저유전특성을 갖는 SiOCH 박막의 흡습성 및 열팽창에 기인하는 전기적 특성과 열화에 대한 열적 안정성을 확인하였다. C-V 특성을 통하여

SiOCH 박막내의 유동성 이온 및 계면에 존재하는 전하들에 의한 표면전하밀도를 측정하고 유전상수를 계산하였다. SiOCH 박막의 열처리 전 유전상수는 2.27 ± 0.13 이며, 열처리 후 2.07 ± 0.18 로 감소하였다. 이러한 결과는 열처리에 의하여 증착된 BTMSM 분자들의 메틸기가 해리 및 재결합 과정을 통하여 SiOCH 박막의 결합구조 내의 자유공간을 증가시키는 방향으로 진행되어 유전상수가 낮아졌기 때문이다. 그리고 633 nm 광원으로 측정된 시료의 굴절률이 1.452 ± 0.008 에서 열처리 후 1.407 ± 0.015 로 감소하였다. 이러한 결과는 열처리에 의해 전자밀도 역시 감소한 것으로 분석된다.

상온 및 대기압에서 공기 중에 노출된 시료는 유전상수 및 굴절률이 모두 일정량 증가하였다. 결과적으로 자연 산화는 Low-k SiOCH 박막의 유전상수를 증가시키는 것으로 조사되었다. 그러나 열처리를 한 경우 상대적으로 자연 산화에 대하여 더 안정화되어 있어 유전상수 및 굴절률의 증가가 크지 않은 것으로 나타났으며, 따라서 열처리 공정이 자연 산화에 의한 흡습 및 열팽창에 대하여 Low-k SiOCH 박막의 저유전특성을 안정하게 만드는 것으로 확인되었다.

감사의 글

본 연구는 교육과학기술부와 한국산업기술재단의 지역혁신인력양성사업으로 수행된 연구결과임.

참고 문헌

[1] W. W. Lee and P. S. Ho, "Low dielectric constant materials for ULSI interlayer dielectric applications", MRS Bulletin, Vol. 22, No. 10, p. 19, 1997.
[2] S. P. Muraka, "Low dielectric constant materials for interlayer dielectric applications", Solid State Technology, Vol. 39, No. 3, p. 34, 1996.
[3] C. H. Ting and T. E. Seidel, "Methods and needs for low-k material research", Mat. Res. Symp. Proc., Vol. 381, p. 3, 1995.

[4] M. R. Baklanov and K. Maex, "Porous low dielectric constant materials for microelectronics", Phil. Trans. R. Soc., Vol. 364, p. 201, 2006.
[5] Y. H. Kim, "Deposition and characterization of low-dielectric-constant SiOC thin films for interlayer dielectrics of multilevel interconnection", Ph. D. Dissertation, Seoul National University, 2002.
[6] Nara A. and Itoh H., "Low dielectric constant insulator formed by downstream plasma CVD at room temperature using TMS/O₂", Jpn. J. Appl. Phys., Vol. 36, p. 1477, 1997.
[7] Grill A. and Patel V., "Low dielectric constant SiCOH films as potential candidates for interconnect dielectrics", Mat. Res. Soc. Symp. Proc., Vol. 565, p. 107, 1999.
[8] Semiconductor & FPD Monthly, "Cu/Low-k 다층배선의 최전선", p. 64, 2007.
[9] A. Grill, "Plasma enhanced chemical vapor deposited SiCOH dielectrics: from low-k to extreme low-k interconnect materials", J. of Applied Physics, Vol. 93, p. 1785, 2003.
[10] M. S. Kim, C. S. Hwang, and H. B. Kim, "Dielectric characteristic through 2D-correlation analysis of SiOCH thin film deposited by BTMSM/O₂ high flow rates", J. of KIEEME(in Korean), Vol. 21, No. 6, p. 544, 2008
[11] Grill A., Perraud L., Patel V., Jahnes C., and Cohen S., "Ultralow-k dielectrics prepared by plasma-enhanced chemical vapor deposition", Applied Physics letters, Vol. 79, p. 803, 2001.
[12] Y. H. Kim, S. K. Lee, and H. J. Kim, "Low-k Si-O-C-H composite films prepared by plasma enhanced chemical vapor deposition using bistrimethylsilylmethane precursor", J. Vac. Sci. Tech. A, Vol. 18(4), Part 2, p. 1216, 2000.