

플라즈마 산화방법을 이용한 질소가 첨가된 실리콘 산화막의 제조와 산화막 내의 질소가 박막트랜지스터의 특성에 미치는 영향

김보현 · 이승렬 · 안경민 · 강승모 · 양용호 · 안병태[†]
한국과학기술원 신소재공학과

Low-Temperature Growth of N-doped SiO₂ Layer Using Inductively-Coupled Plasma Oxidation and Its Effect on the Characteristics of Thin Film Transistors

Bo Hyun Kim, Seung Ryul Lee, Kyung Min Ahn, Seung Mo Kang, Yong Ho Yang and Byung Tae Ahn[†]
Department of Materials Science and Engineering, KAIST, Daejeon 305-701, Korea

(2008년 8월 13일 접수 : 2008년 12월 31일 최종수정 : 2009년 1월 5일 채택)

Abstract Silicon dioxide as gate dielectrics was grown at 400 °C on a polycrystalline Si substrate by inductively coupled plasma oxidation using a mixture of O₂ and N₂O to improve the performance of polycrystalline Si thin film transistors. In conventional high-temperature N₂O annealing, nitrogen can be supplied to the Si/SiO₂ interface because a NO molecule can diffuse through the oxide. However, it was found that nitrogen cannot be supplied to the Si/SiO₂ interface by plasma oxidation as the N₂O molecule is broken in the plasma and because a dense Si-N bond is formed at the SiO₂ surface, preventing further diffusion of nitrogen into the oxide. Nitrogen was added to the Si/SiO₂ interface by the plasma oxidation of mixtures of O₂/N₂O gas, leading to an enhancement of the field effect mobility of polycrystalline Si TFTs due to the reduction in the number of trap densities at the interface and at the Si grain boundaries due to nitrogen passivation.

Key words gate oxide, inductively-coupled plasma oxidation, N passivation, thin film transistor

1. 서 론

트랜지스터의 특성은 게이트 절연막의 품질과 Si/SiO₂ 계면의 트랩농도에 따라 크게 좌우된다. 게이트 절연막의 특성을 향상시키는 방법은 다양하나 그 중의 하나가 질소 첨가이다. 질소가 첨가된 실리콘 산화막에 대한 연구가 많이 보고되고 있다. 산화막은 기존의 실리콘 산화막에 비하여 높은 유전율을 가지며 절연 특성이 뛰어나기 때문에, 높은 에너지를 가지는 전자에 의한 소자 성능의 저하를 막고 소자의 신뢰성을 향상시킬 수 있다. 또한, 다결정 실리콘과 실리콘 산화막의 계면에 질소가 첨가되면 dangling bond의 passivation 효과도 기대할 수 있다.^{1,2)} 하지만 계면에 과도한 질소의 존재는 채널 영역에서의 전하 이동도를 감소시키기 때문에 적절한 질소의 첨가 기술이 요구된다.

질소가 첨가된 산화막은 주로 금속열처리 또는 일반

적인 로에 NO와 N₂O 가스를 공급하여 열산화에 의해 형성된다. 그러나 이러한 열산화 방법은 900°C 이상에서 장시간의 산화 시간이 요구되므로 유리 기판을 사용하는 저온 다결정 실리콘 박막트랜지스터(polycrystalline Si thin film transistor, poly-Si TFT)에 적용하기에 어려운 단점을 가진다. 이러한 산화막의 형성온도를 낮추기 위하여 플라즈마 산화법이 제안되었으나, 높은 에너지를 갖는 이온의 충돌로 인하여 발생하는 산화막의 손상과 금속오염이 문제점으로 지적되고 있다.³⁾

최근에는 ECR(electron cyclotron resonance) 고밀도 N₂O 플라즈마를 이용하여 열산화막보다 우수한 산화막을 얻은 연구결과가 보고되었다.^{4,5)} 우수한 산화막 특성에도 불구하고 ECR 플라즈마 산화법은 마이크로파와 자기장 발생을 위한 장치가 요구되므로 대면적화가 어려운 단점을 가진다. 유도결합 플라즈마(inductively coupled plasma, ICP)는 고밀도 플라즈마로서 플라즈마의 싸개 전위가 낮아 산화막의 손상과 금속오염을 줄일 수 있을 뿐만 아니라, 장치의 구조가 간단하고 중형비가 작아 큰 유리기판을 사용하는 저온 다결정 실리콘 TFT 공정에 적

[†]Corresponding author
E-Mail : btahn@kaist.ac.kr (B. T. Ahn)

합할 것으로 기대된다. Choi 등은 유도결합 O_2 플라즈마를 사용한 산화막의 성장거동과 다결정 실리콘 TFT의 게이트 산화막으로 적용하여 전기적 특성의 향상을 보고하였다.^{6,7)}

산화막의 전기적 특성은 산화막 내 질소의 농도와 분포에 의하여 큰 영향을 받으며, 최적의 질소 농도와 분포에 대해서는 아직 논의가 진행 중이다. 본 연구에서는 유도결합 N_2O 플라즈마를 이용하여 산화막 내에 질소를 첨가시켰으며, 다결정 실리콘 TFT의 게이트 절연막으로 적용하여 산화막 내의 질소 분포가 전기적 특성에 미치는 효과에 관하여 알아보았다.

2. 실험 방법

기판으로 p-type의 (100) 실리콘 단결정 웨이퍼와 고상 결정화 방법으로 제조된 다결정 실리콘을 사용하였다. 다결정 실리콘은 LPCVD법으로 550°C 에서 SiH_4 와 H_2 를 사용하여 열산화된 실리콘 기판에 비정질 실리콘을 증착한 후, 600°C 에서 48시간의 결정화 공정을 거쳐 제작하였다. 시편은 trichloethylene, 아세톤, 메탄올에서 각각 15분씩 초음파 세척을 한 후, 황산과 과산화수소를 1:1로 섞은 끓는 용액에 20분 동안 유지하고 HF로 표면 산화막을 제거하였다. 플라즈마 산화 공정은 400°C 의 온도에서 10 mtorr의 압력, 2 kW의 파워에서 O_2 와 N_2O 가스를 이용하여 수행하였다.

적외선 흡수 분광도 측정은 Nicolet MAGNA-IR 560 FTIR spectrometer를 이용하였으며, 4 cm^{-1} 의 해상도로 32회 측정하였다. 표면 산화막을 제거한 실리콘 기판을 FTIR background 시편으로 사용하여 실리콘 기판 내에 존재하는 침입형 산소와 결정립계 산화물을 확인할 수 있었다. 단결정 실리콘 위의 산화막 두께는 ellipsometer를 이용하여 측정하였으며, 다결정 실리콘 위의 산화막 두께는 TEM(transmission electron microscopy)을 이용하여 측정하였다. 산화막 내에서 질소의 화학적 결합 상태를 알아보기 위하여 XPS(x-ray photoelectron microscopy, VG Scientific ESCALAB 200R) 분석을 수행하였다. X-ray source는 $Al-K\alpha(15\text{ kV}, 20\text{ mA}, 300\text{ W})$ 이었으며, 이 때 base pressure는 5×10^{-10} torr이었다. Analyzer로는 concentric hemispherical analyzer를 사용하였다. 산화막 내에서 질소의 농도 분포는 5 kV, 300 nA의 전자빔과 3 kV, 15 mA의 Ar 이온 gun을 이용한 AES(auger electron spectroscopy, PERKIN ELMER SAM 4300) 분석을 통하여 조사하였다.

산화막 내의 질소 분포 변화가 전기적 특성에 미치는 효과를 알아보기 위하여 자기정렬된 n-channel 다결정 실리콘 TFT를 제조하였다. 결정화된 실리콘으로 이루어진 액티브 영역을 정의한 후 플라즈마 산화법으로 얇은 산화막을 형성하였다. 그 후 340°C 에서 LPCVD 법으로 두

꺼운 실리콘 산화막을 증착하여 총 100 nm의 게이트 절연막을 형성하였으며, 150 nm 두께의 비정질 실리콘을 400°C 에서 PECVD 법으로 증착한 후 600°C 에서 48시간 결정화 시켜 게이트로 사용하였다. 게이트와 소스 및 드레인 영역은 450°C 에서 H_2 로 희석된 PH_3 가스 플라즈마를 사용하여 이온 샤워법으로 도핑하였다. 300 nm의 interlayer 산화막은 340°C 에서 LPCVD로 증착하고 500°C 에서 30분간 질소 분위기에서 어닐링하였다. 그리고, contact 홀을 열고 500 nm의 Al을 sputter 법으로 증착한 후 금속 전극을 패터닝하였다. 450°C 에서 30분 동안 10% H_2/N_2 분위기에서 열처리 하였다. MOS(Metal-Oxide-Semiconductor)의 I-V 특성 및 TFT의 전기적 특성은 HP4145B를 사용하여 측정하였다.

3. 결과 및 고찰

Fig. 1은 유도결합 O_2 및 N_2O 플라즈마를 이용하여 다양한 방식으로 단결정 실리콘 기판 위에 형성된 산화막의 두께를 ellipsometer를 이용하여 측정할 결과이다. 일반적으로 N_2O 열산화 공정 온도가 900°C 이상인 것에 비하여⁸⁾ 유도결합 N_2O 플라즈마를 이용할 경우 400°C 의 저온에서 산화막의 형성이 가능하였지만, 약 4 nm의 두께 이상 성장하지 못하였다. 이는 SiO_2 에 비하여 큰 밀도를 갖는 Si-N 결합이 산화막 내에서 생성되어 산소의 확산 속도를 감소시키기 때문으로 여겨진다. 이 경우 N은 산화막의 표면에 형성되고 Si/ SiO_2 계면으로 확산될 수가 없는 문제점이 생긴다. 기존의 고온 N_2O annealing에서는 계면까지 NO 분자가 들어가 반응이 일어나나 저온 plasma oxidation에서는 불가능함을 보여준다.⁹⁾

O_2 플라즈마 산화를 10 분간 수행한 후 N_2O 플라즈마 재산화를 통하여 산화막 내에 질소를 첨가시킬 경우

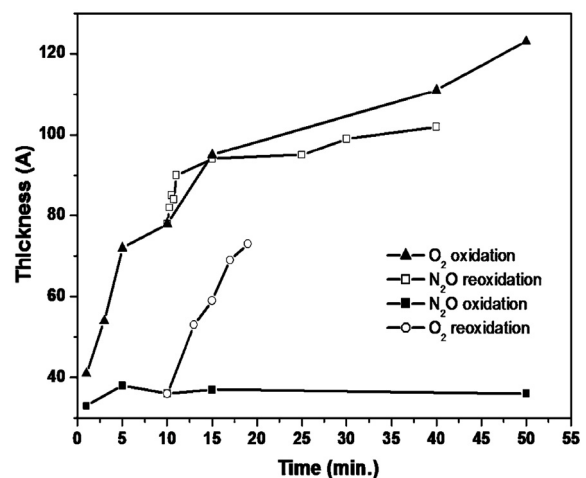


Fig. 1. Oxide thickness as a function of ICP oxidation time with various oxidation processes.

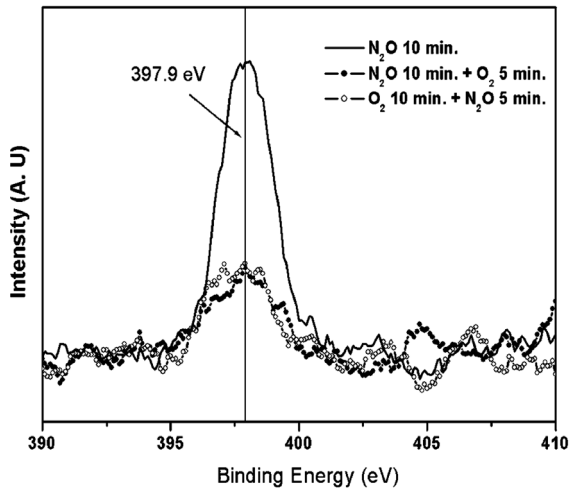


Fig. 2. N 1s XPS spectra at the Si/SiO₂ interface with various ICP oxidation processes.

에도 단일 N₂O 플라즈마 산화막에서와 같이 산화막의 성장 속도가 급격히 감소하였는데, 이 역시 추가적인 재산화 공정 동안 첨가된 질소가 산화 반응을 일으키는 화학종의 확산을 억제한 것으로 이해할 수 있다.

N₂O 플라즈마 산화를 10분간 수행한 후 O₂ 플라즈마 재산화를 시킨 경우에는 산화막의 두께가 급격히 증가하는 경향을 나타내었으며, 이는 산화막 내의 질소가 산소에 의하여 NO 분자의 형태로 제거되면서 산소에 의한 빠른 산화 반응이 일어나기 때문으로 생각된다.

Fig. 2는 다양한 방식으로 형성된 산화막들과 실리콘 기판과의 계면 부근에서의 XPS N 1s spectra이다. N₂O 플라즈마 산화를 10분간 수행하여 형성된 산화막, 10분간의 N₂O 플라즈마 산화 후 5분간 O₂ 플라즈마 재산화를 거쳐 형성된 산화막, 및 10분간 O₂ 플라즈마 산화 후 5분간 N₂O 플라즈마 산화 공정을 수행하여 형성된 산화막의 모든 경우에서 397.9 eV의 결합 에너지 위치에서 peak이 나타나 있어, 산화막 내의 질소는 Si₃N₄의 구조 및 결합을 하고 있음을 알 수 있다.¹⁰⁾ 그러나 재산화 공정을 거친 시편들의 경우(Fig. 2b,c) peak 강도가 크게 낮아진 것으로 나타나, 재산화 공정 이후 Si/SiO₂ 계면 부근의 질소의 농도가 감소하였음을 예상할 수 있다.

Fig. 3은 (a) N₂O 플라즈마 산화를 10분간 수행한 산화막, (b) 10 분간 N₂O 플라즈마 산화를 한 후 5분간 O₂ 플라즈마 재산화한 산화막, 그리고 (c) O₂ 플라즈마 산화를 10분간 수행한 후 5분간 N₂O 플라즈마 산화한 산화막의 깊이에 따른 Si, O, N의 농도 분포를 나타낸 결과이다. N₂O 플라즈마 산화 공정만 시행한 경우, 질소는 산화막 전체에 균일하게 존재하였으며 산화막/실리콘 기판 계면에도 효과적으로 첨가되었다(Fig. 3a). 그러나 10 분간 N₂O 플라즈마 산화를 한 후 5 분간 O₂ 플라즈마 재

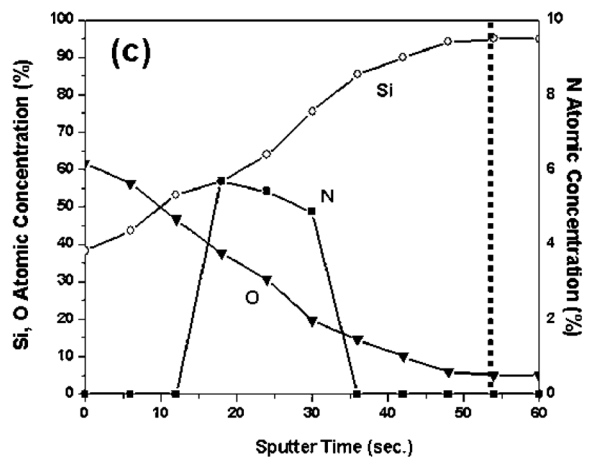
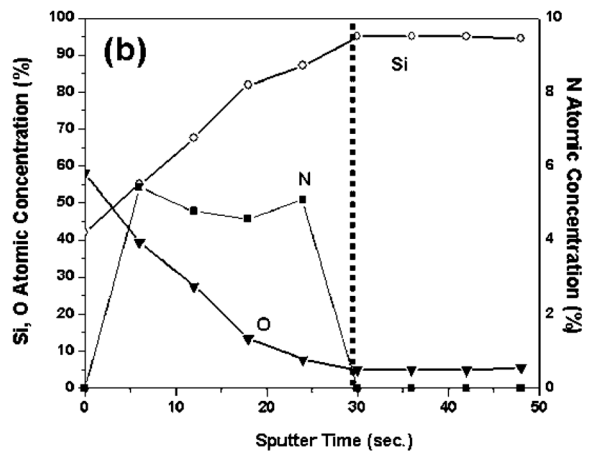
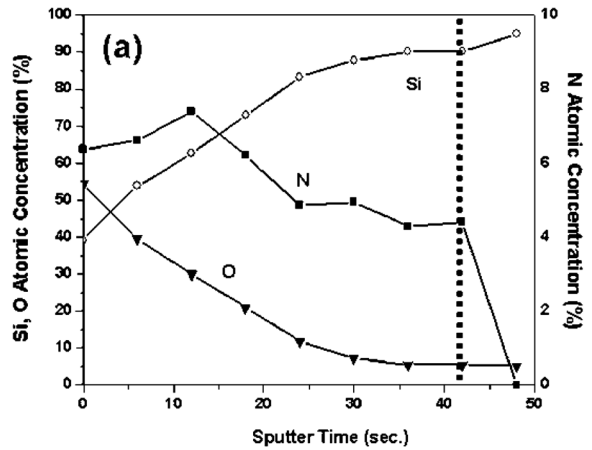


Fig. 3. AES depth profiles of Si, O and N in oxides grown by (a) N₂O oxidation for 10 min, (b) N₂O oxidation for 10 min followed by O₂ reoxidation for 5 min and (c) O₂ oxidation for 10 min followed by N₂O reoxidation for 5 min.

산화하여 형성된 산화막의 경우에는 산화막 표면에서의 질소의 농도가 현저히 감소된 것으로 나타났다. 이는 O₂ 플라즈마 재산화 공정 동안 산화막 표면 부근에 존재하는 질

소가 플라즈마 내의 산소와 반응하여 NO 분자 형태로 제거되었기 때문에 판단된다. 또한 Si/SiO₂ 계면에서의 질소 농도도 감소한 것으로 나타났다. 이는 O₂ 플라즈마 재산화 공정 동안 산화막 내부로 침투된 산소에 의해 실리콘과의 계면 부근에서 산화반응이 진행됨으로써 계면의 위치가 실리콘 기판 방향으로 이동하기 때문인 것으로 생각된다. O₂ 플라즈마 산화를 10분간 수행한 후 5분간 N₂O 플라즈마 산화를 한 산화막의 경우 산화막 내부로 질소의 첨가가 이루어지기는 하였으나, 산화막과 실리콘의 계면 부근까지 효과적으로 첨가되지 못하고 산화막의 bulk 영역에 주로 존재하게 된다. 이것은 기존의 열산화 공정 결과와 다른 특이한 현상으로, 플라즈마 내의 반응종의 차이로 이해할 수 있다. 일반적으로 N₂O 또는 NO 가스를 이용한 질화 공정에서는 질소가 NO의 형태로 산화막 내를 이동하며, 이 때 NO 분자는 산화막 내에서는 반응하지 않고 계면에서 실리콘과 반응하기 때문에, 질소는 주로 계면 부근에 존재하게 된다.⁸⁾ 하지만 플라즈마 N₂O 산화 시에 질소는 원자 상태로 산화막 내로 첨가되며, 원자 상태의 질소는 반응성이 강하여 계면까지 안정적으로 침투하지 못하고 산화막 내부에 존재하게 되는 것으로 판단된다.

Fig. 4는 유도결합 N₂O 플라즈마 산화를 10분간 수행하여 형성된 산화막과 추가적으로 5분 동안의 O₂ 플라즈마 재산화를 거쳐 형성된 산화막의 누설전류 특성을 나타낸 것이다. N₂O 단일 플라즈마 산화 공정을 사용할 경우 과량의 질소가 산화막 내에 첨가되어 4 nm 이상의 산화막 성장이 어렵다. 그 결과 두께가 너무 얇아서 누설전류가 큰 문제가 발생한다는 것을 알 수 있다.

O₂ 플라즈마 재산화를 시행한 경우에는 산화막 두께

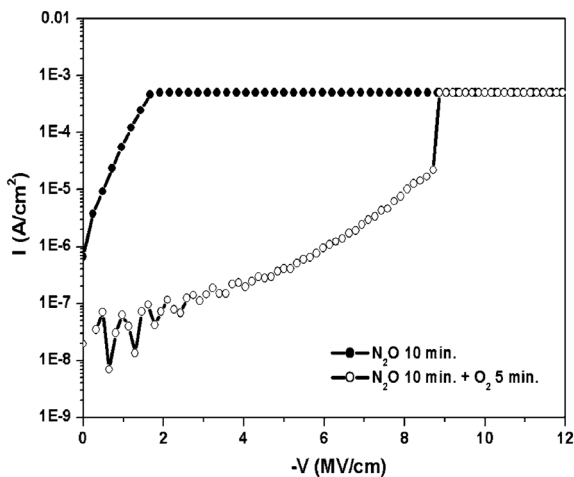


Fig. 4. Leakage current characteristics of oxides grown by N₂O oxidation for 10 min and N₂O oxidation for 10 min followed by O₂ reoxidation for 5 min.

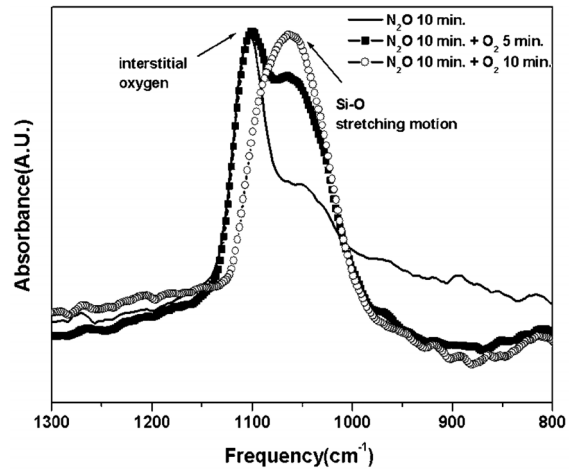


Fig. 5. Infrared absorption spectra of SiO₂ grown by N₂O oxidation for 10 min followed by O₂ reoxidation with various reoxidation times.

를 증가시켜 상대적으로 누설전류를 크게 감소시킬 수 있었다. 그러나 Fig. 3b에서 살펴보았듯이 이러한 방식으로는 실리콘 기판과의 계면 부근에 질소의 첨가는 이루어지지 않아 산화막 내 질소의 첨가에 의한 계면 트랩의 감소 효과를 얻기는 어려울 것으로 생각된다.

Fig. 5는 유도결합 N₂O 플라즈마 산화를 10분간 수행한 후 O₂ 플라즈마 재산화시킨 산화막의 재산화 시간에 따른 적외선 흡광도 스펙트럼이다. 1050 cm⁻¹ 근처의 peak은 Si-O 결합의 stretching 운동에 의한 것이고 1106 cm⁻¹의 peak은 침입형 산소에 의한 것으로,¹¹⁾ 침입형 산소는 산화 초기 단계에서 실리콘 기판 표면에 생성되며 이후 산화막이 성장함에 따라 점차 감소하게 된다. 그러나 N₂O 플라즈마에 의해 4 nm의 두께 이상의 산화막 성장은 어렵기 때문에 플라즈마 산소에 의한 침입형 산소가 상당히 많이 존재하게 된다. 그러나 10분의 재산화 공정 이후에는 1106 cm⁻¹의 peak이 사라져 침입형 산소가 감소한 것을 알 수 있으며, Fig. 4와 5의 결과로부터 O₂ 플라즈마 재산화를 통하여 침입형 산소의 제거 할 수 있음을 알 수 있다. 그러나 재산화 시간이 증가함에 따라 산화막과 실리콘 기판과의 계면 부근의 질소 농도는 감소되며, 10분간 재산화를 수행하면 Si/SiO₂ 계면에서의 질소가 완전히 제거되므로 질소에 의한 계면 트랩을 passivation 시키는 효과는 기대할 수 없게 된다. 따라서 산화막 내에 과도한 질소의 첨가를 방지하면서 산화막의 두께를 증가시키기 위해서는 계면 부근에 질소를 분포시키는 적당량 이상의 산소가 필요할 것으로 생각되며, N₂O와 O₂의 혼합 가스를 사용하여 플라즈마 산화를 수행하였다.

혼합가스의 총 유량을 50 sccm으로 고정하고 N₂O 가스와 O₂ 가스의 유량을 50/0, 40/10, 30/20, 20/30, 10/40

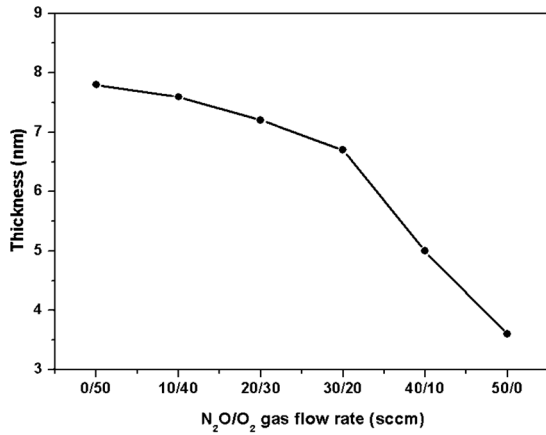


Fig. 6. ICP oxide thicknesses after oxidation for 10 min as a function of N₂/O₂ mixing ratio after 10 min ICP oxidation.

그리고 0/50으로 변화시키며 10 분간 산화 공정을 진행 하였으며, 이렇게 형성된 산화막의 두께를 Fig. 6에 나타내었다. O₂의 유량이 증가할 수록 산화막의 두께는 증가하는 경향을 나타내었으며, 이는 산화 반응을 제한하는 영향을 미치는 질소의 양이 감소하였기 때문으로 생각된다. 그리고 30 sccm 이하의 N₂O 유량 조건에서 형성된 산화막의 경우 두께가 비교적 비슷하게 성장되었으며, 이러한 조건 하에서는 실제로 산화막 내에 첨가되는 질소의 양이 매우 적어 산화 반응에 질소가 큰 영향을 미치지 못한 것으로 생각된다.

Fig. 7은 N₂O의 유량이 40 sccm인 조건에서 혼합가스 플라즈마에 의해 형성된 산화막과 O₂ 플라즈마에 의해 형성된 산화막, N₂O 플라즈마에 의해 형성된 산화막의 두께를 나타낸 것이다. N₂O/O₂ 혼합가스 플라즈마를 이용하는 경우 O₂ 플라즈마 공정에 비하여 산화막의 성장 속도는 다소 느리지만, 4 nm 이상의 산화막 성장이 불가능한 N₂O 단일 플라즈마 공정과 달리 연속적인 산화

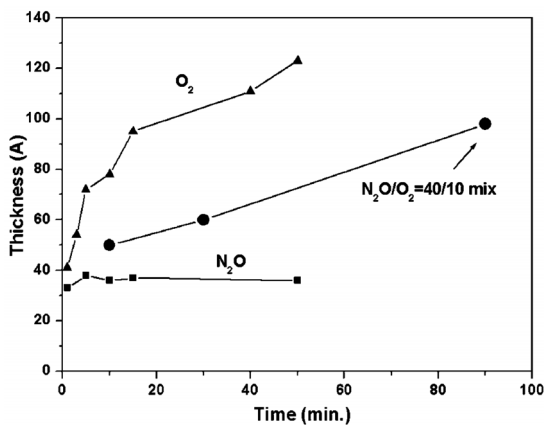


Fig. 7. Oxide thicknesses as a function of ICP oxidation time at the N₂/O₂ mixing ratio of 40/10.

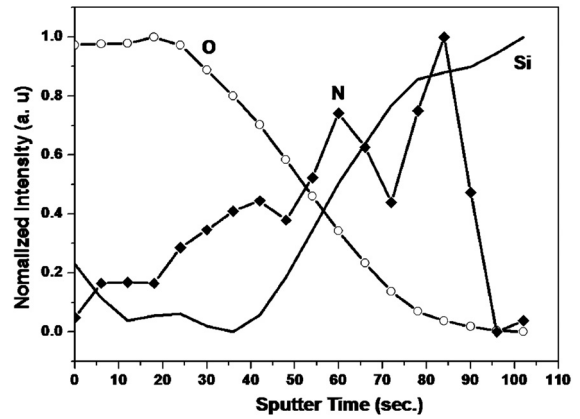


Fig. 8. Normalized AES depth profile of Si, O and N in the oxide grown by ICP plasma oxidation using N₂/O₂(40/10) mixing gas for 180 min.

막의 성장이 가능하였다. 따라서 본 실험에서 제안한 혼합가스 플라즈마를 이용한 산화막의 형성 방법은 실리콘 기판 내의 침입형 산소를 제거하고 결정립계 산화물과 질소에 의한 passivation 효과를 동시에 얻기 위한 10 nm 두께 이상의 두꺼운 산화막을 성장시키는데 매우 유리할 것으로 기대된다.

Fig. 8은 N₂O/O₂의 혼합 가스 플라즈마 산화를 180 분간 수행하여 17.6 nm로 성장된 산화막의 각 원소에 대한 normalized AES intensity를 나타낸 것으로, 혼합 가스 플라즈마를 사용하는 경우 질소를 더욱 효과적으로 계면에 분포시키면서 두꺼운 산화막을 형성시킬 수 있음을 알 수 있다.

또한 Fig. 9에 나타난 적외선 흡광도 스펙트럼 결과로부터 N₂O 산화막의 경우 침입형 산소가 존재하나, 혼합 가스 플라즈마를 이용하여 산화막을 17.6 nm로 두껍게 성장시킬 경우 다결정 실리콘 내에 침입 산소 peak는 없

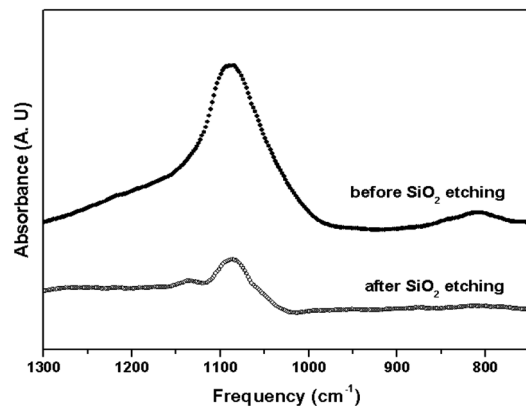


Fig. 9. Infrared absorption spectra of SiO₂ on poly-Si before and after SiO₂ etching grown by ICP plasma oxidation with N₂/O₂(40/10) mixing gas for 180 min.

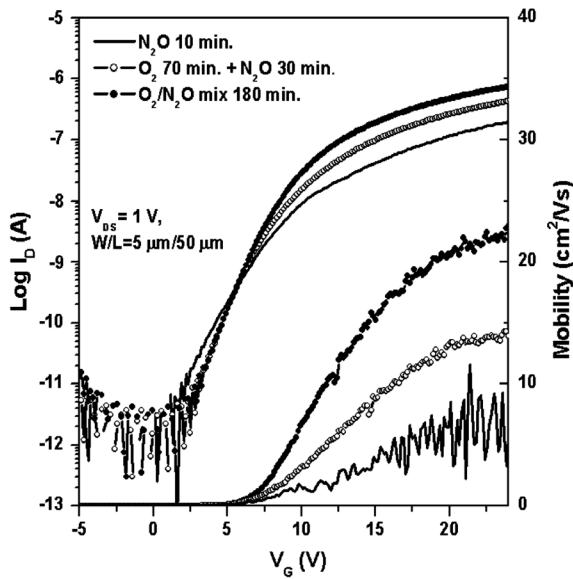


Fig. 10. Log I_D vs V_G and electron mobility vs V_G characteristics of poly-Si TFTs with the 3.6-nm thick (N_2O 10 min.) oxide, 15.2-nm thick (O_2 70 min. + N_2O 30 min.) oxide and 17.6-nm thick ($N_2O/O_2 = 40/10$) oxide.

어진다. 또한 산화막의 에칭 후에도 관찰되는 침입형 산소 peak은 결정립계 산화물에 의한 것으로 여겨지며, 따라서 본 실험의 혼합가스 플라즈마에 의한 산화막의 형성은 결정립계 산화물에 의한 passivation 효과를 기대할 수 있다.

Fig. 10은 다양한 조건에서 형성된 산화막을 적용하여 제작된 다결정 실리콘 TFT의 log I_D vs. V_G 의 그래프와 전하이동도 vs V_G 의 그래프로써, 채널의 길이가 50 μm , 폭이 5 μm 인 TFT 소자를 1 V의 드레인-소스 전압(V_{DS}) 하에서 측정하였다. 전계효과이동도(μ_{FE})는 transconductance 값을 이용하여 계산하였으며, 각 TFT 소자의 특성을 정리하여 table 1에 나타내었다. N_2O 단일 플라즈마에 의해 형성된 산화막을 적용한 TFT의 전계효과이동도는

Table 1. Device characteristics of the TFTs with different kinds of gate oxides.

	N_2O 10 min.	O_2 70 min. → N_2O 30 min.	O_2/N_2O mix 180 min.
Interstitial oxygen	Yes	No	No
Grainboundary SiO_2	No	Yes	Yes
N at Si/ SiO_2 interface	Yes	No	Yes
Electron mobility (cm^2/Vs)	11.5	14.3	22.9
$V_{TH}(V)$	10.2	9.3	8.6

11.5 cm^2/Vs , O_2 플라즈마 산화 후 N_2O 플라즈마 공정을 적용한 산화막을 갖는 TFT의 전계효과이동도는 14.3 cm^2/Vs , 그리고 N_2O 와 O_2 의 혼합가스 플라즈마 공정으로 형성된 산화막을 갖는 TFT는 22.9 cm^2/Vs 의 전계효과이동도를 나타내었으며, 특히 N_2O 단일 플라즈마에 의해 형성된 산화막을 적용한 TFT는 다른 TFT에 비하여 매우 낮은 전계효과이동도를 가짐을 알 수 있다.

이는 Fig. 3과 5에서 살펴본 바와 같이 산화막 내에 과도하게 포함되어 있는 질소와 실리콘 기판 내에 존재하는 침입형 산소에 의한 것으로, 산화막 내의 질소는 전기적 트랩으로 작용하고 침입형 산소는 채널이 형성되는 다결정 실리콘의 격자를 변형시키기 때문이다.¹²⁾ 그리고 혼합 가스 플라즈마에 의해 형성된 산화막을 적용한 TFT는 매우 우수한 소자 특성을 나타내었으며, 이는 Fig. 8과 9의 결과를 바탕으로 고려해 보면 두꺼운 산화막의 성장 시 형성되는 결정립계 산화물에 의한 결정립계의 트랩 밀도의 감소 효과와 더불어 계면에 효과적으로 첨가된 질소에 의한 계면 트랩 밀도의 감소에 기인한 것으로 판단된다.

따라서 본 연구에서 사용된 N_2O/O_2 혼합가스 플라즈마를 이용한 산화막의 형성 방법은 충분한 두께로 산화막의 성장을 가능하게 할 뿐만 아니라 실리콘과의 계면에 질소를 효과적으로 첨가시킴으로써, 질소에 의한 계면 트랩의 passivation 효과, 결정립계 산화물에 의한 결정립계 트랩을 passivation 효과 및 실리콘 박막 내의 침입형 산소의 제거 효과를 나타내어 TFT의 특성을 향상시킬 수 있다.

4. 결 론

유도결합 N_2O 및 O_2 플라즈마를 이용하여 질소가 포함된 산화막을 성장시켰다. N_2O 단일 플라즈마 산화막의 경우 실리콘과의 계면 부근에 질소의 첨가가 가능하였지만, 산화막 내의 과도한 질소가 산화 반응을 억제하고 산화막의 성장을 제한하여 실리콘 기판 내의 침입형 산소를 제거할 수 없으며, 결정립계 산화물에 의한 트랩 감소 효과가 나타나지 않았다. N_2O 플라즈마 산화 후 O_2 플라즈마 재산화 공정은 산화막이 성장되면서 계면 부근의 질소 농도가 감소되기 때문에 질소 첨가에 의한 계면 passivation 효과를 얻기 어려웠다. 이러한 문제를 해결하기 위하여 N_2O/O_2 혼합가스 플라즈마를 이용하여 산화막을 형성하였으며, 실리콘과의 계면에 질소를 효과적으로 첨가하면서 약 17.6 nm의 산화막을 성장시킬 수 있었다. 또한 혼합가스 플라즈마를 사용함으로써, 효과적인 계면의 질소 첨가에 의한 계면 트랩의 passivation, 결정립계 산화물에 의한 결정립계 트랩을 passivation 및 실리콘 박막 내의 침입형 산소를 제거할 수 있었다. 이

를 이용하여 제조된 다결정 실리콘 TFT의 전하이동도는 $22.9 \text{ cm}^2/\text{Vs}$ 로 TFT 소자의 특성 향상 효과를 얻을 수 있었다.

감사의 글

이 논문은 2005년 정부(교육인적자원부)의 재원으로 한국학술진흥재단의 지원을 받아 수행된 연구임 (KRF-2005-005-J09702)

참고 문헌

1. G. Lucovsky, J. Non-Cryst. Solids, **254**, 26 (1999).
2. J.W. Lee, N. I. Lee and C.H. Han, IEEE Electron Device Lett., **19**, 458 (1998).
3. D. A. Carl, D. W. Hess, and M. A. Lieberman, J. Vac. Sci. Technol. A, **8**, 2924 (1990).
4. S. Chakraborty, T. Yoshida, T. Hashizume, H. Hasegawa and T. Saki, J. Vac. Sci. Technol. B, **16**, 2159 (1998).
5. N. I. Lee, J. W. Lee, S. H. Hur, H. S. Kim, and C. H. Han, IEEE Electron Device Lett., **18**, 486 (1997).
6. Y. W. Choi and B. T. Ahn, J. Appl. Phys., **86**, 4004 (1999).
7. Y. W. Choi, S. W. Park and B. T. Ahn, Appl. Phys. Lett., **74**, 2693 (1999).
8. W. Ting, H. Hwang, L. Lee and D. L. Kwong, J. Appl. Phys., **70**(2), 1072 (1991).
9. E. C. Carr, K. A. Ellis and R. A. Buhrman, Appl. Phys. Lett., **66**, 1492 (1995).
10. R. I. Hedge, P. J. Tobin, K. G. Renid, B. Maiti and S. A. Ajuria, J. Appl. Phys., **66**, 2882 (1995).
11. B. H. Kim, J. H. Ahn, and B. T. Ahn, Appl. Phys. Lett., **82**, 2682 (2003)
12. B. H. Kim, S. R. Lee, K. M. Ahn and B. T. Ahn, Electron. Mater. Lett., **4**(2), 45 (2008)