

# Special Report

## Emerging Technologies Series I

# Silicon Photonics

- I. 기술적 배경
- II. 국내외 현황 및 핵심기술
- III. 연구개발 목표
- IV. 기대 성과
- V. 활용 방안

### I 기술적 배경

#### 가. 연구개발과제의 중요성

미래 컴퓨터에서 CPU, Memory의 동작속도는 급격히 높아지나, 이들 간의 전기적 신호 전송의 병목 현상에 따른 통신 속도의 한계로 인하여 부품간의 통신 속도의 향상이 컴퓨터 성능향상의 중요한 요소로 대두되고 있다. Semiconductor Industry Association(SIA)의 International Technology Roadmap for Semiconductor(ITRS)를 보면, 컴퓨터 및 서버 등의 컴퓨팅 및 통신용 전자 기기에서 프로세서와 메모리 등의 부품 간의 데이터통신 속도가 2012년에는 10 GHz 이상에 이를 것으로 예상하며, 이에 따라 Data Transmission Bottleneck 문제를 해결하는 기술이 요구된다. CPU, Memory의 고속화 추세에 따른 고속 I/O 및 고속 Interconnect가 필요하게 되나, 4.25 Gbps급 이상에서 양산 기술이 없어 광 I/O 및 광버스가 유력한 대안으로 대두되고 있다.

Intel에서는 향후 5년 내에 프로세서 속도가 약 14 GHz 까지도



장선호 기술역



이민경 연구원



김경옥 팀장

장선호 기술역/공학박사 chans@iita.re.kr, 이민경 연구원 leemk@iita.re.kr  
정보통신연구진흥원, IT부품/융합기술 전문위원실

김경옥 팀장/이학박사 gokim@etri.re.kr 전자통신연구원 IT융합부품연구소

# Special Report

본 특집에서는 미래에 떠오를 'Emerging Technologies' 주제와 관련하여 정보통신연구진흥원(IIITA)에서 지원하고 있는 미래원천기술개발 내용을 소개하고자 한다. 현재 산업계에서 통용되고 있는 기술에 여기서 소개하는 개발내용이 다양하게 접목, 활용될 수 있기를 희망하며 몇 편의 주제를 다루기로 한다.

구현될 것으로 예상하고 있으나, 고속의 클럭 속도에서는 신호품질 저하, 전력소모증가, EMI 등의 문제를 피할 수 없으며, 전기적 연결 병목 부분을 해결하여 전자기기의 성능을 높이는 연구가 필요하게 된다. USN(Ubiquitous Sensor Network) 등 Connectivity의 증가에 따른 통신 Traffic의 증가추세에 대응하여 Computing Power의 증대가 필요하며, Muti-core CPU의 발전 추세에 따라 CPU-Memory의 대용량/초고속 통신이 요구되어 PC, 서버 등의 Computing Power가 증가하고 있다. 현재 Cache Memory는 3.6 Gbps/pin, Graphic Memory는 3.2 Gbps/pin(XDR)으로 메모리의 동작 속도 향상이 추세이며, Main Memory도 이 정도 이상의 속도 향상이 가능하나, 다수의 메모리 모듈 장착시 임피던스 매칭 문제 등의 Stub 효과로 ~1 Gbps/pin으로 사용속도가 하향될 수 있다. 따라서 Stub 효과가 없는 Silicon Photonics 기술로 메모리 모듈 동작속도 향상이 필요하게 된다.

전기 PCB에서의 신호손실, Crosstalk, 임피던스 매칭 문제가 있으며 이를 극복하고 컴퓨터의 성능 향상을 시키는 가장 유력한 방안이 광 연결이며, 광 연결이 경제성을 갖고 제품에 적용되기 위해서는 IC와 실리콘 기반의 광소자를 집적하는 것이 유리하다. 즉, 궁극적으로 광소자를 전자소자와 모노리식하게 On-chip에 집적하는 것이 필요하며, 성능향상과 저가격화를 통해 이러한 실리콘 광I/O로 하는 실리콘 On-chip 광 I/O기술은 많은 비용과 시간을 요하는 고속 전자 패키지 기술을 필요로 하지 않고, 실리콘 공정으로 광소자들을 On-chip에서 모노리식하게 제작하기 때문에 고성능화, 저가격화를 이룰 수 있다. 미 MIT의 '테크놀로지 리뷰' 특집에서 세상을 바꿀 10대 기술 중 하나로 "실리콘 포토닉스" 기술이 선정된 바 있으며, 이 기술을 선점하기 위한 경쟁이 가열되고 있다고 밝혔다.

컴퓨터에서 기존의 전기신호 통신방식에 의한 CPU와 주변기기 간 통신 병목현상을 극복하기 위해, CPU의 주 제작사인 Intel사가

실리콘 기판 상에 CMOS 집적회로와 광집적회로를 동시에 구현하여 CPU와 주변기기 간 전기신호 통신을 광신호 통신으로 대체하는 "Silicon Photonics" 기술을 개발하고 있는 상황으로, 향후 컴퓨터에서 Intel사 방식의 광전변환 CPU를 수용할 수 있는 모노리식 광전변환 반도체 메모리 및 비메모리를 위한, 실리콘 기반 광전집적 칩의 선도기반기술 확보가 요구된다. CPU, Chipset의 광 I/O에 대응하여, SRAM, DRAM, Graphic DRAM에 장착되는 실리콘 광I/O 및 광버스 기술 개발이 필요하다 하겠다. 국내에서도 선진국이 추구하고 있는 실리콘 광 기술의 기반 기술을 독자적으로 확보 하여 한국의 최대 산업이라 할 수 있는 반도체 메모리 산업과 새롭게 진출하고 있는 비메모리 SoC산업의 미래 경쟁력을 확보 및 보호할 필요가 있다. Intel, IBM, SUN, NEC 등에서 그 중요성을 인식하여 전략적으로 연구개발 중인 광버스 모듈기술의 국내개발을 통해 첨단 기술의 대외종속을 해결하고, 국가 기술의 경쟁력 확보가 필요하다.

광 인터커넥션[실리콘 포토닉스] 도입  
→ 초고속화, 단순, 소형화



〈그림 1〉 기존 기술 대비 광인터커넥션 도입 모듈 개념도



## 나. 연구개발과제 수행의 제약요인

세계적으로 본 기술은 초기단계 수준으로 실용화 구현을 위해서 상당한 연구개발 노력의 투자가 필요하며, 아직 본격적인 시장이 형성되어 있지 않다. 전 세계적으로 연구 초기단계로 세계적으로 정립되어 있지 않은 기술로서 새로운 구도 도출이 요구되고, 모든 발생 가능한 문제점을 겪어야 하나 이점은 제약요인이면서도 원천 기술 창출의 가능성은 높은 편이다.

실리콘 광소자 군의 구조 및 제작과정의 복잡성, 고난이도의 기술로 실용화를 위한 기반기술 확보에 애로점이 있으나, 소자의 개발 초기 단계에서 필수적으로 요구되는 규격 및 특성을 탄력적으로 조정하여 최종 결과물이 효과적으로 시스템 등에 응용 되도록 하여, 실용화 기술의 확보가 빠른 시간에 이루어지도록 해야 한다. 본 기술은 실리콘 기반의 신 개념 State-of-art 소자군 기술로 기술의 난이도가 매우 높으나, 기술개발 성공 시 파급효과가 큰 기술로 메모리, 컴퓨터산업에 미치는 영향이 지대할 전망이다.

## 다. 연구개발과제 수행결과 기대효과

광I/O 버스 모듈기술을 개발함으로써 차세대 PC 시스템에서 요구되는 CMOS 고집적화, 클럭 속도의 증가, 프로세서와 메모리간의 대역폭 증대 요구를 수용할 수 있으며, 본 기술은 Desktop, Notebook 등 PC의 프로세서, 메모리, Chipset 분야에 초기 적용될 것으로 예상되며, 궁극적으로 초고속 컴퓨터, 차세대 PC, 초고속/대용량 연결 시스템이 필요한 디스플레이, 통신/정보처리 서버, 경량의 연결 시스템이 필요한 휴대형 및 착용형 컴퓨터, 자동차, 항공우주분야, 지능형 로봇 분야 등에 적용될 수 있겠다. 따라서 미래 컴퓨터 산업의 핵심 기반기술로 컴퓨터 기반의 거대시장을 바탕으로 하며, 활용범위가 매우 광범위하여 국가 전략기술 및 신산업 창출 측면에서 Critical한 분야이다.

현재 전세계적으로 실리콘 기반의 초고속 인터커넥션 칩 기술은 아직 실용화 되지 않은 기술로 조기 개발 및 실용화 시 세계시장의 선점을 기대할 수 있으며, 부품간의 통신 속도의 증대에 따른 전자기기의 발전으로 전자통신 분야가 한 단계 진보하는 역할을 할 수 있겠다. 광I/O 버스 모듈의 개발은 성능 대 가격 비를 향상시켜, 차세대 PC 시스템의 가격경쟁력을 확보할 수 있을 것으로 기대된다. 미래형 초고속 컴퓨터 구현을 위한 초고속 인터커넥션 칩 기술

의 개발로 실리콘 기판 상에 CMOS 소자와 광소자를 모노리식하게 구현하여, 광 I/O방식으로 주요 칩간의 초고속 통신을 가능케 하는 실리콘 광소자군 기술 및 모노리식 집적화 기반기술의 확보로, 한국의 최대 산업이라 할 수 있는 반도체 메모리 산업과 비메모리 SoC산업의 미래 경쟁력을 확보하는 토대를 제공하는 기술이 될 것이다.

PC의 세계시장 규모는 2004년 1,328억 달러에서 2012년 2,281억 달러로, 연 5~7% 성장할 것으로 전망되며, PC내 광연결 모듈의 세계시장 기여도는 2007년 16억 2만 달러에서, PC 시장의 5%(초고속 인터커넥션 비중) 기술기여도를 고려하면, 초고속 인터커넥션 칩용 실리콘 광 I/O기술 및 광 Bus시스템의 세계시장 기여도는 2012년 114억 달러에 이를 것으로 전망된다. 휴대용/착용형 컴퓨터 등에서 기존의 전기적 배선 등 전자부품의 다채널 연결을 가벼운 소재 채널 연결로 대체 가능하여, 사용자 친화적인 전자기기의 출현에 기여 하며, 미래 사회의 변화 추세에 대응하는 기술을 제공 하고, 고품질의 차세대 PC 등 정보통신기기의 고속, 대용량화 등 고성능화가 가능해짐에 따라 사회 전반적인 정보통신 서비스의 품질향상으로 이어질 수 있을 것이다.

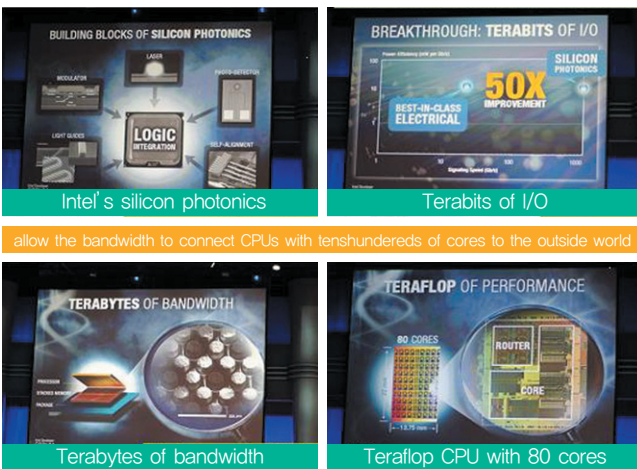
## II 국내외 현황 및 핵심기술

### 가. 국내·외 현황

#### 1) 세계 기술현황

컴퓨터에서 기존의 전기신호 통신방식에 의한 CPU와 주변기기 간 통신 병목현상을 극복하기 위해, CPU의 주 제작사이며 세계적 leading 반도체 기업인 Intel사가 실리콘 기판 상에 CMOS 집적회로와 광집적회로를 동시에 구현하여 CPU와 주변기기 간 전기신호 통신을 광신호 통신으로 대체 하는 "Silicon Photonics" 기술개발을 선도하고 있다. Intel은 실리콘 광 I/O기술을 미래 자사의 모든 IC칩에 적용할 목표로 초고속 인터커넥션 칩용 실리콘 포토닉스 연구를 진행 중인데 가장 앞서 있으며, IBM, NEC, SUN 등에서 전자기기 내에서 부품, 칩들 간의 데이터 통신을 광통신으로 하는 연구를 수행 중으로, 실리콘 포토닉스 기술에 의한 컴퓨터에서의 On-chip광 I/O 는 5~10년 내에 보드내의 chip-to-chip 광 연결 시장에 진입될 것으로 예상된다.

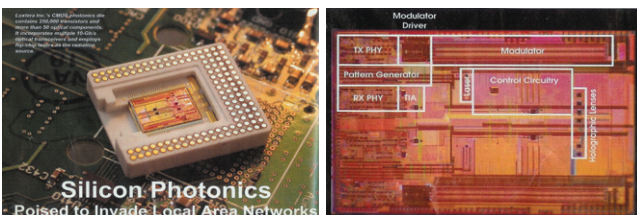
2006년 미국 Intel사는 IDF(Intel Developer Forum)에서 향후 2~3년 내에 서버용 CPU와 메모리간의 FSB를 광으로 대체하며, Terabit Optical Chip의 실용화/상용화 할 것을 발표하였고, 1차로 Tera Scale Computing System에 Silicon-Photonic Chip 적용을 목표로, 향후 5년 이내에 Tera-Scale Computing System에 Board-to-board Interconnection용 Silicon Photonic Chip을 적용할 계획을 발표하였다.



〈그림 2〉 Intel 미래 실리콘포토닉스 기반의 Tera-scale Computing System의 Optical Interconnection Chip

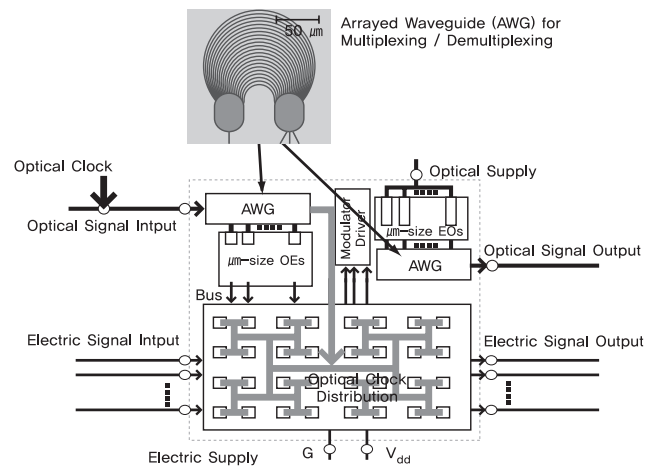
IBM에서는 슈퍼 컴퓨터 등에 적용하기 위한 실리콘 포토닉스 기술을 연구 중이며, 향후 수년 내에 Tbps급 시스템을 목표로 개발 중에 있으며 2007년도에 소형의 저전력 10 Gbps급의 실리콘 광모듈레이터를 발표하였다. 미국의 Luxtera사도 Free scale과 10 Gbps급의 CMOS Photonic IC Chip을 발표하여 IC칩 분야에서 선도하고 있으며 유일하게 4 channel CMOS Photonic 집적 Transceiver 모듈(Active Cable)을 개발 및 상용화하였다. (2007, LAN, HPC Computer Cluster, Sans)

CMOS photonics, by Luxtera & Freescale Semiconductor  
Die includes : 250,000 CMOS transistors (0.13 $\mu$ m)  
90 silicon-based optical components



〈그림 3〉 미국 Luxtera사의 CMOS Photonics Chip 2006

NEC도 2015년도에 상용화를 목표로 LSI 내부의 광배선에 대한 연구/개발을 진행 중이며 2006년 실리콘 기반 WDM MUX(AWG) 기반의 초기 연구 시제품을 발표한 바 있다. Intel은 광인터커넥션 IC를 위한 광원, 모듈레이터, Filter, 수광소자의 단위소자들을 개발하고 있으며 광원을 제외한 각 소자들을 실리콘 기판 위에 구현하는 연구를 진행하고 있다.



〈그림 4〉 ISSCC 2006, NEC - ON-chip 배선 : LSI 내부 광배선

## 실리콘기반 광모듈레이터

- Intel의 실리콘 CMOS 광모듈레이터는 10 Gbps에서 소광비 3.8 dB의 특성을 보이고 있으나 구동을 현재까지의 CMOS 기술로는 할 수 없는 모듈레이터 구조이다. 미국의 luxtera에서도 10 Gbps급의 광모듈레이터를 발표했으나, 입력과장에 대한 의존성 등이 큰 구조로 아직까지는 전 세계적으로도 연구초기 단계이다.

## 실리콘 광도파로 및 MUX/DeMUX

- 실리콘 광도파로 관련 연구는 실리콘포토닉스의 선두주자 Intel을 필두로 IBM, NTT, NEC 등의 기업 및 Ghent, Cornell, Yokohama 대학 등에서 활발히 진행하고 있으며, Intel은 지금까지 비교적 손실이 적은 (0.35 dB/cm) 마이크로미터 Dimension의 Rib Waveguide (예: 1.5(W) × 1.55(H),



0.7(h)  $\mu\text{m}$ )에 기반한 Modulator, Grating Filter 및 Raman Laser 등의 구현에 주력해 왔으나, 마이크로 Rib Waveguide의 곡률 반경이 400  $\mu\text{m}$ 로 소자 크기를 줄이는 데 한계가 있고 광도파로 Dimension이 작아져야 모듈레이터 및 Raman 레이저의 성능이 향상될 가능성이 있어 광도파로 Dimension을 계속 줄여가는 연구가 진행 중이다.

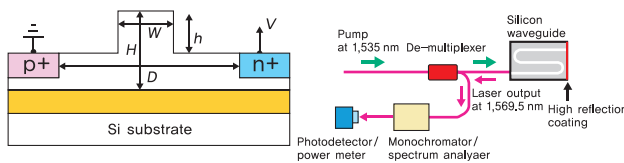
- IBM, NTT, NEC, Ghent, Cornell Yokohama 등에서는 Intel과는 달리 나노 미터 Dimension의 Channel Waveguide (예: 400(W)  $\times$  200(H) nm)에 기반한 Ring Resonator 및 Grating Filter 등의 연구 개발에 매진 중이다. 나노 미터 Channel Waveguide는 약 3 dB/cm의 도파 손실과 광섬유와의 결합 손실이 10 dB에 달하는 문제점이 있지만 곡률 반경이 3  $\mu\text{m}$  이하로 작아서 소자의 크기가 극히 작아질 수 있는 장점이 있다. 현재 도파 손실을 줄이는 연구와 더불어 광섬유와의 결합 손실을 줄일 수 있는 Spot-Size Converter (SSC)를 개발하는 연구들이 활발히 진행 중이다.
- Intel의 경우 실리콘 MUX/DeMUX 소자의 필요성은 이야기 하지만 아직까지 구체적인 결과를 발표한 바 없으며, NEC가 ISSCC 2006 학회에서 광배선 LSI를 위한 실리콘 Arrayed-Waveguide Grating (AWG)를 발표하였으며, 요코하마 대학에서 2005년에 100  $\times$  100  $\mu\text{m}^2$  크기의 13 채널 AWG 소자를 발표한 바 있다.
- AWG 외에도 Ring Resonator도 MUX/DeMUX 소자로의 이용이 가능한데 NTT와 Ghent대학에서 실리콘 Ring Resonator를 이용한 단일 채널 Add-drop Filter를 발표하였고, Cornell대학에서는 Ring Resonator를 이용한 1.5 Gbps modulator를 발표한 바 있다.

### 광I/O 용 광원 및 수광소자

- 광원과 관련한 기술현황은 크게 Silicon 기반과 III-V 화합물 반도체 기반으로 나눌 수 있는데, Silicon 기반의 광원의 경우 Silicon 광 회로 및 전기 회로와 동일 칩 안에 바로 집적시킬 수 있는 장점이 있으나 Silicon은 indirect 밴드 갭 물질로 발광 효율이 매우 낮고 현재 기술 수준도 매우 낮은 단점이 있다. III-V 화합물의 경우 발광 효율 및 기술 성숙도가 매우 높으나 광 회로 및 전기 회로가 포함된 Silicon 칩과 별개의 칩으로 제작되어야 함으로 추가되는 광 결합 공정에 따른 광 손실과 고 비용의 단점이 있다.

- Silicon은 indirect 밴드 갭으로 발광 양자효율이  $10^{-6}$ 으로 매우 낮아 발광 현상을 나타내기 위해서는 희토류 원소인 Erbium을 도핑 하는 방법, Porous Silicon을 만드는 방법, Nano-crystal 구조를 만드는 방법, 이온 주입에 따른 dislocation을 조절하는 방법, 유도 Raman 효과를 이용하는 방법 등이 필요하다.
- Erbium 도핑 하는 방법은 많은 Erbium을 주입하고 이를 활성화시켜 높은 농도를 얻는 것이 산소 이온을 같이 도핑하는 방법 등을 사용하여도 어렵고 온도가 높을수록 발광 효율이 떨어져 상온에서는 발광 양자 효율이 매우 낮다. Porous Silicon으로 발광 양자 효율을 1% 에 가깝게 얻을 수 있으나 발광 파장이 600 nm 대역 이라는 문제가 있다. 2005년에 Intel사의 H.Rong 그룹에서는 유도 Raman 효과를 이용한 상온 CW 레이저를 발표하였으나 Two-photon Absorption에 의한 광 손실을 줄이기 위해 p-n diode를 광 도파로 주위에 만들어 주고 25V의 역방향 전압을 가해야만 200 mW 이상의 광 펄핑으로 수 mW의 출력을 얻을 수 있었다. 펄핑 광원으로 III-V 광원을 사용하여야 하고 Silicon 단일 모드 광도파로에 추가적으로 광 결합 공정으로 펄핑 광원의 출력을 결합시켜야 하는 단점이 있다. 따라서 현실적으로 수년 내에 실리콘 광원을 인터커넥션광원으로 이용하기는 어려운 실정이다.
- SLED 광원에 대한 세계 기술 현황에 대해서는 DenseLight (싱가폴), Covega(미국) 등 회사에서 모듈을 상용화 하였으며, DenseLight사는 광섬유에서의 출력 100 mW, 35 nm Bandwidth(3 dB), Spectral Modulation 0.4 dB인 제품을 출시하고 있다. 다파장 레이저는 1997년에 Bell Lab에서 Arrayed Waveguide Grating(AWG)와 16개의 Semiconductor Optical Amplifier(SOA)를 결합시킨 16채널 다파장 레이저 다이오드로, 각 채널의 평균 문턱 전류 40 mA, SOA의 동작 전류 100 mA, 칩 크기 15 mm  $\times$  4 mm 일때 -13~-7 dBm 광 출력을 발표하였다. 2005년에 The Hong Kong Polytechnic University, K.K. Qureshi 등이 SOA를 이용한 Fiber Ring 레이저로 40채널 이상의 채널당 광출력은 -10 dBm 이하인 다파장 레이저 동작을 발표하였다.
- 실리콘 기반의 광원 개발은 실리콘의 열악한 발광특성으로 인해 순수 실리콘 도파로의 이용보다는 Er 이온 도핑, Porous Si, 나노 구조의 형성 등을 통한 연구가 활발히 이루어지고

있으나 초기 단계에 머무르고 있는 실정이다. Raman 현상을 이용한 실리콘 광원 개발은 2002년부터 실리콘 도파로를 이용한 Raman 레이저의 실현 가능성이 보고되기 시작하여 UCLA의 Jalali 그룹에서 최초의 실리콘 라만 레이저가 2004년에 개발되었고, 2005년 Intel 연구진에 의해 pin구조에 의한 손실 감소 구조 개발로 CW 발진이 발표되었으나, 아직 효율 증대, 소형화, 구동 전압 감소, 이득 대역폭 향상 등의 연구가 필요한 상황이다.



〈그림 5〉 Intel Silicon-Raman Laser (amp), Nature, Jan, 2005

- Intel에서 IC에 집적 가능하고 Si를 흡수 층으로 하는 5 GHz PD를 개발하였으며, SiGe를 흡수 층으로 하는 PD는 여러 대학과 Infineon 등의 기업에서 연구 중이다.

## 칩간 광버스

- Intel에서는 향후 3년 내에 프로세서의 속도가 10 GHz 이상을 구현할 것으로 예상하고, 고속 클럭 속도에서의 신호품질저하, 전력소모증가, EMI 등의 문제를 해결하고, 칩간의 대역폭 증대를 위해 광I/O버스 모듈기술을 개발 중이며, 현재 USR (Ultra-Short-Reach)용으로 CMOS칩의 신호를 광도파로를 통해 전달하는 기술과 다양한 패키징 기술을 이용한 광연결 기술을 연구 중이다. 또한 IBM에서는 슈퍼컴퓨터 등에 적용하기 위한 병렬 광전송기술을 연구 중이며, 향후 수년 내에 Tbps급의 신호전송이 가능한 광집속기술을 목표로 개발 중에 있다.
- 유럽에서는 광PCB 기술을 위주로 한 광집속 기술을 개발 중이며, 고분자도파로나 글래스도파로 등 다양한 형태의 병렬 광집속 기술을 연구 중에 있다.
- 일본에서는 ASET이라는 국가적인 컨소시엄 형태의 연구를 통해 시스템내에서 요구되는 LSI칩에서 광PCB까지의 포괄적인 광전송 기술을 개발 중에 있으며, Fuji Xerox에서는 고분자 광시트 버스를 이용한 광버스 모듈기술을 개발 중에 있다.

- 칩간 광버스 기술은 외국에서는 주로 Optical Interconnection의 한 영역으로 광PCB 기술과 연계되어 개발하고 있으며, 선진국에서도 아직 기초적인 연구단계에 있다.

## 2) 국내 기술현황

국내에서는 본 연구에서와 같은 On-chip 광I/O에 대한 연구가 본격적으로 이루어지지 않았다. KAIST와 ETRI를 중심으로 디스플레이 및 통신용 광증폭기의 응용을 위한 실리콘 기반의 나노광원 소자에 대한 연구가 행해져 왔으나 실리콘 광도파로 및 MUX/DeMUX에 대한 연구는 수행된 바 없다. Silicon 광원과 관련하여 KASIT와 ETRI에서 Amorphous Silicon Quantum Dot을 이용한 1.5 um대의 통신용 파장과 가시광선 영역에 대한 연구가 이루어져 있으며, 특히 가시광선 영역에서는 1.6%의 양자효율을 얻는 결과가 2005년에 발표된 바 있다. 국내에서 Si 기반의 수광 소자에 대한 연구가 ETRI, 삼성에서 시험실 수준에서 연구되었으나 미약한 수준이다.

SLED와 관련해서는 삼성에서 출력 150 mW, 40 nm Bandwidth (3 dB), Spectral Modulation 3 dB인 SLED 결과에 대하여 발표하였고 다파장 레이저에 관련해서는 Fiber Ring 레이저 형태로 KIST에서 20채널에 채널 당 광 출력이 -20 dBm 이하인 결과를 발표하였다. ETRI를 중심으로 100 Gbps급의 광백플레인 기술개발을 위한 기반 연구와 광PCB용 병렬 광송수신 모듈 기능구현을 위한 기술을 개발하였으며, 광버스의 기반이 되는 광도파로 성형, 제작기술은 일정 수준 확보되어 있는 상태이다. 그밖에 보드간 또는 보드내 다채널 광접속에 대한 연구는 한국정보통신대학교 등 일부 대학에서 시험실 단계의 연구를 수행 중에 있으며 국내에서는 아직까지 수십 채널을 수용할 수 있는 광버스 기술은 아직까지 개발되어 있지 않으며, 병렬 광도파로 성형기술, 고속회로설계기술, 광/전송자 어레이기술, 병렬 광패키징 기술 등 요소기술들이 동시에 개발되어야 한다.

## 3) 국내의 표준화 현황 (또는 향후 기술 발전 추세)

실리콘 광인터커넥션 칩 기술, 광버스 기술은 선진국에서도 연구 중에 있는 첨단기술로 이에 대한 표준화는 구체적으로 진행되고 있지 않은 상태이며, 현재의 기술수준에서 가능성을 구현하는 단계이다. 미국의 IPC (Association Connecting Electronics Industries)에서 광PCB와 관련된 광집속기술에 대한 표준화를 추진 중에 있으며 EU의 정보사회기술 프로그램분과 (IO, Interconnection by Optics)에서 광집속기술에 대한 기술 분석과 표준화 제안을 준비중이고, 또한



일본에서는 JPCA와 EIAJ 등에서 PCB용 광접속기술의 표준화를 추진 중에 있다. 국내에서는 PCB협회(KPCA), 산업체, 연구소, 학계가 공동으로 PCB용 광접속기술에 대한 표준화(안)를 마련 중이고, 여기에 차세대 PC용 광I/O 버스 기술에 대한 내용을 포함시켜 추진하는 것이 바람직 할 것으로 본다. 정부 산하의 기술표준원에서는 국내 전문가 그룹을 형성하여 광PCB와 관련된 국제 표준화(IEC/ISO) 활동의 참여를 준비 중에 있다.

실리콘 광인터커넥션 기술은 전기적 연결의 병목현상을 해결하고, 단순화된 연결구성이 가능하도록 하는 것으로, 전 세계적으로 대부분의 메이저 업체들이 뛰어들어 폭넓게 진행되어 왔으나 실리콘 광소자에 대한 연구는 아직 성숙되지 않았고 기존의 연구 단계에서 한 단계 나아가 실리콘 광소자를 On-chip에 장착하여 광 인터커넥션을 하려는 연구는 비용, 성능에서 장점이 있기 때문에 일반화될 것으로 예상된다. 실리콘 광인터커넥션칩이 실현되기 위해서는 실리콘 CMOS와 구조/성능적으로 호환되며, 공정, 온도, 파장 등이 고려된 효율이 개선된 경제적 실리콘 광소자군의 개발이 요구되며, Intel, NEC, IBM 등에서의 세계 우수 기관의 선도 그룹 연구 방향은 이러한 방향으로 연구/개발이 이루어지고 있는 추세이며, 그 연구 개발속도가 점차 가속화 되기 시작하고 있다.

#### 4) 국내 · 외 관련기관의 수행내용

본 연구와 동일, 유사한 내용을 포괄적으로 연구하는 곳은 Intel, NEC 등으로, Intel은 광인터커넥션 IC를 위한 광원, 모듈레이터, Filter, 수광소자의 단위소자들을 개발이 진행되고 있으며, 광원을 제외한 각 소자들을 실리콘 기판 위에 구현하는 연구를 진행하고 있다. 아직까지는 전송 등의 실험은 이루어지지 못한 상태로, 각 개별 단위소자들의 Spec 향상 및 고효율의 신구조 연구개발에 힘쓰고 있다. 실리콘 CMOS IC와 한 세트를 이룰 정도의 실리콘 광모듈레이터는 아직까지 개발되지 않은 상태이다. Intel에서 개발된 광모듈레이터도 구동 Driver는 10개의 SiGe Driver로 구동하고 있다. 미국과 일본 등에서 Free-space 광연결, 다채널 광섬유연결 등 다양한 형태의 광접속 구조를 제안하고 있으며, 현재는 폴리머 광도파로를 이용하는 구조 등이 출원되고 있다.

#### 나. 핵심 기술

실리콘 기반의 초고속 광인터커넥션을 위한 고효율 실리콘 광소자군을 개발로, CMOS 공정에 기반하는 실리콘 단위 광소자군

기술개발 및 모노리식 집적 가능한 구도의 광소자 군을 개발하는 것이 필수적이다. 실리콘 기판위에 CMOS기반 전자회로/소자와 모노리식하게 On-chip 실리콘 기반 광소자군의 On-chip 집적화 기술을 개발하는 것이 핵심요소이며, 이러한 광/전소자의 집적화를 위한 기판의 집적화 환경 구축 및 공정 개발이 핵심요소이다. 광전소자 모노리식 집적 및 칩과 외부 광도파로 연결에 경제성이 있는 간단한 패키지 구도 도출이 필요하며, 실리콘 광소자군 중에서 실리콘 광원의 현실화는 가장 시간을 필요로 하는 부분으로 이러한 측면을 해결하고, 가장 현실적이며 경제성이 높은 BLS를 대체하는 구도의 도출이 중요하다. 본 연구에서의 BLS 및 WDM 기반의 인터커넥션칩 구도는 현재 Intel에서의 구도와는 차별되는 것으로, 기존의 인터커넥션 구도를 획기적으로 진일보시키는 구도의 개발이 또 하나의 핵심요소에 해당한다.

#### 실리콘 CMOS IC와 집적가능한 실리콘 광변조기

- 온도 변화에 따른 특성변화의 방지 및 넓은 파장영역에서 동작할 수 있는 구조인 마하-젠더 구조를 채택함
- Phase Arm의 Optical Confinement를 높여 소자의 길이를 짧게 하여 초고속 동작과 높은 소광비가 가능한 구도를 도출함
- 전자, 홀 등의 캐리어 Dynamics가 빠른 구도의 반도체소자 기술을 접목하여 초고속 동작과 높은 소광비를 구현함
- 도파로 구조 및 도파로 소자의 설계 및 최적화를 통해 광 모듈레이터의 손실을 줄임
- 저전력 소모를 할 수 있는 구도를 도출하여 CMOS Driver로 구동할 수 있는 구조를 개발함

#### 광도파로 및 MUX/DeMUX

- 광도파로 구조 중 마이크로 Rib Waveguide는 연구 초반에는 비교적 도파 손실 및 광섬유와의 결합 손실이 적은 마이크로 스케일 (1.5(W) × 1.5(H), 0.7(h) μm) Rib Waveguide 공정을 확립하여 저손실 MUX/DeMUX의 구현 및 rib 구조 광 모듈레이터와의 결합이 용이하도록 함
- 광도파로 구조 중 나노 채널 Waveguide는 연구 중반 이후에는 도파로 단면을 나노 스케일로 (400 × 200 nm) 줄여서 극 소형 (200 × 200 μm<sup>2</sup>) 32채널 MUX/DeMUX 소자 구현의 기반을 조성함. 나노 스케일 광도파로의 손실이 식각 공정의 측면 거칠기에 크게 의존하는 점에 유의하여 도파 손실을 3 dB/cm 이하로 줄이는 공정을 확립함

- MUX/DeMUX로 CPU의 병렬 처리에 맞추어 파장별로 독립적인 신호를 처리하기 위해서 파장별 신호를 합치거나 분리하기 위한 MUX /DeMUX의 대표적인 소자인 AWG를 개발함
- AWG 연구초기에 소자 크기에 제한을 두지 않고 도파 손실이 적은 Rib Waveguide 구조로 8채널 및 16채널 AWG를 구현하고, 나노 채널 도파로 공정이 확립 된 이후에는 나노 채널 도파로로 구성된 극소형 ( $200 \times 200 \mu\text{m}^2$ ) 16채널 및 32채널 AWG를 개발함
- Ring Resonator를 이용한 실리콘 MUX/DeMUX는 전 세계적으로 아직까지 구현된 바 없으나, Ring Resonator는 모듈레이터 등의 소자를 각 채널 별로 집적하고 채널별 특성을 밴드 패스 필터와 같은 형태로 구현하기에 용이한 장점을 갖고 있음. 또한 Ring Resonator를 이용한 모듈레이터 및 Raman Laser 등의 기초 연구를 수행함
- Free-Spectral Range(FSR)가 넓은 Ring Resonator를 구현하기 위해서는 나노 채널 도파로 공정의 확립이 우선되어야 하므로, 연구 초기에는 Rib Waveguide 형태로 단일 채널의 Add-drop Filter를 개발하며 Ring Resonator의 공정 확립에 주력하고 나노 채널 도파로 공정이 확립된 이후에 8채널, 16채널 및 32채널 Ring Resonator MUX/DeMUX를 구현함
- 온도 무의존 MUX/DeMUX의 연구개발에서 실리콘으로 구성된 AWG 및 Ring Resonator MUX/DeMUX 소자는 실리콘보다 10배나 높은 열광학(Thermo-Optical) 계수로 인해 온도에 따른 중심 파장의 변화율이 약  $0.18 \text{ nm}/^\circ\text{C}$ 에 이를 것으로 예상됨. 소자의 동작 온도가  $0 \sim 90^\circ\text{C}$ 로 보면 16 nm에 이르는 파장 이동이 생기게 되어서 실용화에 장애요소로서 실리콘 MUX/DeMUX의 온도 변화율을  $0.01 \text{ nm}/^\circ\text{C}$  이하로 낮추는 연구를 수행함
- 실리콘과 온도 계수가 다른 이종의 물질 접합에 의한 온도 특성 보상 및 실리콘 자체의 물성을 이용한 새로운 아이디어의 창출로 온도 의존을 줄이는 연구를 수행함
- Modulator/PD 집적 MUX/DeMUX 및 광원의 하이브리드 집적연구는 병렬로 수행되는 전기 신호를 광신호로 바꾸고 또 반대로 광신호를 전기신호로 바꾸기 위해서 Modulator 및 PD를 MUX/DeMUX와 일체형으로 집적함
- 실리콘 기반의 광원이 개발되기 전까지 다파장 광원을 하이브리드 집적하여 광신호원으로 사용함
- 다파장 광원의 MUX/DeMUX 결합 및 칩간 광섬유 배선이 용이한 입출력 광섬유 수동 정렬 방법을 개발함

## 광원 및 수광소자

- BLS 광원의 핵심 요소는 BLS 광원이 32개 이상의 채널을 확보하고 채널 간격이 Silicon Mux/DeMux의 온도에 따른 파장 변화를 일정 정도 보완해 줄 수 있도록 충분히 넓은 광대역 특성을 가지는 것이며, Silicon 광 회로에서 발생하는 광 손실을 극복할 수 있도록 각각의 채널의 광 출력이 고출력인 특성을 가지는 것임. 또한 고속 동작을 위하여 광원의 신호 대 잡음 비가 높은 특성이 필요함
- BLS 광원 연구 접근 방법은 광대역 고출력을 낼 수 있는 능동층 구조에 설계 및 epi 성장 기술을 우선적으로 확보하고 이를 기반으로 비교적 간단한 공진기 구조를 가지는 SLED 소자 구조를 설계, 제작함. SLED 소자 설계는 Silicon 광 회로 연구가 진행되면서 필요한 광원에 요구 되는 특성을 최대한 만족시킬 수 있도록 확장 가능성과 유연성을 고려함
- SLED 소자 설계/제작과 병행하여 초고속 전송 속도(10 Gbps)에 필요한 다파장 LD 연구를 진행함. SLED 소자에 사용하는 광대역 고출력 능동층 구조에 기반하여 Silicon 광 회로에 사용되어질 광원으로 핵심요소를 만족시키도록 기존의 구도와는 다른 저가형 새로운 광원 구도를 도출함
- 실리콘 기반의 광원은 실리콘의 열악한 발광특성으로 인해 순수 실리콘 도파로의 이용보다는 Er 이온 도핑, Porous Si, 나노 스트럭처의 형성 등을 통한 연구가 필요함
- 실리콘 도파로를 이용한 Raman 레이저의 경우 CW 발진이 발표되었으나, 아직 효율 증대, 소형화, 구동 전압 감소, 이득 대역폭 향상이 필요함
- 실리콘 기반 수광소자의 경우 1.3, 1.55 micron 파장대에서 SiGe을 흡수층으로 할 경우 효율이 낮아, Power budget, 광원을 고려한 통신 파장의 기술적 선택이 필요함

## 칩간 광버스

- 국내에서는 ETRI에서 Board-to-board 병렬 광접속기술을 개발하여 13건의 국내의 특허를 출원하였으며, 학계를 중심으로 Chip-to-chip 광접속 기술의 연구가 출원되었음
- 현재 ETRI에서 보유중인 특허기술은 통신용 시스템에서 백플레인을 통한 Board-to-board 병렬 광접속기술에 대한 고유특허를 보유하고 있으며, 이를 적극적으로 응용 및 활용하여 프로세서-메모리 모듈 간 새로운 병렬 광 I/O 버스 구조를 제안함
- Intel 등에서 연구중인 동일기판 내에서의 광 I/O 버스 구조와는





달리 메모리 모듈기판과 Mother Board간을 집적할 수 있는 Board-to-board 광접속 구조에 대한 기술개발과 새로운 접속구조에 대한 특허의 확보를 추진함

### 광전집적화 기반기술

- SOI(Silicon On Insulator) 기판 위에 광소자와 전자소자가 입체적으로 구현되는 SIMOX Sculpting 기술을 기반으로 전자소자와 광소자를 실리콘에 동시에 구현하는 새로운 개념의 소자 집적화 공정 기술을 채택함. 광소자 구현을 위한 높은 에너지의 산화막 임플란트 기술, 우수한 실리콘/산화막 계면 물성, 집적되어 구현되는 광소자와 전자소자의 우수성 제고 등이 핵심 요소임
- 높은 에너지의 임플란트 공정을 이용하여 양질의 Buried 산화막 층을 형성하며 그 위의 표면 실리콘 층의 두께를 최대화 할 수 있는 기술을 개발함으로써 최종적으로 형성되는 전자소자에 미치는 영향을 최소화 함
- 광소자 및 전자 소자의 손실을 극소화 하기 위해 실리콘/산화막 계면의 우수한 물성을 확보해야 하며, 이를 위해 임플란트 후에 이루어지는 실리콘 재결정(Recrystallization) 공정을 최적화 함
- 동일한 영역에서 층을 달리하여 광소자와 전자소자를 구현하고 이의 성능을 비교 검증한 후 공정에 Feedback 함으로써 집적화된 소자들의 성능을 제고함

### 다. 혁신성과 독창성

본 기술은 신 개념의 실리콘 기반 광소자군 기술 및 단일 집적 기술로 고도의 소자 설계기술 및 제작 및 집적화 기술을 바탕으로 하는 첨단기술이며, 현재 세계적으로 State of art 기술을 개발하는 것이다. 초고속 인터커넥션칩 기술은 전자소자 기술과 광소자 기술의 융합기술로, 이러한 광기술과 전자기술의 접목은 혁신성을 가지며 세계적으로 아직 연구 초기로 원천/기초기술의 창출이 가능하고, 첨단분야의 독창적/독자적 기술의 확보가 필요하며, 집중적인 연구 및 새로운 구도창출로 핵심 원천특허 확보가 가능하다.

## III 연구개발 목표

미래형 초고속 컴퓨터 구현을 위한 초고속 인터커넥션칩 기술의 개발을 위해 실리콘 기판 상에 CMOS 소자와 광소자를 모노리식하게 구현하여, 광 I/O방식으로 주요 칩간의 초고속 통신을 가능케 하는 실리콘 능동/수동 광소자군 기술 및 모노리식 집적화 기반기술을 확보하는 것이 최종목표이며 연차별 연구개발 목표는 다음과 같다.

### 가. 1차년도 연구개발 목표

#### 1) 실리콘 기반 단위 광소자 설계 및 공정 개발

##### ■ 실리콘 기반 광변조기

- 1.25 Gbps급 실리콘 기반 광변조기 개발
  - 변조속도 > 1.25 Gbps
  - 소광비 > 3 dB
  - On-chip 손실 < 14 dB

##### ■ 실리콘 기반 MUX/DEMUX

- On-chip loss 5 dB 이하의 8채널 AWG MUX/DeMUX 구현
- On-chip loss 5 dB 이하의 Ring 공진기 Add-Drop Filter 구현

##### ■ BLS

- 50 mW 출력, 60 nm Bandwidth(3 dB), 1 dB Spectral Modulation InGaAsP 기반 SLED 개발
- 다파장 레이저 다이오드 구도 도출

##### ■ 칩간 광Bus기술

- 2.5 Gbps급 16채널 광버스 모듈 설계
  - 16채널 광버스 모듈 구조설계
  - 채널당 2.5 Gbps급의 고속 광/전회로 설계
  - 병렬 광도파로 성형공정 연구 및 시제품 제작

### 나. 2차년도 연구개발 목표

#### 1) 2.5 Gbps급 단위소자군 개발

##### ■ 실리콘 광변조기

- 광집적용 2.5 Gbps급 실리콘 기반 광변조기 개발
  - 변조속도 > 2.5 Gbps
  - 소광비 > 5 dB

- On-chip 손실 < 12 dB

## ■ 실리콘 기반 MUX/DEMUX

- 16채널 AWG MUX/DeMUX 구현
- 8채널 Ring 공진기 MUX/DeMUX 구현
- 광 파이버 수동 정렬 기술 개발

## ■ BLS

- 100 mW 출력, 60 nm Bandwidth(3 dB), InGaAsP 기반 SLED 개발
- 다파장 LD Prototype 제작

## ■ 칩간 광Bus 기술

- 16채널 2.5 Gbps급 광버스 모듈 시제품 제작

## ■ 실리콘 기반 수광소자

- 2.5 Gbps급 실리콘 수광소자 설계 및 제작

## ■ 광전 집적화 기반기술

- Localized SIMOX Embedded 실리콘 기판 제작을 위한 표면 실리콘/산화막 계면 Curing 기술
- Buried 산화막 입체 구조 개발

## ■ 실리콘 기반 광원

- 단일 채널 실리콘 라만 레이저 개발

## 다. 3차년도 연구개발 목표

### 1) 16채널 2.5 Gbps급 집적형 실리콘 광I/O모듈 개발

#### ■ 실리콘 기반 광변조기

- 5 Gbps급 실리콘 기반 광변조기 개발
  - 변조속도 > 5 Gbps
  - 소광비 > 8 dB
  - On-chip 손실 < 10 dB
- 광집적용 2.5 Gbps급 16채널 실리콘 광변조기 어레이 개발

#### ■ 실리콘 기반 MUX/DeMUX

- 32채널 AWG MUX/DeMUX 구현
  - on-chip 손실 < 3 dB
- 16채널 Ring 공진기 MUX/DeMUX 구현

- On-chip 손실 < 3 dB

- 외부 광원 하이브리드 집적 기술 개발
- 8채널 Si Modulator 및 MUX/DeMUX 모노리식 집적 기술 개발

## ■ BLS

- 60 mW 광섬유 결합 SLED 모듈 개발
- 8채널, 0.1 mW 다파장 LD 개발

## ■ 칩간 광Bus 기술

- 10 Gbps급 48채널 광버스 모듈 설계
  - 48채널 광버스 모듈 구조설계
  - 채널당 10 Gbps급의 고속 광/전회로 설계
  - 병렬 광도파로 성형공정 연구 및 시제품 제작

## ■ 실리콘 기반 수광소자

- 2.5 Gbps 16채널 수광소자 어레이 제작
- 실리콘 기반 수광소자 집적화 연구

## ■ 광전집적화 기반기술

- Localized SIMOX Embedded 실리콘 기판 제작
- 단위광소자 집적연구

## ■ 실리콘기반 광원

- 라만 이득 효율 향상 및 다채널 라만 발진 구도 도출

### ■ 소자 집적화 기술 및 집적형 2.5 Gbps급 실리콘 광I/O모듈 제작

- SOI 기판 기반 광소자 집적기술
- Localized SIMOX Embedded 실리콘 기판상에 능/수동 광소자군 집적기술
- 집적 모듈 특성측정 및 전송실험

## 라. 4차년도 연구개발 목표

### 1) 10 Gbps급 단위소자 개발

#### ■ 실리콘 기반 광변조기

- 광집적용 10 Gbps급 실리콘 기반 광변조기 개발
  - 변조속도 > 10 Gbps
  - 소광비 > 8 dB
  - On-chip 손실 < 8 dB



- On-chip 손실 < 8 dB

■ 실리콘 기반 MUX/DeMUX

- MUX/DeMUX 채널 파장 온도의존성 억제 기술 개발
- 32채널 Ring 공진기 MUX/DeMUX 구현
- MUX/DeMUX 소자의 접속 손실 및 누화특성 향상
  - On-chip 손실 < 2 dB
  - Channel Crosstalk < -20 dB
- 외부광원 집적 32채널 AWG DeMUX 구현
- Si Modulator, MUX/DeMUX 및 PD 모노리틱 집적 기술 개발

■ BLS

- 50 mW 출력, 60 nm Bandwidth(3dB), AlGaInAs 기반 SLED 개발
- 16 채널, 0.1 mW 다파장 LD 개발

■ 실리콘 기반 수광소자

- 10 Gbps급 실리콘기반 수광소자 개발

■ 칩간 광Bus

- 10 Gbps급 48채널 광버스 모듈 개발
  - 48채널 광버스 모듈 플랫폼 제작
  - 광전소자 및 광도파로 패키징
  - 10 Gbps급 48채널 광버스 모듈 시제품 제작

■ 광전 집적화 기반기술

- Localized SIMOX Embedded 실리콘 기반 연구 및 광전집적 모델링 연구

■ 실리콘기반 광원

- 다채널 실리콘 라만 레이저 개발

■ 소자 집적화 기술

- 부분 SIMOX 기반 광소자/전자소자 집적기술
- 집적 모듈 특성측정
- 모듈 패키징 구도 연구

마. 5차년도 연구개발 목표

1) 집적형 10 Gbps급 실리콘 광I/O모듈

■ 실리콘 광변조기

- 32채널 광집적용 10 Gbps급 실리콘 기반 광변조기 개발
  - 변조속도 > 10 Gbps
  - 소광비 > 8 dB
  - On-chip 손실 < 6 dB
  - 동작파장: 80 nm

■ 실리콘 기반 WDM MUX/DeMUX

- 외부광원 및 Modulator/PD가 집적된 32채널 MUX/DeMUX 구현
- 파장 온도 의존성 < 1 nm @ 0~90°C
- 수동정렬 결합손실 < 2 dB

■ BLS

- 100 mW 출력, 60 nm Bandwidth(3dB), AlGaInAs 기반 SLED 개발
- 32채널, 1.0 mW 다파장 LD 개발

■ 칩간 광Bus

- 48 ch, 10 Gbps급 실리콘 칩간 광I/O 전송시험
  - 10 Gbps급 실리콘 광I/O 전송시험
  - 10 Gbps급 실리콘 광I/O 신뢰성 평가
  - Link BER=10<sup>-12</sup> @10 Gbps

■ 광전 집적화 기반기술

- Localized SIMOX Embedded 기판 성능 향상

■ 실리콘 수광소자 기술

- 10 Gbps급 실리콘기반 수광소자 제작 및 32채널 수광소자 집적화

■ 소자 집적화 기술 및 32 채널 집적형 10 Gbps급 실리콘 광I/O모듈 제작

- 단위소자들의 모노리틱 집적 기술 연구
- 부분 SIMOX Embedded 실리콘 기판 상의 광소자/전자소자 집적화기술
- 모듈 패키징
- 32채널 10 Gbps급 집적형 실리콘 광I/O모듈 제작
- 집적 모듈 특성측정 및 전송시험 (Link BER=10<sup>-12</sup> @10 Gbps)

바. 기술 평가항목

평가항목 (주요성능 Spec)	단위	세계최고 수준, 보유국/보유기관	국내최고 수준, 기관(기관명)	개발목표치 최종
실리콘 광변조기 변조속도	Gbps	10 Gbps, (미국/Intel)	없음	>10 Gbps
실리콘 광변조기 소광비	dB	3.8 dB(미국/Intel)	없음	> 8 dB

실리콘 광변조기 On-chip loss	dB	10 dB(미국/Intel)	없음	< 6 dB
실리콘 MUX/DeMUX On-chip loss	dB	미국/Intel 일본/NTT	ETRI	< 2 dB
실리콘 MUX/DeMUX 채널 Crosstalk	dB	미국/Intel 일본/NTT	ETRI	< -20 dB
실리콘 MUX/DeMUX 채널수	개	미국/Intel 일본/NTT	ETRI	32 채널
SLED 성능 -출력 -Bandwidth(3dB)	mW dB	(싱가폴/DenseLight) 100 mW(fiber) 35 nm	(삼성) 150 mW(칩) 40 nm	100 mW(칩) 60 nm
다파장 LD 성능 -채널 수 -채널 출력	개 mW	(중국/The Hong Kong Polytechnic university) 40채널< 0.1 mW	(KIST) 20채널 < 0.01 mW	32채널 1.0 mW
실리콘 수광소자 속도	Gbps	5 Gbps (미국/Intel)	ETRI	10 Gbps
실리콘 수광소자 응답도 13 micron 파장	A/W	0.3 (미국/Intel)	ETRI	0.3
칩간 광버스 채널수	개	32 (미국/일본)	ETRI	48
칩간 광버스 속도	Gbps	10 Gbps (미국/일본)	ETRI	10
칩간광버스모듈 전송특성	BER	없음	없음	10 <sup>-12</sup> @ 10 Gbps 이상
실리콘기반 수동정렬 광 섬유 결합손실	dB	없음	없음	< 2 dB
광소자 집적형 Localized SIMOX기반 MOSFET 성능 - 동작 전압(VDD) - Threshold 전압 (Vth)		(미국/인텔) Vth : 2 V VDD : > 5	없음	Vth : 2 V VDD : > 5 V
VLocalized SIMOX Embedded 실리콘 기반 상의 광소자 및 MOSFET 집적 여부		(미국/UCCLA) 마이크로공진기 및 MOSFET	없음	MOSFET, 능/수동 광소자 집적 구현
단일집적 광/I/O 모듈 채널수	개	없음	없음	32channel
단일집적 광/I/O 모듈 속도	Gbps	없음	없음	10 Gbps
단일집적 광/I/O 모듈 전송특성	BER	없음	없음	10 <sup>-12</sup> @ 2.5 Gbps 이상

## IV 기대성과

### 가. 기술적 측면

모노리식 실리콘 광/I/O 기술에 기반한 초고속 광인터커넥션 기술을 개발함으로써 차세대 PC 시스템에서 요구되는 CMOS 고집적화, 클럭 속도의 증가, 프로세서와 메모리간의 대역폭 증대 요구를 수용할 수 있다. 모노리식 실리콘 광 I/O 기술에 기반한 초고속 광인터커넥션 기술 개발은 성능 대 가격 비를 향상시켜 차세대 PC 시스템의 가격 경쟁력을 확보할 수 있고, 관련 산업체에 기술 전수함으로써 핵심 예로 기술 극복 및 경쟁력 강화 효과가 기대된다. 본 기술의 개발은 초고속 컴퓨터, 차세대 PC뿐 아니라 초고속, 대용량 연결 시스템이 필요한 대면적 디스플레이, 통신/정보처리 서버 등에 적용 가능하며 경량, 고속의 연결 시스템이 필요한휴대형/작용형 컴퓨터 및 자동차, 항공 우주분야, 지능형 로봇 분야 등에 적용 가능한 핵심 기반기술이다. Intel, NEC, IBM, SUN 등에서 그 중요성을 인식하여 전략적으로 연구개발 중인 광버스 모듈기술의 국내개발을 통해 첨단기술의 대외

중속을 해결하고, 국가 기술의 경쟁력 확보를 기대할 수 있다.

(표 1) 기술격차 및 상대적 기술수준

주요 기술분야	기술 선도국 및 기업/연구소	구분	기술격차(년)	상대적수준(%)
실리콘 포토닉스 소자, IC 기술	Intel, NEC IBM, SUN, MIT	현재	2년	85
		중요연도	0년	100

전기적 연결이 난점을 보이고 있는 초고속 인터커넥션의 병목 현상을 해결하여 전 세계의 반도체 업체들이 회원으로 있는 Semiconductor Industry Association(SIA)에서 만든 International Technology Roadmap for Semiconductor(ITRS)에는 4.25 Gbps 이상에서는 양산성있는 전기적 인터커넥션 기술이 아직 없다고 밝히고 있으며 이러한 측면에서 본 연구의 결과물은 초고속 인터커넥션의 새로운 지평을 열 가능성이 있다. IC간의 다채널 연결의 복잡성을 단순화시키는 효과를 가져올 수 있으며 WDM(Wavelength Division Multiplexing) 기술을 도입하여, IC간의 다채널 연결을 몇 채널 연결로 줄일 수 있고 이러한 기술적 효과는 본 연구가 완성되었을 때, 반도체 시장 보다 크다고 알려진 PCB시장의 판도변화를 가져 올 수도 있다.

기존의 광통신 부품의 새로운 지평을 열 수 있으며 기존의 화합물 반도체로 만들어진 광소자를 실리콘 광소자로 대체함으로써 저가격화를 이룸으로써, 광통신 기술이 지금보다 좀 더 실생활에 가까워지는 계기가 될 수 있다. 전자소자기술과 광소자기술의 융합으로 인한 기존에 없었던 새로운 기술이 발생하는 측면이 있으며 전자소자 기술의 장점과 광소자 기술의 장점이 결합하여 현재의 전자통신 분야의 기술력이 한 단계 발전하는 계기가 될 수 있다.

### 나. 경제 산업적 측면

실리콘 기반의 초고속 인터커넥션칩의 응용 분야는 다양하고, 파급되는 시장규모도 클 것으로 예상되며, 우선 초기에 적용될 것으로 예상되는 CPU, Memory, Chipset 등의 PC분야에서의 기대효과를 예측해보면 PC내 광연결 모듈의 세계시장 기여도는 2007년 16억 2만 달러에서, 초고속 인터커넥션 칩용 실리콘 광 I/O기술 및 광 Bus시스템의 세계시장 기여도는 2012년 114억 달러에 이를 것으로 전망된다.

(표 2) 실리콘 광 I/O 기술 및 광 Bus시스템 시장규모 (단위 : 억 달러)

구분	2004	2007	2010	2012
세계	0	16.20	99.60	114
국내	0	0.25	1.53	1.76

\* 근거 : PC시장의 5% 를 실리콘 광 I/O모듈 및 광버스 모듈 시장으로 추정



실리콘을 이용한 광소자 개발은 표준 공정에 의한 양산 가능성을 열어 광모듈 가격의 획기적인 절감을 가능케 하여 광소자 시장의 팽창이 예상되며, 고품질의 PC 등 정보통신기기의 고속, 대용량화 등 고성능화가 가능해짐에 따라 사회 전반적인 정보통신 서비스의 품질향상으로 이어질 수 있다. 초고속, 대용량 연결 시스템이 필요한 디스플레이, 통신/정보처리 서버 등에 적용 가능하며, 경량의 연결 시스템이 필요한 휴대형/착용형 컴퓨터 및 자동차, 항공우주 분야, 지능형 로봇 분야 등에 적용 가능하여 예상되는 경제적, 산업적 가치가 클 것으로 본다.

## V 활용 방안

### 가. 기술평가

구 분	구체적인 내용(과학적/기술적 원리 및 응용과정과 관련된 내용)
기존(선행)기술과 비교하여 유리한점	<ul style="list-style-type: none"> <li>대용량, 고속 메모리를 필요로 하는, CPU, OS, Memory의 발전으로 CPU, Memory의 동작속도는 급격히 높아짐에 따라 이들 간의 통신 속도의 증가를 위한, IC와 실리콘 기반의 광소자를 집적하는 광 인터커넥션 기술은 기존의 전기적 연결방식에 비해, 10 Gbps급 이상의 고속 신호 연결을 가능케 할 뿐 아니라, 전기 PCB에서의 신호손실, Crosstalk, 임피던스 매칭 문제 등의 문제를 극복하고, 컴퓨터의 성능 향상을 시키며, 실리콘 CMOS Technology 기반으로 경제성을 갖고 있음</li> <li>실리콘 전자소자와 On-chip으로 실리콘 광소자가 집적되어 비용과 성능 측면에서 우수함</li> </ul>
기존(선행)기술과 비교하여 불리한점	<ul style="list-style-type: none"> <li>실리콘 광소자군 및 모노리식 집적회 기술은 설계 및 제작의 난이도가 매우 크며, 재현성 및 신뢰도에서 많은 노력이 필요함</li> <li>이중의 소자를 집적함으로써 광소자 구도도출의 제한적 요소가 있음</li> </ul>

### 나. 활용 가능성

구 분	구체적인 단계 및 내용
기술의 응용분야 및 활용방법	<ul style="list-style-type: none"> <li>초고속 컴퓨터, 차세대 PC, 초고속/대용량 연결 시스템이 필요한 디스플레이, 통신/정보처리 서버, 경량의 연결 시스템이 필요한 휴대형 및 착용형 컴퓨터, 자동차, 항공우주분야, 지능형 로봇 분야에 적용되며, PC분야를 비롯하여 다채널, 초고속, 경량의 연결이 필요한 곳에 다양하게 응용될 수 있는 기반 기술임</li> <li>메모리 등 국내 반도체 관련 산업의 세계적 위상의 유지 및 경쟁력 강화, 초고속 인터커넥션이 미래형 컴퓨터에서 차지하는 비중은 10%로 판단됨</li> <li>광통신, 방위산업, 항공, 의료 등의 산업에도 기여함</li> </ul>

적용상의 애로점과 극복(개선) 방안	<ul style="list-style-type: none"> <li>신 개념의 첨단 소자기술로, 반도체, 컴퓨터 산업 등에 미치는 파급효과가 매우 큰 기술이나, 기술의 난이도가 매우 높음</li> <li>실리콘 광소자 기술은 기술 성숙도가 높지 않음. 세계적으로 아직 초기단계로 집중적인 연구 및 새로운 구도창출로 외국과 경쟁 가능해짐</li> <li>광기술의 병목 부분인 인터페이스/접속부분의 breakthrough가 필요한 이는 ETR보유 기술자를 한 단계 발전시키고, 구성원의 다양한 아이디어 도출과 ETR/외부연구그룹과의 협업으로 극복 함</li> <li>첨단의 IC공정에 자유롭게 접근할 수 있는 환경이 필요하며 이를 위해 과제 진행 중간에 국내 첨단 IC업체와의 공동연구를 수행함</li> <li>광 인터커넥션 칩 구성에 필수적으로 요구되는 소자의 규격 및 특성을 탄력적으로 조정하여 최종 결과물이 효과적으로 컴퓨터의 광인터커넥션 칩에 응용 되도록 함</li> <li>연구개발 초기단계에서 생산 가격절감 방안 및 소형화와 집적화 기술 연구로 실용화에 대처하여 국제 경쟁력을 확보하고, 상황에 따라 효율적 실용화 방안을 탄력적으로 적용함</li> </ul>
제품/서비스의 예상 수요자(층)	<ul style="list-style-type: none"> <li>반도체 메모리, CPU, 초고속 컴퓨터, PC, 디스플레이, 통신/정보 처리 서버, 휴대폰, 자동차, 항공우주분야, 지능형 로봇 회사 등이 예상 수요자임. 예상 수요자 층은 전자통신 분야의 다양한 부분에 걸쳐 있음. 전자 부품/기기간의 통신이 필요한 모든분야가 수요자 층임</li> </ul>
제품/서비스화하여 시장에 도입되기 까지 요구되는 시간의 정도	<ul style="list-style-type: none"> <li>실리콘 포토닉스기술에 의한 컴퓨터에서의 On-chip 광 I/O 는 5~10년 내에 보드내의 Chip to chip 광인터커넥션이 시장에 진입 될 것으로 예상됨. 2010년경 시장이 시작되어, 2015년에는 본격적인 시장이 형성될 것으로 예상되며, 실용화 및 생산성 향상을 통한 가격 저하를 시도로 시장확보에 대비함</li> </ul>

### 다. 시장효과 및 특성

구 분	구체적인 내용
내수시장 창출효과	<ul style="list-style-type: none"> <li>PC내 광연결 모듈의 세계시장 기여도는 2007년 16억 2만 달러 에서, PC 시장의 5% (초고속 인터커넥션 비중) 기술기여도를 고려하면, 초고속 인터커넥션 칩용 실리콘 광 I/O기술 및 광 bus시스템의 세계시장 기여도는 2012년 114억 달러에 이를 것으로 전망됨</li> <li>세계 메모리 시장의 50% 가까이를 점유하는 한국의 최대 산업인 반도체 메모리 기업과 새롭게 진출하고 있는 비메모리 SoC기업에 기술 이전하여, 기술적 delay없이 세계 선도기업의 위상을 유지하고 경쟁력을 한층 강화할 수 있는 토대를 제공함</li> <li>실리콘 기반의 신개념 광소자군 기술 시, 신 비즈니스 모델 창출이 예상되며, 세계적으로 아직 연구 초기로, 첨단분야의 독자적/독자적 기술의 확보에 의한 기술개발 시 산업 분야에 파급효과가 매우 크며, 관련의 거대한 시장을 공략 할 수 있음</li> </ul>
수출효과/수입대체효과	<ul style="list-style-type: none"> <li>메모리 등 국내 반도체 관련 산업의 세계적 위상의 유지 및 경쟁력을 강화시킴</li> <li>실리콘 포토닉스기술에 의한 컴퓨터에서의 On-chip 광 I/O 는 5~10년 내에 보드내의 chip to chip 광연결이 시장에 진입될 것으로 예상됨. 아직 초기단계이므로 기술개발이 잘 되면 국내업체 뿐 아니라 해외업체로 부터도 로열티를 받을 수 있는 기술임</li> </ul>
잠재적/현재적 경쟁자 및 기술/제품 특성	<ul style="list-style-type: none"> <li>현재 경쟁자는 미국의 Intel, NEC, IBM 등으로, 아직까지 Intel 등 선도기업들의 기술 성숙도가 높지 않음</li> </ul>