

Laser Liftoff 기술을 이용한 Embedded Capacitor 개발

전자부품 제조현장에서의 레이저 기술 적용

RF embedded 기판의 기술은 Module과 Package라는 응용 제품을 거치면서 최종적으로는 기존의 여러 가지 제품의 Mother Board(특히 휴대폰)에 접목시키기 위한 노력이 계속 진행되고 있다. 업계 및 Research 기관의 조사 결과에 따르면 PCB 시장의 성장세와 맞물려 Embedded 시장규모는 큰 폭의 상승이 예상된다. 본 고에서는 높은 유전율을 가지는 강유전체 물질의 Embedded capacitor 적용을 위해 레이저 기술을 전자부품 제조현장에 적용하는 연구의 진행상황을 소개하고자 한다.



글 / 이인형 박사(삼성전기 중앙연구소 분석그룹)

1. 전자산업에서의 응용기술 현황

전자기기의 소형, 경량화, 고속화, 고주파화가 진행되면서 고밀도화에 대한 전 방위적 요구가 증가되고 있다. 이를 현실에 반영하기 위해 수동, 능동 소자를 기판 속에 집적하여 효율을 높이고자 하는 기술들에 대해 국내, 외 기업 및 연구소 등에서 활발하게 제안되고 있다. 특히 전자부품 내장기판에 대해서는 일본 전자 부품 메이커가 소자 내장 ceramic 다층 기판 모듈을 1990년대 중반부터 제공하여 확대되는 상황이다. 반면 수지계의 전자부품 내장기판에 대해서는 개발이 지연되고 있어 미국과 일본을 중심으로 개발경쟁이 치열해지고 있다. 여기에 국내 기업들도 향후 엄청난 잠재력을 지닌 시장이라는 관점을 공통으로 인식하고 기술개발에 박차를 가하고 있다.

수지계의 모듈(Organic Module)은 고주파에서의 Loss 특성의 열악함 등 관련 소재의 부재로 인하여 모듈에의 적용이 늦어져 왔으나, 최근 그 기술에 대한 요구와 기술적 개발이 그 어느 때보다 활발한 상황이다. FC-BGA는 PCB(printed circuit board)에 있어서 가장 높은 기술 수준을 요구하는 Package 제품으로 수지계(Organic) Embedded Module기술이 적용되는 시점에서 시장을 더욱 확대할 수 있을 것으로 보인다. 그러나 아직까지는 기술적 한계, 까다로운 공정 조건, 재료 및 공정의 표준화 문제 등이 시장 진출을 가로 막고 있다. 뿐만 아니라 제조단가를 낮추어 다른 경쟁기술 대비 경쟁력을 확보해야 하는 문제도 해결해야 할 주요 과제이다.

RF embedded 기판의 기술은 Module과 Package라는 응용 제품을 거치면서 최종적으로는 기존의 여러 가지 제품의 Mother Board(특히 휴대폰)에 접목시키기 위한 노력이 계속 진행되고 있다. 업계 및 Research 기관의 조사 결과에 따르면 PCB 시장의 성장세와 맞물려 Embedded 시장규모는 큰 폭의 상승이 예상된다.

특히, 여러 가지 Passive Component 중 중용성과 차지하는 비율 면에서 Resistor와 Inductor에 비해 Capacitor에 대한 설계, 재료, 공정 등 기술적 접근이 가장 활발하다. 현재 Capacitor 기술은 크게 Sheet type과 Discrete type, 그리고 Thin film(박막) capacitor 형태로 기술적 접근이 이루어지고 있다. Sheet 또는 Planar type의 Embedded capacitor의 경우 Sanmina SCI社가 원천기술을 보유하고 있는 상황이다. 1990년부터 기판의 내층에 CCL (copper clad laminate) 형태의 Epoxy base의 FR-4로 구성된 재료를 내장하여 Network board의 Decoupling capacitor용으로 사용되고 있으나, 용량 값의 부족으로 몇몇 Set 업체들만 적용하고 있다. Paste type의 Embedded capacitor의 경우 BaTiO₃와 Polymer resin으로 구성된 Paste를 기판 내에 Discrete type capacitor로 구현하는 방법으로서 현재 많은 PCB 업체가 샘플 평가 진행 중이다. 대표적으로 Dupont과 Motorola 등의 업체들이 신뢰성 평가까지 진행이 어느 정도 진행된 상황이다. 이런 후막 type의 Embedded capacitor의 경우 CCL 기판을 사용하기 때문에 200℃ 이하의 공정온도 제한이 따르며 용량이 수 nF/cm² 정도이므로 embedded capacitor 시장의 극히 일부에만 사용이 가능하다.

이러한 문제점을 극복하고 고용량의 Capacitor를 구현하기 위하여 Sputter 및 sol-gel process를 이용한 PZT ((Pb(Zr_{0.52}Ti_{0.48})O₃), PLZT(Pb, La)(Zr, Ti)O₃)를 기판에 증착하여 수백 nF/cm²의 고용량 capacitor를 얻는 박막형 capacitor연구개발이 North Carolina state University와 Motorola社에서 공동 진행 중

이다. 그러나 대면적 구현 등의 문제로 상용화에 대한 적용은 아직 부족한 상태이다. 사실, PZT 계 및 혼합 금속 산화물로 구성된 강유전체 물질들은 높은 유전율을 가지기 때문에 유망한 Embedded capacitor 재료이지만 결정성을 가지기 위해서는 500℃ 이상의 공정 온도가 필요하다. 하지만 PCB 응용에는 높은 공정 온도 때문에 Copper 산화, Polymer 층 손상 등 CCL(copper clad laminate) 기판의 공동온도 제한 때문에 해결해야 하는 기술적인 문제점들이 많이 남아 있다.

본 칼럼에서는 높은 유전율을 가지는 강유전체 물질의 Embedded capacitor 적용을 위해 레이저 기술을 전자부품 제조현장에 적용하는 연구의 진행상황을 소개하고자 한다.

2. Embedded capacitor연구분야에 적용된 레이저 공정

강유전체의 경우 높은 유전율을 가지기 위해서는 500℃ 이상에서 결정화가 이루어져야 한다. 하지만 PCB 응용을 위해서는 CCL 기판을 사용하기 때문에 공정온도가 200℃ 이하로 제한된다. 이러한 공정온도 차이를 극복하기 위하여 삼성전기에서는 잘 알려진 레이저 공정 중 하나인 Laser Liftoff(LLO) 기술을 PCB 공정에 도입하였다. 아래 그림 1에서와 같이 강유전체 재료(PZT, PLZT 등)를 투명한 사파이어 기판에 sol-gel 방법으로 500~700 nm 두께로 증착한 후 600℃ 이상 열처리를 하여 강유전 특성을 가지는 박막으로 만든 후 고분자 접착층을 사용하여 CCL 기판에 lamination 시킨다.

그런 다음, Excimer laser(KrF, XeCl)를 사파이어 기판에 조사시키게 되면 사파이어 기판은 Laser(4~5eV) 에너지를 통과하게 되고 강유전체-사파이어 기판 계면에서 강유전체(band gab, 3.2~3.8 ev)가 Laser 에너지를 흡수하

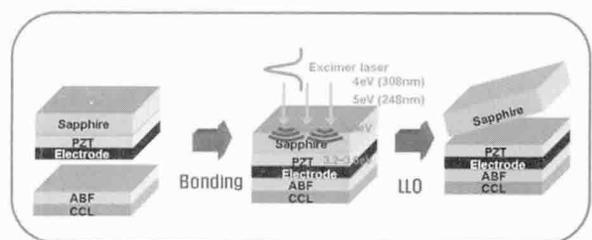


그림 1. Laser Liftoff 기술을 이용한 강유전체 박막 Transfer 모식도

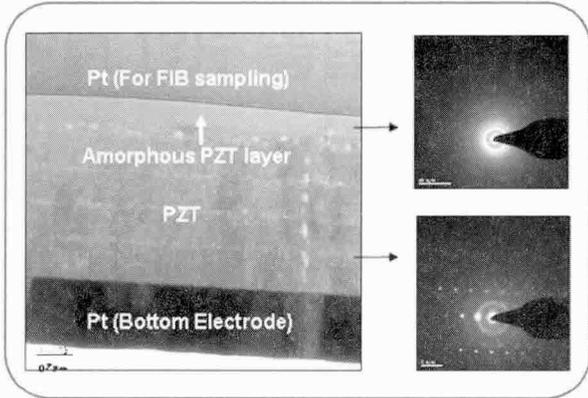


그림 2. LLO 공정 후 강유전체 박막층의 TEM 사진

여 순간적으로 온도가 약 1500℃까지 상승하게 되어 Liftoff가 이루어진다. 이때 열이 확산되는 영역은 대략 100 nm 정도가 되는데, 이 영역은 강유전체가 열 에너지에 의해 손상되어 비정질 형태가 되며 이러한 비정질 층은 유전특성을 손상시키는 이유가 된다. 그림 2 오른쪽 삽입 TEM 그림을 보면 손상된 비정질 층에서는 결정성이 보이지 않으며 손상된 층 아랫부분의 강유전체 층은 결정성이 잘 유지 됨을 볼 수 있다.

이러한 비정질층은 화학적 에칭, 플라즈마 에칭 등으로 제거될 수도 있지만 당사에서는 이러한 에칭 공정 대신 레이저 에너지를 흡수할 수 있는 희생층을 도입하여 강유전체 층의 손상이 LLO 공정을 진행하였다. (그림1 참고)

희생층을 도입하게 되면 그림 2에서 관찰된 열에 의해 손상된 비정질 층은 관찰되지 않으며 유전특성 또한 비정질 층이 존재하는 강유전체 박막일 경우 보다 우수하였다. 유전특성을 관찰하기 위하여 metal-insulator-metal 구조에서 측정한 유전율은 1MHz 주파수에서 1600 정도였으며 Capacitance density는 최대 2.0 μ F/cm²이었다. 이러한 유전특성은 기존 Embedded capacitor 재료에서는 구현하지 못한 우수한 유전특성 값이다. 그림 3에서 보면 희

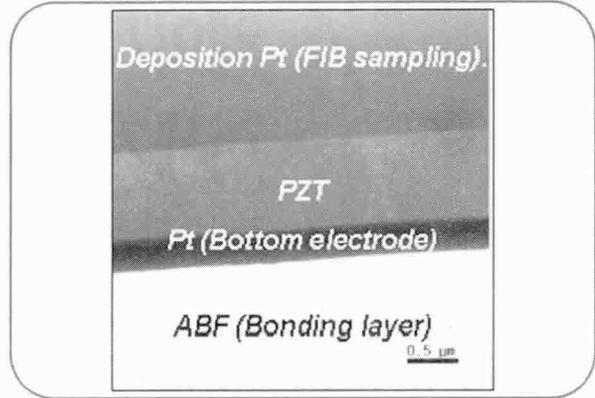


그림 3. 희생층이 도입된 경우 LLO 공정 후 강유전체 박막층의 TEM 사진

생층을 도입할 경우 레이저 에너지에 의한 손상층이 없는 강유전체 박막을 Polymer 층 위에서 구현할 수 있었다.

이러한 방법으로 Polymer 기판위에 구현된 강유전체 박막은 Embedded capacitor 응용뿐만 아니라 Flexible memory 등에도 응용 될 수 있는 기술이다.

3. 맺음말

지금까지 PCB 산업 중 Embedded capacitor 연구 분야에 레이저를 적용한 공정을 살펴보았으며 기술적 가능성을 찾아보았다. 기존 기술로는 구현하지 못하던 강유전체 박막의 Polymer 기판적용을 레이저 가공 및 공정 분야에서는 잘 알려진 LLO 공정을 도입함으로써 기존 기술을 극복 할 수 있었다. 현재까지 PCB산업에서 레이저 공정은 Drilling, 문자인쇄 등에만 적용되고 있으나 새로운 공정에 적용하려는 기술적 시도가 시작되고 있다. 또한 지금까지 살펴본 것처럼 레이저 가공기술은 전자부품 제조공정 일선에 산적한 기술적 숙제들을 해결할 수 있는 많은 잠재적 장점들을 가지고 있다고 판단된다.