



## Plasma Display의 최신 기술 동향

강 정 원(단국대학교)

### I. 서 론

고화질(High Definition) Digital 방송과 Blue-ray 및 IPTV(Internet Protocol TV)를 통한 다양한 High Quality Contents의 유입으로 고해상도/대면적 Display에 대한 수요가 증가되고 있다. ATSC(America Television Standard Committee)에서 제안된 HD 방송규격은 16 : 9 화면 비율에 1920×1080i 및 1280×720p로 나뉘어지며, 일반적으로 가장 많이 사용되는 1080i의 경우, 한 화면의 화소(Pixel) 수가 약 207만개가 되어 기존의 Analog TV의 약 5배 이상의 고화질 화면을 시청자에게 제공하게 된다. 따라서 시청자는 좀 더 큰 화면, 좀 더 선명한 화질을 요구하게 되었고, 이러한 욕구에 따라 LCD(Liquid Crystal Display)와 PDP(Plasma Display Panel)를 중심으로 하는 Flat Panel Display 시장이 최근 5년간 두 자릿수의 성장을 지속해 왔다.

최근 들어서 LCD 제품이 대형화/고정세화를 추진하면서 중대형 TV 시장에 진입한 결과, PDP의 성장률이 LCD의 성장률에 미치지 못하는 현상이 나타나고 있다. 이를 극복하기

위해서는 PDP는 40-inch와 50-inch 급 시장에서 고정세화/고효율화와 저가격화를 지속적으로 추진하여야 하며, 기존의 Home Usage Display가 아닌 공공장소/교육/업무 등에 해당하는 Public Usage Display 시장을 공략하기 위한 대형화가 고려되어야 한다. 화질의 경우, PDP가 LCD에 비하여 동영상의 구현이나 Contrast Ratio 부분에서 우수한 평가를 받고 있으나, 다른 부족한 부분을 보완한 개선을 통하여 구매자의 만족도를 높여야 한다.

본 원고에서는 위의 내용과 관련된 PDP의 대형화/고정세화, 고효율화, 저가격화 및 고화질화와 관련된 최신 제품/기술 동향을 살펴 보도록 하겠다.

### II. 본 론

#### 1. PDP의 대형화/고정세화

올 1월 미국 Las Vegas에서 열린 CES(Consumer Electronics Show)에서 일본 Panasonic 사가 50-inch Panel 9개를 한번에 제조할 수 있는 크기의 Glass 원



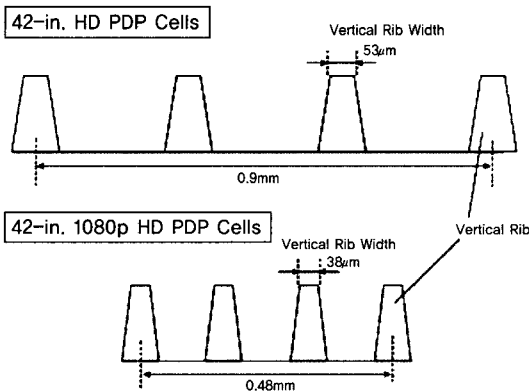
〈그림 1〉 150-inch Digital Cinema 해상도의 PDP (일본 Panasonic)

판을 사용한 150-inch Digital Cinema(4096×2160) 해상도의 PDP를 공개하였다 <그림 1 참조>. Full HD(1920×1080) 급 Display가 일반화되고 있고, 2020년경에 NHK에서 Super Hi-Vision(8k×4k) 방송을 준비하고 있는 상황을 고려한다면 Panel의 고정세화는 따라가야 하는 추세라고 생각된다.

PDP의 경우, Panel 제조 시 상판(Front Panel)의 MgO를 제외하고는 Screen Printing, Table Coating, Sand Blasting, Dispensing과 같은 간단한 공정을 채택하고 있기에, LCD에 비하여 생

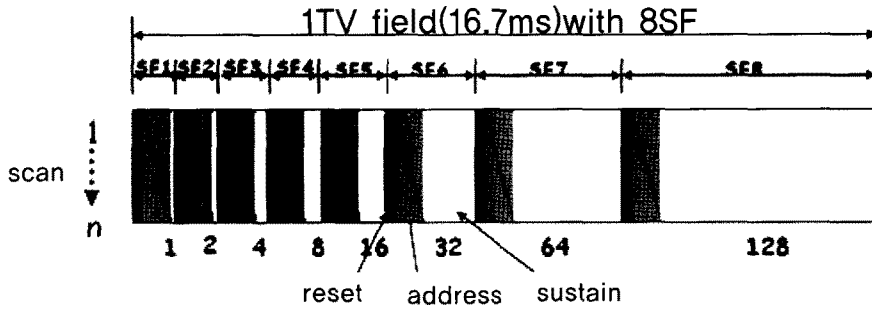
산설비 구축이나 Panel 제조에서 비용 절감이 가능한 반면, 40-inch 급 미만의 Panel에서 고정세를 구현하는 데는 어려움이 따른다. 또한 동일한 크기의 Panel에서 고정세화가 진행되는 경우, Panel을 구성하는 Pixel의 크기가 감소하면서 Pixel내에 생성되는 Plasma의 형성이 어려워 지거나 형성되는 Plasma Volume이 감소하는 현상이 발생하게 된다. 이에 따라서 휘도/효율이 감소하고 영상을 구현하기 위한 구동이 어려워지는 결과가 나타나기에, PDP에서의 고정세화는 Panel의 크기를 고려하여서 진행되어야 한다.

현재 국/내외의 PDP 생산업체의 경우, 50-inch 에서 100-inch 사이에서 Full HD 급 Line-up을 구축하고 있으며, Matsushita에서는 2007년 상반기에 42-inch 1080p PDP를 시장에 내놓은 바 있다<sup>1)</sup>. <그림 2>에 나타난 바와 같이 동일한 42-inch 크기의 Panel에서 해상도가 HD (= XGA) 급에서 Full HD급으로 증가하게 되면 Pixel 크기는 물론 Pixel을 구성하는 격벽과 전극의 폭에서도 변화가 발생하게 된다.



	42 in.HD	42 in.1080p HD
Number of Pixels	1024×768	1920×1080
Pixels Size[mm]	0.9×0.675	0.48×0.48
Rib Structure	Step-formed box barrier ribs	Step-formed box barrier ribs
Vertical Rib Width	53[µm]	38[µm]
Bus Electrode width	80[µm]	65[µm]
Black Matrix Width	100[µm]	65[µm]

〈그림 2〉 42-inch Panel에서 해상도의 증가에 따른 Pixel과 격벽/전극 수치의 변화



〈그림 3〉 PDP의 구동에 사용되는 ADS (Address Display Separated) 기법

PDP의 고정세화에서 또 다른 어려운 점은 Scan Line의 증가에 따른 Addressing에 소요되는 시간의 증가이다. <그림 3>에 나타난 바와 같이 PDP는 1 TV Field (16.7ms) 내를 10~12 개의 Sub-field로 분할하고 1개의 Sub-field 내에 Panel 상태를 초기화 시키는 Reset 구간, Pixel의 On과 Off를 결정하는 Address 구간, 그리고 On으로 선택된 Pixel에서 가시광이 나오는 Sustain 구간으로 구성되는 ADS(Address Sustain Separated) 기법을 사용하여 영상을 구현하게 된다. ADS 기법을 채택하면서 PDP가 90년대 후반부터 양질의 화질을 구현하면서 양산을 시작하게 되었지만, Sub-field 마다 Address 구간이 포함되는

ADS 기법으로는 현재의 Panel을 기준으로 Full HD급 이상의 고해상도를 구현하는 것은 어려운 일이다.

ADS 기법을 사용한 경우, Address 구간에 적용되는 Address Pulse의 시간과 해상도의 변화에 따라서 1 TV Field 중 가시광을 발생시키는 Sustain 구간이 차지하는 비율이 표 1에 나타나 있다. 1 TV Field 내 10개의 Sub-field가 사용될 때, Full HD 해상도의 Panel의 경우, 1 us의 Address Pulse가 적용되면 실제 Sustain에 소요되는 시간은 16.7 ms 중 20% 정도에 그치게 된다. 통상적으로 Panel에서 요구되는 1,000 cd/m<sup>2</sup>의 Peak 휘도를 달성하기 위해서는 25~30% 정도의 시간이 Sustain 구간에 필요

〈표 1〉 Address Pulse와 해상도의 변화에 따른 1 TV Field 내 Sustain 시간의 비

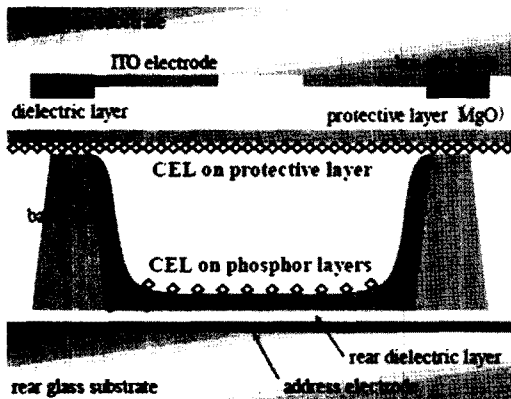
Pulse Width	Single Scan/10Sub-field		
	XGA (HD) 768 lines	Full HD 1080 lines	Digital Cinema 2160 lines
2μs	-	-	-
1.5μs	0.159	-	-
1μs	0.389	0.202	-
0.5us	0.62	0.526	0.202

하기에, 현재 생산되는 Full HD Panel에 적용되는 Address Pulse는 0.8 us 정도가 적용된다. Full HD 급에 비하여 2배의 Scan Line을 갖는 Digital Cinema급에서는 0.5 us 이하의 Address Pulse가 사용되어야 적절한 수준의 휘도를 발생시킬 수 있다.

고정세 Panel에서 구동특성을 향상시키고자 하는 노력은 AWD(Address While Display)와 같은 새로운 구동기법의 연구와 ADS 기법 내에서 Reset 혹은 Address 구간의 파형<sup>[2]</sup>을 변화시키는 연구를 통하여 진행되고 있다. 이 외에 Pioneer사에서는 <그림 4>에 나타난 바와 같이 고순도 MgO입자가 포함되어 있는 CEL(Crystal Emissive Layer)를 상판의 MgO 위와 하판의 형광체 위에 추가로 도포함으로써 Address 구간에서 소요되는 시간과 인가되는 전압이 감소하는 결과가 보고한 바 있다<sup>[3]</sup>.

## 2. PDP의 고효율화

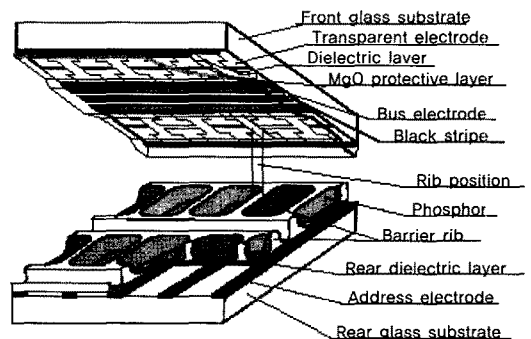
LCD의 경우, BLU(Back Light Unit)에 Local Dimming 기술을 적용하거나 기존의



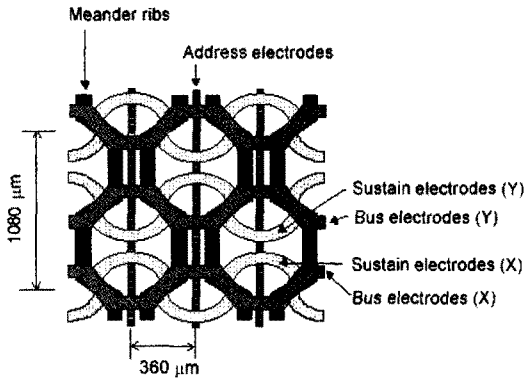
<그림 4> CEL이 적용된 Panel 구조

Lamp Type에서 LED(Light Emitting Diode) Type으로 변경하는 방법을 통하여 전력소비를 감소시키는 고효율화를 추진하고 있다. PDP의 고효율화는 주로 Panel의 구조, Panel 내부에 주입되는 Gas 및 제조 시 사용되는 재료의 변화/개선을 통하여 이루어졌다. Panel의 구조는 <그림 5>에 나타난 바와 같이 Pioneer사에서 Waffle 구조의 격벽과 T모양의 전극을 공개한 이후에 기존에 사용되었던 Stripe 형태의 격벽과 Square 형태의 전극 모양에서 많은 변화가 발생하게 된다<sup>[4]</sup>. Waffle 구조의 격벽은 도포되는 형광체의 면적이 기존 Stripe 격벽에 비하여 상대적으로 증가되기 때문에 휘도/효율이 증가하는 효과를 가져올 수 있으며, T모양의 전극은 Plasma를 발생시키는 전극의 면적을 최소화함으로써 소모되는 전력의 감소가 가능하게 된다.

일반적인 Display에서는 <그림 5>에서와 같이 Red/Green/Blue Sub-pixel이 직사각형 형태로 배치된 Trio 배치를 사용하고 있다. PDP 처럼 Plasma를 사용하는 경우, Plasma



<그림 5> Waffle 형태의 격벽과 T형태의 전극이 적용된 Panel



〈그림 6〉 팔각형 형태의 Sub-pixel을 적용한 Delta 배치의 예

의 모든 방향으로 확산되는 성질을 갖고 있기에 Sub-pixel의 직사각형인 Trio 배치보다는 〈그림 6〉에 보여지는 바와 같이 팔각형 형태의 Sub-pixel이 삼각형 모양으로 배치된 Delta 배치가 휘도/효율적인 측면에서 유리하게 된다<sup>6)</sup>. 제조상에는 어려움이 있으나 4 lm/W 수준의 효율이 발표된 바 있다.

Panel에 주입되는 Gas는 Ne-Xe의 혼합 Gas에 구동전압이나 Plasma 개시(Breakdown) 지연 특성을 개선하기 위한 미량의 첨가 Gas를 넣는 것이 일반적이다. 과거에는 Panel에 Quality가 현재에 미치지 못하였기에 구동에 사용되는 전자부품의 사양을 고려하여 Emissive Gas인 Xe이 10% 미만 함유된 Gas를 사용하여 왔으나, 최근 들어서는 휘도/효율

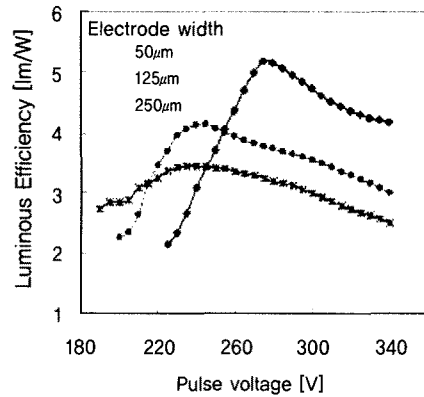
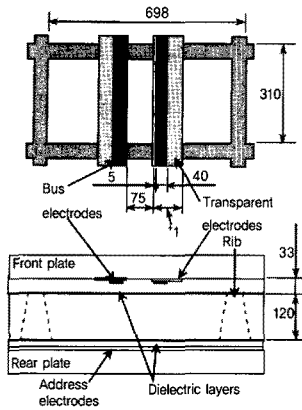
을 고려하여 Xe의 함량이 증가하고 있는 추세이다. 표 2에 나타난 바와 같이 Xe함량의 증가는 효율의 증가뿐 아니라 Plasma를 발생/유지 시키는 전압에도 영향을 주게 된다<sup>6)</sup>. 구동전압과 효율의 증가분을 고려한다면 Xe 50% 미만의 조합을 갖는 혼합 Gas를 사용하는 것이 적정하다.

상판에 사용되는 Bus 전극은 ITO(Indium Tin Oxide)로 만들어지는 투명전극과는 달리 전류의 통로 역할을 하기 위해 불투명한 금속성분으로 이루어진다. 일반적인 PDP 구조에서는 Bus 전극은 불투명성 때문에 Sub-pixel의 외곽에 위치하게 된다. 고정세화와 Xe 함량의 증가로 인하여 구동전압의 상승과 Sub-pixel의 부피가 감소하게 됨에 따라, Sub-pixel 중앙에서 적은 부피의 강한 Plasma를 생성하기 위하여 〈그림 7〉에 보여지는 바와 같이 Bus 전극을 중앙에 배치한 구조에 대한 연구가 진행 중이며, 최근 5lm/W 수준의 효율을 발표한 바 있다<sup>7)</sup>.

위에서 언급된 연구 이외에 구동에 필요한 전압을 낮추기 위한 SrCaO<sup>8)</sup>와 같은 새로운 대체 MgO에 대한 연구와 상판 유전체의 일부를 제거하는 연구 등이 수행되고 있으며, 현재 PDP에서 사용되는 효율이 상대적으로 낮은 Negative Glow 영역의 Plasma 대신 Positive Column 영역의 Plasma를 사

〈표 2〉 Ne-Xe 혼합 Gas에서 Xe 함량 변화에 따른 전압과 효율의 변화

Xe (%)	10	20	50	70	100
Voltage [V]	165	190	235	290	309
f [kHz]	250	500	500	333	333
Efficiency [lm/W]	2.17	3.44	4.66	4.73	5.06



〈그림 7〉 Bus 전극을 Sub-pixel 중앙에 배치한 구조와 등 구조에서 측정된 효율

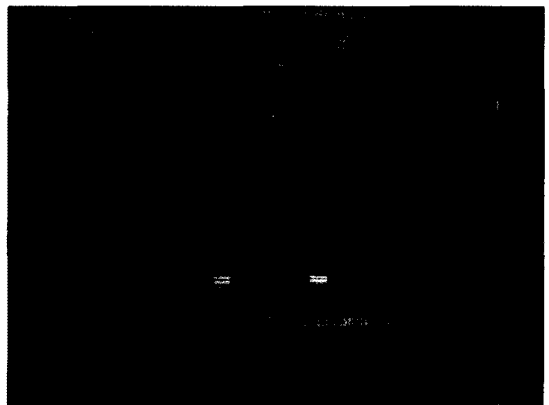
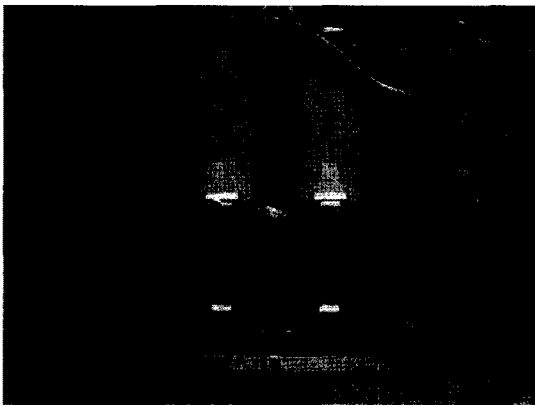
용하거나 구동주파수를 높여서 Plasma내 전하의 손실을 최소화하는 연구<sup>[9]</sup> 결과가 발표된 바 있다.

### 3. PDP의 저가격화

PDP의 저가격화는 적용되는 전자부품 감소, 저가 재료 선택, 공정 단순/통합 및 대형 Glass에서 다수의 Panel을 생산하는 다면취기법을 적용하는 방향으로 진행되어 왔다. 전자부품 수의 감소에 관한 예를 보면, 화면을 2

분할하여 구동하는 Dual Scan 보다는 한번에 구동하는 Single Scan 방법을 채택하면 소요되는 Data Driver IC의 개수를 1/2로 감소시킬 수 있다 <그림 8참조>. 재료/공정에 관한 예를 보면, 여러 차례 Screen Printing을 통하여 생성되었던 상판 투명유전체를 최근에는 Green Sheet나 Table Coating을 적용하여 한번에 생성하기에 공정수와 시설투자를 감소시킬 수 있다.

새롭게 건설되거나 최근에 건설된 생산시설들은 개량된 공정과 다면취 공정을 채택하

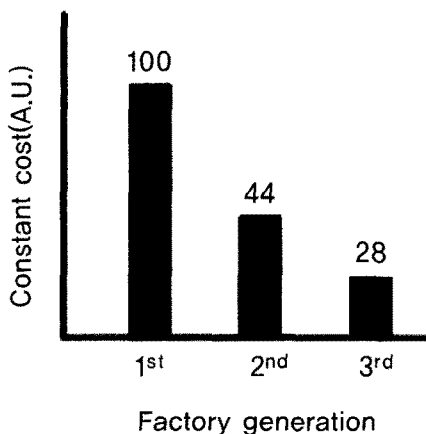


〈그림 8〉 Dual Scan (좌) 와 Single Scan (우) 적용된 Panel의 구동회로

고 있다. 구미에 위치한 LG전자 A3 공장에서는  $1956 \times 2200 \text{ mm}^2$ 의 Glass를 채택한 8면취 (42-inch Panel 기준) 공정이, 부산에 위치한 삼성SDI P4 공장에서는 월 250k Panel 생산이 가능한 8면취 공정을 채택하고 있다. 가장 많은 Panel을 생산하는 일본 Matsushita의 경우, Amagasaki에 위치한 P4에선 8면취 공정이 진행 중이고, 09년에 완공 예정인 P4에서는 업계 최초로 42-inch Panel을 기준하여 16면취 공정이 진행될 계획이다. 신규 공장의 설립은 생산성 향상을 가져오게 되며, <그림 9>에서 보이듯이 과거 1세대 생산라인에서 Panel 하나를 생산하는데 소요되는 비용을 100으로 보면 최근에 건설된 3세대 생산라인에서 동일 Panel을 생산하는데 소요되는 비용은 1세대 비용의 1/4 수준임을 알 수 있다<sup>[10]</sup>.

#### 4. PDP의 고화질화

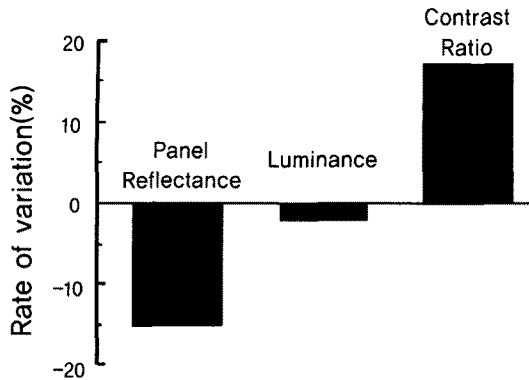
PDP의 경우 LCD에 비하여 어두운 환경에서의 명암비, 계조표현, Color Gamut, 동영상에 대한 해상도 및 Viewing Angle 등에서 좋은



<그림 9> 생산시설의 발전에 따른 Panel의 생산가격 비교

평가를 받고 있으나, 밝은 환경하에서의 PDP의 명암비나 휘도는 개선이 필요한 부분으로 지적을 받고 있다. 밝은 환경에서의 명암비를 상승시키기 위해서는 Panel의 휘도를 더욱 높이거나 외부에서 들어오는 광의 반사를 줄이기 위하여 Panel의 반사율을 낮추는 방법이 사용된다. 휘도의 상승은 전력소모를 높이고 형광체 수명에 영향을 줄 수 있기에 긍정적인 해결책이 되기 어렵다. Panel의 반사율을 낮추는 부분은 Panel에 적용되는 전면 Filter의 투과도나 Panel의 투과도를 낮춤으로 조정이 가능하지만 투과도가 낮아지면 휘도/효율이 감소하는 단점이 발생하게 된다. 최근 LG전자에서는 하판에 적용되는 Red와 Blue 형광체에 동일한 색상의 Pigment를 더함으로써 Panel에서 발생하는 휘도의 손실을 최소화하면서 Panel의 반사율을 감소시키는 방법을 제안한 바 있다<sup>[11]</sup>. Pigment를 적용한 경우, <그림 10>에 보이듯이 Panel의 반사율은 15%, 휘도는 2% 감소하고 밝은 환경에서의 명암비는 17% 상승함을 알 수 있다.

어두운 환경에서 명암비를 개선하기 위해서는 영상에서 밝은 부분의 휘도를 높이는 것보다 어두운 부분을 더욱 어둡게 만드는 것이 중요하다. 어두운 부분의 휘도를 낮추기 위해서는 Off-cell의 Reset 구간에서 나오는 광량을 최소화 하여야 한다. Reset 구간의 역할은 Cell 내의 상태를 이전 On 혹은 Off 상태에서 다음 Addressing 이 될 수 있는 기준 상태로 만들어 주는 것이다. 낮은 전압을 사용하여 Reset 구간을 구성할 수 있도록 재료를 개선하거나 구조적으로 Reset 구간에서 생성되는 광이 외부로 빠져나가지 않도록 BM (Black Matrix) 을 구성하는 방법 이외에, 일반적으로 Driving



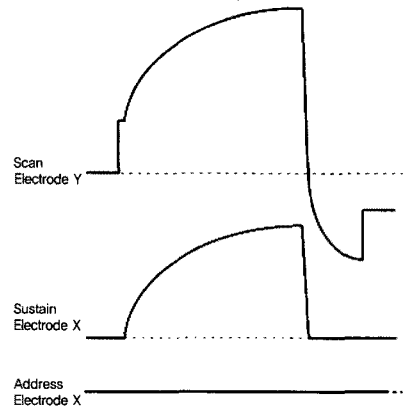
〈그림 10〉 Red/Blue 형광체에 Color Pigment를 적용한 경우 반사율, 휘도 및 명암비의 변화

Waveform의 변화를 통하여 광 발생을 최소화 하는 방법이 사용된다. 기존의 Reset 구간의 파형이 상판의 Scan 전극과 Sustain 전극 사이에 전압 차를 많이 발생하여 강한 광이 발생된 반면, <그림 11>에 나와 있는 파형을 인가하게 되면 Scan 전극과 Sustain 전극간의 전압 차가 감소하고 Scan 전극과 하판의 Address 전극 사이에서 기존 대비하여 약한 광이 발생하며 Reset 역할을 수행하게 된다 [12].

재료나 파형의 개선을 통한 화질 향상 이외에 Dithering, Error Diffusion 및 Noise Reduction과 같은 다양한 Data Processing이 적용되고 있다.

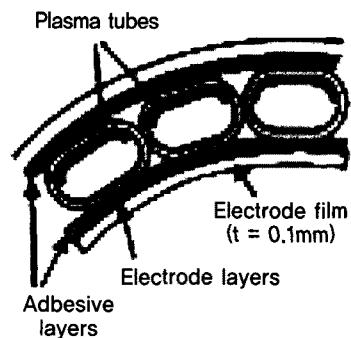
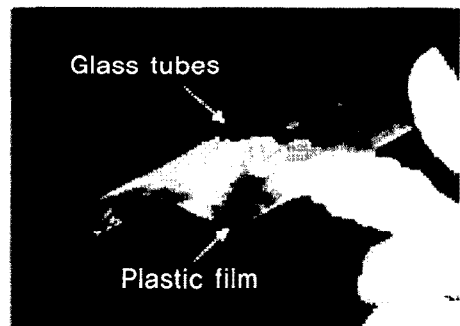
### III. 결 론

최근 들어서 PDP의 성장세가 둔화된 것은 40-inch 에서 50-inch 급 TV 시장을 LCD와 양분한 부분과 Digital HD 방송의 시작과 더불어 증가된 전체 TV 시장의 성장세가 둔화된 부분에 기인한다. 지속적인 성장을 이루기 위해서는 LCD를 포함한 다른 Flat Panel Display와 비교하여서 성능과 가격적인 부분



〈그림 11〉 Reset 구간에서 발생하는 광량을 최소화 하기 위한 파형의 예

에서 장점을 가져야 하며, 이를 위해서는 본론에서 언급한 PDP의 대형화/고정세화, 고효율화, 저가격화 및 고화질화가 이루어져야 한다.



〈그림 12〉 Plasma Tube Array를 이용한 Flexible PDP의 예



<그림 12>에는 Plasma Tube Array를 이용하여 구현한 Flexible PDP의 예가 보여지고 있다<sup>[13]</sup>. 이와 같이 기존 PDP의 성능/가격을 개선하는 노력 외에도, PDP 기술을 응용한 새로운 Display의 개발과 이를 이용한 새로운 응용분야의 창출에 노력하여야만 가까운 미래에도 PDP의 성장세가 지속될 수 있으리라 생각된다.

#### 참고문헌

- [1] H. Tachibana, S. Okumura, H. Setoguchi, Y. Tsujita and R. Murai, "World's First 42-in 1080p HD PDP," Proc. IDW'07, pp. 2117-20, 2007.
- [2] S. Eom, J. Kang, I. Park and S. Mun, "Studies about New Waveform with Negative Ramp Pulse and Various Sustain Pulses," Proc. IDW'07, pp. 843-46, 2007.
- [3] T. Naoi et al., "Advanced Discharge Cell Design with CEL Realizing Very High Contrast over 20000:1," SID'08 Digest, pp. 271-74, 2008.
- [4] C. Koshio, H. Taniguchi, K. Amemiya, N. Saegusa, T. Komaki and Y. Sato, "New High Luminance 50-inch AC PDPs with and Improved Panel Structure using T-shaped Electrodes and Waffle-structured Ribs," Proc. IDW'01, pp. 781-84, 2001.
- [5] Y. Seo, T. Kosaka, H. Inoue, N. Itokawa and Y. Hashimoto, "Highly Luminous-Efficient AC-PDP with DelTA Cell Structure Using New Sustain Waveforms," SID'03 Digest, pp. 137-39, 2003.
- [6] G. Oversluizen, K. Itoh, T. Shiga and S. Mikoshiba, "High Efficiency Plasma Display Discharges," SID'08 Digest, pp. 374-77, 2008.
- [7] T. Akiyama, T. Yamada, M. Kitagawa and T. Shinoda, "Analysis of Discharges in High Luminous Efficacy PDP with 5 lm/W," SID'08 Digest, pp. 378-81, 2008.
- [8] Y. Motoyama, M. Seki, K. Ishii, Y. Hirano and Y. Murakami, "Discharge Characteristics of a Color PDP with SrCaO Protective Layer," Proc. IDW'07, pp. 813-14, 2007.
- [9] J. Kang, "Characteristics of Plasma Display with rf Micro-discharge," J. Vac. Sci. Technol. (B), pp. 1108-11, May/June 2003.
- [10] R. Murai and M. Kitagawa, "Perspective on Near Future Technology and Industry of PDPs," Proc. IDW'07, pp. 783-86, 2007.
- [11] E. Moon, B. Jeong, B. Bae, J. Kim, B. Ryu, J. Choi and E. Park, "Improvements Made to the Contrast Ratio of PDPs in a Bright Room By Coating the Phosphors with Pigments," SID'08 Digest, pp. 186-89, 2008.
- [12] K. Hashimoto, S. Itakura, T. Tokunaga, M. Ishizuka, S. Iwaoka and N. Saegusa, "Very High Contrast PDP Driving Method on Advanced CEL Cell Panel," SID'08 Digest, pp. 275-78, 2008.
- [13] H. Hirakawa, K. Shinohe, Y. Yamazaki, M. Ishimoto, K. Awamoto and T. Shinoda, "Development of 1m x 2m Plasma Tube Array Technologies Ready for Ultra-Large Film Display," SID'08 Digest, pp. 480-83, 2008.

## 저자소개

**강 정 원**

1997년 5월 Univ. of Arizona 졸업 (박사)  
1994년 8월 Univ. of Arizona 졸업 (석사)  
1990년 2월 고려대학교 전자전산공 졸업 (학사)  
2004년 3월~현재 단국대학교 전자전기공학부 부교수  
1998년 7월~2004년 2월 LG전자 디스플레이연구소  
책임연구원  
1997년 8월~1998년 6월 LG반도체 중앙연구소 선임  
연구원

주관심 분야 : Plasma Display, Plasma 응용  
and Display Modeling