

특집 : 최근의 전력전자 시뮬레이션 소프트웨어

# OrCAD PSpice A/D V.16 소개

장 형 우

(페어차일드코리아반도체 수석연구원)

## 1. 서 론

오늘날 다양한 분야에서 검증을 위해 컴퓨터 시뮬레이션 기술을 도입하여 활용하고 있으며, 전기전자회로 설계 분야 역시 여려 종류의 시뮬레이션 기술이 도입되어 사용되고 있다.

PSpice A/D는 전기 전자 회로의 동작 특성을 시뮬레이션 하는 프로그램이며, 회로 해석을 위한 회로 제작 환경 및 4가지의 해석 알고리즘을 내장하여 아날로그 디지털 혼재회로 시뮬레이션의 표준 솔루션을 제공하는 툴이다.

## 2. 기본 해석 알고리즘

PSpice A/D는 총 4가지의 기본 해석 알고리즘을 제공한다. 각각의 해석 알고리즘은 동작 상황에 맞춰 회로설계자에게 필요한 유형의 해석 결과를 보여주며, Case별 결과에 대한 분석을 돋는다.

### 2.1 Bias point analysis

Bias point analysis는 회로내 위치한 각 소자 및 회로의 초기 동작특성을 확인할 때 쓰이는 기능이며, 해석 결과는 PSpice probe window에 Text 형태로 표시되거나, 회로도면의 각 Node 및 소자에 표시된다.

### 2.2 Transient analysis

PSpice를 이용한 회로해석시, 대부분의 해석을 Transient analysis로 수행하며, 거의 모든 직류 및 교류 입력에 대한 회로 출력 특성 확인이 가능하다.

### 2.3 DC Sweep

특정 레벨 이상의 직류 입력에 의한 스위칭 특성이 있는 소자 또는 회로의 특성을 확인할 때 사용한다. 예를 들어, Transistor의 스위칭 특성 확인이 필요할 때, DC Sweep을 이용하여 능동, 포화, 차단 영역의 특성을 확인할 수 있다.

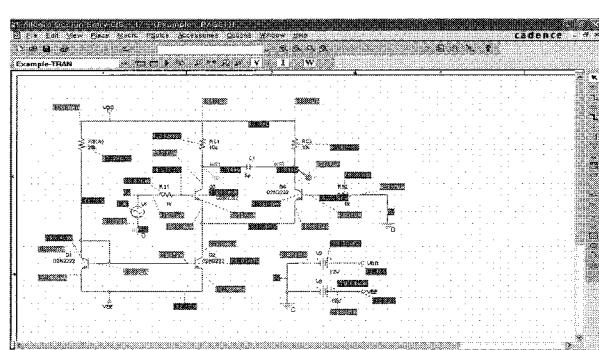


그림 1 Bias point analysis(회로망 해석)

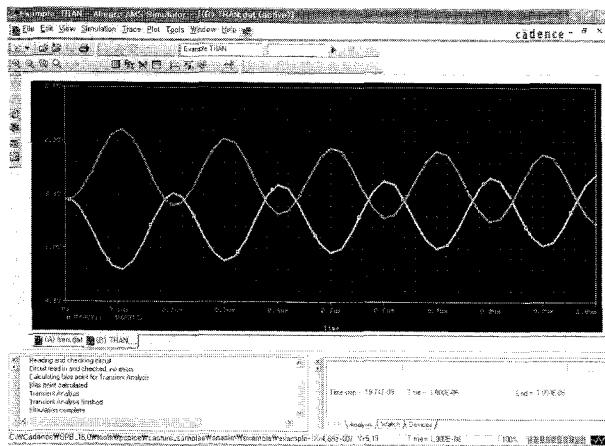


그림 2 Transient analysis(과도해석)

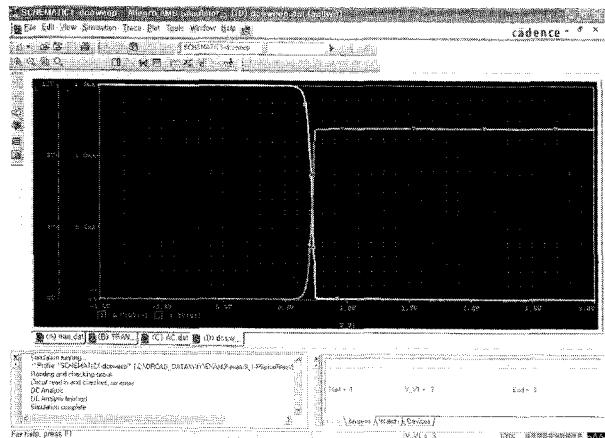


그림 3 DC Sweep

DC Sweep은 직류 전압/전류원의 변화에 따른 결과 확인 외에, 수동소자 값 또는 능동소자 파라미터 변경시의 특성 확인에도 활용 가능하다.

#### 2.4 AC Sweep

AC Sweep은 주파수 대역의 전압/전류 이득 및 위상 등을 확인할 때, 활용 가능한 해석 알고리즘이며, 주파수 필터와 같은 회로의 특성 분석에 사용할 수 있다. 예를 들어, 전원부 Noise filter(초크 필터)에 대한 Surge 소거 특성을 시뮬레이션으로 진행하고자 한다면, AC Sweep으로 주파수 특성 분석 후, Transient mode로 시간상 발생 가능한 Noise 소거 특성을 확인하는 단계로 진행할 수도 있다.

### 3. PSpice Additional Feature

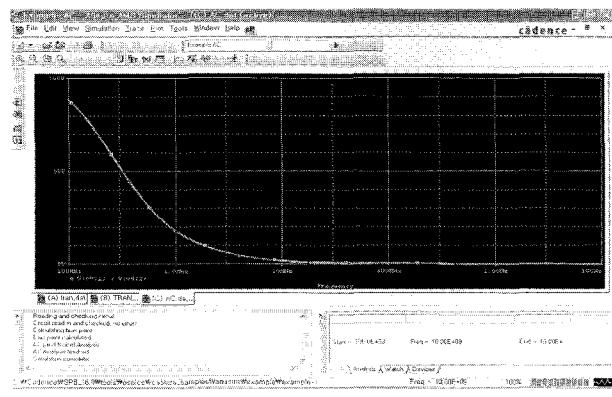


그림 4 AC Sweep(주파수대역 분석)

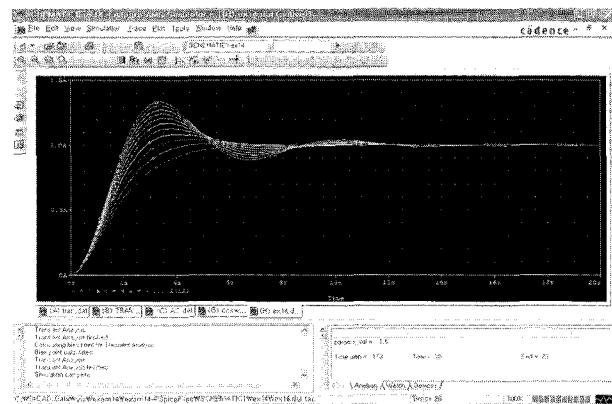


그림 5 Parametric sweep

이상의 기능들은 회로의 기본적인 동작특성 확인을 위함이며, 여러 조건 및 환경에 따른 회로 특성 확인이 필요할 수 있다.

이는 PSpice에서 제공하는 추가적인 옵션을 사용하여 회로 설계시 의도한 동작 상황 별 Best Case와 Worst Case를 확인할 수 있다.

#### 3.1 Parametric Sweep

회로 설계 중, 소자의 factor가 확실치 않은 소자가 있을 수 있으므로, 각 소자의 값에 따른 회로 특성 변화를 한 번에 관찰할 필요가 있다.

Parametric Sweep을 사용하여, 각 수동소자의 factor 설정 및 능동소자의 파라미터 변경을 통해 회로 특성 변화를 한꺼번에 관찰할 수 있고, 이후 언급할 Performance analysis를 이용하여, factor 변경시 결과 파형내 특정 지점에서 결과가 얼마의 크기로 어떻게 변화하는지의 분석 또한 가능하다.

Parametric sweep을 이용한 해석 시, 수동소자 값, 전압/전류원, 능동소자 Model의 파라미터 등의 속성들을 Sweep

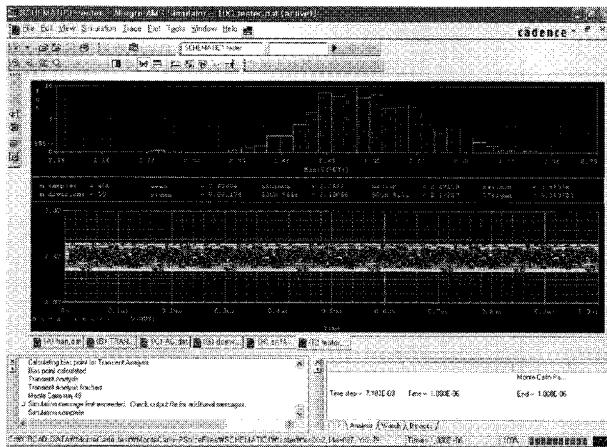


그림 6 Monte Carlo(난수분포 해석)

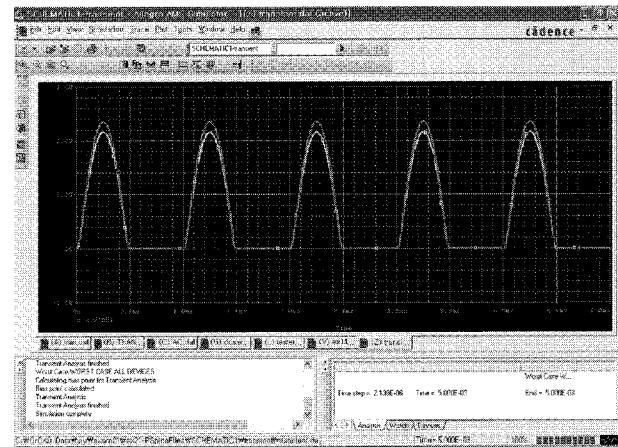


그림 8 Temperature sweep(온도 해석)

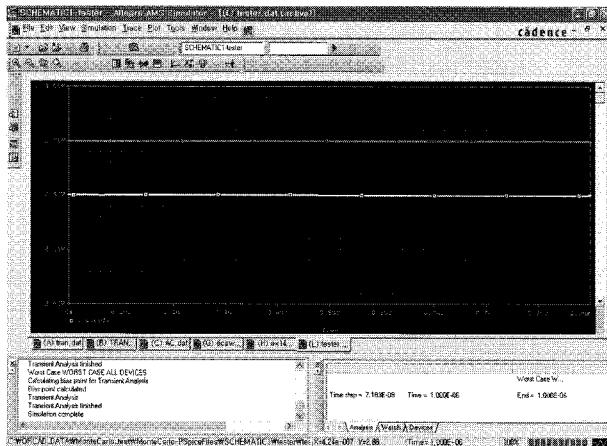


그림 7 Worst case analysis

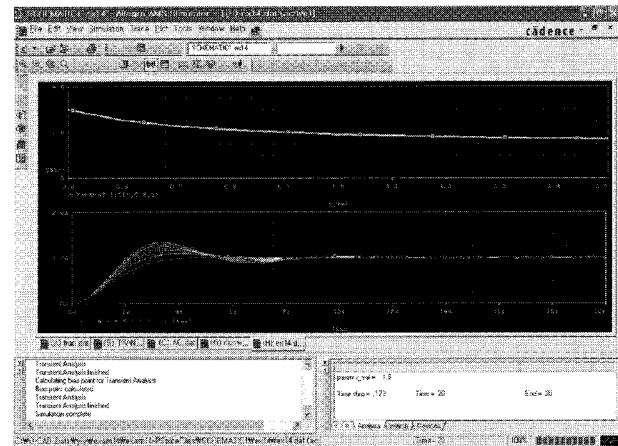


그림 9 Performance analysis

시 변수로 지정할 수 있다.

### 3.2 Monte carlo / Worst case analysis

회로 내 모든 소자는 오차를 갖고 있다. 선행 개발 시, 정상적으로 동작하는 회로가 양산 후 일반 환경에서 오작동하게 되는 원인 중의 한가지이며, Monte carlo 또는 Worst Case analysis를 이용하여, 오차로 인한 회로 오동작 여부를 예측 할 수 있다.

### 3.3 Temperature Sweep

상온이 아닌, 특정 온도에서의 회로동작특성을 확인하고자 할 때, Temperature sweep을 사용할 수 있다.

### 3.4 Performance analysis

해석시, 지정한 조건에 따른 변화 정도 및 결과 파형의

Goal을 분석하기 위해 Performance analysis를 사용할 수 있다.

## 4. PSpice Utilities

제작된 회로의 동작환경, 특히 입력조건의 설정은 사용자에게 까다로운 설정일 수 있다. PSpice A/D는 시뮬레이션 회로 구성 시, 입력 및 동작조건 편의를 돋기 위해, 별도의 Utility를 제공한다. 이들 Utility는 Plot방식의 입력 환경을 제공하므로, 사용자는 이를 이용하여 Text 입력환경에 비해, 보다 편한 부품 제작 및 입력원 생성 작업을 진행할 수 있다.

### 4.1 PSpice model editor

PSpice model library를 각 소자별 특성곡선 입력의 형태로 제작하는 도구이다.

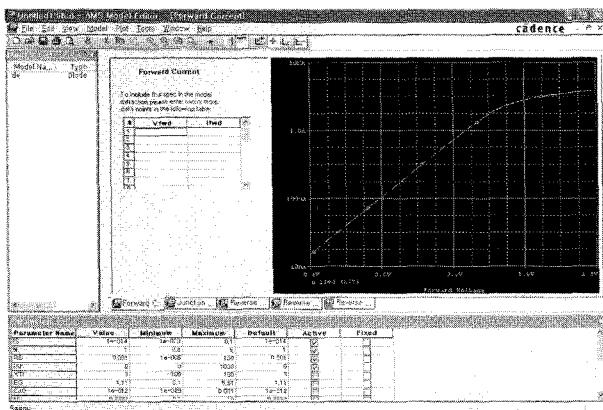


그림 10 PSpice model editor

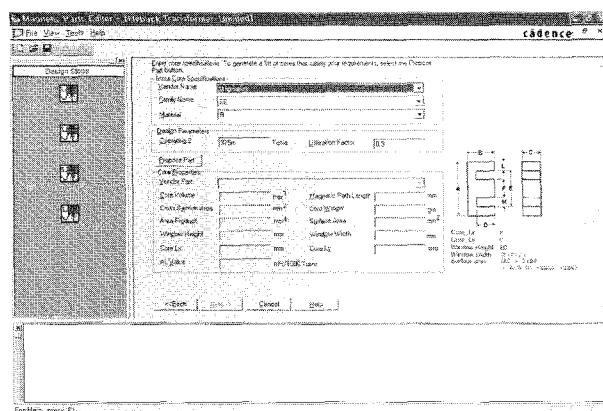


그림 11 Magnetic Part designer

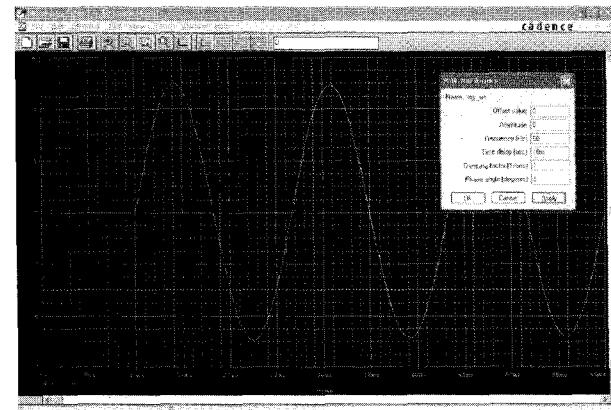


그림 12 PSpice Stimulus Editor

#### 4.2 Magnetic part designer

DC/DC Converter 및 Transformer 설계의 편의를 위해 제공되며, 컨버터 또는 인더티 코어 / 권선의 특성 지정을 통해 최적화된 Transformer 소자를 제작할 수 있다.

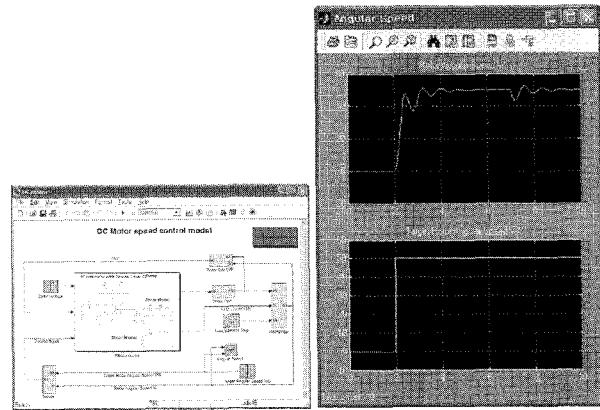


그림 13 MatLAB / Simulink 및 PSpice SLPS option을 이용한 DC motor 해석 예시

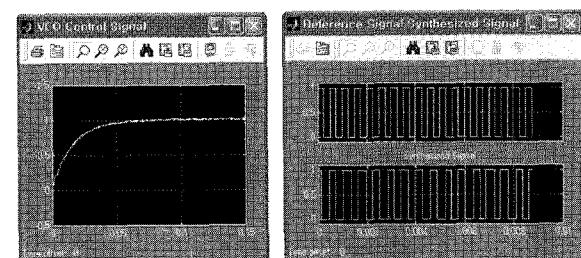
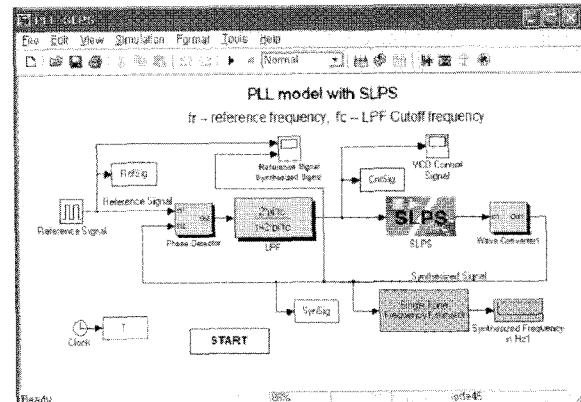


그림 14 MatLAB / Simulink 및 PSpice SLPS option을 이용한 PLL회로 해석 예시

#### 4.3 Stimulus editor

입력원 생성 시 과정의 가독성 및 제작 편의를 위해 PSpice stimulus editor를 제공한다.

### 5. PSpice A/D 추가 기능

#### 5.1 PSpice SLPS option

PSpice A/D는 전기전자회로 시뮬레이션 전용의 툴이지만, 기구 및 시스템 계통의 통합 시뮬레이션을 위해 PSpice

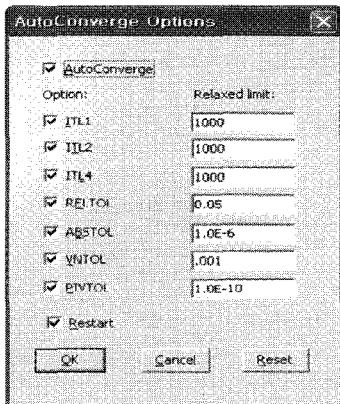


그림 15 Auto convergence feature

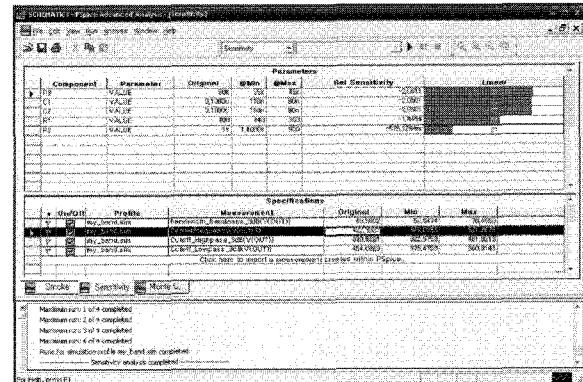


그림 17 Sensitivity analysis

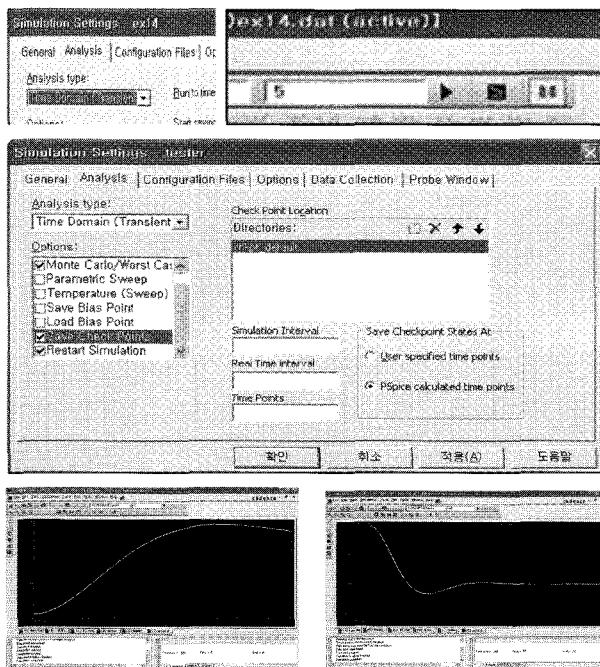


그림 16 Check point restart feature와 Resume mode

SLPS option을 통해, Mathworks사의 MatLAB / Simulink와 연동 환경을 제공하여 Control Block, Sensor, 전력변환기와 같은 전자기계 및 유체시스템 설계 시, 서로 보완적인 관계에서의 작업이 가능하다.

## 5.2 Additional feature

현재 최신버전인 PSpice A/D 16.0 버전에서는 새로 추가된 두 가지의 기능이 있다.

Spice 해석 시, 가장 대처하기 어려운 부분이 Convergence problem이다. Spice 알고리즘 내 Convergence에 대한 개념

의 이해는 가능하나 Case 별 대처는 쉽지 않은 것이 현실이었다. PSpice 16.0에는 Auto Convergence라는 기능을 탑재하여, Convergence problem 발생시 툴 자체적으로 교정작업을 실시하여 시뮬레이션 진행에 문제가 없도록 배려하고 있다.

PSpice는 모든 분야의 시뮬레이션 툴 중 가장 빠른 속도로 동작하는 툴의 하나이지만, 회로 구성에 따라 시뮬레이션 시간이 배 이상 늘어날 수 있으며, 이는 회로 내 Factor 교정에 많은 시간과 노력을 소비해야 함을 의미한다. 회로 재구성에 따른 시뮬레이션 동작 시간의 낭비에 대해, PSpice 16.0은 Check point restart와 Resume mode라는 기능을 탑재하고 시간 소비에 따른 낭비 요소를 개선하기 위한 방안을 제시한다.

## 5.3 PSpice Advanced Analysis(PSpice option)

PSpice A/D를 이용하여 시뮬레이션 할 경우 일반적으로 회로내 소자 내압/온도/전력 임계값 등을 확인할 수 없고, 결과 파형을 통해 사용자 스스로 소자내 Stress 여부를 판별해야 하지만, PSpice AA라는 툴을 이용하여 이러한 부분을 자료화하여, 그때그때 관리하는 것이 아닌 일괄 자료화에 의해 한 번에 관리하는 것이 가능하다.

소자의 오차값에 의한 회로 특성 변화 정도를 측정하여, 어떤 소자가 회로에 더 많은 영향을 주는지 일괄적으로 표현하기 위해 Sensitivity analysis를 사용할 수 있다.

회로 제작 시 목표로 하는 Goal을 설정하여, Goal로 설정한 특성을 만족하게끔 회로 내 수동 소자 값을 자동으로 조정하기 위해 Optimizer를 사용할 수 있다.

PSpice A/D의 Monte carlo를 이용하여, 회로내 소자의 오차로 인한 특성 변화를 확인 가능하나, 회로 특성 분포가 사용자가 설정한 Margin을 만족하는지의 판별은 쉽지 않다. PSpice AA의 Monte carlo 기능을 이용하여 설정 Margin의

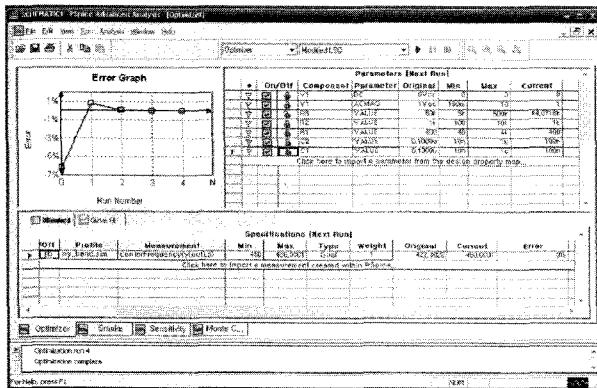


그림 18 Optimizer

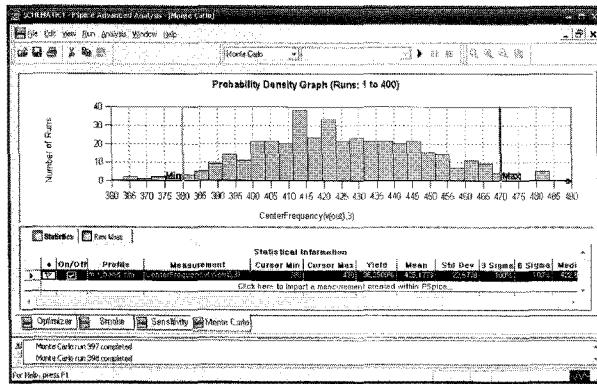


그림 19 Monte carlo analysis

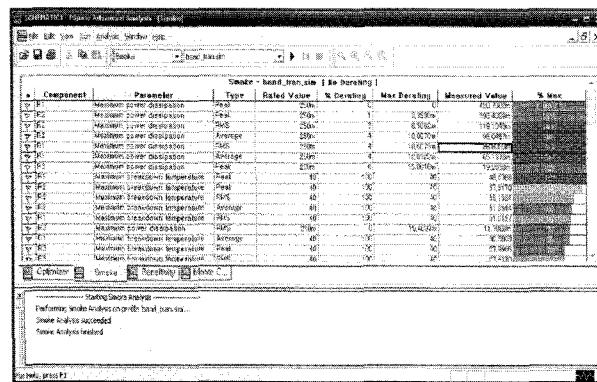


그림 20 Smoke analysis

만족 여부와(Yield) 및 누적분포 그래프를 이용한 회로 특성 분석이 가능하다.

PSpice A/D에서 시뮬레이션 된 결과를 기반으로 회로 동작시 구성 소자의 내압 / 온도 / 전력 임계점을 만족하는지를 판별하는 소자 Stress 분석은 Smoke analysis로 가능하다.

PSpice 시뮬레이션 시 수동 소자에 대한 모든 경우의 수를

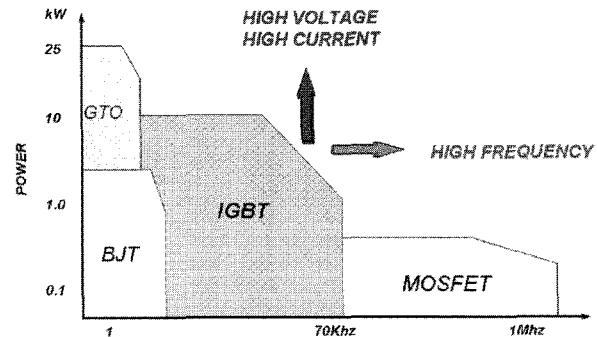


그림 21 Power Device의 기능별 분류

해석하기를 원한다면, Parametric Plot을 사용하여 이를 해결할 수 있다.

## 6. PSICE 응용

앞에서 살펴 본 바와 같이 OrCAD PSpice는 그 응용 분야가 매우 넓다고 할 수 있을 것이다. 따라서, 본 장에서는 실제 반도체 분야에서의 응용 사례를 제시하여 PSpice에 대한 이해를 돋우고자 한다.

반도체 분야는 크게 메모리 부분과 비메모리 부분으로 구분 할 수 있을 것이다. 비메모리 부분은 다시 아날로그 분야와 스위칭 분야로 크게 분류될 것이다. 본 논문에서 PSpice가 응용되고 있는 비메모리 부분의 실제 적용 사례에 대해 살펴 보고자 한다. 대부분의 전력 전자 제품을 추구하는 반도체 회사는 아날로그 제품을 이용하여 Control Block을 구성하고 Discrete 제품을 이용하여 스위칭 부분을 구성하게 된다. 이 때, 스위칭 부분을 차지하는 전력 반도체에 기능별 구분은 아래와 같다.

위 [그림 21]에서 보여 준 전력 반도체에 대해 PSpice를 이용한 적용 사례에 대해 구체적으로 PSpice 모델 및 회로 해석 등의 예를 제시하고자 한다.

### 6.1 PSICE 모델

PSpice의 가장 큰 장점 중의 하나는 다양한 라이브러리를 제공하여 쉽게 부품을 선택하고 이를 이용하여 시뮬레이션을 통해 얻고자 하는 특성을 구현할 수 있다는 것이다. 이러한 개별 소자의 특성은 SPICE 모델을 통해 구체화되어 시뮬레이션에 반영되는데, 앞장에서 설명한 바와 같이 PSpice는 모델 에디터라는 액세서리 유ти리티를 제공하여 누구나 쉽게 제품의 모델을 생성할 수 있고 수정 가능하도록 도와 준다<sup>[1]</sup>. 모델 에디터의 부품 유형으로는 다이오드, 바이폴라 트랜지스터, MOS 트랜지스터, IGBT 및 OPAMP부터 레귤레이터

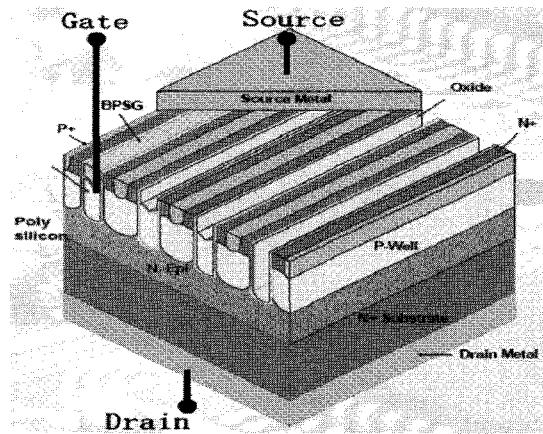


그림 22 트렌치 공정을 이용한 MOSFET 구조

까지 다양하며, 회로 구성 유형으로는 기본 반도체 소자부터 집적회로까지 다양한 모델을 생성 또는 수정 가능하도록 도와주며, 작성된 모델을 라이브러리 형태로 보관하여 운용 가능하게 한다. 더불어 제품에 대한 심볼 또한 자동 생성 가능하도록 지원한다.

한편, PSpice는 일반적인 텍스트 파일 형태로 SPICE 모델을 제공하고 있기 때문에 누구나 쉽게 제품의 특성을 수정 보완할 수 있다는 장점도 지니고 있다.

### 6.1.1 다이오드 SPICE 모델

반도체 제품의 다이오드는 크게 Rectifier나 Shottkey 형태의 제품이 있다. 이러한 형태의 다이오드에 대해 PSpice는 가장 보편적인 SPICE 표현의 Syntax로 제공 한다. 다이오드의 특성에 대해 순방향 전류, 접합 캐퍼시턴스, 역방향 누설 전류, 항복 전압 및 역방향 회복 시간 등으로 대변될 수 있는데, PSpice는 이러한 특성에 대해 손쉽게 수정 가능한 환경을 제공한다.

### 6.1.2 바이폴라 트랜지스터 SPICE 모델

바이폴라 트랜지스터에는 크게 NPN과 PNP 및 Darlington으로 제공된다. 이러한 NPN 및 PNP 형태의 바이폴라 트랜지스터에 대해 PSpice에서는 Gummel Poon 모델을 기본으로 제공하고 있으며, DC 및 AC 특성까지의 모든 표현이 가능하다.

### 6.1.3 MOS 트랜지스터 SPICE 모델

고전력 MOS 트랜지스터를 구현하는 방법은 Planer 기법과 게이트 접착도를 향상시킨 Trench 기법 등으로 제조된다. 특히, 스위칭용으로 제조되는 MOS 트랜지스터는 저항 성분 등에 대한 해석이나 외부와 연결되는 Wire 성분, 패키지 재질

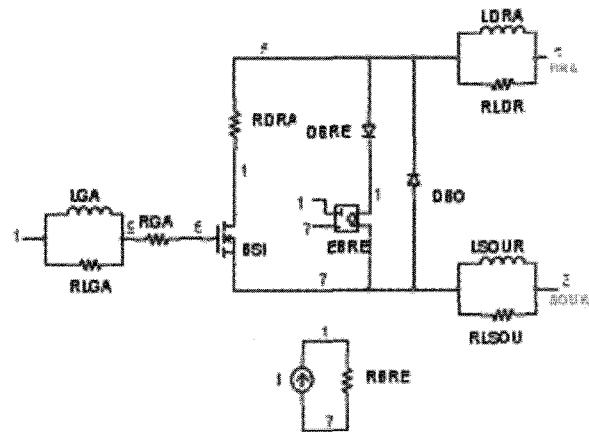
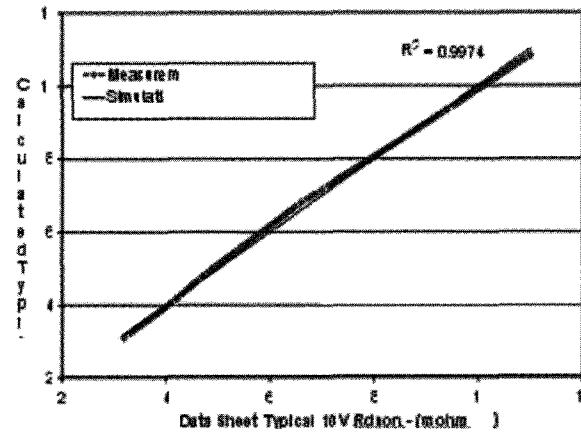


그림 23 Scalable MOS 모델을 위한 등가 회로

그림 24 PSpice 모델을 통한 R<sub>ds(on)</sub> 구현 결과

및 탑입에 따른 효과까지 반영되어야 하기 때문에 복잡한 형태인 Sub Circuit 모델을 갖는 게 통상적이다. Sub Circuit 모델은 실리콘의 전기적 특성을 표현하기 위해 Level 3 나 BSIM3V3 등의 모델을 적용하여 MOS 특성을 표현하게 되는데, PSpice 또한 이러한 모델을 제공하고 있다. MOS 모델을 기본으로 하여 외부에 생성되는 기생 성분에 대한 특성을 삽입함으로써 MOS 트랜지스터 모델을 완성하게 된다.

다음 [그림 22]는 일반적인 High Density MOS 트랜지스터에 대한 수직 단면도를 나타낸 것이다.

이러한 반도체 제조 기술로부터 얻어진 MOS 트랜지스터에 대해 시뮬레이션을 통해 제품 특성을 예측하고자 시도 하였다<sup>[2]</sup>. 즉, 단순한 MOS 트랜지스터 모델보다는 Scalable 모델과 반도체 제조 공정 파라미터가 반영된 모델을 완성하여 신제품 개발에 도움을 주고자 하였다. 따라서, 우선 PSpice를 이용하여 제품 특성을 예측할 수 있도록 [그림 23]과 같은 등가 회로를 구성하였다.

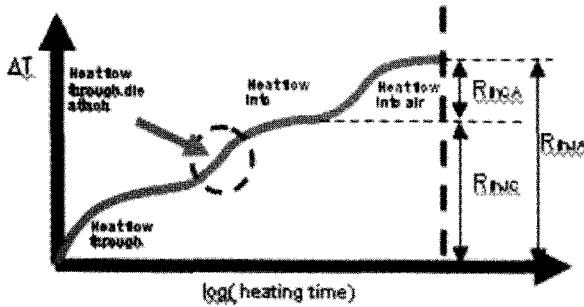


그림 25 열 저항 분석도

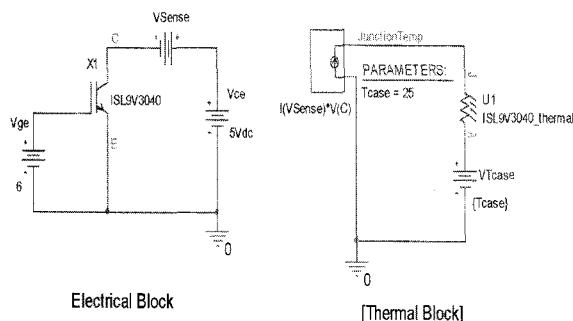


그림 26 열 해석 실험 회로

즉, PSpice 시뮬레이터 및 BSIM3V3 모델과 패키지 관련 정보를 Macro 모델로 구성하여 원하는 제품 특성이 얻어지도록 시뮬레이션을 통해 데이터를 확보하였다. 이 후, 실리콘 제조를 위해 TCAD 시뮬레이션을 통해 공정 조건을 Set Up 하고 제조하였다.

앞에서 제시한 방법에 따라 PSpice 응용 기법을 통해 제품 특성을 예측하고, 이를 실리콘에서 구현한 대표적인 예를 다음 [그림 24]에 제시하였다.

위 [그림 24]는 DC 특성인  $R_{ds(on)}$ 에 대한 시뮬레이션과 측정값간의 유의차를 보여주는 것으로 그림과 같이 예측 결과와 매우 유사한 것을 알 수 있으며, AC 특성 또한 시뮬레이션과 측정값간에 매우 근접한 결과를 보여 주었다.

다음은 PSpice를 통해 Power MOS 트랜зistor에서 고려되어야 할 항목 중의 하나로써, 아래 식 (1)과 같이 표현되는 패키지 관련하여 발생하는 전력 손실 해석을 시도하였다.

$$\# T_j = P_{diss} * R_{th} \quad .(1)$$

일반적으로 제품에서 발생하는 전력 손실로부터 발생하는 열저항은 아래 그림과 같이 구분 된다.

앞의 [그림 25]에서 보여준 열 저항 분석도와 같이 패키지로부터 발생하는 성분( $R_{thJC}$ ) 및 외부 온도 성분( $R_{thJA}$ ) 등을 포함하여 외부로의 방출( $R_{thCA}$ ) 등이 다양하게 분포하

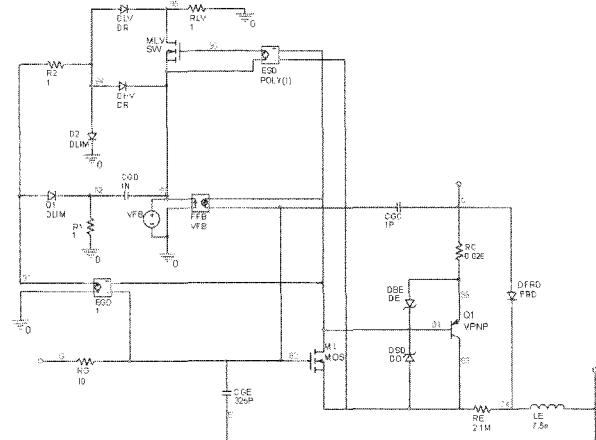


그림 27 IGBT Macro 모델 등가 회로

는 것을 알 수 있다. 한편, 이러한 열 저항 분포에 대해 PSpice를 이용하여 패키지 성분에 대해 R C Network 모델을 작성하였다. 이 후 [그림 26]에서와 같이 회로를 구성하여 PSpice를 통해 전력 손실에 의한 접합 온도를 모니터링 함으로써 MOS 트랜지스터에 대한 열 특성을 해석하였다.

이상과 같이 PSpice 모델을 통해 고전력 MOS트랜지스터가 가지는 모든 특성이 구현 가능하다.

#### 6.1.4 IGBT PSpice 모델

PSpice는 자체의 IGBT 모델을 제공 함으로써 손쉽게 모델을 만들어 특성을 활용토록 제공하고 있다. 또한, MOS 트랜지스터와 같이 Macro Model을 통해 시뮬레이터 간에 호환성을 갖게 하는데도 문제 없다. 다음 [그림 27]은 IGBT와 FRD가 부착된 Co PAK 제품에 대한 등가 회로를 나타낸 것으로써, 모델 내부에 MOS와 바이폴라, 다이오드 등을 이용하여 Macro 모델을 완성하였다. 즉, IGBT 특성을 MOS 트랜지스터를 통해 켜지게 하고 바이폴라 트랜지스터를 통해 제품 특성이 구현 되도록 하였으며, 다이오드를 이용하여 내압이 표현되도록 하였다. 기타 패키지와 연결되는 Wire에 대한 정보 또한 모델에 포함되도록 하였다.

이상과 같이 구성된 IGBT Macro 모델은 앞장에서 언급한 MOS 트랜지스터 특성과 같이 모든 특성이 구현되어 PSpice 시뮬레이터에서 동작 되도록 하였다.

#### 6.1.5 Behavioral 모델

PSpice는 아래 [그림 28]과 같이 Behavioral 모델을 이용하여 제품 특성을 구현할 수도 있게 한다.

위 [그림 28]에서 구현된 Comparator 모델<sup>(3)</sup>은 수학적 함수를 통해 구현한 것으로써, 이러한 Behavioral 모델을 통해 시뮬레이션 속도를 감소 시킬 수도 있고 정확한 예측이나 제

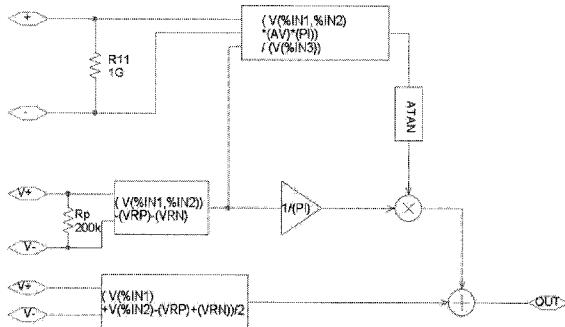


그림 28 Comparator Behavioral Model

```
.SUBCKT COMP + - V+ V- OUT PARAMS: AV=1000
VRP=0.001 VRN=0.001 ROUT=10
.PARAM PI=3.1415
E_AB2 10a 0 VALUE {IF(V(+,-)< 5/(AV), ?0.01, V(+,-))}
E_AB3 10 0 VALUE {(( V(10a))*(AV)*(PI))/(V(11a))}
E_AB5 12 0 VALUE { ( V(V+) + V(V-)-(VRP)+(VRN))/2}
E_GAIN1 13 0 VALUE {1/(PI) * V(11)}
R_R1 V+ V- 1MEG
E_SUM1 16 0 VALUE {V(14)+V(12)}
E_AB1 11 0 VALUE {LIMIT(V(V+,V-)-(VRP)-(VRN),0,10)}
E_1 11a 0 VALUE {LIMIT(V(11), 0.1, 10)}
E_MULT1 14 0 VALUE {V(15)*V(13)}
E_ATAN1 15 0 VALUE {ATAN(V(10))}
R_R2 + - 100MEG
R_R3 16 OUT {ROUT}
*C_C1 OUT V- 1e-12
.ENDS COMP
```

그림 29 Behavioral Comparator Netlist

품 특성을 갖도록 표현할 수도 있다. 다음 [그림 29]에 앞에서 보여 준 Comparator에 대한 Behavioral 모델의 Netlist를 나타냈다.

## 6.2 응용 회로에서의 PSpice

이상에서 살펴 본 단위 소자에 대한 PSpice 모델과 집적 회로에 대한 모델을 적용하여 해석한 결과에 대해 아래 [그림 30]에서 나타냈다.

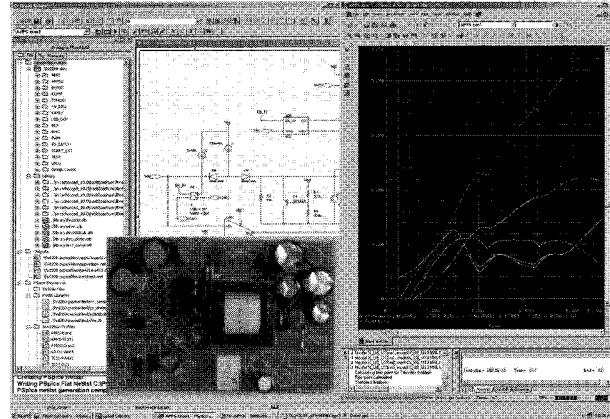


그림 30 Power Switch에 대한 AC 및 DC 특성

앞의 [그림 30]과 같이 집적 회로 및 단위 소자를 포함하여 트랜스포머까지 PSpice를 통해 특성을 구현 함으로써 실제 측정값과 같은 결과를 PSpice 시뮬레이션을 통해 확보할 수 있다.

## 7. 결 론

이상에서 살펴 본 바와 같이 PSpice는 모델 에디터를 통한 손쉬운 모델 작성도 가능하게 하지만, Macro 모델이나 Behavioral 모델을 통해 제품이나 시스템 해석에도 유용하도록 지원하고 있다.

PSpice는 적어도 반도체 제품에 대해 단위 소자부터 집적 회로 및 응용 회로까지 모든 분야에 대해 활용 가능한 시뮬레이션 기술을 제공하고 있다. ■■■

## 참 고 문 헌

- [1] PSpice V16.0 Manual
- [2] S. Pearson, "Low voltage MOS modeling"
- [3] W. Newberry, "Behavioral modeling"

## 〈필자소개〉



장炯우(張炯宇)

1991년 건국대 물리학과 졸업. 1991년~1999년 삼성전자(주) 재직. 2000년~현재 페어차일드 코리아반도체 수석연구원.