

Wave 2 규격을 위한 와이브로 기지국용 일체형 복합 RF unit 연구

論 文
57-9-27

The Study of Complex RF Unit in WiBro Base Station for Wave 2 Standard

崔斗憲* · 文年泰* · 金燾均* · 崔永完†
(DooHun Choi · Yon-Tae Moon · Do-Gyun Kim · Young-Wan Choi)

Abstract - The WiBro was adopted to the 3G international standard. By the change of specification from Wave 1 to Wave 2, MIMO technology is applied in order to increase the speed of downlink. By MIMO the RF part of WiBro base station is increased to 2 Tx paths. Therefore, the size of RF part is bigger and material cost is increased. For reducing these demerits, the RF part which is consisted of PA, LNA, and TDD switch is designed to one complex RF unit. Also, the experimental results of the RF unit have been discussed. Since the complex RF unit is more compact than the RF part of Wave 1 base station, it can be used as the RF part of Wave 2 base station with 2T/2R MIMO.

Key Words : MIMO, Linearization, WiBro, Power amplifier

1. 서 론

와이어리스 브로드밴드 인터넷 (Wireless Broadband Internet, WiBro)은 이동하면서도 초고속인터넷을 이용할 수 있는 무선 인터넷을 지칭하는 것이다. 와이브로는 순수 국내기술에 의하여 개발되어, 2007년 6월부터 세계 최초로 상용 서비스를 시작하였다. 이후 와이브로 기술이 IMT-2000으로 통칭되는 3세대(G)의 6번째 국제표준으로 채택되었고, 와이브로 주파수대역인 2.3 GHz (2.3~2.4 GHz)대역이 4세대 이동통신의 세계 공통 주파수 대역으로 선정되었다.[1-3]

와이브로가 3G 국제표준의 하나로 선정됨에 따라 글로벌 로밍이 가능한 전세계 IMT-2000 주파수를 사용할 수 있게 되는 등 기존의 이동통신 서비스와 동등한 위치에서 경쟁을 벌일 수 있어 상대적으로 유리한 고지를 점하게 됐다. 즉, 와이브로가 기존의 IMT-2000이 사용하는 주파수 대역을 사용할 수 있게 되면서 외국에서 신규로 서비스를 하게 될 때 와이브로를 선택할 기회가 확대되고, 다소 복잡한 구조의 cdma-2000 및 W-CDMA보다 더욱 경제적인 망의 설계와 구축이 가능해진다. 게다가 와이브로는 4세대 이동통신의 무선접속 기술로 각광을 받고 있는 orthogonal frequency division multiplexing (OFDM, 직교주파수분할), multi-input multi-output (MIMO, 다중입출력) 기술을 이미 채택하고 있어 4세대 발전 과정에서도 유리한 것으로 평가받고 있다. OFDM 방식의 가장 큰 특징은 서브 캐리어간 직교성을 갖는다는 것으로, 다중경로 페이딩에 우수한 특성을 가질 수 있으며 특정 부반송파에서의 신호 대 잡음비에 따라 각 부

반송파에 대한 데이터 전송률을 적응적으로 조절하여 전송 용량을 크게 향상시킬 수 있다. 하지만 신호의 피크파워가 큰 특성을 가지고 있어, RF 부의 설계가 더욱 까다로워지는 단점이 있다. Time division duplex (TDD) 기술방식은 양방향 통신을 위해 up link와 down link에 다른 주파수 대역을 사용하는 frequency division duplex (FDD) 방식과 달리 주파수 효율을 높이기 위하여 동일한 주파수 대역을 이용한 양방향 전송을 지원한다. 이론적으로 FDD 보다 적은 타임슬롯(time slot)을 사용하여 동일한 전송속도 지원이 가능하다는 것과 타임슬롯의 동적할당으로 비대칭(asymmetric)이나 버스티(bursty)한 전송에 적합하다는 기술적 특성이 있다. 그 동안 타임슬롯의 동적할당에 따른 애플리케이션의 타이밍과 동기화 작업이 매우 어려워 전송거리에 따른 신호 지연 문제를 해결하지 못해 매크로 환경에 적합하지 못한 기술로 인식되어 왔으나 최근에 TDD 기술의 동기화 문제 극복으로 서비스 커버리지를 확대할 수 있게 됨에 따라 WAN의 대체 기술로 부상하고 있다.[4]

세계 최초로 시작한 와이브로 상용 서비스에 사용된 시스템은 기존 이동통신 기지국 표준형상의 옥내형 기지국이며, 적용된 기본규격은 Wave 1 이다. 현재 업그레이드된 와이브로 Wave 2 규격의 기존 와이브로 Wave 1 규격 대비 큰 차이는 down link에서도 페이딩에 따른 품질 저하를 보상하기 위하여 기지국의 송신부에 diversity 기능을 적용한 송신부를 하나 더 추가하여 전송 품질을 향상시키고, 두 개의 송신부에 각각 별개의 데이터를 보내는 경우 전송속도도 2배로 올릴 수 있도록 MIMO 를 채택한 것이다. 표 1은 와이브로 Wave 1 규격과 Wave 2 규격을 비교한 표이다.

최근 들어 이동통신의 발전과 통신 서비스의 치열한 경쟁 환경은 높은 품질과 저가의 서비스를 요구한다. 그러나 와이브로 Wave 1 기지국 대비 와이브로 Wave 2 기지국은 MIMO 기능으로 시스템 구성이 커져 가격 상승 요인이 발생한다. 특히 시스템에서 재료비 비중이 가장 큰 radio 부에

* 正 會 員 : 中央大 工大 電子電氣工學部 博士課程
† 교신저자, 正會員 : 中央大 工大 電子電氣工學部 教授 · 工博
E-mail : ychoi@cau.ac.kr
接受日字 : 2008年 7月 8日
最終完了 : 2008年 8月 7日

대하여 가격 경쟁력이 있는 새로운 구조가 검토되고 설계되어야 한다.

표 1 와이브로 Wave 1 규격과 Wave 2 규격 비교
Table 1 Comparison between WiBro Wave 1 and Wave 2 standard

항 목		WiBro Wave 1	WiBro Wave 2
전송 속도	Down link	18.4 Mbps	34.6 Mbps
	Up link	4.0 Mbps	8.0 Mbps
기지국 입출력 형상		1T/2R	MIMO

국내에서 채택한 와이브로 시스템은 2.3 GHz 대역의 주파수 자원을 사용하고 있어 경쟁 개념인 기존 cellular 서비스 위주의 이동통신에 할당된 900 MHz / 1.8 GHz / 2.1 GHz 대역의 주파수 자원보다 경쟁력이 떨어지므로 와이브로 주파수 자원은 기존 이동통신 주파수 자원보다 전파 손실이 크고, 부품 성능 및 가격 경쟁력이 떨어져 기본적으로 경쟁력이 낮을 수 밖에 없다. 이런 단점을 개선하기 위하여 radio 부는 안테나와 연결할 때 전파손실을 최소화하여 Power amplifier (PA) 의 출력을 최소화해야 한다. 또한 복합 기능을 갖는 모듈 구성을 통하여 모듈 간 인터페이스를 줄이고 기구 형상을 단순화하여 전체 합체를 소형화함으로써 가격 경쟁력을 높여야 한다.

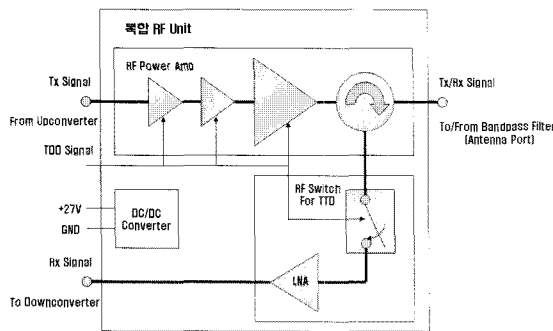


그림 1 복합 RF unit의 블록도
Fig. 1 Schematic of complex RF unit

Wave 1 의 기지국 radio 부는 트랜시버, 송신용 PA, 수신용 low noise amplifier (LNA), time division duplex (TDD) switch, 필터 등으로 각각 구성되어 있다. Wave 2의 기지국을 기존 방식으로 적용하는 경우 MIMO 기능을 위하여 송신부가 추가됨에 따라 Radio 부의 형상이 매우 커지고, 재료비도 높아진다. 이런 문제를 해결하고자 radio 부의 핵심 모듈인 PA, LNA, TDD switch를 단일 모듈로 복합화하여 개선하고자 한다. 복합기능을 선정한 이유는 디지털회로가 주된 트랜시버와 cavity 필터 그리고 RF 회로인 복합 모듈로 구성함으로써, radio부의 구성 모듈 수가 줄고 인터페이스도 간단해져 합체를 소형화 할 수 있게 된다. 재료비 비중이 큰 기구물의 볼륨을 줄이고, 합체를 소형화함으로써

radio 부의 경쟁력을 높일 수 있다.

본 논문에서는 OFDM 방식에 기반을 둔 TDD 시스템에 사용되는 복합 RF unit의 line-up 구성을 이론적으로 계산하고 설계함으로써 최적화된 radio 부를 구현하였다. 본 연구에서 구성한 복합 RF unit의 블록도는 그림 1과 같다.

2. 본 론

2.1 복합 RF unit의 설계

본 논문의 복합 RF unit은 와이브로 Wave 2 서비스를 위하여 설계된 remote radio head (RRH) 형상의 기지국에서 RRH에 사용되는 RF unit 규격을 기준으로 설계하였고, 그 설계 규격은 표 2-4와 같다.[5]

표 2 RF unit 의 송신기 PA 규격
Table 2 PA standard in transmitter of RF unit

항목	세부 규격	
Frequency Range	2.3~2.4 GHz	
Output Power (Avg. Max)	-3 carrier case: 7.3W(38.6dBm)/carrier -2 carrier case: 10.8W(40.35dBm)/carrier -1 carrier case: 14.5W(41.61dBm)/carrier *후단 Loss : Filter(1.0dB), Cable(0.4dB), Arrestor(0.2dB)	
사용 Carrier 수	3 Carriers Max.	
Input Power	Nominal -14.7dBm/carrier × 3 for 43.36dBm -13.0dBm/carrier × 2 for 43.36dBm -11.7dBm/carrier × 1 for 41.61dBm	
RF Gain Flatness	0.6 dB @ Within 9 MHz, 1.0 dB @ Within 27 MHz	
대역 ACLR [100kHz RBW, 1kHz VBW] (marker to marker)	< -37.5dBc @ ±4.77MHz < -39.7dBc @ ±9.27MHz < -45dBc @ ±3.23MHz (inband)	@ -27Vdc ±0.5Vdc @ -43.4dBm Max(최대 3FA) @ PAPR (0.01%): 9.5dB/FA, 10.0dB/2FA, 10.6dB/3FA
Input/Output Port Return Loss	-18dB Min.	
Gate Bias On/Off Switching Time	3μsec 이내	
송신 신호 Switching 방법	RF Path Switching & Main Amp TR Gate On/Off	
EVM	< 2% (Source 대비)	
Tx Noise Power during Rx Mode	-114dBm/10MHz Max at Tx Out Port	
Input Power ALC 기능	10dB ~ 12dB @ Output -44.4dBm ± 0.5dB	
Tx/Rx Isolation	40dB (Tx Output Port --> LNA Input) 13dB (Tx Output Port --> LNA Output)	
Power Consumption	Max. 122W @ 21.9W, TDD 27:15. Average	
공급 전압	-27Vdc + 0.5Vdc	

표 3 TDD switch 규격

Table 3 TDD switch standard

항목	세부 규격
Frequency Range	2.3~2.4 GHz
Maximum Input Power	50 Watt @ Average Power 800 Watt @ Peak Power (PAPR=12dB)
Insertion Loss	0.5dB max. @ Tx to Antenna Pass 1.0dB max. @ Antenna to Rx Pass
Tx / Rx Isolation	* Transmit mode 57dB min. @ Antenna Port VSWR = 1.3:1 40dB min. @ Antenna Port VSWR = ∞:1 * Receive mode 35dB min. @ Antenna Port VSWR = 1.3:1 35dB min. @ Antenna Port VSWR = ∞:1 또는 Tx Noise=-114dBm/10MHz 이하 * DC Off 35dB min. @ Antenna Port VSWR = 1.3:1 35dB min. @ Antenna Port VSWR = ∞:1 또는 PA와 S/W부가 같은 전원을 사용함
Switching Time	CTR to RF Switching Time = 7μsec max. Transition Time = 6μsec max.
Port VSWR	1.3 : 1

표 4 수신기 규격

Table 4 Receiver standard

항목	세부 규격
Frequency Range	2.3~2.4 GHz
Gain	26dB
Gain Flatness	0.5 dB @ Within 27MHz
Noise Figure	< 1.2dB
IIP3	> 0 dBm
Input Return Loss	> 10dB
Output Return Loss	> 16dB
LNA Output Coupler	6.5dB ± 1dB @ Rx in port 대비, SMA
공급 전압	+5Vdc
소모 전력	< 220mA

Tx 부의 PA 기본설계는 증폭기의 line-up을 어떻게 구성을 하는가이다. 이를 결정하는 것은 OFDM 으로 변조된 입력신호의 peak-to-average power ratio (PAR) 특성을 고려하여 디지털 신호 특성이 왜곡되지 않도록 비선형 특성인 inter-modulation distortion (IMD) 성능을 고려해야 하고, 또한 와이브로 출력 규격인 adjacent-channel leakage ratio (ACLR) 특성을 만족해야 한다. 상기 내용을 기준으로 하여 증폭기의 line-up을 구성하였는데, 와이브로 신호의 PAR 값은 10⁻² 위치에서 약 10 dB 정도로 데이터의 성장도 예러 특성에 영향을 주지 않기 위해서는 PA의 피크파워를 약 10 dB 정도 이상으로 구성해야 한다. 초단 앰프부터 드라이브 앰프까지는 IM3의 왜곡을 최적화하기 위하여 식 (1)과 같이

앞단 앰프의 IM3 특성이 영향을 주는 정도를 최적화할 수 있도록 최적으로 backup 해서 왜곡 없는 입력신호를 제공해야 한다. 그리고 최종단 앰프에 사용되는 트랜지스터의 피크파워는 약 10 dB 정도되는 최적의 부품을 선택해야 한다. Radio unit에 연구에 이런 PAR 조건을 만족시키기 위한 line-up에 대한 분석은 표 5와 같다.[6-9]

표 5 PA의 line-up과 PAR headroom 분석

Table 5 Line-up of PA and analysis of PAR headroom

PA	Input	Isolator의	Amp 1	Thermal PAD	
Device			AM1	4N9	
수량			1		
PEP_Device (dBm)			18.0		
Gain(dB)		-12.9	12.0	-4.0	
Output PWR(dBm)	-10.0	-22.9	-10.9	-14.9	
PAR(dB)			28.9		
Headroom (PAR=10dB)	10.0		18.9		
	Amp 2	PAD	Amp 3	Amp 4	
Device	HMC414 MS8G		FLL177ME	MRF6S21 060N	
수량	1		1	1	
PEP_Device (dBm)	27.0		32.5	47.8	
Gain(dB)	19.0	-1.0	13.0	14.0	
Output PWR(dBm)	4.1	3.1	16.1	30.1	
PAR(dB)	22.9		16.4	17.7	
Headroom (PAR=10dB)	12.9		6.4	7.7	
	Divider	Amp 5 (Final)	Combiner	Isolator의	Output
Device		MRF6S23 140H			
수량		2			
PEP_Device (dBm)		54.5			
Gain(dB)	-3.2	14.0	2.8	-0.4	
Output PWR(dBm)	26.9	40.9	43.7	43.3	43.3
PAR(dB)		13.6			
Headroom (PAR=10dB)		3.6			

$$\text{Total IMD degradation in IM3 (dB)} = 20 \log [1+10(\text{IM3(Drive)}-\text{IM3(Final)}/20)] \quad (1)$$

와이브로 시스템은 TDD 방식을 적용하는 방식으로 송신과 수신 주파수가 동일하다. 이런 TDD 방식에서는 수신하는 동안 송신부의 PA의 출력 노이즈 성분이 시스템의 수신감도나 LNA 성능에 문제를 주어서는 안 된다. 수신하는 동안 PA가 정상동작을 한다면 PA의 출력 노이즈 레벨은 식 (2) 로서 계산될 수 있다.

$$-174 \text{ dBm/Hz} + 10 \log(\text{BW}=8.75 \text{ MHz}) + \text{Gain}(53.3 \text{ dB}) + \text{Noise Figure of HPA}(20 \text{ dB}) = -31.3 \text{ dBm} \quad (2)$$

Radio unit 시스템은 와이브로 서비스에 영향을 주지 않

도록 수신모드 경우 system noise level 규격 -114 dBm/10MHz을 만족시켜주기 위하여 약 83 dB 이상 isolation 을 시켜 주어야 한다. 이를 만족시키기 위하여 voltage variable attenuator ATT 0 / ATT 1 로 사용한 SOSHIN GSV401V를 최대 감쇄 -20 dB씩 시키고, 또한 증폭기인 FLL177ME, MRF6S21060N 그리고 MRF6S23140HR3 트랜지스터의 바이어스를 오프시켜 노이즈 증폭을 못하게 하였다. 상기 기본적인 기준을 근거로 설계한 전체 Tx PA 부의 블록도는 그림 2와 같다.

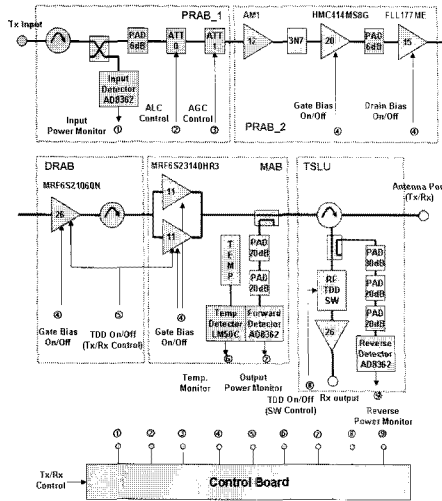


그림 2 복합 RF unit의 블록도
Fig. 2 Block diagram of complex RF unit

표 8 복합 모듈의 power budget 및 효율 분석
Table 8 Power budget and efficiency analysis of module

Tx Path	Pin dBm	Gain dB	Pout dBm	ACPR		P1dB dBm	Head room PAR=10dB	TR 인가별(Ids,A)			Idq A	RF I(A) @27V	효율 %
				4.78MHz dBc	9MHz dBc			27V	12V	5V			
Input	-10.0												
Isolator	-10.0	-1.0	-11.0										
3dB Coupler	-11.0	-3.3	-14.3										
ALC_VVA	-14.3	-4.3	-18.6										
AGC_VVA	-18.6	-4.3	-22.9										
AM1	-22.9	12.0	-10.9			18.0	28.9			0.08	0.01	0.01	
Thermal PAD(4N9)	-10.9	-4.0	-14.9										
HMC414MS8G	-14.9	19.0	4.1			27.0	22.9			0.30	0.05	0.05	
ATT_PAD	4.1	-1.0	3.1										
FLL177ME	3.1	13.0	16.1			32.5	16.4		0.11		0.11	0.05	
MRF6S21060N	16.1	14.0	30.1	-49.8	-50.6	47.8	17.7	0.58			0.58	0.58	
Divider	30.1	-3.2	26.9										
MRF6S23140H	26.9	14.0	40.9	-40.1	-40.9	54.5	13.6	2.30			1.30	2.30	19.8
MRF6S23140H	26.9	14.0	40.9	-40.1	-40.9	54.5	13.6	2.30			1.30	2.30	19.8
Combiner	40.9	2.8	43.7										
30dB Coupler	43.7	-0.2	43.5										
TTD SW	43.5	-0.2	43.3						0.25			0.05	
Total	-10.0		43.3								3.34	5.34	14.4

표 6 Tx PA 부의 power budget 및 효율 분석
Table 6 Power budget and efficiency analysis of Tx PA

TDD SW / LNA	NF (2.5dB)	Gain	IN S11	OUT S22	P1dB (avg.)	소비 전력 (5V)	Remark
	dB	dB	dB	dB	dBm	A	
Rx Path Loss	-1.0	-1.0	-18.0	-18.0	47.0		
LNA	-1.2	26.0	-10.0	-18.0		0.22	NF=1.2dB
Total	-2.2	25.0				0.22	

표 7 TDD switch/LNA 부의 power budget 및 효율 분석
Table 7 Power budget and efficiency analysis of TDD switch/LNA

항목	Pin	Tx Pout		Tx Gain	Rx Gain	Tx 효율
	dB	dBm	Watt	dB	dB	%
PA+ TDD SW +LNA	-10.0	43.4	21.9	53.4	26.0	19.8

본 연구에서 설계한 Tx PA 부의 power budget은 표 6과 같고, TDD switch / LNA 부의 power budget은 표 7과 같으며 전체 복합 RF unit의 power budget와 효율 분석은 표 8에서 보여준다.

- 상기 동작은 continuous 신호에 대한 출력에서 소모 전력을 분석한 것임
- 복합 RF unit내 Tx 부의 추가 소모전력
 - . Control부 : 5V * 500mA
 - . LNA 부 : 5V * 220mA * 2대
- TDD 동작 경우(TDD Tx:Rx=27:15)
 - . 복합 RF unit 전체 소모전력 111 Watt(4.11A@+27V)

Automatic level control (ALC) 및 automatic gain control (AGC) 을 구현하기 위한 variable attenuator는 동작범위에서 선형적으로 가변되어야 하고, 와이브로 신호에 영향주지 않도록 왜곡특성이 매우 우수해야 한다. 또한 소형으로 구현하기 위하여 SOSHIN GSV401V 상용제품을 사용하였다. SOSHIN GSV401V variable attenuator의 입력범위에 따른 감쇄 특성은 그림 3과 같이 설계하고자 하는 복합 RF unit의 Tx PA에 사용 가능한 결과를 얻었다.

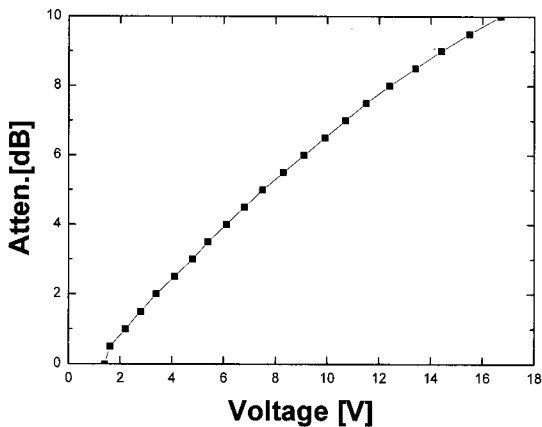


그림 3 Variable attenuator 특성
Fig. 3 Characteristics of variable attenuator

2.2 복합 RF unit의 실험 결과

PA의 주요 특성과 경쟁력을 결정하는 drive 증폭기와 최종 증폭기는 고출력 파워와 가격, 성능을 고려하여 GaAs MESFET 대신 실리콘 계열의 LDMOS 를 RF power 트랜지스터로 선택하였다. 그리고 효율 특성을 고려하여 CDMA 기지국 PA 에 응용되고 있는 class-AB 증폭기로 설계를 하였다. Drive 단의 트랜지스터의 설계 기준은 전체 PA의 효율 특성을 고려하여 최종단의 IMD 특성에 영향을 최소화하면서, 전력소모를 최소로 하는 것이다. 이런 조건을 만족시키기 위해서는 최소의 output backup을 하여 설계해야 하는데, 이런 조건은 drive 단의 IMD 성분이 최종단의 IMD 에 어느 정도 영향을 주는지 계산을 해야 한다. 앞에서 식 (1) 은 drive 단의 IMD 성분이 최종단의 IMD에 영향 정도를 계산하는 식이다. 상기 기준을 근거로 각 단의 증폭기에 사용되는 트랜지스터를 선택하였다. 최종단 증폭기의 P1dB 는 와이브로 신호의 PAR 이상 output backup 을 해주어야 하므로, PA 의 실질적인 출력이 약 22 Watt 정도이고 PAR

이 10 dB 이상이라 220 Watt 이상을 선택해야 한다. 이런 설계 기준을 근거로 drive 단은 60 Watt급인 MRF6S21060N, 최종단은 140 Watt 급인 MRF6S23140N 을 선택하였다. 또한 PA의 전체 효율 특성을 고려하여 class-AB 급으로 설계를 하였다. 먼저 MRF6S21060N LDMOS 로 설계한 drive 특성을 살펴보도록 하겠다. 실험 조건과 실험 특성은 다음과 같다.

표 9 Drive amp. 출력 ACLR 특성 (3FA)

Table 9 ACLR results(3FA) of drive amp.

- Source = Agilent ESG, Fc = 2.3135 GHz
- Vds=+27 V, Vgs=3.08 V, Ids=0.58 A
- 출력 = +30 dBm

FA 수	출력	-9.27 MHz	-4.77 MHz	4.77 MHz	9.27 MHz	전류
3FA	30 dBm	-50.8 dBc	-50.4 dBc	-49.8 dBc	-50.8 dBc	0.58A

표 10 Main amp. 출력 ACLR 특성 (3FA)

Table 10 ACLR results(3FA) of main amp.

- Source = Agilent ESG, Fc = 2.3135 GHz
- Vds=+27 V, Vgs=3.01 V, Ids,q=1.3 A
- 출력 = +41 dBm

FA 수	출력	-9.27 MHz	-4.77 MHz	4.77 MHz	9.27 MHz	전류
3FA	41 dBm	-39.7 dBc	-38.9 dBc	-40.1 dBc	-40.9 dBc	2.3 A

현재 설계된 PA의 특성을 가지고는 와이브로 ACLR 규격을 만족시키기 어렵다. 이를 개선하기 위해서는 선형화 기능을 추가 하던가 또는 RF power 트랜지스터의 출력 back-up을 더 해주어야 한다. 출력 back-up은 효율 문제와 경제적인 문제가 발생함으로 본 연구에서는 선형화 기능을 추가하여 설계하였다. GaAs MESFET 과 LDMOS 간의 비선형 특성이 반전되는 특성을 연구하여 새로운 analog predistortion 방법을 적용하였다. 사용된 GaAs MESFET은 Eudyna의 FLL177ME를 선택하였으며, 초기 설계는 class-A 의 S 파라미터만 주어지기에 class-A 로 설계 후 bias 를 class-AB로 이동하는 방식으로 비선형 특성을 변동시켰다. FLL177ME의 자체 바이어스 특성은 [10]에서 얻을 수 있다. 설계된 FLL177ME의 Vgs에 대한 Ids의 특성은 표 11과 같이 얻었으며, 초기 설계시 바이어스 조건을 Vds = 10.5 V, Ids = 311mA@Vgs=-1.1V로 하여 class-A로 동작시켜 안정된 특성을 얻었다. FLL177ME 초기 설계 시 class-A 급으로 설계를 했기 때문에 class-AB의 안정적 동작을 얻기 위하여 매칭을 튜닝하여 좀 더 특성을 개선하였는데, 이에 대한 최종 FLL177ME의 bias 특성은 표 12와 같이 Ids 변화가 약간 변동하였다.

표 11 튜닝 전 FLL177ME의 Vgs변동에 따른 Ids 특성

Table 11 Ids results for Vgs variation of FLL177ME(before tuning)

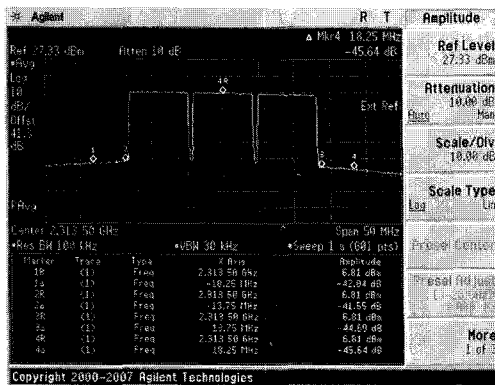
Vds,q (V)	10.5							
Vgs (V)	-1.3	-1.4	-1.5	-1.6	-1.7	-1.8	-1.9	-2.0
Ids (mA)	242	207	170	140	110	78	58	46

표 12 튜닝 후 FLL177ME의 Vgs변동에 따른 Ids 특성

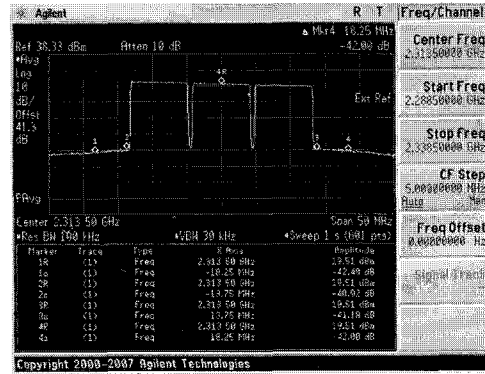
Table 12 Ids results for Vgs variation of FLL177ME(after tuning)

Vds, q(V)	10.5							
Vgs (V)	-1.5	-1.6	-1.7	-1.8	-1.9	-2.0	-2.1	-2.2
Ids (mA)	172	138	110	81	61	44	34	27

FLL177ME의 bias 조건에 대한 FLL177ME 자체 ACLR 특성과 PA 전체 ACLR 특성 및 전력소모 특성은 표 15와 같은 결과를 얻었다. 표 13에서 보듯이 튜닝 전에는 FLL177ME 가 class-A에서 동작하는 경우 PA 전체의 ACLR 특성이 우수한 결과를 얻었다. 이때 전체 ACLR 특성은 -39.65 dBc@-9.27MHz, -40.13 dBc@-4.77MHz 그리고 전력소모는 5.8 A@27V 특성을 얻었다. GaAs MESFET과 LD MOS의 상반된 비선형 특성을 얻기 위하여, FLL177ME 를 class-AB 로 동작시킨 후 ACLR 특성이 우수한 point를 찾기 위하여 일부 매칭을 튜닝하였고, ACLR 특성이 개선된 결과는 표 16과 같이 특성을 얻었다. 이 때 중요한 현상은 FLL177ME 자체 소모전류가 작아지고 자체 ACLR 특성이 나빠졌으나, PA 전체 ACLR 특성은 2 dB 정도 개선되면서 소비전류도 0.3 A나 개선되는 특성을 얻었다. FLL177ME의 바이어스 조건에 대한 FLL177ME 자체 ACLR 특성과 PA 전체 ACLR 특성 결과는 표 13와 표 14에서 보여준다.[11-14] 그림 4는 FLL177ME의 bias 조건에 대한 FLL177ME 자체 ACLR 특성과 PA 전체 ACLR 특성 결과이다.



(a) FLL177ME 출력특성(Po=+30.7 dBm)



(b) PA 최종출력특성(Po=+43.4 dBm)

그림 4 FLL177ME (Vgs=-1.7 V) 출력특성과 최종 PA 출력 특성

Fig. 4 Output results of FLL177ME at Vgs=-1.7 V and PA output results

표 13 FLL177ME 의 bias 조건에 따른 PA 전체 ACLR 및 소모전력 특성 (튜닝 전)

Table 13 Total PA ACLR and power consumption results for bias condition of FLL177ME (before tuning)

항목	출력 dBm	Gate Bias (V)	전체 전류 (A)	Spectrum Regrowth (dBc)			
				-9.27 MHz	-4.77 MHz	4.77 MHz	9.27 MHz
FLL Only	30.7	-1.1	0.311	-50.24	-50.19	-49.66	-50.61
PA 출력	43.4	-1.1	5.8	-39.65	-40.13	-39.84	-40.86
	43.4	-1.7	5.6	-35.70	-35.28	-41.28	-44.06

표 14 FLL177ME 의 Bias 조건에 따른 PA 전체 ACLR 및 소모전력 특성 (튜닝 후)

Table 14 Total PA ACLR and power consumption results for bias condition of FLL177ME (after tuning)

항목	출력 dBm	Gate Bias (V)	전체 전류 (A)	Spectrum Regrowth (dBc)			
				-9.27 MHz	-4.77 MHz	4.77 MHz	9.27 MHz
FLL Only	30.4	-1.73	0.110	-42.04	-41.55	-44.69	-45.64
PA 출력	43.4	-1.7	5.5	-42.48	-40.92	-41.18	-42.00

복합 RF unit의 PA 특성 중 선형화 특성인 ACLR 규격을 만족하였다고 해도 증폭하는 과정 중에 신호 왜곡으로 디지털 품질이 나빠질 수 있다. 이런 이유로 Tx의 error vector magnitude (EVM) 특성을 확인해야 한다. EVM 규격은 1 FA에서만 규정되어 있다. 따라서 1FA의 ACLR 결과와 EVM 결과는 표 15와 같이 얻었으며 측정 결과는 그림 5와 그림 6에서 보여준다.

표 15 1FA 특성 (ACLR 및 EVM 특성 결과)

Table 15 1FA results (ACLR and EVM results)

PA 출력 (dBm)	ACLR 규격 (dBc)	-13.23 MHz	-9.27 MHz	-4.77 MHz	+4.77 MHz	+9.27 MHz	+13.33 MHz
		-45	-39.7	-37.5	-37.5	-39.5	-45
41.6	측정치	-55.33	-48.43	-40.44	-42.42	-49.03	-55.75

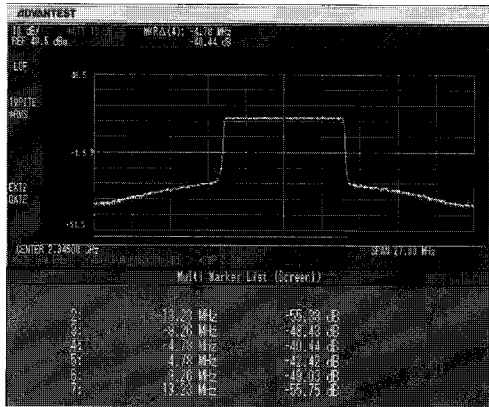


그림 5 ACLR 특성 결과 @ Pout= +41.6 dBm , 1FA
Fig. 5 ACLR result at Pout= +41.6 dBm , 1FA

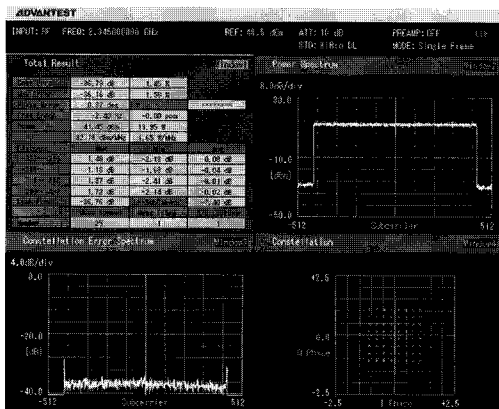


그림 6 EVM 특성 결과 @ Pout = +43.4 dBm , 1FA
Fig. 6 EVM result at Pout= +43.4 dBm , 1FA

TDD 시스템에서는 Rx 모드에서 수신기로 입력되는 Tx noise power 가 어느 정도인지는 매우 중요하다. 이 특성을 만족하기 위해서는 Rx 모드시 주요 증폭기의 bias를 off 하여 noise 를 증폭하지 못하게 하고 또한 Tx/Rx isolation 특성이 매우 우수한 TDD 스위치를 PA 뒷단에 사용해야 한다. 와이브로 시스템에서는 -92 dBm/10MHz를 요구하는데, 본 연구에서 개발한 복합 RF unit의 Tx 출력에 대한 측정 결과는 그림 7과 같이 -96.60 dBm/10MHz를 얻어 규격을 만족하였다.

본 연구에서 개발한 복합 RF unit의 전체 측정 결과는 표 16-17과 같으며, 와이브로 시스템에 사용할 수 있는 규격을 충분히 만족하였다.

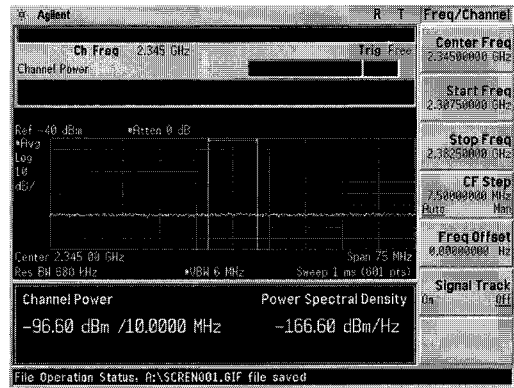


그림 7 Rx 모드 시 Tx noise power
Fig. 7 Tx noise power at Rx operation

표 16 PA 측정 결과

Table 16 Measurement results of PA

항목	세부 규격	측정 결과	
		1FA	3FA
Frequency Range	2.3~2.4 GHz		
OUTPUT POWER (Avg. Max)	상온 3 carrier case:7.3W(38.6dBm) 2 carrier case:10.8W(40.35dBm) 1 carrier case:14.5W(41.61dBm)	+41.61 dBm	+43.4 dBm
Input Power	Nominal -14.7dBm/Carrier x 3 for 43.36dBm -13dBm/carrier x 2 for 43.36dBm -11.7dBm/carrier x 1 for 41.61dBm0.6	-10.07 dBm	-10.0 dBm
대역ACLR [100kHz RBW,1kHzVBW] (marker to marker)	< -37.5dBc @+4.77MHz @ +27Vdc < -39.7dBc @±9.27MHz @+43.4dBm Max < -45dBc @±13.23MHz(inband) @ PAPR (0.01%) : 9.5dB/FA, 10.0dB/2FA, 10.6dB/3FA	-40.4 dBc -48.43 dBc -55.33 dBc	-38.91dBc -40.13dBc -55.75dBc
RF Gain Flatness	0.6 dB @ Within 9 MHz 1.0 dB @ Within 27 MHz		0.7dB
In/Out Port Return Loss	-18dB Min.		-21.9dB
Gate Bias On/Off Switching Time	3µsec 이내		1µsec
송신 신호 Switching	RF Path Switching & Main Amp TR Gate On/Off		
EVM	< 2% (Source 대비)		1.45% @ 1FA
Tx Noise Power during Rx Mode	-92dBm/10MHz Max at Tx Out Port		-96.6dBm/10MHz
Tx/Rx Isolation	40dB (Tx Output Port --> LNA Input) 13dB (Tx Output Port --> LNA Output)		
Power Consumption	Max. 122W @ 21.9W, TDD 27-15, Average		113W (27V * 4.2A)
공급 전압	+27Vdc ± 0.5Vdc		+27V

표 17 Antenna port 에서 LNA path 측정결과
Table 17 Measurement results from antenna port to LNA

항목	세부 규격	측정 결과
Frequency Range	2.3~2.4 GHz	
Gain (Ant --> LNA)	25dB	26.4dB
Gain Flatness	0.5dB @ Within 27MHz	0.1dB
Noise Figure	< 2.2dB	2.0dB
IIP3	> 2.2dBm	+8.7dBm
Input Return Loss	> 10dB	18dB
Output Return Loss	> 16dB	18dB
LNA Output Coupler	6.5dB ± 1dB @ Rx in port 대비, SMA	7.2dB
공급 전압	-5Vdc	-5Vdc
소모 전력	< 220mA	210mA

제작한 복합 RF unit의 PCB artwork 도면과 기구 형상은 그림 8과 그림 9에서 보여준다. 또한 그림 10과 그림 11은 제작한 복합 RF unit를 세부적으로 나타낸 사진들이다.

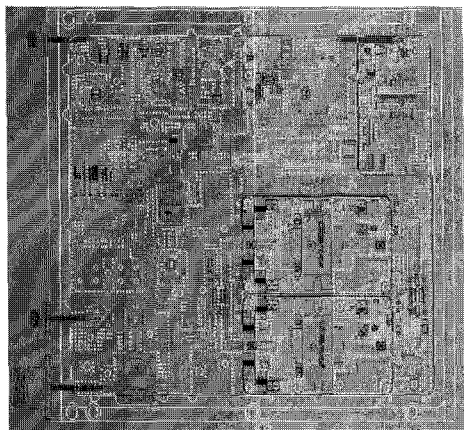


그림 8 PCB 아트웍 도면
Fig. 8 PCB artwork

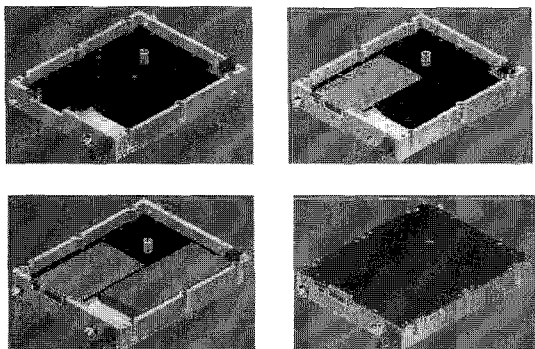


그림 9 기구 내부 형상
Fig. 9 Internal framework of RF unit

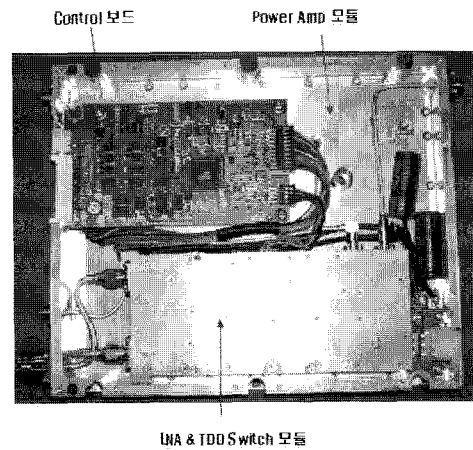


그림 10 제작한 복합 RF unit 내부사진
Fig. 10 Internal picture of fabricated complex RF unit

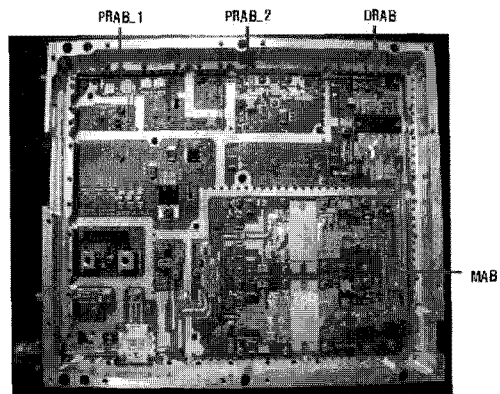


그림 11 PA 부 내부사진
Fig. 11 Internal picture of PA

3. 결 론

본 논문에서는 소형화 형태의 와이브로 Wave 2 기지국의 복합 RF unit에 대하여 설계할 때 고려되어야 하는 기준과 와이브로 기지국 규격을 기준으로 설계 제작한 시제품의 특성결과를 논하였다. Output power는 1FA에서 규격 38.6 dBm보다 3.01 dB가 큰 41.61 dBm으로 측정되었으며, 3FA에서는 규격 41.61 dBm 보다 1.79 dB 큰 43.4 dBm으로 측정되었다. 또한 ACPR에 대한 값을 보면, 3FA 측정결과 -38.91, -40.13, -55.75 dBc 로 세부규격을 충분히 만족한다. 제작한 시제품의 각각의 특성결과는 와이브로 Wave 2 기지국의 상용 규격을 만족하는 우수한 특성을 얻었다. 특히 본 논문에서는 GaAs MESFET 과 LDMOS 간에 반전되는 비선형 특성을 찾아 이를 이용한 새로운 아날로그 프리디스트션 방법을 PA에 적용함으로써, 매우 간단하고 우수한 특성을 얻을 수 있는 compact한 저가의 PA를 구현하였다. 그리고 제작한 복합 RF unit는 현재 상용화되어 사용 중인 1T/2R 와이브로 Wave 1 기지국에서 구현된 PA, LNA, TTD SW 등 대비 초소형 형태의 복합 모듈로 구현되어 송신부 1 Path가 추가된 2T/2R MIMO 형상인 와이브로

Wave 2 기지국의 RF부로 제시될 수 있는 방안을 얻었다. 또한 개발된 시제품은 Wave 2 기지국에 바로 적용할 수 있을 것이라 사료된다.

감사의 글

본 연구는 2008년도 중앙대학교 우수연구자 연구비 지원 및 서울시 SUITE 지원에 의한 것임.

참 고 문 헌

[1] 김영일, 안지환, 황승구, "WiBro 시스템 기술", 전자공학회 텔레콤, 2-21권, 1호, pp.58-71 2005.6

[2] 김영, 안지환, 황승구, "와이브로(WiBro) 이동성 기술", 전자공학회 텔레콤, 2-21권, 1호, pp.49-57 2005.6

[3] 오세현, 조용식, "SK텔레콤의 휴대인터넷(WiBro) 서비스 상용화 방향", 전자공학회 텔레콤, 2-21권, 1호, pp.14-23 2005.6

[4] "PF scheduling and performance in OFDMA/TDD systems", Technical Report, WNL, HYU, Sep. 2004.

[5] TTA, "2.3GHz 휴대인터넷 표준 (물리계층)", 한국정보통신기술협회, 2004.12

[6] Perter B, Kenington, High-Linearity RF Amplifier Design, Artech House Inc., pp. 37-39, 2000

[7] Steve C. Cripps, RF PowerAmplifier for Wireless Communications, Artech House, Inc., 1999

[8] J. Vuolevi and T. Rahkonen, Distortion in RF Power Amplifiers, Artech House Inc., NorwoodPower, MA, 2003

[9] Guillermo Gonzalez, Microwave Transistor amplifiers Analysis and Design, Prentice Hall, pp.352-374, 1997

[10] Data sheet of FLL177ME amplifier, "http://www.eudyna.com/e/products_e/wireless_e/koufet/FLL177ME.pdf", http://www.Eudyna.com

[11] 최두현, 이봉균, 연종현, 김강산, 최영완, "TDD 방식의 WiBro 기지국용 RF PA 설계 및 제작에 관한 연구", 전자공학회 텔레콤, 2-21권, 1호, pp.33-39, 2005.6.

[12] P. M. Cabral, N. N. Carvalho, and J. C. Pedro, "An Integrated View of Nonlinear Distortion Phenomena in Various Power Amplifier Technologies", 11th GaAs Symposium - Munich, pp. 69-72, 2003

[13] N. B. Carvalho, and J. C. Pedro, "Large-and Small-Signal IMD Behavior of Microwave Power Amplifiers", IEEE Transactions on microwave theory and techniques, Vol. 47, No. 12, 99. 2364-2374, Dec. 1999

[14] J. C. Pedro and J. Perez, "Accurate Simulation of GaAs MESFET's Intermodulation distortion Using a New Drain-Source Current Model", IEEE Transactions on microwave theory and techniques, Vol. MTT-42, pp. 25-33, Jan. 1994

저 자 소 개



최 두 현 (崔斗憲)

1985년 서강대학교 전자공학과 졸업
 1987년 서강대학교 대학원 전자공학과 (공학석사)
 2003년 중앙대학교 대학원 전자전기공학부 (박사수료)



문 연 태 (文年泰)

2003년 중앙대학교 전자전기공학부 졸업
 2005년 중앙대학교 대학원 전자전기공학부 (공학석사)
 2007년~ 중앙대학교 대학원 전자전기공학부 (박사과정)



김 도 균 (金燾均)

2003년 중앙대학교 전자전기공학부 졸업
 2005년 중앙대학교 대학원 전자전기공학부 (공학석사)
 2007년~ 중앙대학교 대학원 전자전기공학부 (박사과정)



최 영 완 (崔永完)

1987년 SUNY at Buffalo Dept. of ECE (공학석사)
 1992년 SUNY at Buffa Dept. of ECE (공학박사)
 1995년~현재 중앙대학교 교수