

지수 감쇄하는 DC 옴셋 영향을 제거한 푸리에 변환 기반 페이지저 연산 기법

論 文

57-9-1

Fourier Transform-Based Phasor Estimation Method Eliminating the Effect of the Exponentially Decaying DC offsets

李 東 圭* · 金 哲 勳** · 姜 相 熙†

(Dong-Gyu Lee · Cheol-Hun Kim · Sang-Hee Kang)

Abstract - This paper proposes a new Fourier transform-based phasor estimation method to eliminate the adverse influence of the exponentially decaying dc offsets when Discrete Fourier Transform (DFT) is used to calculate the phasor of the fundamental frequency component in a relaying signal. By subtracting the result of odd-sample-set DFT from the result of even-sample-set DFT, the information of dc offsets can be obtained. Two dc offsets in a relaying signal are treated as one dc offset which is piecewise approximated in one cycle data window. The effect of the dc offsets can be eliminated by the approximated dc offset. The performance of the proposed algorithm is evaluated by using computer-simulated signals and EMTP-generated signals. The algorithm is also tested on a hardware board with TMS320C32 microprocessor. The evaluation results indicate that the proposed algorithm has the stable and accurate eliminating performance even if the input signal contains two decaying dc components having different time constants.

Key Words : DC offset, Phasor Estimation, Discrete Fourier Transform, Relaying Signals, Protective Relay

1. 서 론

이산 푸리에 변환(Discrete Fourier Transform)은 각종 보호 및 제어 기기에서 임의의 주파수 성분의 페이지저를 추정하기 위해 가장 일반적으로 사용되는 방법으로 아래의 조건이 만족되는 경우 페이지저를 정확하게 추정할 수 있다.

- 입력 신호에 포함된 최고조파 성분의 주파수가 샘플링 주파수의 1/2 보다 낮을 것
- 입력 신호에 지수 감쇄하는 DC 옴셋 성분과 같은 비주기 신호가 포함되어 있지 않을 것

첫 번째 조건의 경우 저역통과 필터를 사용하여 입력 신호를 필터링함으로써 만족시킬 수 있으나 고장 발생시 흐르는 고장 전류는 정현파 성분 이외에 지수 감쇄하는 DC 옴셋 성분을 포함하고 있으므로 두 번째 조건을 만족시킬 수 없다.

고장 전류는 일반적으로 정현파 성분과 지수 감쇄하는 DC 옴셋 성분의 조합으로 표현되며, 고장 저항이 있는 경우 고장 전류는 2개 이상의 DC 옴셋 성분을 포함하게 된다. 또한 계통에 흐르는 전류는 변류기(CT)를 통해 측정되며, CT 회로의 영향에 의해 보호 계전기의 입력으로 사용되는 변류기 2차 전류에는 또 다른 DC 옴셋 성분이 포함된다.[1]

지수 감쇄하는 DC 옴셋 성분은 비주기적인 신호로써 모든 주파수 대역에 임의의 값을 갖는 특성을 보이므로 DFT를 이용하여 페이지저를 연산하는 경우 정확도 및 변환 속도에 큰 영향을 미치게 되며[2], 이는 보호 계전기의 오/부동작 및 제어 기기의 정밀도 저하의 원인이 된다. 따라서 고성능의 보호 및 제어 기기를 구현하기 위해서는 페이지저 연산시 지수 감쇄하는 DC 옴셋에 대한 대책을 마련해야만 한다.

DC 옴셋의 영향을 감소시키거나 제거하기 위한 방법으로 디지털 미믹(mimic) 필터를 사용하는 방법이 제안되었으나[2], 미믹 필터의 설계시 DC 옴셋의 시정수를 특정한 값으로 가정한다. 그렇지만 DC 옴셋의 시정수는 고장 발생 순간의 계통 구성, 고장 거리, 고장 저항 등에 의해 변하는 값이므로 고장 전류에 포함된 DC 옴셋의 시정수 값이 필터 설계시 가정된 시정수 값과 다를 경우 오차를 발생시키게 된다. 이러한 단점을 극복하기 위해 푸리에 변환 결과를 이용하여 DC 옴셋 성분을 추정하고, 계산된 DC 옴셋 성분을 이용하여 푸리에 필터의 출력을 보정하는 방법(Modified DFT)이 제안되었다[3-4]. 이 방법들은 DC 옴셋의 시정수에 상관없이 기본파 성분의 페이지저를 정확하게 연산할 수 있으나, 푸리에 변환을 위한 한 주기 데이터 이외에 DC 옴셋 성분을 계산하기 위해 2개의 샘플이 추가적으로 필요하며, 고주파 노이즈에 취약하다는 단점이 있다. 푸리에 변환을 위한 한 주기 데이터 이외에 추가적인 샘플을 사용하지 않기 위해 저역 통과 필터의 차단 주파수보다 높은 고조파 성분의 DFT 결과를 이용하여 DC 옴셋 성분을 추정하는 방법[5]과 푸리에 변환의 변환 속도를 개선하기 위해 순시 페이지저(instantaneous phasor) 개념을 도입하고 노치(notch) 필터를 이용하여 DC 옴셋의 영향을 제거하는 방법[6]이 제안

* 正 會 員 : 明知大 차세대전력기술연구센터 博士課程

** 學 生 會 員 : 明知大 차세대전력기술연구센터 碩士課程

† 교신저자, 正 會 員 : 明知大 차세대전력기술연구센터 教授 · 工 博

E-mail : shkang@mju.ac.kr

接受日字 : 2008年 4月 9日

最終完了 : 2008年 8月 4日

되었다. 이 방법들은 DC 옵셋의 영향을 정확하게 제거할 수 있으나 고주파와 노이즈의 영향을 크게 받는다. 한편, 한 주기 데이터를 홀수 샘플들과 짝수 샘플들로 나누어 2개의 적분을 수행하고, 이를 이용하여 DC 성분을 추정하는 PS(Partial Sum) 기반의 방법[7]이 제안되었다. 이 방법은 한 주기 데이터만을 사용할 뿐만 아니라 고주파와 노이즈에도 강한 특성을 보이지만 입력 신호에 2개 이상의 DC 옵셋 성분이 포함된 경우 오차를 유발하는 단점이 있다.

본 논문에서는 DFT를 이용한 페이지 연산시 한 주기 데이터만을 사용하고 복수의 DC 옵셋이 존재하는 경우에도 안정적으로 DC 옵셋의 영향을 제거하기 위한 푸리에 변환 기반의 페이지 추정 방법을 제안한다. 제안된 방법은 기존의 DFT 과정을 홀수 샘플의 DFT와 짝수 샘플의 DFT로 구분하여 수행한 이후 그 결과를 이용하여 DC 옵셋 성분을 추정하고, DC 옵셋의 영향을 제거한다. 컴퓨터 모의 신호와 EMTP 모의 결과를 이용하여 제안된 알고리즘의 성능을 검토하였으며, TMS320C32 DSP를 탑재한 보드를 이용하여 실시간 적용 가능성을 검증하였다. 제안된 방법의 성능을 평가하기 위해 알고리즘 결과를 Modified DFT 방법[3]과 PS 기반의 DFT 방법[7]의 결과와 비교 도시하였다.

2. 개선된 푸리에 알고리즘

2.1 이산 푸리에 변환

전력 계통의 고장 전류는 지수 감쇄하는 DC 옵셋 성분과 정현파 성분의 조합으로 이루어지지만 N/2 조파 이상의 성분은 저역 통과 필터에 의해 제거된다고 가정하면, 보호 계전기에서 측정되는 전류 신호를 다음과 같이 표현할 수 있다.

$$i[n] = A_0 e^{-n\Delta t/\tau} + \sum_{k=1}^{N/2-1} A_k \cos\left(\frac{2\pi k}{N}n + \phi_k\right) \quad (1)$$

여기서 A_0 와 τ 는 DC 옵셋 성분의 크기 및 시정수, A_k 와 ϕ_k 는 k 조파 정현파 성분의 크기 및 위상각, Δt 는 샘플링 간격, N 은 주기당 샘플링 수이다.

이산 푸리에 변환에 의한 전력 주파수 성분의 페이지는 다음과 같이 계산된다.

$$I_{DFT} = \frac{2}{N} \cdot \sum_{n=0}^{N-1} \left\{ i(n) \cdot e^{-j\frac{2\pi}{N}n} \right\} = I_{DFT}^{1th} + I_{DFT}^{dc} \quad (2)$$

여기서 $I_{DFT}^{1th} = A_1 \cdot e^{j\phi_1}$

$$I_{DFT}^{dc} = \frac{2}{N} \cdot A_0 \cdot \frac{1 - E^N}{1 - E \cdot e^{-j\frac{2\pi}{N}}}, \quad E = e^{-\Delta t/\tau}$$

이산 푸리에 변환은 구현이 간단하고, 고조파 성분에 강한 특성을 보이지만 입력 신호에 지수 감쇄하는 DC 옵셋 성분이 존재하는 경우 계산된 페이지(I_{DFT})에 DC 성분에 의한 오차(I_{DFT}^{dc})가 발생한다는 단점이 있다.

2.2 개선된 푸리에 알고리즘

식 (2)를 다음과 같이 짝수 샘플 DFT(I_{DFT}^{even})와 홀수 샘플 DFT(I_{DFT}^{odd})로 분해하여

$$\begin{aligned} I_{DFT} &= \frac{2}{N} \cdot \sum_{n=0}^{N-1} \left\{ i(n) \cdot e^{-j\frac{2\pi}{N}n} \right\} \\ &= \frac{2}{N} \cdot \left\{ \sum_{n=0}^{N/2-1} i(2n) \cdot e^{-j\frac{2\pi}{N}2n} \right\} \\ &\quad + \frac{2}{N} \cdot \left\{ \sum_{n=0}^{N/2-1} i(2n+1) \cdot e^{-j\frac{2\pi}{N}(2n+1)} \right\} \\ &= I_{DFT}^{even} + I_{DFT}^{odd} \end{aligned} \quad (3)$$

각각의 결과를 정리하면 다음과 같다.

$$\begin{aligned} I_{DFT}^{even} &= \frac{2}{N} \cdot \sum_{n=0}^{N/2-1} i[2n] \cdot e^{-j\frac{2\pi}{N}2n} \\ &= \frac{2}{N} \cdot \sum_{n=0}^{N/2-1} \left(A_0 E^{2n} + A_1 \cos\left(\frac{2\pi}{N}2n + \phi_1\right) \right) \cdot e^{-j\frac{2\pi}{N}2n} \\ &= \frac{1}{2} A_1 e^{j\phi_1} + \frac{2}{N} A_0 \sum_{n=0}^{N/2-1} \left(E^{2n} \cdot e^{-j\frac{2\pi}{N}2n} \right) \\ &= \frac{1}{2} A_1 e^{j\phi_1} + \frac{2}{N} A_0 \frac{1 - E^N}{1 - (E \cdot e^{-j\frac{2\pi}{N}})^2} \end{aligned} \quad (4)$$

$$\begin{aligned} I_{DFT}^{odd} &= \frac{2}{N} \cdot \sum_{n=0}^{N/2-1} i[2n+1] \cdot e^{-j\frac{2\pi}{N}(2n+1)} \\ &= \frac{1}{2} A_1 e^{j\phi_1} + \frac{2}{N} E e^{-j\frac{2\pi}{N}} A_0 \frac{1 - E^N}{1 - (E \cdot e^{-j\frac{2\pi}{N}})^2} \end{aligned} \quad (5)$$

식 (4)와 식 (5)에서 알 수 있듯이 짝수 샘플 DFT의 결과와 홀수 샘플 DFT의 결과는 동일한 값의 전력 주파수 성분($A_1 e^{j\phi_1}/2$)을 포함하고 있으므로 아래 식과 같이 정리할 수 있다.

$$I_{DFT}^{even} - I_{DFT}^{odd} = \frac{2}{N} A_0 \cdot \frac{1 - E^N}{1 + E \cdot e^{-j\frac{2\pi}{N}}} \quad (6)$$

위 식을 실수부 및 허수부로 정리하면

$$\begin{aligned} K_{Re} &= \text{Re}\{I_{DFT}^{even} - I_{DFT}^{odd}\} \\ &= \frac{2}{N} A_0 \frac{1 - E^N}{1 + E^2 + 2E \cos(2\pi/N)} \left(1 + E \cos(2\pi/N) \right) \end{aligned} \quad (7)$$

$$\begin{aligned} K_{Im} &= \text{Im}\{I_{DFT}^{even} - I_{DFT}^{odd}\} \\ &= \frac{2}{N} A_0 \frac{1 - E^N}{1 + E^2 + 2E \cos(2\pi/N)} E \sin(2\pi/N) \end{aligned} \quad (8)$$

식 (7)을 식 (8)로 나눈 후 정리하면 다음과 같이 DC 옵셋 성분의 지수항($E = e^{-\Delta t/\tau}$)을 계산할 수 있다.

$$E = \frac{K_{Im}}{K_{Re} \sin(2\pi/N) - K_{Im} \cos(2\pi/N)} \quad (9)$$

또한 식 (2)의 DFT 결과에 포함되어 있는 DC 옵셋의 영향(I_{DFT}^{dc})을 식 (6)을 이용하여 다시 정리하면, 아래와 같다.

$$I_{DFT}^{dc} = (I_{DFT}^{even} - I_{DFT}^{odd}) \cdot \frac{1 + E \cdot e^{-j\frac{2\pi}{N}}}{1 - E \cdot e^{-j\frac{2\pi}{N}}} \quad (10)$$

따라서 다음과 같이 DFT의 결과(I_{DFT})에서 DC 옵셋의 영향(I_{DFT}^{dc})을 제거하면 정확한 전력 주파수 성분의 페이지(I_{DFT}^{1th})를 계산할 수 있다.

$$I_{DFT}^{1th} = I_{DFT} - I_{DFT}^{dc} \quad (11)$$

그림 1은 제안된 알고리즘의 흐름도를 보인 것이다. 알고리즘 흐름도의 첫 번째 디지털 저역 통과 필터는 aliasing 현상에 의한 오차를 방지하기 위한 것이며, 두 번째 저역 통과 필터는 식 (6)과 같은 차분에 의해 증폭된 고주파 노이즈의 영향을 제거하기 위해 사용된 것이다. DFT는 기본적으로 고조파 성분에 강건한 특성을 갖고 있으나 고주파 노이즈에 대해서는 영향을 받게 되며, 식 (6)과 같은 차분은 이러한 노이즈의 영향을 증폭시켜 오차를 유발할 수 있다. 이를 방지하기 위해 제안된 알고리즘에서는 간단한 저역 통과 필터를 사용하여 차분의 결과를 필터링 하였다.

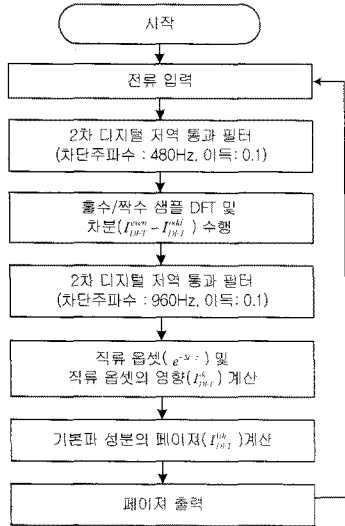


그림 1 알고리즘 흐름도
Fig. 1 Flowchart of the proposed algorithm

3. 사례 연구

3.1 소프트 웨어 모의 결과

본 논문에서는 컴퓨터 모의 신호와 EMTP 모의 결과를 이용하여 제안된 알고리즘의 성능을 검토하였으며, 알고리즘의 성능을 평가하기 위해 페이저 추정 결과를 Modified DFT 방법[3]과 PS 기반의 DFT 방법[7]의 결과와 비교도 시하였다.

모든 테스트 사례에서 샘플링 주파수는 1,920Hz로 설정하였다. 제안된 알고리즘에서는 홀수 샘플과 짝수 샘플을 구분하여 DFT를 수행하기 때문에 aliasing 현상에 의한 오차를 방지하기 위해서는 입력 신호에서 480Hz 이상의 고조파 성분을 제거해야만 한다. 이를 위해 차단 주파수 480Hz에서 이득 0.1인 2차 Butterworth 저역 통과 필터를 사용하여 입력 신호를 필터링 하였다.

3.2.1 컴퓨터 모의 신호를 이용한 성능 검증

DFT를 이용하여 전력 주파수 성분의 페이저를 추정하는 경우 고조파 성분의 영향은 완벽하게 제거되기 때문에 본 사례 연구에서 사용한 컴퓨터 모의 신호에는 전력 주파수 성분과 지수 감쇄하는 DC 윽셋 성분만을 포함하였다.

입력 신호에 하나의 DC 윽셋 성분만이 포함된 경우 알고리즘의 성능을 평가하기 위해 전류 신호를 아래와 같이 가정하였고

$$i_1(n) = 100 \cdot e^{-n\Delta t/\tau_1} - 100\cos\left(\frac{2\pi}{N}\right) \quad n \geq 0$$

2개의 DC 윽셋 성분이 포함된 경우 알고리즘의 성능을 평가하기 위해 모의신호를 다음과 같이 가정하였다.

$$i_2(n) = 110 \cdot e^{-n\Delta t/\tau_1} - 100\cos\left(\frac{2\pi}{N}\right) - 10 \cdot e^{-n\Delta t/\tau_2} \quad n \geq 0$$

고장 전류의 시정수에 따른 알고리즘의 성능을 검토하기 위해 각 신호에서 τ_1 은 0.5 및 5.0 Cycle을 상정하였으며, τ_2 는 20.0 Cycle로 고정하였다.

그림 2는 하나의 DC 윽셋 성분이 존재하는 경우의 모의 신호(i_1) 파형을 보인 것이며, 그림 3은 제안된 알고리즘의 성능을 검토한 결과 파형을 보인 것이다. 그림 3을 통하여 입력 신호에 하나의 DC 윽셋 성분이 존재하는 경우 DC의 시정수에 상관없이 3가지 알고리즘 모두 정확하게 전력 주파수 성분의 페이저를 추정함을 알 수 있다.

그림 4는 두개의 DC 윽셋 성분이 존재하는 경우의 모의 신호(i_2) 파형을 보인 것이며, 그림 5는 제안된 알고리즘의 성능을 검토한 결과 파형을 보인 것이다.

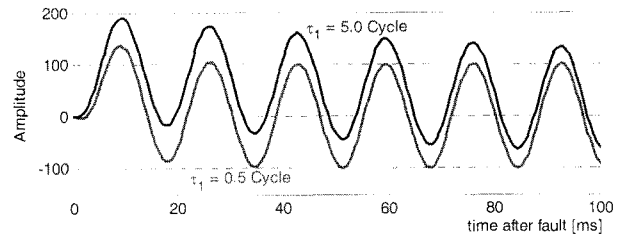


그림 2 모의 신호 i_1
Fig. 2 Computer-generated signal i_1

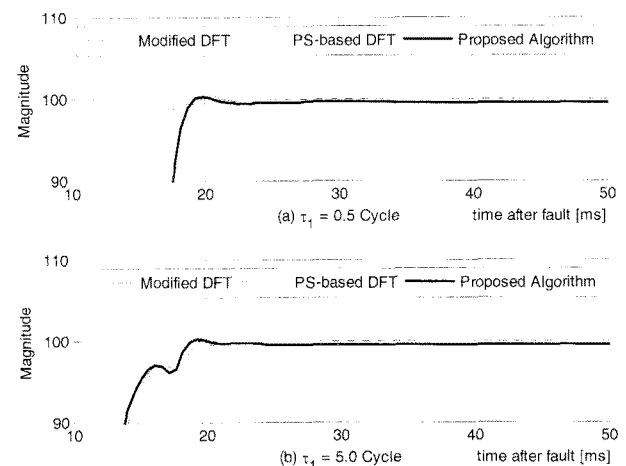


그림 3 모의 신호 i_1 의 페이저 추정 결과
Fig. 3 Magnitude estimation results for the signal i_1

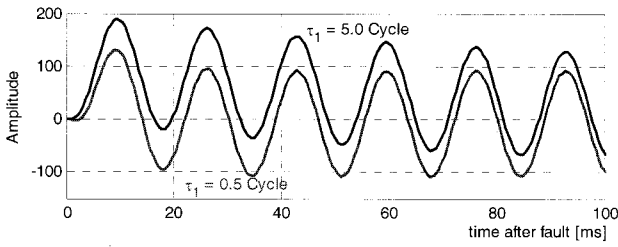


그림 4 모의 신호 i_2

Fig. 4 Computer-generated signal i_2

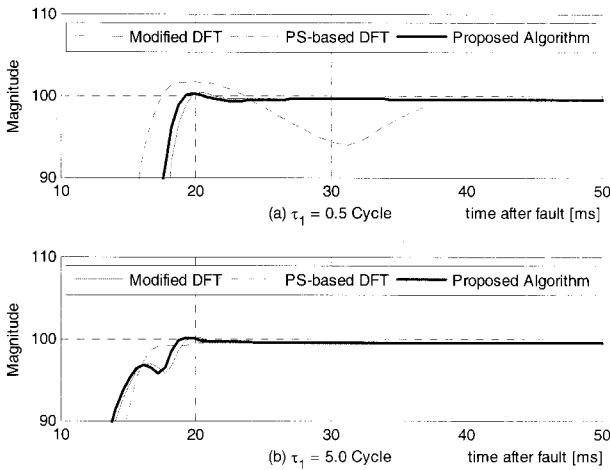


그림 5 모의 신호 i_2 의 페이저 추정 결과

Fig. 5 Magnitude estimation results for the signal i_2

그림 5(a)를 통하여 PS 기반의 DFT 방법은 입력 신호에 두 개의 DC 옵셋이 포함되어 있는 경우 DC 옵셋의 영향을 완벽하게 제거할 수 없음을 알 수 있다. PS 기반 DFT 방법의 오차는 시정수가 작은 DC 옵셋 성분이 감쇄되어 없어지는 시점에서 발생한다.

PS 기반의 DFT 방법은 DC 성분을 추정하기 위해 한 주기 데이터를 홀수 샘플과 짝수 샘플로 나누어 2개의 적분을 수행하고 적분 결과의 비를 이용하여 DC 옵셋 성분을 추정한다. 따라서 두 개의 DC 성분이 존재하는 구간과 하나의 DC 옵셋 성분만 존재하는 구간이 하나의 적분 구간 내에 존재하는 경우 적분 결과의 비로써 DC 옵셋 성분의 시정수 및 크기를 정확하게 추정할 수 없게 된다. 특히 2개 DC 옵셋의 부호가 다르고 크기가 큰 DC 옵셋 성분의 시정수가 작은 경우 위와 같은 현상에 의한 오차가 크게 발생한다.

반면에 제안된 알고리즘과 Modified DFT의 경우 DC 옵셋의 영향을 완벽하게 제거할 수 있음을 알 수 있다. 푸리에 변환의 결과를 이용하여 DC 옵셋 성분을 추정하는 경우 2개의 DC 옵셋이 존재하더라도 하나의 DC 옵셋 성분으로 근사화된 값을 추정할 수 있기 때문이다. 다른 한편으로 Modified DFT의 경우 푸리에 변환을 위해 한주기 데이터 이외에 2개의 샘플을 추가적으로 사용하지만, 제안된 알고리즘은 한 주기 데이터만을 사용하므로 제안된 알고리즘이 보다 빠르게 정확한 기본과 성분의 페이저를 계산할 수 있음을 알 수 있다.

3.2.2 EMTP 모의 결과를 이용한 성능 검증

본 논문에서는 EMTP를 이용하여 그림 6과 같은 345kV, 50km의 가공 송전선로를 모델링하고, A상 지락 고장을 모의하였다. 가공 송전선로의 선로 정수는 표 1과 같다.

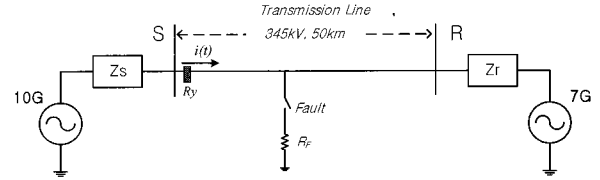


그림 6 모델 계통

Fig. 6 Single line diagram of the model system

표 1 가공 송전선의 선로 정수

Table 1 Overhead Transmission Line Parameters

Sequence	Parameter	Value	Unit
Positive & Negative	R_1, R_2	0.0345	Ω/km
	L_1, L_2	0.9724	mH/km
	C_1, C_2	0.0117	$\mu F/km$
Zero	R_0	0.2511	Ω/km
	L_0	2.7058	mH/km
	C_0	0.0045	$\mu F/km$

DC 옵셋의 크기 및 시정수는 고장이 발생한 순간의 전압 위상각 및 시스템 구성, 고장 거리, 고장 저항 등에 의해 변하게 된다. 본 논문에서는 최대 크기의 DC 옵셋 성분이 발생하는 고장 투입 위상각 0° 고장을 고려하였으며, DC 옵셋 성분의 시정수 변화를 고려하기 위해 $0\Omega, 5\Omega, 10\Omega$ 의 고장 저항(R_f)을 포함하는 10km의 근거리 고장과 40km의 원거리 고장을 모의하였다.

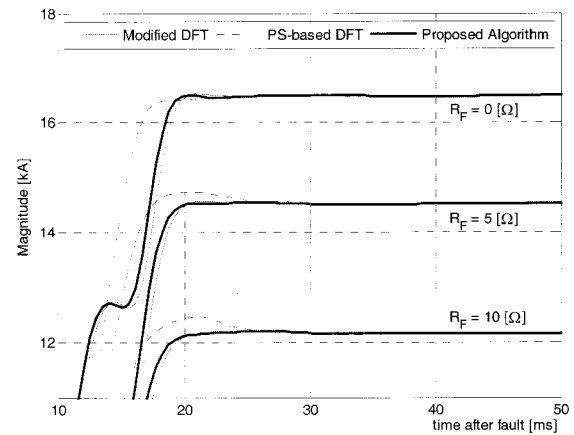


그림 7 페이저 추정 결과 (고장 거리 10km, 0° 고장)

Fig. 7 Magnitude estimation results of a-ground faults with inception angle $\theta=0^\circ$ at 10km

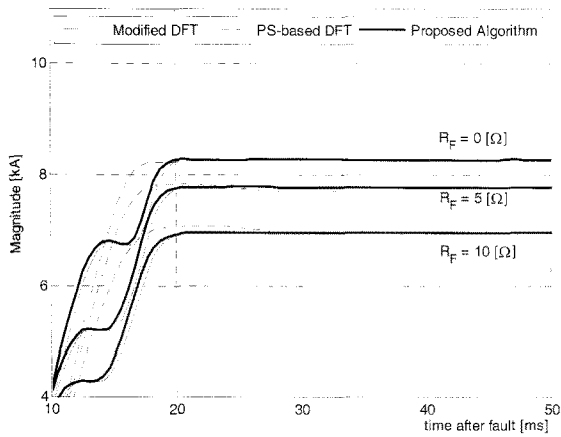


그림 8 페이저 추정 결과 (고장 거리 40km, 0° 고장)
 Fig. 8 Magnitude estimation results of a-ground faults with inception angle $\theta=0^\circ$ at 40km

그림 7과 그림 8은 EMTP 모의 파형을 이용하여 제안된 알고리즘의 성능을 검토한 결과 파형을 보인 것이다. PS 기반의 DFT 방법은 고장 저항이 없는 경우에는 DC 오프셋의 영향을 정확하게 제거하고 보다 빠른 수렴 특성을 보이지만 고장 저항이 있는 경우 DC 오프셋의 영향을 완벽하게 제거할 수 없음을 알 수 있다.

고장 저항이 포함된 고장의 경우 고장 전류에 2개 이상의 DC 오프셋 성분이 존재하고, 시정수는 작아지게 된다. 이 경우 모의 신호를 이용한 사례연구의 결과 고찰에서 기술한 바와 같이 PS 기반의 DFT 방법으로는 DC 오프셋의 영향을 정확하게 제거할 수 없다.

반면에 제안된 알고리즘의 경우 고장 저항이 포함된 고장의 경우에도 DC 오프셋의 영향을 완벽하게 제거하여 정확한 기본파 성분의 페이저를 추정할 수 있으며, Modified DFT 보다 빠른 수렴 속도를 보임을 알 수 있다.

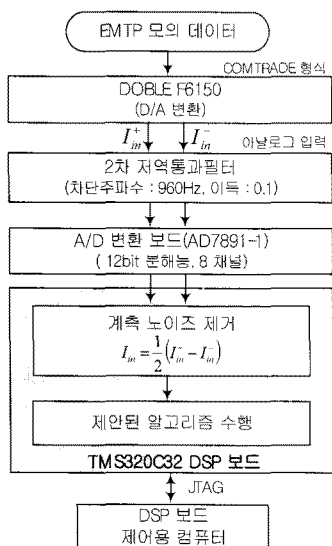


그림 9 하드웨어 구성도
 Fig. 9 Configuration of H/W prototype

3.3 하드웨어 모의 결과

본 논문에서는 제안된 알고리즘의 하드웨어 구현 가능성을 검증하기 위하여 TMS320C32 DSP를 탑재한 보드를 이용하여 하드웨어 테스트를 수행하였다. 그림 9는 하드웨어 테스트를 위한 구성도를 보인 것이다.

EMTP 모의 파형을 DOBLE F6150을 이용하여 아날로그 신호로 재생시키고, aliasing 현상에 의한 오차를 방지하기 위해 차단 주파수 960Hz에서 이득이 0.1인 Butterworth 2차 저역 통과 필터를 통과시킨 이후 12비트 8채널 A/D 컨버터를 이용하여 주기당 32 샘플링 하였다. 하나의 전류 입력에 대해 2개의 A/D 채널을 이용하여 서로 반대 부호를 갖도록 샘플링하고 이를 이용하여 계측 노이즈를 최소화하였다.

그림 10과 그림 11은 제안된 알고리즘의 하드웨어 모의 결과를 보인 것이다. 하드웨어 테스트 시에는 아날로그 신호를 재생하는 과정에서의 D/A 변환 오차, A/D 변환 과정의 샘플링 오차, 계측 노이즈 등의 영향을 받게 되므로 모의 결과가 소프트웨어 모의 결과와 비교하여 약간의 차이는 있으나 제안된 알고리즘이 다른 두 알고리즘에 비해 빠른 응답 특성과 우수한 성능을 보임을 알 수 있다.

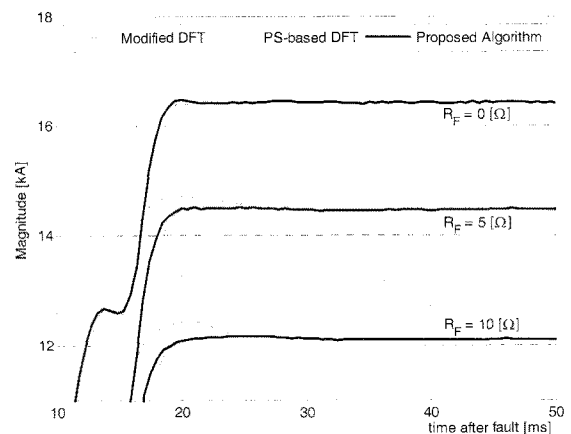


그림 10 하드웨어 테스트 결과 (고장 거리 10km)
 Fig. 10 Magnitude estimation results of the H/W prototype for a-ground faults at 10km

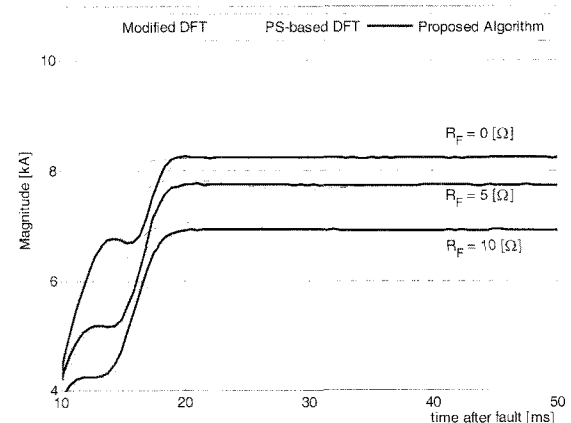


그림 11 하드웨어 테스트 결과 (고장 거리 40km)
 Fig. 11 Magnitude estimation results of the H/W prototype for a-ground faults at 40km

4. 결 론

본 논문에서는 DFT를 이용한 페이지 연산시 복수의 DC 오프셋이 존재하는 경우에도 안정적으로 DC 오프셋의 영향을 제거하기 위한 푸리에 변환 기반의 페이지 추정 방법을 제안하였다. 제안된 방법은 DFT 과정을 홀수 샘플의 DFT와 짝수 샘플의 DFT로 구분하여 수행한 이후 그 결과를 이용하여 DC 오프셋 성분을 추정하고, DC 오프셋의 영향을 제거하므로 푸리에 변환을 위한 한 주기 데이터만을 사용한다. 컴퓨터 모의 신호와 EMTP 모의 결과를 이용한 사례 연구를 통해 제안된 알고리즘이 복수의 DC 오프셋 영향을 안정적이고 정확하게 제거함을 보였으며, TMS320C32 DSP를 탑재한 보드를 이용하여 실시간 적용 가능성을 검증하였다.

본 논문에서 제안한 페이지 추정 방법은 계통 상태 및 고장 조건에 영향을 받지 않고 DC 오프셋의 영향을 제거하여 정확한 기본파 성분의 페이지를 추정할 수 있으므로 전력신호의 빠르고 정확한 연산을 필요로 하는 모든 분야에 기여할 수 있을 것으로 기대된다.

감사의 글

본 연구는 과학기술부/한국과학재단 우수연구센터 육성사업(차세대전력기술연구센터) 및 2단계 BK21 사업 지원으로 수행되었음.

참 고 문 헌

[1] Stanley H. Horowitz and Arun G. Phadke, Power System Relaying, Research Studies Press, 1992, p. 56.
 [2] G. Benmouyal, "Removal of DC offset in current waveforms using digital mimic filtering," IEEE Trans. Power Del., vol. 10, no. 2, pp. 621-630, April 1995.
 [3] Jyh-Cherng Gu and Sun-Li Yu, "Removal of DC offset in current and voltage signals using a novel Fourier filter algorithm," IEEE Trans. Power Del., vol. 15, no. 1, pp. 73 - 79, Jan. 2000.
 [4] Soon-Ryul Nam, Sang-Hee Kang and Jong-Keun Park, "An Analytic Method for Measuring Accurate Fundamental Frequency Components", IEEE Trans. Power Del., vol., no., pp., April 2002.
 [5] T. S. Sidhu, X. Zhang, F. Albasri, and M. S. Sachdev, "Discrete -Fourier-transform-based technique for removal of decaying DC offset from phasor estimates," Proc. Inst. Elect. Eng., Gen., Transm. Distrib., vol. 150, no. 6, pp. 745 - 752, Nov. 2003.

[6] S. R. Nam, J. M. Sohn, S. H. Kang, and J. K. Park "Modified Notch Filter-based Instantaneous Phasor Estimation for High-Speed Distance Protection," Electrical Engineering, vol. 89, no. 4 , 311-317, Mar. 2007.
 [7] Yong Guo, M. Kezunovic, and Deshu Chen, "Simplified algorithms for removal of the effect of exponentially decaying DC offset on the Fourier algorithm," IEEE Trans. Power Del., vol. 18, no. 3, pp. 711 - 717, July 2003.

저 자 소 개



이 동 규 (李東圭)

1977년 10월 4일생. 2002년 명지대 공대 전기공학과 졸업. 2004년 동 대학원 전기공학과 졸업(석사). 2004년~현재 동 대학원 박사과정

Tel : (031) 336-3280

Fax : (031) 330-6816

E-mail : mallow@mju.ac.kr



김 철 훈 (金哲勳)

1980년 5월 5일생. 2006년 명지대 공대 전기공학과 졸업. 2006년~현재 동 대학원 전기공학과 석사과정.

Tel : 031-336-3280

Fax : 031-330-6816

E-mail : mire80@mju.ac.kr



강 상 희 (姜相熙)

1962년생. 1985년 서울대 공대 전기공학과 졸업. 1987년 동 대학원 전기공학과 졸업(석사). 1993년 동 대학원 전기공학과 졸업(공학박사). 현재 명지대학교 공대 전기공학과 교수

Tel : (031) 330-6364

Fax : (031) 330-6816

E-mail : shkang@mju.ac.kr