

Sub-harmonic 능동형 혼합기를 이용한 2.45GHz 직접변환 수신기용 RF Front-End 설계 방법에 관한 연구

論 文
57-7-18

Design of a RF Front-End for 2.45GHz Band using Sub-harmonic Active Mixer

林 泰 瑞* · 高 在 亨* · 鄭 孝 彬* · 金 炯 碩†
(Tae-Seo Lim · Jae-Hyeong Ko · Hyo-Bin Jung · Hyeong-Seok Kim)

Abstract - In this paper, we presented an active RFID system in 2.45GHz range including LNA, Mixer and gain block. And in this work, a link budget model for RFID applications are proposed. We describe the detailed design and implementation of our system. Our components in RFID system has features such as low Noise Figure, reliable energy budget, and standard compliance with ISO 18000-4. Our receiver is effective for development and evaluation of prototype applications because of the flexibility of the design hardware. So, our platform will be suitable for versatile item management applications.

Key Words : RFID, 2-stage LNA, Sub harmonic mixer, Link Budget, Direct Conversion

1. 서 론

최근 RFID기술은 물류 시스템 등의 분야에서 바코드를 대신할 새로운 혁명적인 기술로서 각광받고 있다.[1] 이에 따른 각 주파수별 응용분야를 살펴보면 433.0-440.0MHz대역은 RFID, 아마추어 무선주파수 및 ISM주파수가 포함되어 있고 이는 다양한 응용분야간의 충돌에 대한 문제를 내포하고 있다. 915.0MHz대역의 경우, 대부분의 국가에서 888-889MHz 와 902-928MHz대역으로 나뉘어 사용되어지고 있으므로 세계적 범용화에 대한 한계를 지니고 있다. 그러나 2.45GHz의 경우 무선 LAN등 한정적으로 이용되고 있으면서, RFID방식 역시 세계적으로 같은 주파수 대역을 사용하고 있다.[2] 그러므로 2.45GHz RFID방식의 세계적 범용화 가능성은 매우 크다고 할 수 있으며 2.45GHz대역 RFID 기술력에 대한 기술적 우위에 서기 위해서는 이에 대한 기술력 확보가 시급한 실정이다.

2.45GHz RFID 시스템을 구현하기 위해 시스템에 대한 분석이 선행되어야 한다. RFID 시스템을 구성하는 필터나 LNA 및 전력 증폭기등 능동 수동 회로들은 RFID 리더에 적용이 가능하도록 각각의 부품의 스펙을 설정할 필요가 있다. 이를 위해 본 논문에서는 설계하고자 하는 2.45GHz RFID 시스템에 맞는 link budget설계를 시행한 후 그 시스템에 맞는 각 소자의 특성을 정하였다. 그 후 설계 특성에 맞는 LNA, Mixer, Gain block을 포함하는 2.45GHz대역 단

일 채널 Front-End단을 구현 하였고 이를 토대로 I/Q 채널 수신단의 가능성을 모색하였다. LNA의 경우 충분한 이득을 구현하기 위해 2-stage로 구현하였으며 Mixer의 경우 격리도 향상을 위해 Sub-harmonic 방식으로 설계 하였다.

2. 2.45GHz 대역 RF Front-End단 설계

2.1 Tag에 따른 통신 거리 분석

RF Front-End단 설계를 위해 먼저 KS X ISO/IEC 18000-4(2.45GHz)규정에 따른 통신 거리를 분석하였다.

표 1 KS X ISO/IEC 18000-4(2.45GHz)규격
Table 1 KS X ISO/IEC 18000-4(2.45GHz) standard

parameter	Passive type	Active type
Operation Frequency	2400-2483.5MHz	2400-2483.5MHz
Occupied Bandwidth	Max 500kHz	Max 1MHz
Transmitted Power	10dBm (10mW)	10dBm (10mW)
Modulation type	ASK	GMSK
Bit Rate	30~40kbps	384kbps

Tag의 안테나 이득을 $G_r = 1dBi$, 리더의 안테나 이득을 $G_t = 6dBi$ 라고 가정하면 식 (1)의 Friis Equation을 이용하여 주파수와 거리 및 전송 전력에 대한 관계를 계산할 수 있다.[3]

* 學生會員 : 中央大 工大 電子電氣工學部 碩士課程

† 교신저자, 正會員 : 中央大 工大 電子電氣工學部 正教授

E-mail : kimcaf2@cau.ac.kr

接受日字 : 2008年 5月 29日

最終完了 : 2008年 6月 4日

$$P_r = \frac{P_t \cdot G_t}{(4\pi d/\lambda)^2} G_r \quad (1)$$

여기서 d 는 리더와 태그간의 거리, P_t 는 전송 전력을 의미하며 중심 주파수는 2.45GHz이다.

2.1.1 Using a Passive Tag

일반적으로 Alien社의 H2와 H3의 수동형 태그 칩의 민감도가 $-11\text{dBm} \sim -18\text{dBm}$ 이다. 이에 본 연구에서는 태그의 threshold 전력을 -15dBm 로 가정 하였다. 이를 토대로 식 (1)을 이용하여 최대 수신 거리를 계산 하였으며 이를 식 (2)에 나타내었다.

$$-15\text{dBm} = (10 + 6) - \left(\frac{4\pi d}{\lambda}\right)^2 + 1 \quad (2)$$

계산 결과 최대 통신 가능 거리는 0.4m이며 거리에 따른 송/수신 전력을 그림 1에 나타내었다. Tag-reader는 태그에서 리더로 전송되는 전력이며, reader-tag는 그 역이다. 그리고 tag-th는 태그의 threshold 전력을 의미한다.

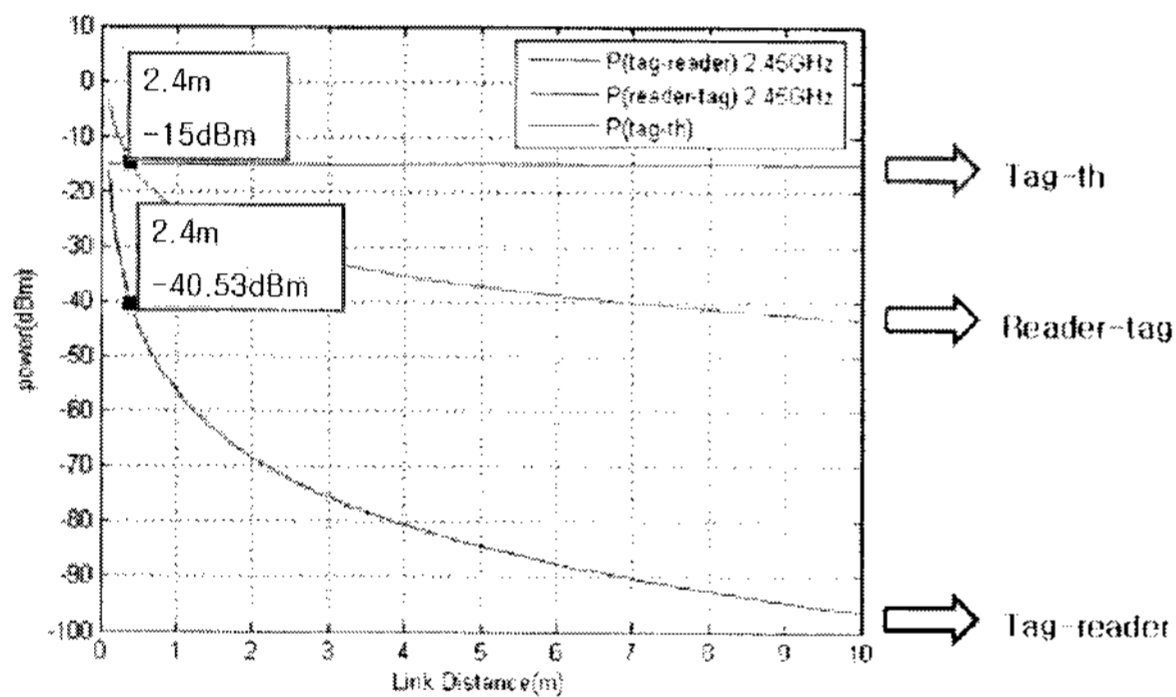


그림 1 2.45GHz 대역에서 거리에 따른 전송 전력 (Passive Tag)

Fig. 1 Transmitted power in 2.45GHz due to distance (Passive Tag)

그림 1에서 나타난 바와 같이 리더에서 태그로 10dBm의 신호를 전송하였을 때 -15dBm 전력의 거리는 0.4m이며 태그에서 리더로 재전송 되는 전력의 크기는 -40.53dBm 이다. 이는 수동형 태그를 이용하여 시스템 구성 시 0.4m 이내에서 통신이 이루어 져야하며 리더의 수신감도는 -40.53dBm 이상이 되어야 함을 의미한다.

2.1.2 Using a Active Tag

능동형 태그를 이용하여 시스템 구성 시 태그에서는 threshold 전력이 필요하지 않고 수신 레벨 이내의 신호를 감지할 경우 고정된 전력의 신호를 전송하므로 수동형 태그를 이용한 시스템에 비해 통신 거리가 크게 늘어난다.

태그의 전송 전력이 -10dBm 이라고 가정하고 태그의 안테나 이득이 $G_r = 1\text{dBi}$, 리더의 전송 전력이 10dBm , 리더의 안테나 이득이 $G_t = 6\text{dBi}$ 일 경우 전송 거리에 따른 통신 거리를 분석하여 그림 2에 나타내었다.

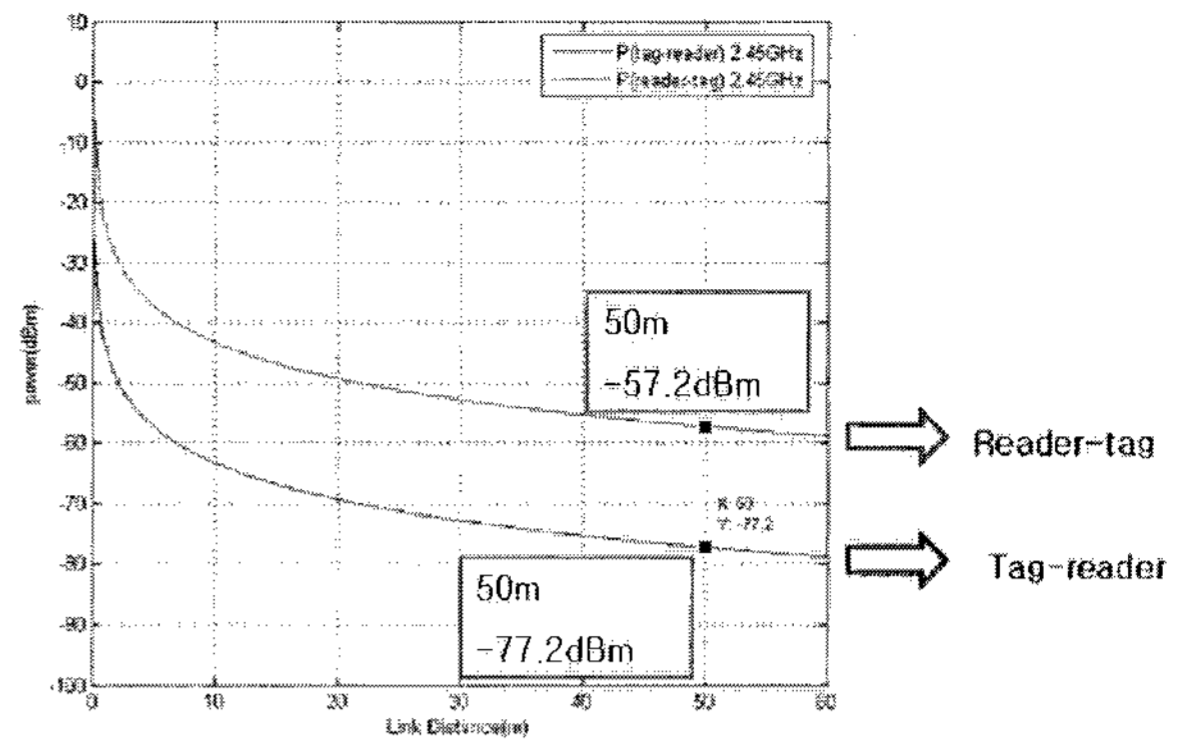


그림 2 2.45GHz 대역에서 거리에 따른 전송 전력 (Active Tag)

Fig. 2 Transmitted power in 2.45GHz due to distance (Active Tag)

Tag-reader는 태그에서 리더로 전송되는 전력을 의미하며 Reader-tag는 그 역이다. 그림 2에서 나타난 바와 같이 50m거리에서 통신이 이루어지기 위해서는 최저 수신 감도가 -57.2dBm 이하인 태그와 -77.2dBm 이하인 리더가 필요하다.

본 논문에서는 2.1.1절과 2.1.2절의 계산 결과를 토대로 RF-Front End단을 구성하였으며 통신 거리에 따른 응용분야를 감안하여 능동형 태그에 적용 가능한 시스템을 구성하였다. 이때 중간 주파수는 수동형 태그를 이용한 시스템과의 연계를 고려하여 500kHz로 설정 하였다.

2.2 Design of Link budget

수신단의 구조는 크게 간접 변환 방식과 직접 변환 방식으로 나뉘어진다. 직접 수신 방식은 IF 주파수 없이 바로 기저대역으로 수신된 신호를 변환 시키므로 IF 필터 등의 추가 소자가 필요 없다. 또한 간접 변환 방식에 비해 전력 소모가 적고, 가격이 낮으며, 설계가 간단한 장점이 있다.[4] 그러나 DC Offset문제와 같은 단점역시 존재하며 이를 해결하기 위해 본 논문에서는 Low IF구조를 적용하여 시스템을 구성하였다.

2.2.1 이득을 고려한 수신단 설계

우선 리더와 태그가 50m 거리에서 통신이 이루어지기 위한 수신단의 최저 수신 감도는 -77.2dBm 임을 2.1.2절에서 계산 하였다. 이를 고려하여 전체적인 이득을 분배하였다. 먼저 안테나에서 수신단으로 신호가 들어오면서 생기는 손실을 -1dB 로 가정하였으며 현재 사용되고 있는 SAW Filter의 손실을 감안하여 Filter의 손실을 -2dB 로 가정하였다. 또한 Mixer 뒷단의 Gain Block의 경우 $40 \sim 50\text{dB}$ 의 이득 구현이 가능하므로 구현하고자 하는 Front-End단의 이득을 30dB 로 계산하였으며 LNA의 이득을 25dB , 수신 신호를 I/Q 신호로 나누기 위한 Directional Coupler의 손실을 -3.5dB , Mixer의 이득을 12dB 로 결정 하였다. 각 소자의 이득 분배를 그림 3에 나타내었다.

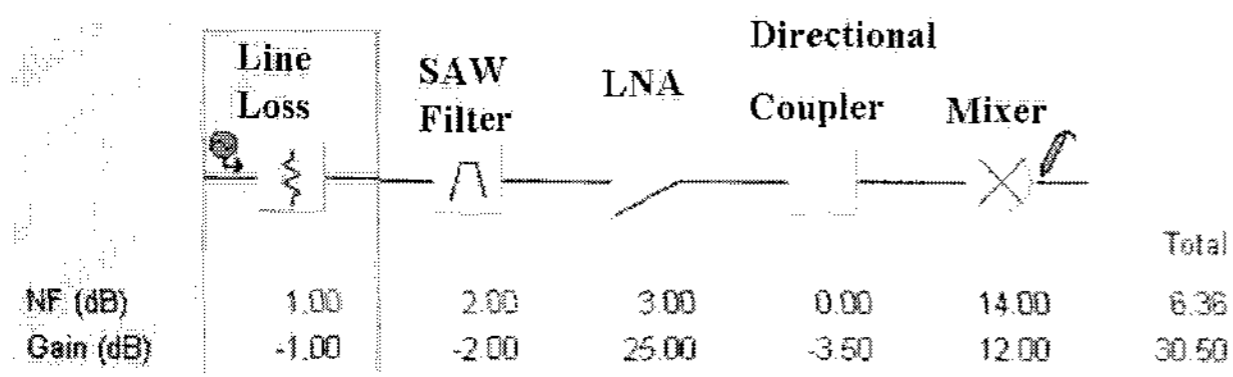


그림 3 Link Budget 설계
Fig. 3 Design of Link Budget

2.2.2 잡음 지수를 고려한 수신단 설계

수신단 설계 시 BER (Bit Error Ratio)을 결정하고 각 통신 방식에 따른 E_b/N_0 를 정한 후 설계 사양에 맞는 최저 잡음 레벨을 정하여야 한다. 이때 실제 설계에 적용하기 위해서는 각 응용 분야에 맞는 fading model이 필요하다.[5]

본 논문에서 적용하고자 하는 RFID 시스템의 경우 리더와 태그간의 시야가 확보된 상태이므로 Rician 모델을 적용하여 BER과 통신 방식에 따른 E_b/N_0 를 결정하였다. 그림 4는 GMSK 방식에서 Rician model의 BER에 따른 E_b/N_0 를 나타낸 그래프이다. 이를 통해 BER이 10^{-3} [dB]일 때 E_b/N_0 는 약 17dB임을 알 수 있으며 이는 식 (3)으로 표현할 수 있다.

$$\frac{E_b}{N_0} = \frac{S}{N} \left(\frac{B}{R} \right) \quad (3)$$

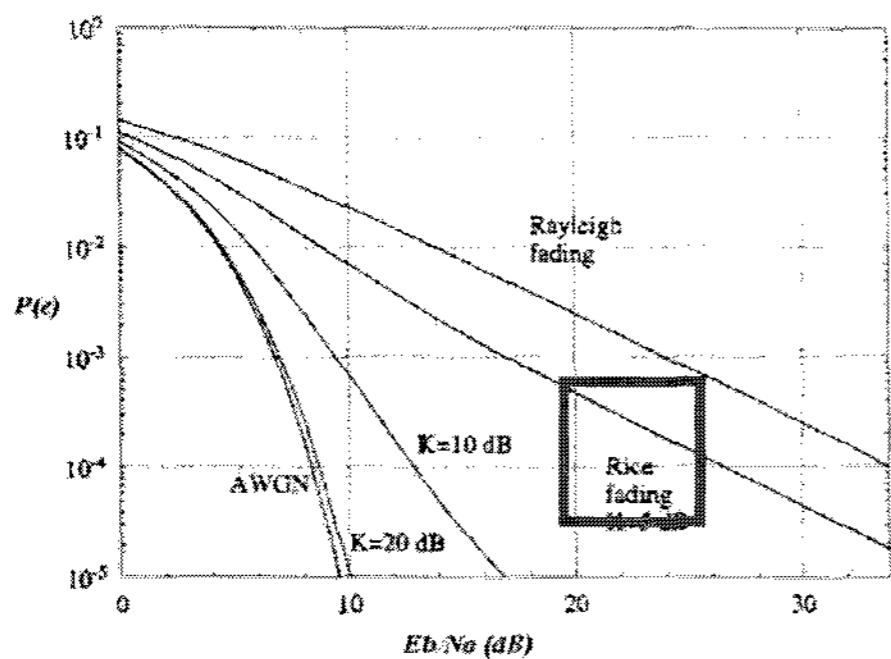


그림 4 GMSK통신 방식에서의 Rician model의 BER에 따른 Error Probability

Fig. 4 Error Probability of different types of Rician channels for GMSK modulation

여기서 B 는 점유 채널 폭으로 500kHz이고 R 은 data rate으로 384kbps이다. 이때 최소 신호 대 잡음비(Signal to Noise Ratio, SNR)는 식 (4)로 표현할 수 있다.

$$SNR_{min} = 17dB + 10\log\left(\frac{384}{500}\right) = 15.8dB \quad (4)$$

일반적으로 3dB의 마진을 고려하여 계산하여야 하므로 이때의 최소 SNR은 약 19dB이다. 최소 수신 전력은 -77.2dBm이므로 이를 이용하여 수신단의 최저 잡음 레벨을 계산할 수 있으며 이를 식 (5)에 나타내었다.

$$NF = P_{in} + 174dBm/Hz - 10\log B - SNR_{min} \quad (5)$$

계산된 잡음 레벨은 $NF = 20.8dB$ 이며 이는 그림 4에서 설계한 최저 잡음 레벨을 만족함을 알 수 있다.

2.3 Design of 2-stage LNA

그림 5는 LNA의 블록도를 나타내었고, 그림 6에 LNA의 설계 과정을 나타내고 있다. 2-stage LNA 설계는 single stage LNA와 유사한 과정을 거쳐 설계 하였다. 설계 시 기판은 FR-4를 사용하였고 트랜지스터는 잡음 특성이 유리한 NEC사의 NE3509를 사용하였다. 설계한 LNA의 바이어스 조건은 $V_{dd}=2V$, $V_{gs}=-0.24V$ 이다. 그림 7은 실제 제작한 LNA의 사진이다.

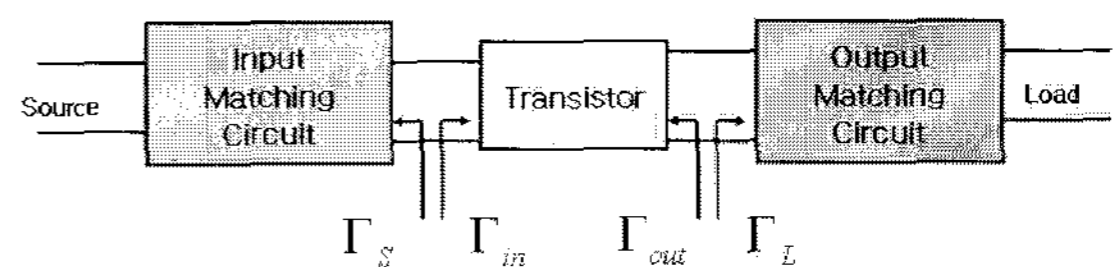


그림 5 LNA의 블록도
Fig. 5 Block diagram of LNA

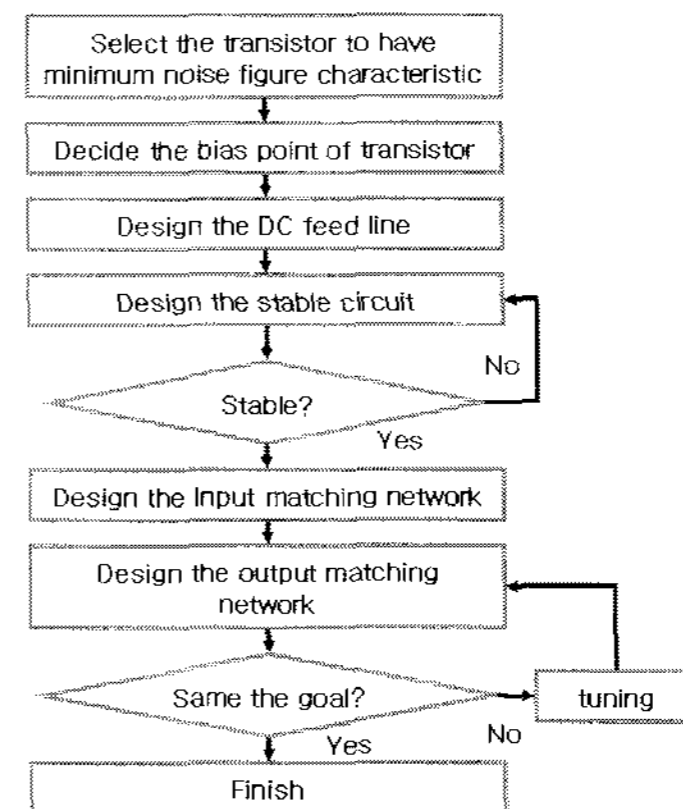


그림 6 LNA의 설계 과정
Fig. 6 Procedure of designed the LNA

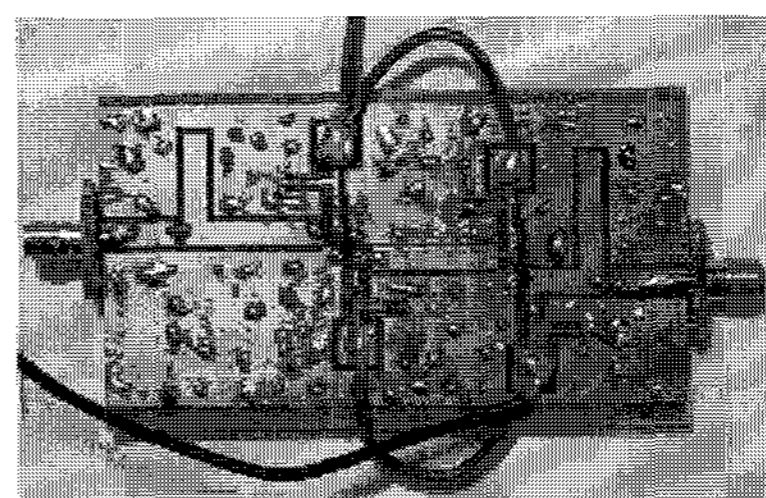


그림 7 2.45GHz대역 2-stage LNA
Fig. 7 2-stage LNA in 2.45GHz

측정결과 2.4GHz대역에서 고른 이득을 보였으며 S(1,1), S(2,2)역시 만족할 만한 결과를 얻었다. 잡음 지수는 2.45GHz에서 약 1.4dB의 값이 측정 되었다. 그림 8은 제작한 LNA의 측정 결과를 나타내며 표 2에 시뮬레이션 결과와 측정 결과를 비교, 정리하였다.

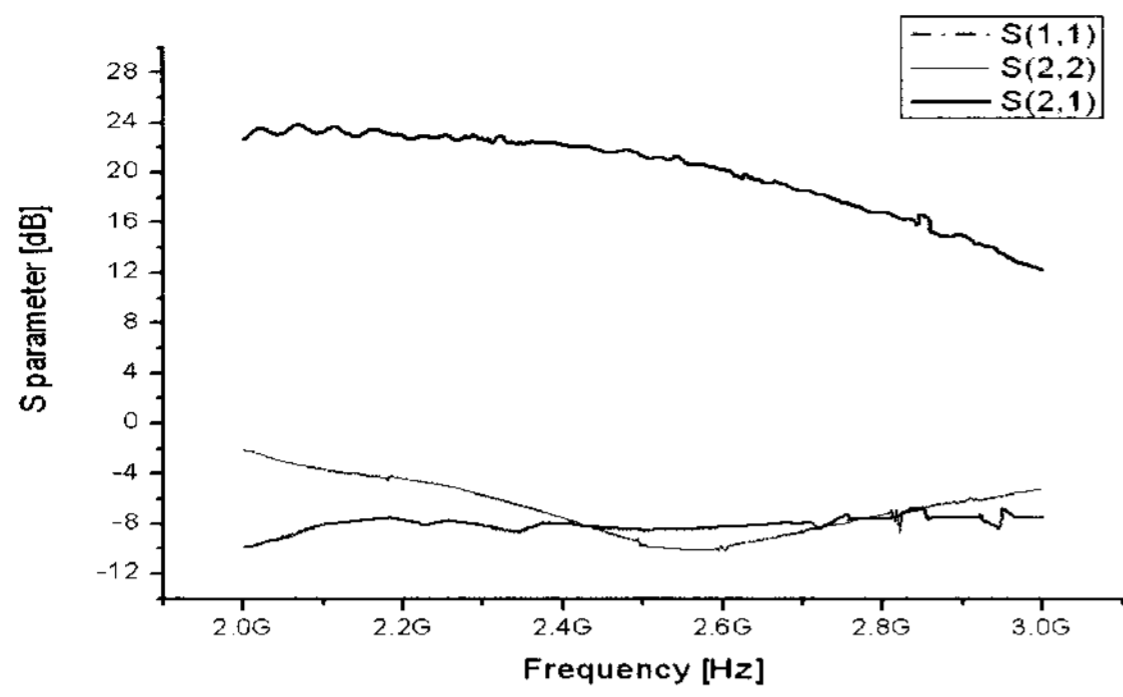


그림 8 2.45GHz대역 2-stage LNA의 S parameter 측정 결과
Fig. 8 The measurement S-parameter of 2-stage LNA in 2.45GHz

표 2 2-stage LNA의 시뮬레이션과 측정 결과 비교
Table 2 Comparison the result of 2 stage LNA

	Unit	simulation	measurement
Operating frequency	GHz	2.45	
Gain	dB	25.103	22
NF	dB	1.509	1.464

2.4 Design of Sub harmonic Mixer

Sub harmonic이란 기본 주파수가 f 일 때 f 의 정수 분의 1 인 저조파 주파수성분과 f 의 정수배인 고조파 주파수를 의미한다. 본 논문에서는 이러한 주파수의 특성을 이용하여 Sub harmonic Mixer를 설계 하였다. 일반적으로 Mixer의 출력 주파수는 $IF=RF-LO$ 의 관계에 의해 결정되는데 이 경우 설계 시 구조가 간단하지만 각 단자 간 격리도가 좋지 않아서 직접 변환 방식의 수신단에 적용 시 DC Offset 문제 등을 야기 할 수 있다. 그러나 Sub-harmonic을 이용한 Mixer의 출력 주파수는 $IF=RF-2LO$ 가 되게 함으로서 RF와 LO단이 LO만큼의 이격을 가지고 동작하게 하여 향상된 격리도 특성을 기대할 수 있다.[6] 또한 본 논문에서는 두 개의 FET를 cascode방식으로 연결하여 단자를 분리함으로써 더 나은 격리도 특성을 갖도록 하였다.[7] 그림 9는 설계된 mixer의 기본 회로도를 나타내었으며, 그림 10는 이를 바탕으로 제작한 Mixer이다. 제작에 사용된 TR은 ATF-54143을 사용하였고, 회로의 바이어스 조건으로는 $V_{DD}=3V$, $I_D=30mA$ 이다. 측정 시 RF 주파수는 2450MHz 이고 LO 주파수는 1259.5MHz로 설정하여 IF출력 주파수가 500kHz가 되도록 하였다. 입력 RF 전력은 -40dBm이고 LO 전력이 -7dBm 일 때 출력 IF 전력은 -28.2dBm이 측정 되었으며 이 때 LO와 RF단 간의 격리도는 -35dB 이상으로 측정되었다. 측정 결과를 그림 11에 나타내었고, 이를 표 3에 정리 하였다.

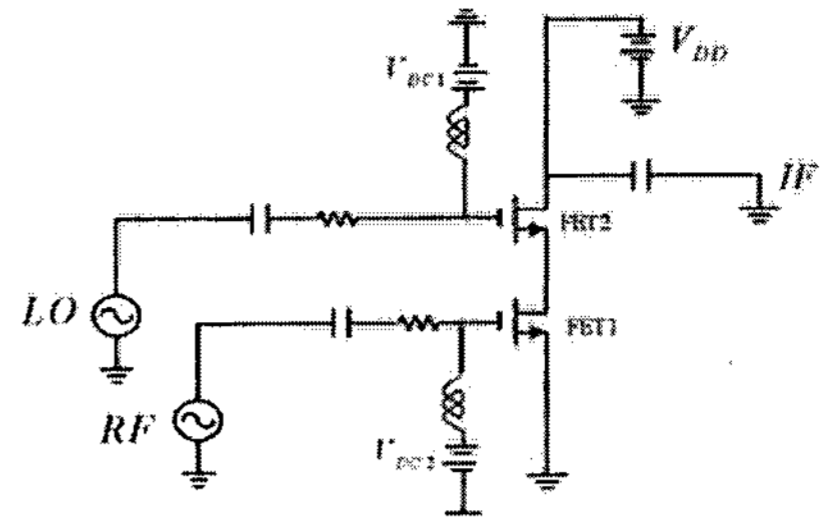
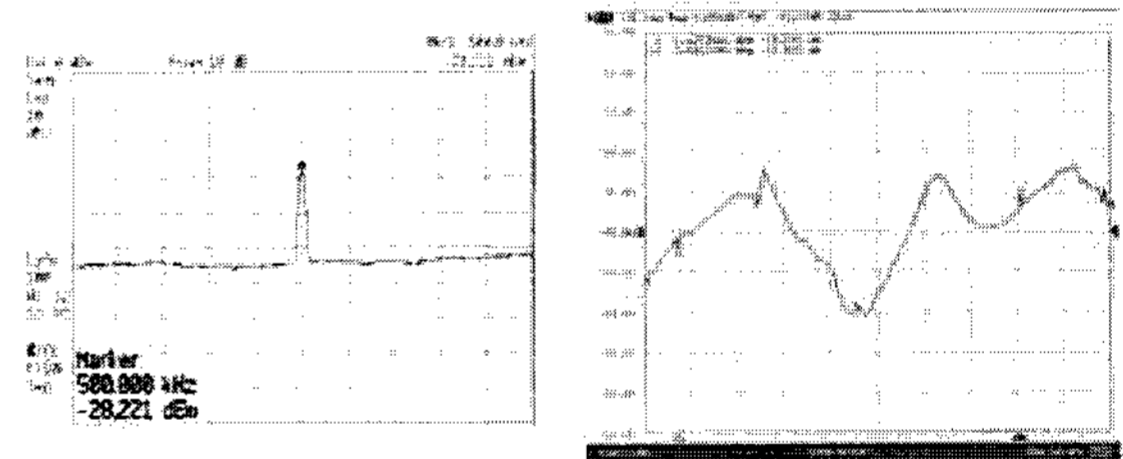


그림 9 Sub Harmonic Mixer의 회로도
Fig. 9 The produced Mixer



그림 10 Sub Harmonic Mixer의 제작 사진
Fig. 10 The produced Mixer



(a) IF 출력 전력 (b) LO와 RF단의 격리도

그림 11 Sub Harmonic Mixer 측정 결과
Fig. 11 Sub Harmonic Mixer Measurement Result

표 3 Sub Harmonic Mixer 시뮬레이션, 측정 결과 비교
Table 3 Comparison the result of Sub Harmonic Mixer

	Unit	simulation	measurement
Gain	dB	13.4	11.8
LO-RF Isolation	dB	35	32
IIP3	dBm	-4	-

2.5 Design of Gain Block

수신단에서 Mixer의 출력은 AD converter로 바로 전달하기에 충분하지 않으므로 신호의 크기를 증폭해주는 과정이 필요하다. 출력 IF주파수는 매우 낮으므로 OP-Amp만으로도 증폭과 low pass filter 설치가 가능하며 그 구조를 그림 12에 나타내었다.

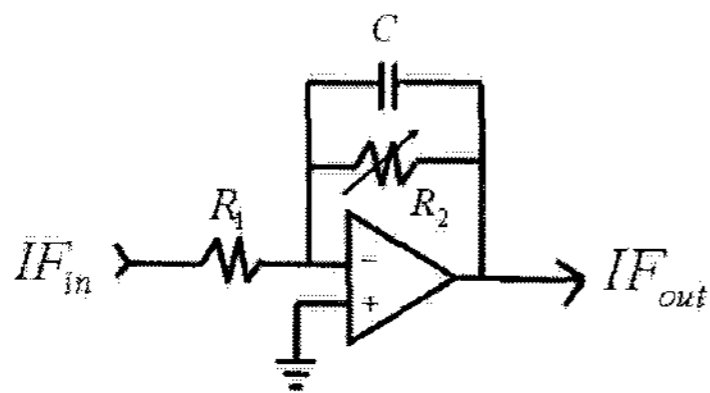


그림 12 Gain Block 의 구조
Fig. 12 Schematic of Gain Block

설계에 사용한 OP-Amp는 AD 8616이다. 이때 R1은 Mixer의 출력단 저항으로서 약 1.2kOhm으로 측정 되었으며 R2는 0~50k Ohm의 범위를 갖는 가변저항을 사용함으로써 이득을 조절 할 수 있도록 하였다. 커패시터는 차단 주파수를 결정 하므로 R2의 값이 가장 최고일 때 500kHz의 값을 가질 수 있도록 13pF을 사용하였다. 설계한 gain block의 이득과 차단 주파수는 식 (6),(7)과 같다. [8]

$$Gain = -\frac{R_2}{R_1} \quad (6)$$

$$\omega_0 = \frac{1}{CR_2} \quad (7)$$

그림 13은 Gain Block의 측정 결과이다. CH1은 출력 전압이며 block당 500mV이고 최고 출력 전압은 1V이다. CH2는 입력 전압이며 block당 50mV이고 최고 출력 전압은 25mV이다. 두 파형의 최고 전압을 비교하면 약 32dB의 이득을 가짐을 알 수 있다.

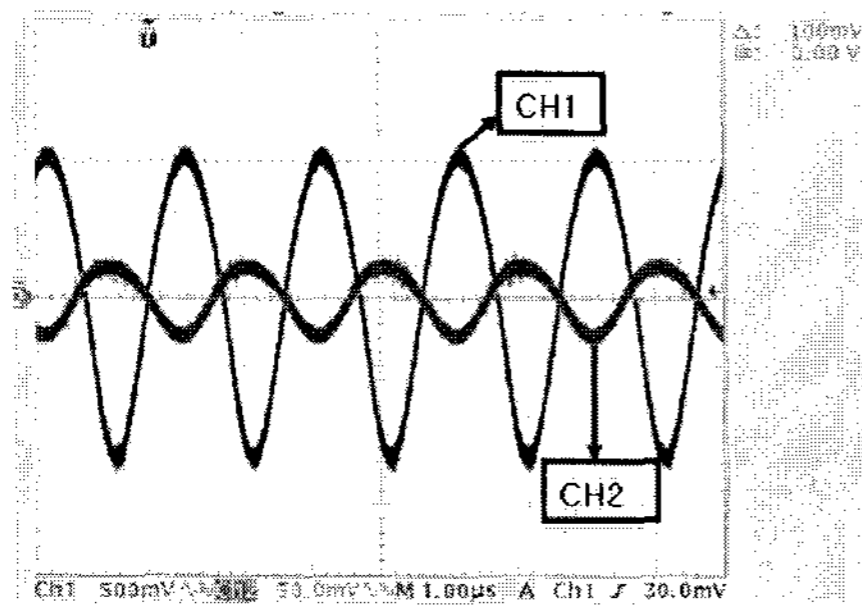


그림 13 Gain Block 의 측정 결과
Fig. 13 Measurement of Gain Block

2.5 Design of a single channel

RF Front-End단을 설계하기에 앞서 단일 채널을 구성하고 동작을 확인하였다. 설계한 LNA, Mixer, gain block의 블록도와 제작 사진을 그림 14, 15에 나타내었다.

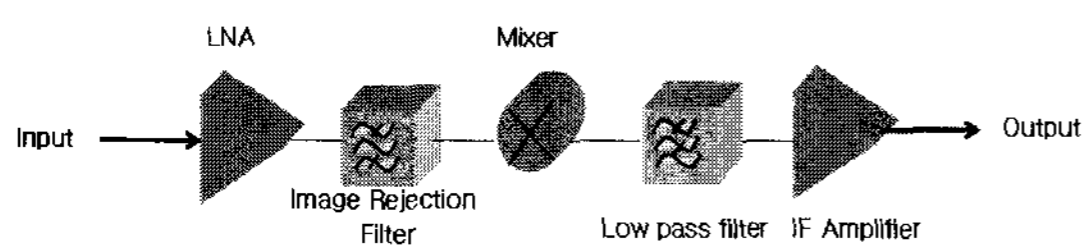


그림 14 단일 채널 수신단의 block diagram
Fig. 14 Block diagram of single channel receiver

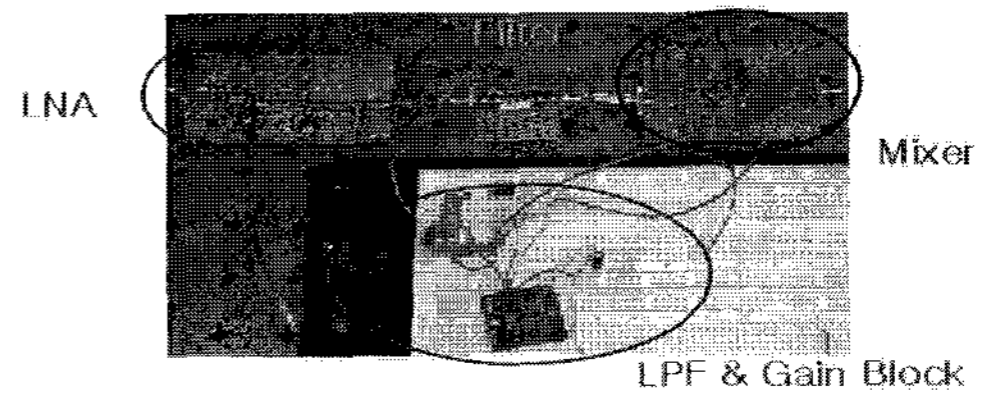


그림 15 단일 채널 수신단의 제작 사진
Fig. 15 The produced of single channel receiver

그림 15에 사용된 필터는 중심주파수 2.45GHz에서 S21은 -2.1dB이고 S11은 -19.5dB이고 2.45GHz RFID 시스템의 대역인 2.4GHz~2.484GHz에서 S21은 -1.6~2.6dB이고 S11은 -10.7~14.1dB의 결과를 가지는 필터를 사용하였다. 측정 결과 RF 주파수가 2450MHz, RF 전력이 -80dBm, LO 주파수가 1259.5MHz, LO 전력이 -7dBm일 때 출력 주파수가 500kHz, IF 전력은 -10dBm이었으며 그 결과를 그림 16에 나타내었다.

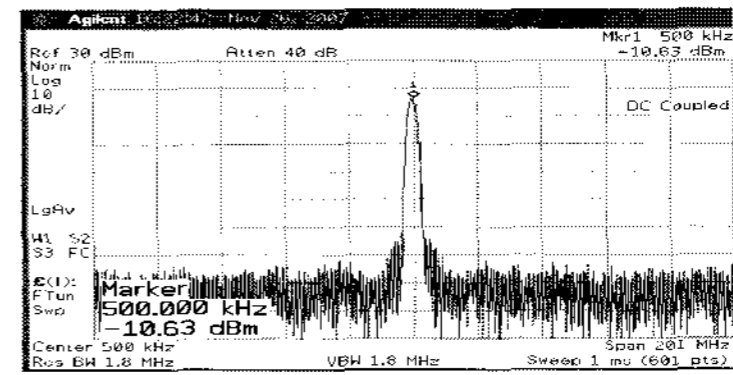


그림 16 단일 채널 측정 결과
Fig. 16 Single channel Measurement Result

2.5 Design of a I/Q channel

앞서 설계한 LNA, Mixer 및 single channel test를 토대로 I/Q channel RF Front-End단을 구성하여 블록도로 그림 17에 나타내었다. 모의실험 결과 두 채널 출력 신호의 크기는 -42.58dBm으로 같고 위상차는 I채널은 54.8도이고 Q채널은 -35.8도로서 서로 90.6도 차이가 나는 것을 확인 하였다. 그 결과를 그림 18,19에 도시하였으며 표 3에 결과값을 정리 하였다.

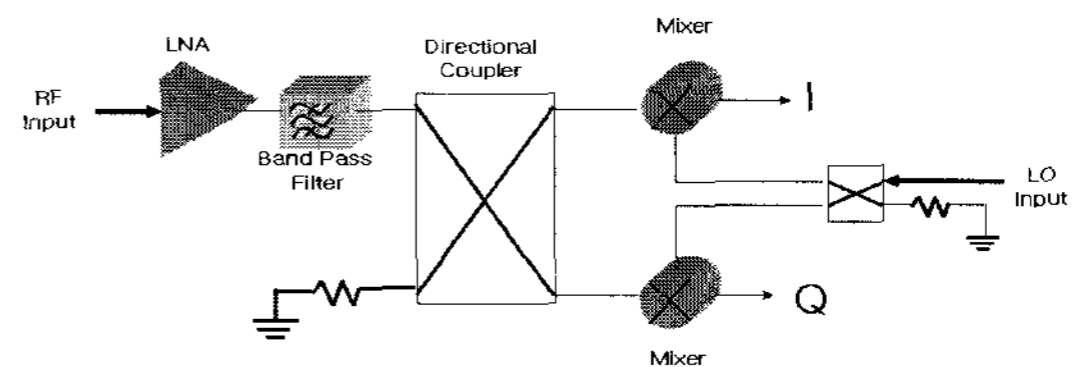
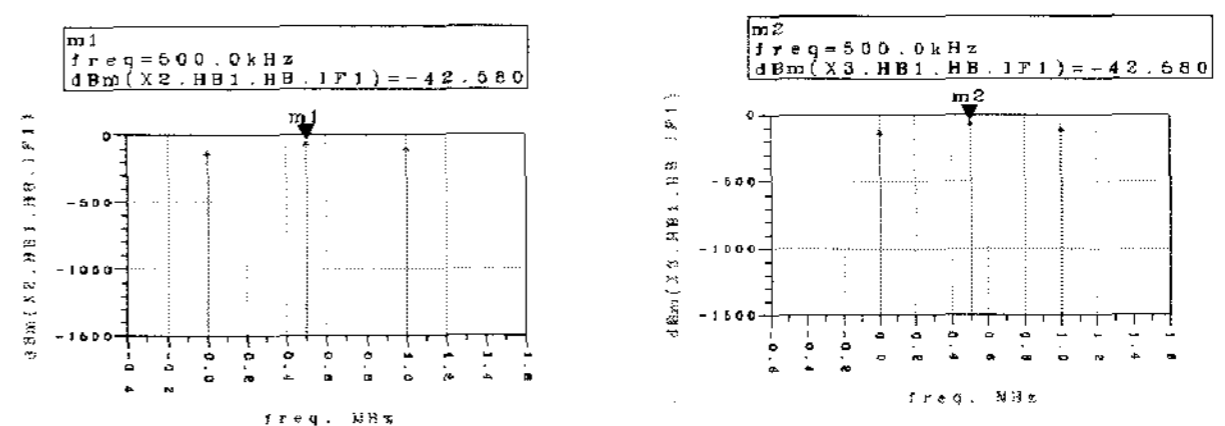
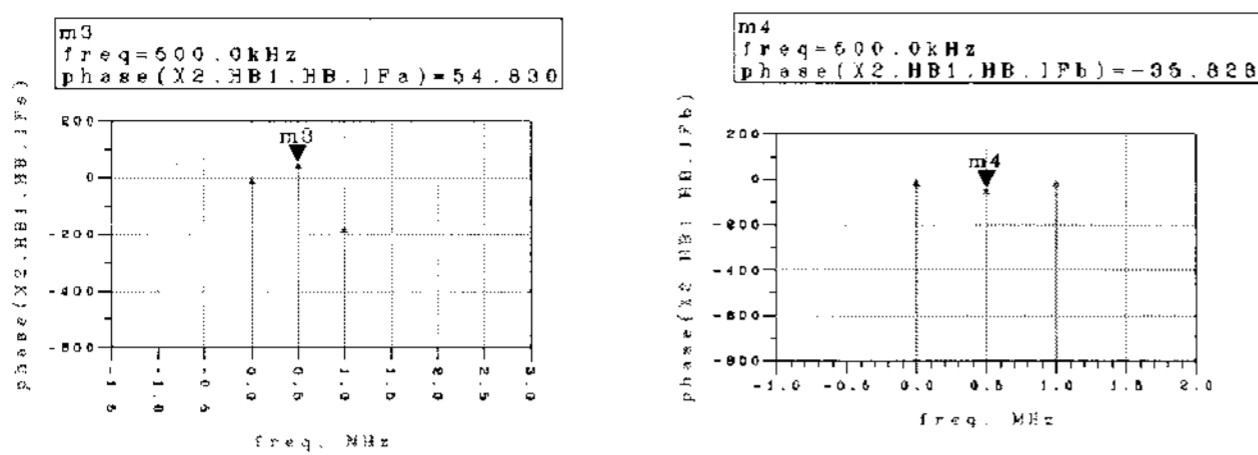


그림 17 I/Q channel RF Front-End 블록도
Fig. 17 Block diagram of I/Q channel RF Front-End



(a) IF Power of I Channel (b) IF Power of Q Channel

그림 18 각 I/Q 채널의 IF출력 신호의 크기
Fig. 18 IF Power of each I/Q Channel



(a) IF Phase of I Channel (b) IF Phase of Q Channel

그림 19 각 I/Q 채널의 IF출력 신호의 위상

Fig. 19 IF Phase of each I/Q Channel

표 3 I/Q channel RF Front-End 모의실험 결과

Table 3 The result of I/Q channel RF Front-End

	Unit	Result	
IF frequency	KHz	500	
IF Power	dBm	-42.58	-42.58
IF Phase	degree	54.8	-35.8

3. 결 론

본 논문에서는 LNA, Mixer, Gain block을 포함하는 2.45GHz대역 단일 채널 Active RFID 시스템의 Front-End 단을 구현하였고 이를 통해 I/Q 채널 Front-End단의 구현 가능성을 모색하였다. 설계에 앞서 목표한 RFID 시스템에 맞는 link budget 설계과정을 제안하였고 이를 이용하여 시스템에 맞는 각 소자의 특성을 정한 후 목표에 맞게 각 소자를 설계 하였다. 설계 된 소자를 이용하여 단일 채널을 구성하였으며 측정 결과 만족할만한 결과를 얻었다. 그리고 본 논문에서 설계한 RFID 시스템용 소자는 낮은 잡음특성과 높은 이득을 갖도록 하여 RFID뿐만 아니라 여러 무선 통신 응용분야에 적용될 수 있을 것으로 사료된다.

감사의 글

본 연구 보고서는 2007년도 산학연 공동기술개발컨소시엄 사업의 지원에 의하여 이루어진 연구임.

참 고 문 헌

[1] R. Weinstein , "A technical overview and its application to the enterprise", IT Professional, vol. 7, no. 3, pp. 27-33, May-June, 2005.
 [2] Klaus Finkenzeller , "RFID HandBook", Wiley, 2003
 [3] T. Song, H. S. Oh, S. Hong, E. Yoon, "A 2.4-GHz Sub-mW CMOS Receiver Front-End for Wireless Sensor Network," IEEE Microwave and Wireless Components Letters, vol. 16, no. 4, pp. 206-208, April, 2006
 [4] T. K. Nguyen, V. Krizhanovskii, J. Lee, S. K. Han,

S. G. Lee, "A Low Power RF Direct-Conversion Receiver/Transmitter for 2.4 GHz Band IEEE 802.15.4 Standard in 0.18-um CMOS Technology," Microwave Theory and Techniques, IEEE Trans., vol. 54, no. 12, pp. 4062-4071, Dec, 2006.

[5] WAN F. B. Paizi "BER performance study of PSK-Based digital modulation schemes in multipath fading environment", Faculty of Electrical Engineering University Technology Malaysia, June, 2006
 [6] 이혁, 정윤석, 김정표, 최재훈 "Near Zero IF를 갖는 2.4GHz WLL 기지국용 하모닉 Cascode FET 혼합기 설계 및 제작" 한국전자과학회 논문지 14권 5호, 2003
 [7] S. A. Maas, Microwave Mixer, Artech House Boston, 1993.
 [8] Adel S. Sedra, Kenneth C. Smith, Microelectronic Circuit, Oxford university press, 1998

저 자 소 개



임 태 서 (林泰瑞)

2006년 중앙대학교 전자전기공학부 졸업.
2006년~현재 중앙대학교 전자전기공학부 대학원 졸업



고 재 형 (高在亨)

2004년 중앙대학교 전자전기공학부 졸업.
2006년~현재 중앙대학교 전자전기공학부 석사과정 중.



정 효 빈 (鄭孝彬)

2007년 상주대학교 전자전기공학부 졸업
2006년~현재 중앙대학교 전자전기공학부 석사과정 중.



김 형 석 (金炯碩)

1985년 서울대학교 전기공학 공학사.
1987년 서울대학교 전기공학 공학 석사.
1990년 서울대학교 전기공학 공학박사
1990~2002 순천향대학교 정보기술공학부 부교수. 1997~1998 R.P.I 미국 방문교수.
2002~현재 중앙대학교 전자전기공학부 교수.