

---

# CORDIC을 이용한 OFDM 시스템의 주파수 오프셋 제거 회로의 FPGA 구현

변건식\*

FPGA Implementation of Frequency Offset Cancel Circuit using CORDIC in OFDM

Kun-sik Byon\*

## 요 약

본 논문은 OFDM 시스템에서 주파수 오프셋을 제거하기 위한 회로를 CORDIC 알고리즘을 이용하여 Simulink 모델로 설계하여 성능을 평가하고, 이를 FPGA로 구현하기 위해 Xilinx의 System Generator 모델로 설계 구현하여 성능을 비교 평가한 것이다. 모의 실험 결과, Simulink 설계 결과와 System Generator 설계 결과 모두 오프셋 주파수가  $10^5$  MHz 이하일 때, CORDIC을 사용하였을 때의 성능이 우수함을 확인하였으며, 또한 구현한 FPGA의 성능을 평가하기 위해 Hardware Co-simulation 과정을 통해 Xilinx Spartan3 xc3s1000 fg676 -4 Target Device에 로딩하고, 타이밍 해석과 resource량도 확인함으로써 성능을 검증하였다.

## ABSTRACT

This paper designed Simulink Model to cancel the carrier frequency offset in OFDM using CORDIC Algorithm and evaluated its performance. And Simulink Model compared with Xilinx System Generator Model for FPGA implementation. As a result of simulation, we confirmed that both model is error free by CORDIC when offset frequency is lower than  $10^5$  MHz. Also, we verified the performance through Hardware Co-simulation with Xilinx Spartan3 xc3s1000 fg676 -4 Target Device, and timing analysis and resource estimation.

## 키워드

OFDM, Frequency Offset, System Generator, FPGA

## I. 서 론

OFDM 방식은 대역폭을 효율적으로 사용할 수 있고, 다수의 캐리어 신호를 분리하기 위해 복잡한 송수신 회로를 사용하지 않기 때문에 최근 WLAN, ADSL, MIMO(Multiple Input Multiple Output) 등에서 사용되는 방법이다[1,2]. 그러나 OFDM의 단점은 심볼 동기화 송수신기의 캐리어 주파수 offset에 민감하다[5].

본 논문은 OFDM의 단점인 주파수 오프셋을 추정하고, 이를 CORDIC(COordinate Rotation Digital Computer) 알고리즘을 이용하여 제거하는 회로를 Simulink를 이용하여 설계하고 Xilinx의 System Generator를 이용하여 FPGA로 구현하여 검증하였고[1,3,4], 이때 Target Device는 Xilinx Spartan3 xc3s1000 fg676 -4를 사용하였다[3,4].

## II. CORDIC과 주파수 오프셋

### 2.1. CORDIC

CORDIC은 Sine/Cosine 함수와  $\tan^{-1}$ 를 계산하는 디지털 회로적인 알고리즘이다[6]. 이 알고리즘은 전력 소비가 많은 승산기를 천이기와 가산기로 구성하여 전력 소비를 줄일 수 있다. CORDIC 알고리즘의 회전모드는 그림 1과 같으며 알고리즘의 표현식은 식(1)과 같다.

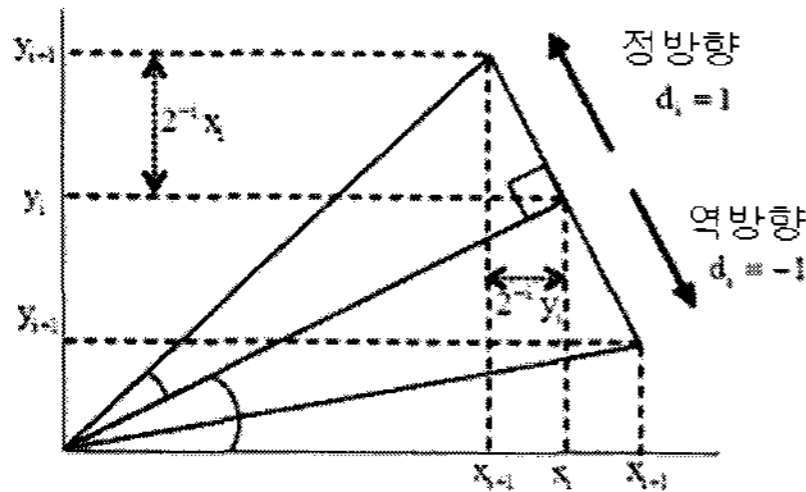


그림 1. CORDIC 회전모드의 동작  
Fig. 1 CORDIC Rotation Mode

$$\begin{aligned} X_{i+1} &= X_i - d_i Y_i 2^{-i} \\ Y_{i+1} &= Y_i + d_i X_i 2^{-i} \\ Z_{i+1} &= Z_i - d_i \tan^{-1}(2^{-i}) \quad i=0,1,2,\dots \end{aligned} \quad \begin{cases} d_i = 1 & (Z_i \geq 0) \\ d_i = -1 & (Z_i < 0) \end{cases} \quad (1)$$

### 2.2 주파수 오프셋 추정과 보상

샘플링 주파수가 정확하며, 가드 간격을 이용하여 심볼 동기화 되었다고 가정한 상태에서, 단지 캐리어 주파수 오프셋만이 존재한다고 할 때, n번째 프레임은 식(2)와 같다.

$$\begin{aligned} r_n(m) &= \sum_{k=0}^{N-1} C_{n,k} \cdot e^{j(w_k + \Delta w)(\frac{m}{N} T_s)} \quad , m=0, \dots, N-1 \\ &= e^{j(\Delta w)(\frac{m}{N} T_s)} \cdot \sum_{k=0}^{N-1} C_{n,k} \cdot e^{j(w_k)(\frac{m}{N} T_s)} \end{aligned} \quad (2)$$

여기서 n은 프레임 번호, m은 샘플 번호, N은 서브캐리어의 총 수이다. 학습 계열을 사용하면  $k \neq 0$ 에 대해  $C_{n,k} = 0$ 이다. 즉 합은 k에 독립이며 단지  $C_{n,0}$ 항만이 생존한다. 따라서 편리를 위해  $C_{n,0} = \frac{\pi}{4}$ 로 설정한다. 더욱 채널의 ISI를 고려하면, n번째 프레임은 식(3)과 같다.

$$\begin{aligned} r_n(m) &= e^{j(\Delta w)(\frac{m}{N} T_s)} \cdot C_{n,0} \cdot H_0 \\ &= e^{jm\Delta\varphi} \cdot e^{j(\frac{\pi}{4})} \cdot H_0 \end{aligned} \quad (3)$$

임의의 초기 위상은  $H_0$ 에 포함되며, 더욱이 위상 회전만 고려하기 때문에, 스칼라 인자는 버릴 수 있으며 위식은 식(4)와 같이 쓸 수 있다.

$$\begin{aligned} r_n(m) &= e^{j(\varphi_0 + m\Delta\varphi)} \cdot e^{j\frac{\pi}{4}} \\ &= \{[\cos\varphi_0 \cos(m\Delta\varphi) - \sin(\varphi_0)\sin(m\Delta\varphi)] \\ &\quad + j[\sin\varphi_0 \cos(m\Delta\varphi) + \cos(\varphi_0)\sin(m\Delta\varphi)]\} e^{j\frac{\pi}{4}} \end{aligned} \quad (4)$$

실수 데이터 프레임이 수신될 때 식(5)와 같다.

$$\begin{aligned} r_n(m) &= e^{j(\varphi_0 + m\Delta\varphi)} \sum_{k=0}^{N-1} C_{n,k} e^{j2\pi k \frac{m}{N}} \\ &= [x_m + jy_m] \sum_{k=0}^{N-1} C_{n,k} e^{j2\pi k \frac{m}{N}} \\ &= \{[x_{m-1} \cos \Delta\varphi - y_{m-1} \sin \Delta\varphi] \\ &\quad + j[y_{m-1} \cos \Delta\varphi + x_{m-1} \sin \Delta\varphi] \sum_{k=0}^{N-1} C_{n,k} e^{j2\pi k \frac{m}{N}} \} \end{aligned} \quad (5)$$

식(6)과 같은  $(x_m, y_m)$ 의 순환식을 정의한다.

$$\begin{aligned} x_m &= x_{m-1} \cdot \cos \Delta\varphi - y_{m-1} \cdot \sin \Delta\varphi \\ y_m &= y_{m-1} \cdot \cos \Delta\varphi + x_{m-1} \cdot \sin \Delta\varphi \end{aligned} \quad (6)$$

$(x_0, y_0)$ 는 초기치이며 식(7)이 성립한다.

$$\begin{aligned} \cos \varphi_0 &= (x_0 + y_0)/2, \quad \cos \Delta\varphi = x_1 x_0 + y_1 y_0 \\ \sin \varphi_0 &= (y_0 - x_0)/2, \quad \sin \Delta\varphi = y_1 x_0 - x_1 y_0 \end{aligned} \quad (7)$$

$(x_m, y_m)$ 을 이용할 수 있을 때, 데이터 샘플은 쉽게 다시 회전되며, 캐리어 주파수 오프셋은 제거된다.

### 2.3 주파수 오프셋 제거 회로

주파수 오프셋 추정은 제 1 단계로 큰 주파수 오프셋을 정규화 주파수 오프셋으로 환산해서  $\pm 0.5$  이내로 개략 추정을 한다. 다음에 제 2단계 추정에서 남은 잔류 주파수 오프셋을 정교하게 추정한다. 그러나 이러한 주파수 오프셋 추정은 아날로그 성질을 가지고 있어 그대로 하드웨어로 구현하기는 어려우며 이를 해결하기 위해 본 연구에

서는 CORDIC 방법을 사용하였다.

본 연구에서, 수신기의 샘플링 주파수  $F_s$ 는 송신기의 샘플링 주파수와 완전히 동기 되었다고 가정하고, 가드 간격은 모델에서 사용하지 않았다. 그 이유는 주파수 오프셋만을 고려하기 때문이다. 오프셋 제거를 위한 CORDIC 모듈은 그림 2와 같으며, 위상 오프셋 추정 블록과 오프셋 보상 블록으로 구성된다.

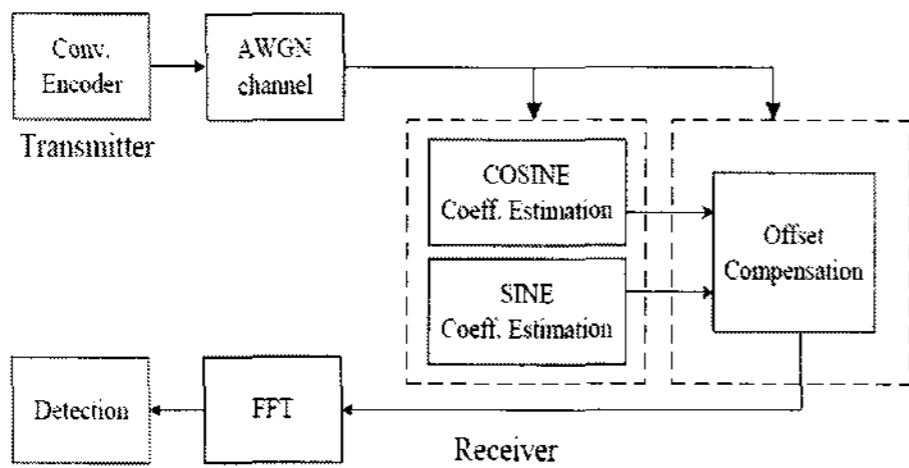


그림 2. OFDM CORDIC 모듈  
Fig. 2 OFDM CORDIC Module

설계 시 고려된 파라미터는 표1과 같다.

표 1. CORDIC 모듈 설계 요약  
Table. 1 CORDIC Module Design

Design Summary of CORDIC Module	
Parameters	Metrics
Number of sub_carriers	16
OFDM symbol freq.	1MHz
Sampling clock freq.	20MHz
Modulation Scheme	BPSK

### III. Simulink 모델

OFDM 시스템에서 발생하는 주파수 오프셋을 제거하기 위한 CORDIC 모듈의 성능을 시험하기 위해 Simulink로 간단한 OFDM 트랜시버 모델을 구현하였으며, 구현한 모델은 그림 3과 같다.

Simulink 모델은 서브시스템 'TX'와 'CORDIC'블록으로 구성되어 있으며, 복조 과정인 FFT 단계와 Detection 단계는 Matlab의 M-file을 통해 실행하였다.

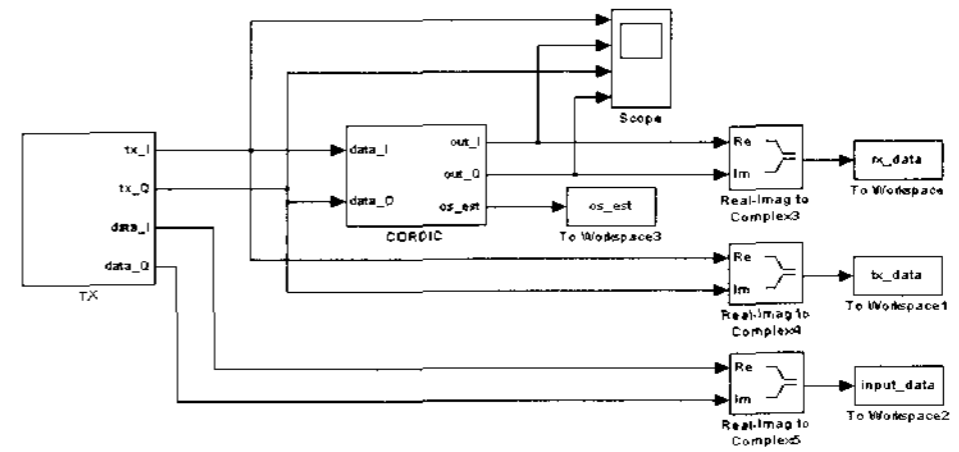


그림 3. OFDM 트랜시버 Simulink 모델  
Fig. 3 OFDM Transceiver Simulink model

#### 3.1 서브시스템 'TX'

서브시스템 'TX'는 OFDM 트랜시버의 송신부이며 그 구조는 그림 4와 같다.

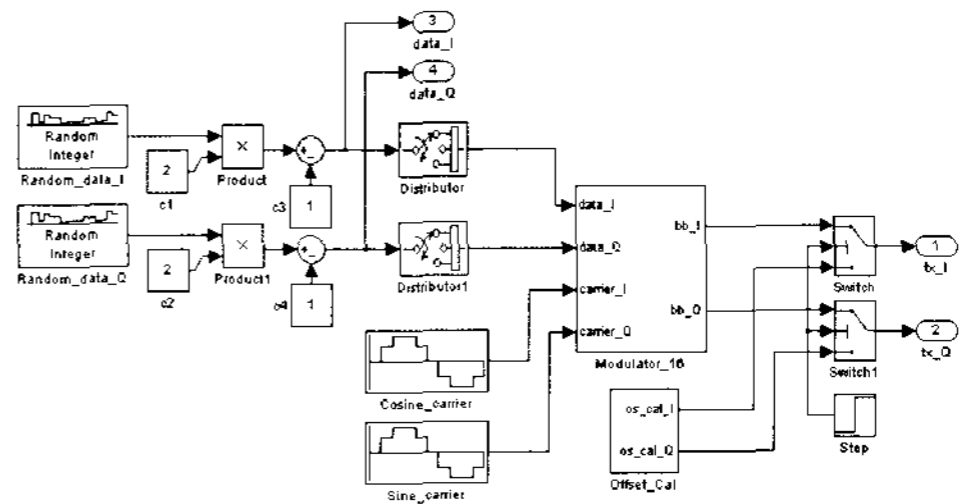


그림 4. 서브시스템 'TX'  
Fig. 4 Subsystem 'TX'

0과 1의 데이터를 생성하여 양극신호로 바꾸고, 이를 다시 병렬 데이터로 변환하여 2~17MHz의 캐리어로 변조한다. 그러나 신호를 보내기 전 Offset\_cal 서브 시스템에서 프리엠블 신호를 먼저 전송한다. 그리고 오프셋을  $10^3 \sim 10^5$  MHz까지 변화 시켜 가면서 데이터를 비교한다. 서브시스템 'TX'의 출력은 수신기의 입력과 같다. 오프셋이 존재하는 신호가 CORDIC 모듈을 통과 할 때 얼마나 보상이 되었는지 확인하기 위해 CORDIC 서브시스템을 구성한다.

#### 3.2 서브시스템 'CORDIC'

송신부인 서브시스템 TX에서 보내진 신호는 오프셋을 포함하여 변조된 신호이다. 이 신호를 수신기에서 그대로 복조할 경우 에러가 발생한다.

CORDIC 블록은 발생한 오프셋을 추정하고 이를 보상해 주는 역할을 한다. 그림 5는 서브시스템 'CORDIC'의 내부 구조를 나타낸 것이다.

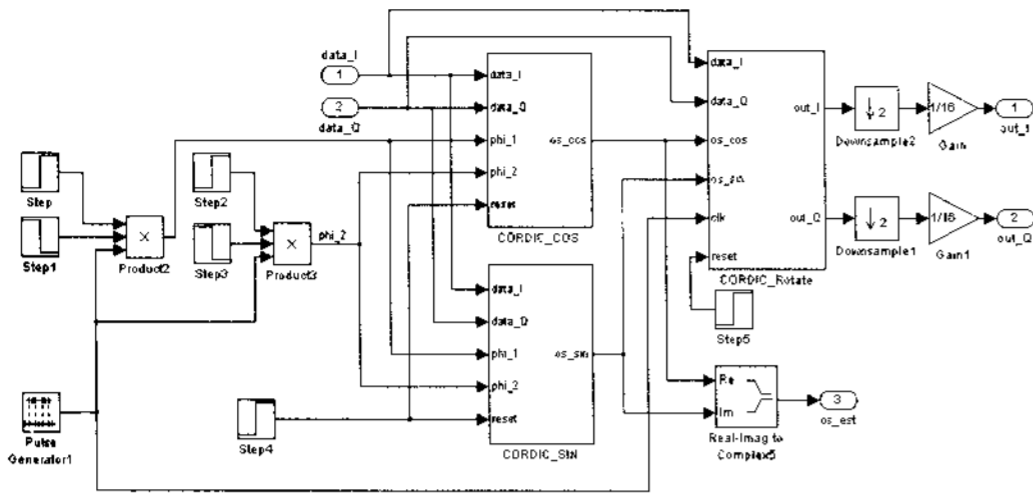


그림 5. 서브시스템 'CORDIC'  
Fig. 5 Subsystem 'CORDIC'

CORDIC\_COS블록과 CORDIC\_SIN블록은 발생한 옵셋의 cosine과 sine의 계수를 추정한다. CORDIC\_Rotate 블록은 앞단에서 추정한 계수를 가지고 옵셋을 보상하는 부분이다. 이 두 부분을 제외한 나머지 부분, 즉 Step블록과 Pulse Generator블록들은 옵셋을 추정하고 보상하기 위한 타이밍을 조절하기 위한 것이다.

### 3.3 Simulink 모델 시뮬레이션

Simulink 모델을 구성한 후 실험한 결과 옵셋이  $10^3$  MHz,  $10^4$  MHz인 경우는 오류 없이 복조하였으나,  $10^5$  MHz인 경우에는 복조 후에 원 데이터가 복원되지 않는다. 이때 CORDIC 모듈을 사용하여 복원한 결과 원 데이터가 복원되는 것을 알 수 있다. 그림 6은 옵셋이  $10^5$  MHz인 경우에 대해 CORDIC 전·후 데이터를 복조하여 비교한 것으로 CORDIC으로 데이터를 복원할 수 있다.

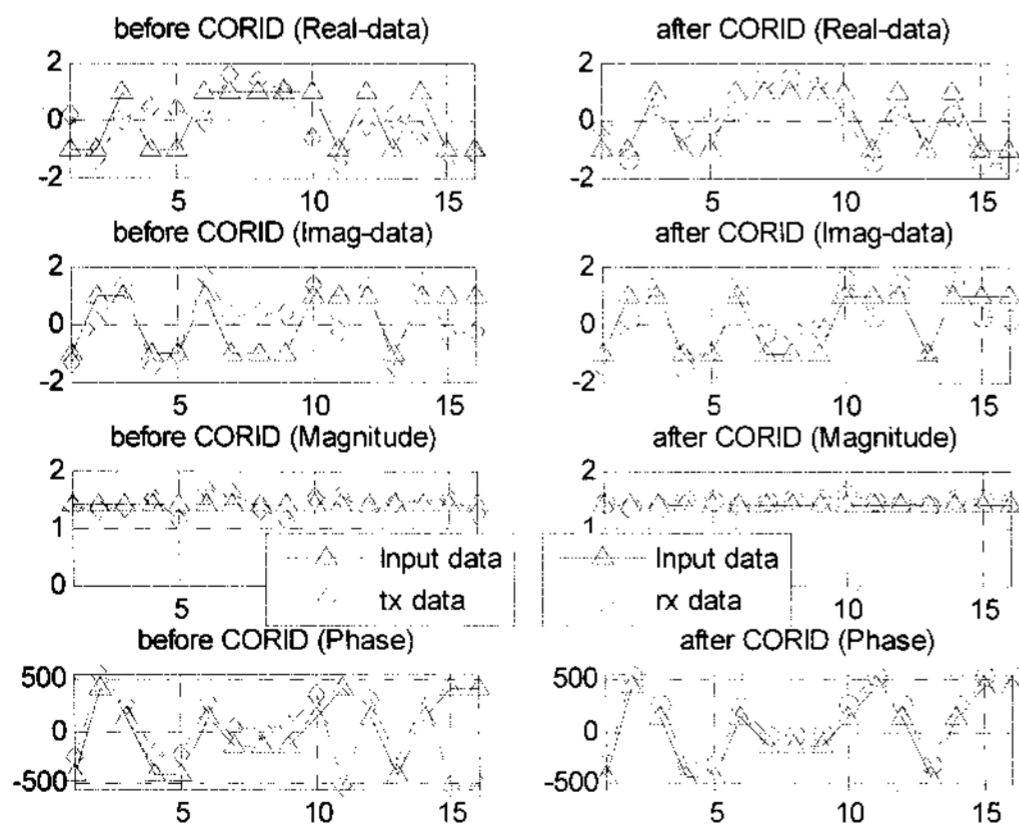


그림 6. CORDIC 전·후의 데이터 비교  
Fig. 6 Data Comparison of CORDIC

그림 7은 CORDIC 전·후의 데이터를 복조하여 임계값 0를 적용하여 복원한 것이다. CORDIC블록을 통과한 후 데이터가 정상적으로 복원되는 것을 확인할 수 있다.

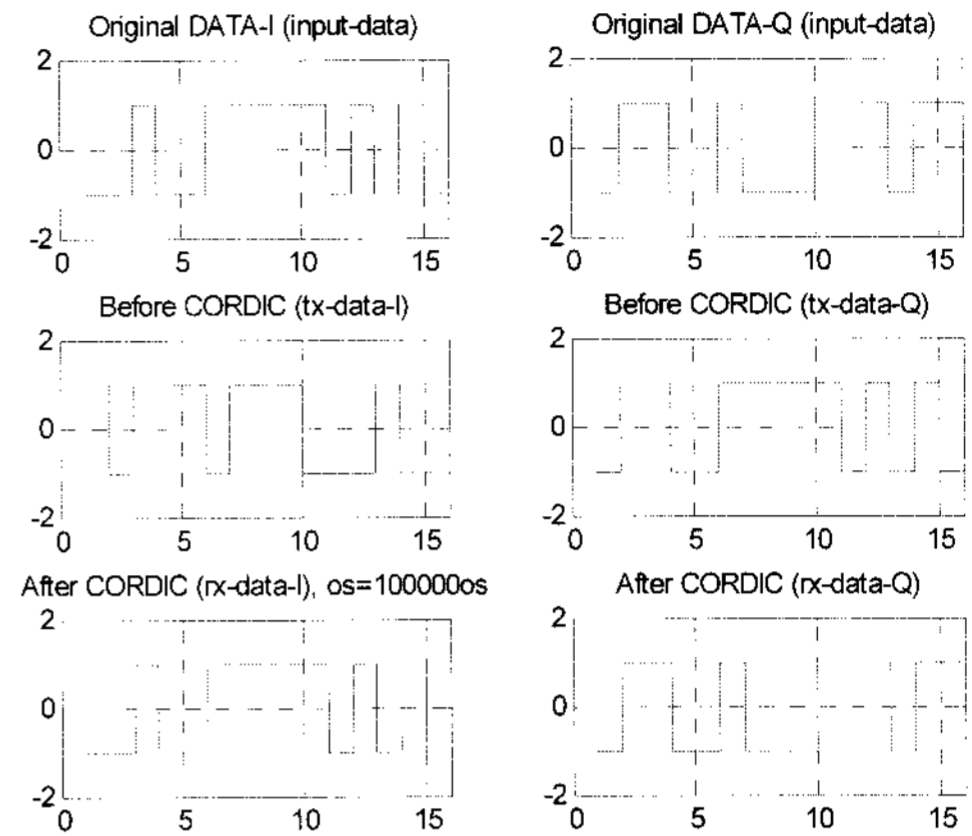


그림 7. CORDIC 전·후의 복조된 데이터 비교  
Fig. 7 Demodulation Data Comparison of CORDIC

## IV. System Generator 모델

설계와 성능 검증이 끝난 Simulink 모델을 이용하여 FPGA를 구현하기 위해 System Generator 모델을 설계한다. OFDM 트랜시버의 System Generator 모델은 그림 8과 같다.

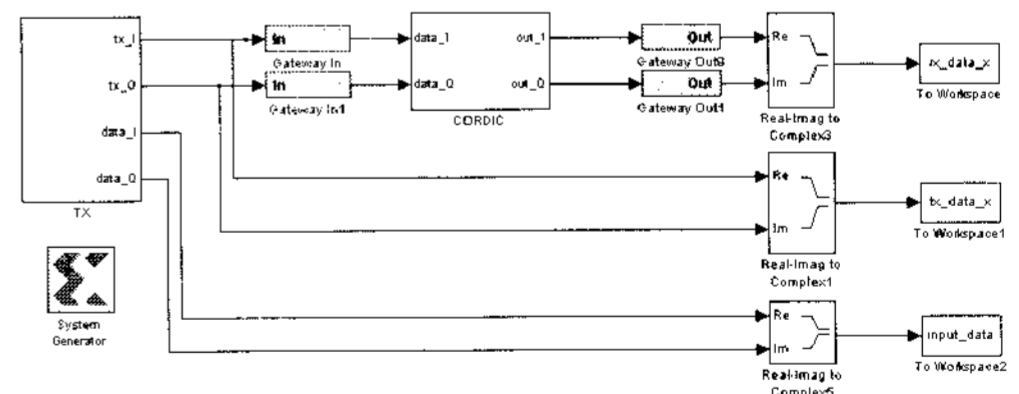


그림 8. System Generator 모델  
Fig. 8 System Generator Model

서브시스템 'TX'는 Simulink 모델을 그대로 사용하였으며, CORDIC 블록만을 Xilinx 블록을 이용하여 새롭게 설계하였다. 설계된 CORDIC 블록은 그림 9와 같다.

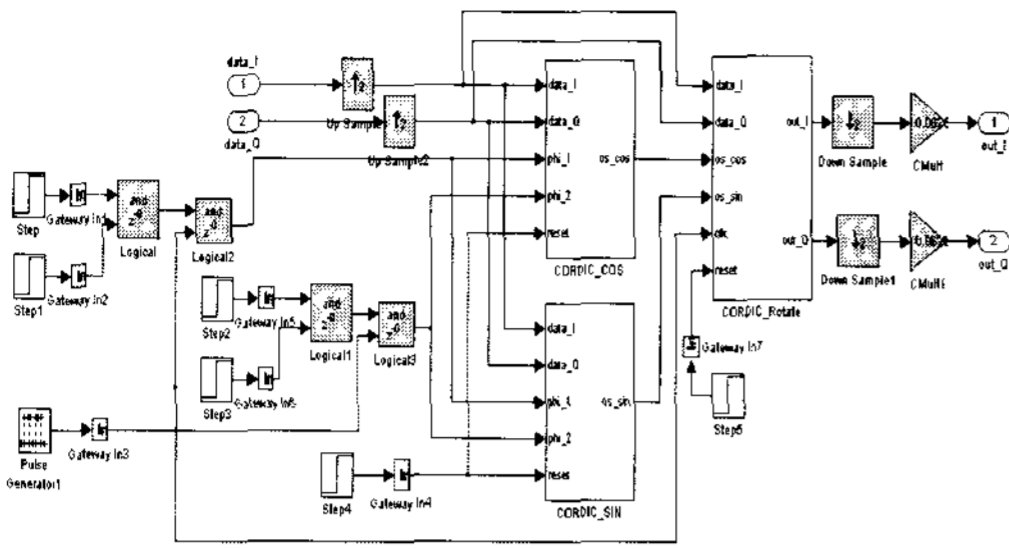


그림 9. 서브시스템 'CORDIC'  
Fig. 9 Subsystem 'CORDIC'

송신부에서 옵셋이 섞여 변조되며, CORDIC 블록을 통과하므로써 옵셋을 추정하고 보상한다. 그림 10은 CORDIC\_COS의 일부 회로이다.

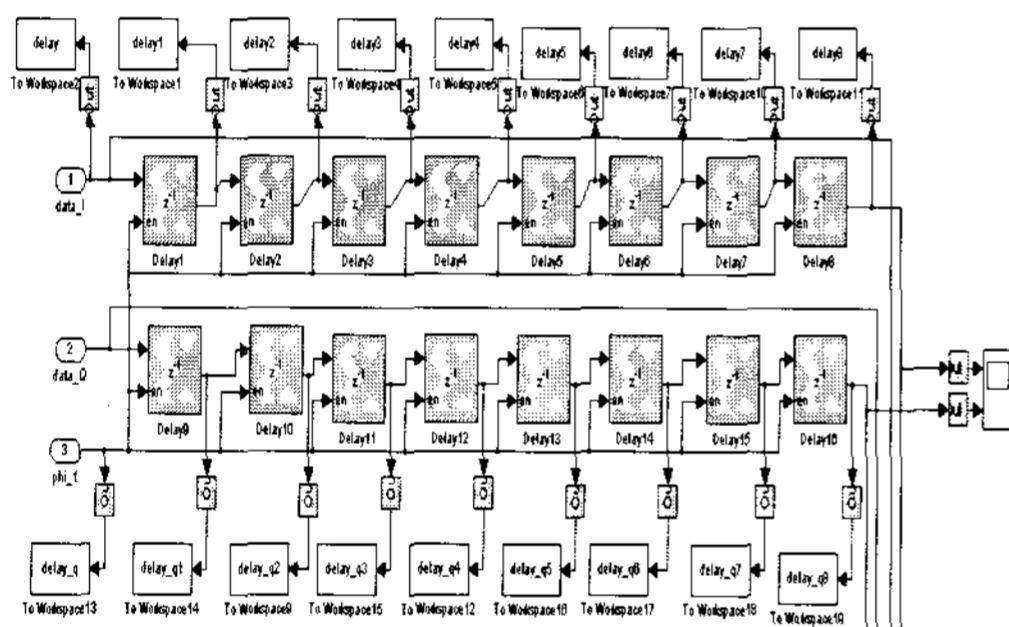


그림 10. 서브시스템 'CORDIC\_COS'  
Fig. 10 Subsystem 'CORDIC\_COS'

Simulink 모델을 기초로 System Generator 모델을 설계하고 10<sup>5</sup>MHz의 옵셋을 고려하여 시뮬레이션 하였다. System Generator 모델에서도 복조과정은 M-file을 통해 실시하였다. 결과는 Simulink 모델의 결과인 그림 7과 완전히 일치함을 확인하였으며, 이를 토대로 다음 절과 같이 성능을 검증한다.

V. 검증

5.1 Hardware Co-simulation

Hardware Co-simulation 실행하면 Co-sim 블록이 생성된다. 이 JTAG Co-sim 블록은 합성된 비트스트림 파일을 Target device Spartan3 xc3s1000 fg676 -4에 전송하여

시뮬레이션 하는 역할을 한다[4]. 그림 11은 생성된 JTAG Co-sim 블록으로 회로를 재구성 한 회로이다.

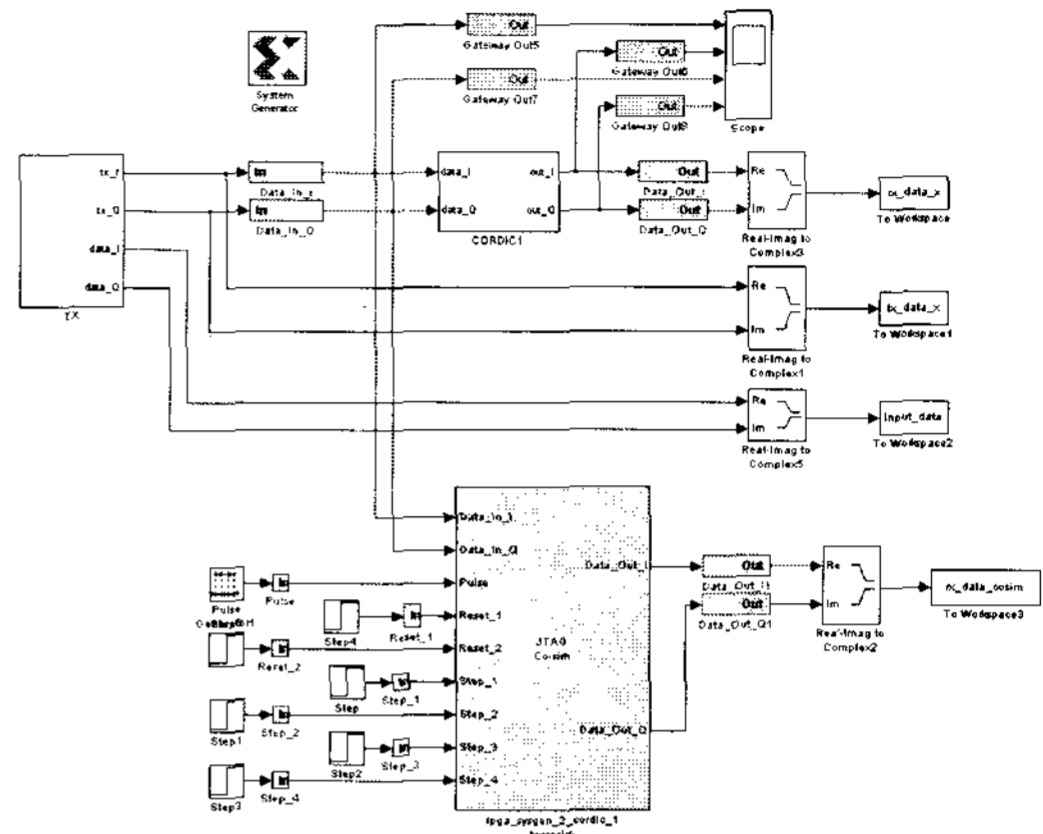


그림 11. Hardware Co-simulation을 위한 회로  
Fig. 11 Hardware Co-simulation Circuit

Spartan3 target board를 사용하여 시뮬레이션 한 결과 System Generator 모델의 출력과 JTAG Co-sim 블록의 출력이 같음을 확인하였으며 따라서 타겟 보드에 성공적으로 로딩 되었음을 알 수 있다.

5.2 타이밍 해석

System Generator의 또 다른 기능인 Timing Analyzer를 이용하여 설계한 모델의 최대 동작 주파수는 55.841MHz임을 확인하였다.

5.3 Resource Estimation

사용한 Resource량을 확인하기 위해 Resource Estimation 블록을 이용하여 추정하였다. 그림 12는 주파수 옵셋 제거 회로의 Resource량을 추정한 결과이다.

Slices	6590
FFs	12373
BRAMs	0
LUTs	10871
IOBs	0
Emb. Mults	0
TBUFs	0

그림 12. Resource량 추정 결과  
Fig. 12 Result of Resource Estimation

## VI. 결론

OFDM 시스템의 단점 중 하나인 캐리어 주파수 옵셋을 제거하는 회로를 Simulink로 설계하여 시뮬레이션 하였으며, 주파수 옵셋의 크기를  $10^3\text{MHz}$ ,  $10^4\text{MHz}$ ,  $10^5\text{MHz}$ 로 변화 시켜가면서 OFDM 시스템의 성능을 평가하였다. 주파수 옵셋의 크기가  $10^3\text{MHz}$ 일 때와  $10^4\text{MHz}$ 일 때는 수신 에러는 없었으나,  $10^5\text{MHz}$ 일 경우에는 수신 데이터에 에러가 발생했다. 이를 보상하기 위해 CORDIC 모듈을 연결하여 옵셋을 추정하고 보상하였으며, 에러가 없음을 확인하였다.

또한 Simulink 모델을 기반으로 FPGA를 구현하기 위해 System Generator 모델을 설계하여 검증하였으며 Simulink 모델과 같이 옵셋이 제거됨을 확인하였다.

그리고 Hardware Co-simulation 과정을 통해 Target Device에 성공적으로 로딩하였음을 확인하였으며, 타이밍 해석과 Resource량도 확인하여 성능을 검증하였다.

## 참고문헌

- [1] J.Duprat and M.Muller, "The CORDIC Algorithm : New Results for Fast VLSI Implementation," IEEE Trans. on Computers, Vol.42, pp.168-178, Feb. 1993
- [2] Mohinder, "Space-time codes and mimo systems", 2004 Artech House
- [3] Xilinx, System Generator for DSP, Ver 9.1
- [4] 하정우, 변건식, "CORDIC 알고리즘을 이용한 우주 통신용 BFSK 수신기의 FPGA 구현", 한국해양정보통신학회, 2007 춘계 종합 학술대회, Vol.11, No.1
- [5] Richard Van Nee, Ramjee Prasad, "OFDM for wireless multimedia communication", 2000, Artech House
- [6] O.Mencer, M.Morf, "Application of Reconfigurable CORDIC Architectures," Journal of VLSI Signal Processing Systems 24, pp.211-221, 2000.

## 저자소개



변 건 식(Kun-Sik Byon)

1972년 2월 : 한국항공대학교

항공자공학과 졸업

1980년 2월 : 동아대학교 대학원

전자공학과 석사

1987년 8월 : 영남대학교 대학원 전자공학과 박사

1989년 9월 ~ 1990년 8월 : 국립 요코하마대학교

전자정보공학과 객원교수

1980년 3월 ~ 현재 : 동아대학교 전자공학과 교수

※ 관심분야 : OFDM, 통신 SoC 설계, MIMO