

특집 : 신재생에너지

PV 모듈의 손실 요인에 대한 분석

류 세 환

(건국대 전기공학과 전기전자재료 및 센서 연구실 박사과정)

최근 신재생에너지 부분에서 태양광 발전에 대한 관심도가 높아지면서 많은 보급 사업이 이루어지고 있다. 이러한 가운데 태양광 발전 시스템의 효율 특성에 가장 영향을 많이 미치는 것 중 하나가 PV(Photovoltaic) 모듈의 특성이다. 이러한 이유로 현재 PV 모듈의 효율 특성을 위한 다양한 연구가 진행되고 있는 있으며, 또한 PV 모듈의 최적화된 특성을 구현하기 위해 손실 요인에 대한 연구도 많이 진행되어 오고 있다. 본 논문에서는 현재 연구되고 있는 PV 모듈의 손실 요인들에 대한 특성 해석들에 대해서 소개하고자 한다.

1. 서 론

최근, 선진 각국은 지구환경문제와 미래에너지원의 안정적 확보, 지속적인 경제성장을 측면에서의 21세기 새로운 산업의 탄생을 태양광발전기술에서 기대하고 있으며, 이에 따라 태양광발전기술에 대한 기술개발 및 보급정책을 범국가 차원에서 활발히 추진하고 있다. 이러한 배경으로 최근 2, 3년 사이에 태양광발전산업의 시장은 태양전지의 저가화가 진행되면서 매년 30~35% 이상의 증가율로 세계시장이 확대되고 있다.

태양광발전시스템을 구성하는 주요 구성재료 중 가장 고가 이면서 시스템의 수명을 좌우하는 PV 모듈은 반도체 소자인 태양전지(solar cells)가 수십개 직렬연결되어 태양광 에너지를 전기에너지로 변환시키는 청정에너지원이다. 그러나 국내

에 보급되어 있는 일부 PV 모듈을 약 5년이 경과 후 전기적 성능시험을 분석해 본 결과 5~25% 가량의 전기적 특성이 감소되는 현상을 발견하였으며^[1], 선진국에서도 장기적으로 Field test한 시스템을 대상으로 시험해 본 결과 전극부분에서의 열화현상 및 완충재 등의 변색 등으로 전기적 성능이 매우 감소되는 것으로 확인되었다^[2].

본 논문에서의 PV 모듈의 손실 요인에 대한 부분을 제조 공정상의 interconnection에 대한 부분^[3]과 수명이 반영구로 알려진 태양전지 셀의 열화와 이에 따른 직렬저항의 변화에 따른 전기적 손실^[4]에 대해서 소개하고자 한다.

2. PV 모듈의 구조 및 특징

2.1 PV 모듈의 구조

태양전지(Solar Cells 또는 Photovoltaic Cells)는 태양광을 직접 전기로 변환시키는 태양광발전의 핵심소자이다. 태양전지는 그림 1과 같이 실리콘과 같은 반도체의 pn 접합으로 만든 태양전지에 반도체의 금지대폭(Eg : Band-gap Energy)보다 큰 에너지를 가진 태양광이 입사되면 전자-정공 쌍이 생성되는데, 이를 전자-정공이 pn 접합부에 형성된 전기장에 의해 전자는 n층으로, 정공은 p층으로 모이게 됨에 따라 pn 간에 기전력이 발생하게 된다. 이 때 양단의 전극에 부하를 연결하면 전류가 흐르게 되며, 이러한 단위 태양전지는 103x103mm 의 면적에서 보통 직류 0.5V, 2.9A

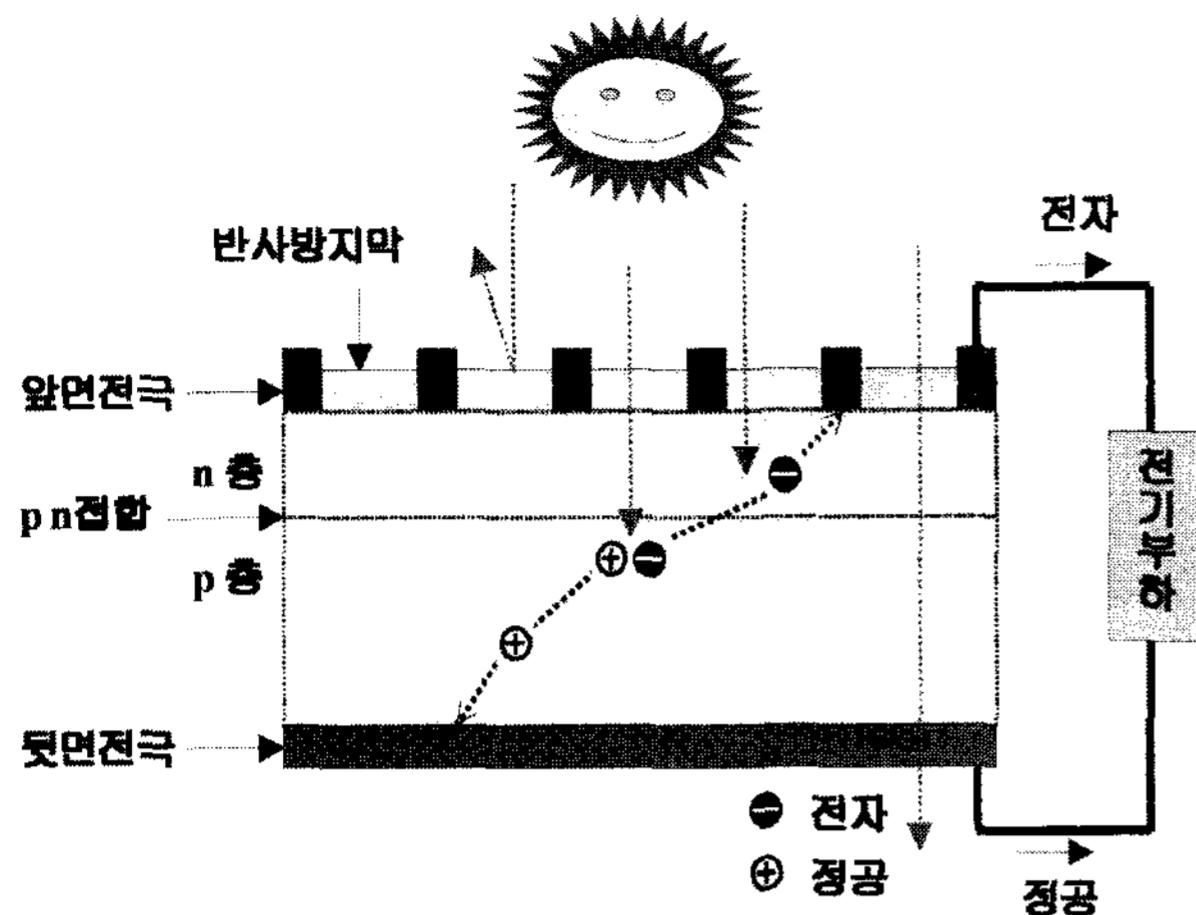


그림 1 태양전지의 구조 및 동작원리

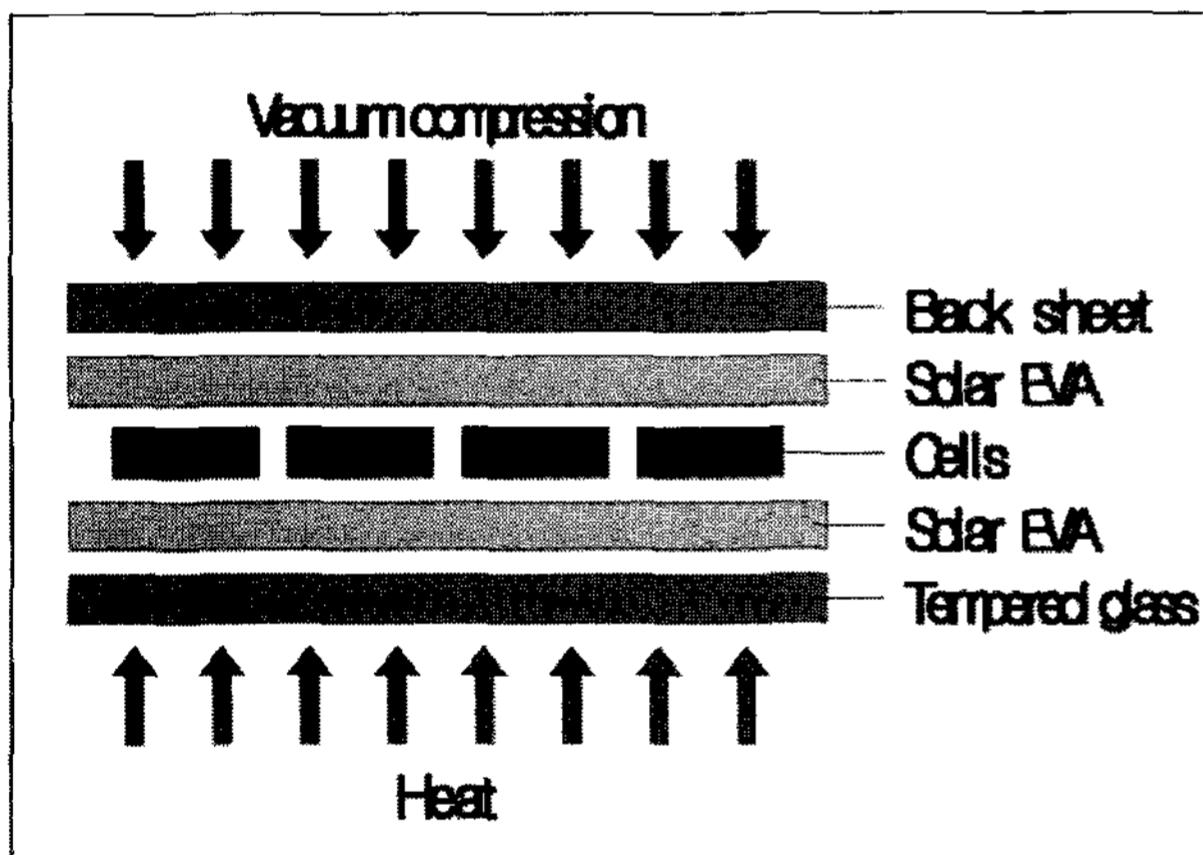


그림 2 태양전지모듈의 개략적 구조

의 전기를 생산할 수 있다. 그러나 단위 태양전지만으로는 출력이 낮아서 전력용으로 사용이 불가능하기 때문에 이 단위 태양전지를 수십 개 직렬 또는 직병렬로 연결하여 장기간 외부환경에서 악천후 등 자연환경과 외부충격에도 견딜 수 있고, 외부에 설치하기 용이하도록 모듈화하여 제조된 것이 PV 모듈이다.

태양전지 제조와 검사가 끝나면 응용제품의 전력 용량에 따라서 모듈화하는 과정을 거치게 되는데, 태양전지 각각에 배선재료인 템을 달고, 이를 연결하여 전기적 회로를 구성한다. 회로가 구성되면 태양광은 잘 투과하면서도 전기적으로는 절연 특성을 가지는 재료를 사용하여 봉인한다. 그 재료로 유리, 절연막이 코팅된 알루미늄 호일, 혹은 플라스틱 등이 사용된다. 고분자 화합물인 수지(에폭시)에 각종 배합제를 가하여 만든 열경화성 수지는 투명도가 높아 현재 가장 보편적으로 사용되고 있다.

일반적으로 상용화된 PV 모듈의 구조는 그림 2에서 보는 바와 같이 Low iron glass/EVA sheet/Cells /EVA sheet/Back sheet의 형태로 구성되어 있으며, Laminator내에서 Heating plate를 가열시켜서 완충재(Encapsulant)를 녹인 후 진공상태에서 적층하여 수분이나 기포 등을 제거하고, 외부 환경으로부터 태양전지를 보호할 수 있도록 제조하게 된다^[5].

2.2 PV 모듈의 특징

이러한 PV 모듈은 수명이 약 20년 이상으로, 반 영구적으로 사용이 가능하며, 한번 설치해 놓으면 유지보수비용이 전혀 들지 않는 청정에너지원으로써, 설치장소에 따라서 소형에서부터 대형까지 시스템의 규모를 결정할 수 있는 장점이 있다. 그러나 태양전지모듈을 제조하기 위해서는 크게 Cell Selection, Tabbing&String, Module Setting, Lamination, Curing, Assembly, Module Testing 등 매우 많은 제조공정을 거쳐서 태양전지모듈이 생산되기 때문에 제조과정에서의 청결 및 주의가 필요하고, 특성이 균일한 태양전지의 사용 및 좋은 재료의 선정과 신뢰할 수 있는 생산Line 및 생산기술이 필요하다.

PV 모듈은 태양전지 소자 자체의 영향이 전기적 광학적 성능을 지배적으로 결정하겠으나, 현재 대면적화 및 대용량화 되어가는 있는 태양전지모듈은 셀과 셀을 직렬 연결하는 Interconnection 공정의 직렬저항 손실을 최소로 해야만 그 성능이 결정될 것이므로, 모듈 제조 공정 시 Cu ribbon 및 solder paste, solder flux등 납땜공정기술에 대한 연구가 필요하다. 또한 산화 또는 부식에 의한 전극의 열화현상 PV 모듈의 직렬저항을 증대시키고 따라서 발생전류를 감소시켜 결국 전력의 손실을 가져오게 된다.

3. PV 모듈의 손실 요인들

3.1 Interconnection에 따른 전기적 손실

태양전지 모듈의 용량은 단위 셀의 출력과 셀의 개수에 의해 결정되어지게 되지만 모듈화 시키게 되면 셀의 총 출력에 비해 모듈의 출력이 감소하게 된다. 하지만 단위셀의 경우 모듈화 시키게 되면 셀의 출력에 비해 단위모듈의 출력이 증가하게 된다. 이와 같이 단위모듈의 경우 모듈화 시키게 되면 출력이 증가함에도 불구하고 대면적 모듈의 경우 출력이 감소하게 되는데 이는 셀 Grade의 분균일과 Interconnection 공정에서의 접촉저항증가 및 구성 재료가 가진 고유저항에 의해 출력이 감소하는 것으로 볼 수 있으며, Interconnection에 따른 전기적 손실요인을 실험을 통하여 분석하였다^[4].

Interconnection 과정에서 전기적 출력 손실을 최소화하기 위해서는 셀과 리본을 납땜하는 Soldering 공정에서 전극과

전극 간에 연결하는 도체 리본의 접촉저항을 최소로 하여야 하고 String과 String을 연결해주는 Busbar와 출력 단자로 사용되는 Connector의 저항을 감소시킴으로서 전기적 출력 손실을 최소화 할 수 있을 것이다. 뿐만 아니라 외부의 환경에 노출되어 장시간 발전하게 될 경우 전극부분에서 열화현상 등에 의하여 전기적 출력이 감소하게 되는데 직렬저항 증가의 원인을 분석하여 저항을 최소화 한다면 태양전지모듈의 수명도 늘어나게 될 것이다.

본 실험에서는 구성재료인 Sn/Pb도체리본과 Bus bar 그리고 Junction Box와 Connector를 사용한 시료를 제작하여 라미네이션을 하기 전의 구간별 출력특성과 라미네이션을 한 후의 구간별 출력특성을 측정하여 전기적 출력 변화율을 비교 분석하였다.

3.1.1 측정장치 및 구성재료

본 실험에서는 Pasan IIIb Sun simulator(Baval S.A)를 사용하여 STC 조건(AM1.5, 25°C, 1kW/m²)에서 인공광원 법에 의해 출력을 측정하였다. 구성 재료를 보면 셀은 MOTECH사의 5인치 다결정 셀을 사용하였고, Ribbon은 폭 2mm의 60Sn/40Pb(SANKO METAL), Busbar는 폭 6mm의 60Sn/40Pb(SANKO METAL)를 사용하였다. 또한 Junction Box와 Connector를 사용하였으며 라미네이션 공정후의 시료를 제작하기 위하여 1200×600크기의 5mmt 저철분 강화 유리를 사용하였다.

3.1.2 제작시료 및 실험방법

그림 3은 본 실험을 위해 제작한 시료에 대한 그림으로서, 정확한 손실률을 비교하기 위하여 라미네이션을 하지 않고 유리판 위에 셀을 Interconnection하여 측정하는 방법과, 라미네이션을 한 후에 측정을 하여 두 시료의 전기적 손실률을 비교 분석 하였으며, 측정 오차를 줄이기 위하여 2.16W(4EA), 2.17(4EA), 2.18W(7EA), 2.19W(1EA)의 균일도 0.78%인 셀을 이용하여 시료를 제작하였다. 또한 Junction Box와 Connector에서의 전기적 손실률을 분석하기 위하여 Junction Box를 부착하여 구간별 전기적 출력을 측정하였다.

Ribbon과 셀의 접촉저항에 의한 전기적 손실률을 분석하기 위하여 1↔2, 1↔3, 1↔4, 1↔5, 1↔6, 1↔7, 1↔8, 1↔9, 1↔11, 1↔12, 1↔13, 1↔14, 1↔15, 1↔16, 1↔17, 1↔18 번 사이의 출력을 측정하여 전기적 손실률을 분석하였고, + 측 출력단자용 Busbar의 고유저항에 의한 손실은 17↔18과 17↔19, -측 출력단자용 Busbar의 고유저항에 의한 손실은 1↔2, 20↔2, 그리고 String과 String의 Interconnection용 Busbar의 고유저항에 의한 손실률을 분석하기 위하여 8↔9, 8↔10의 전기적 출력을 비교 하였다.

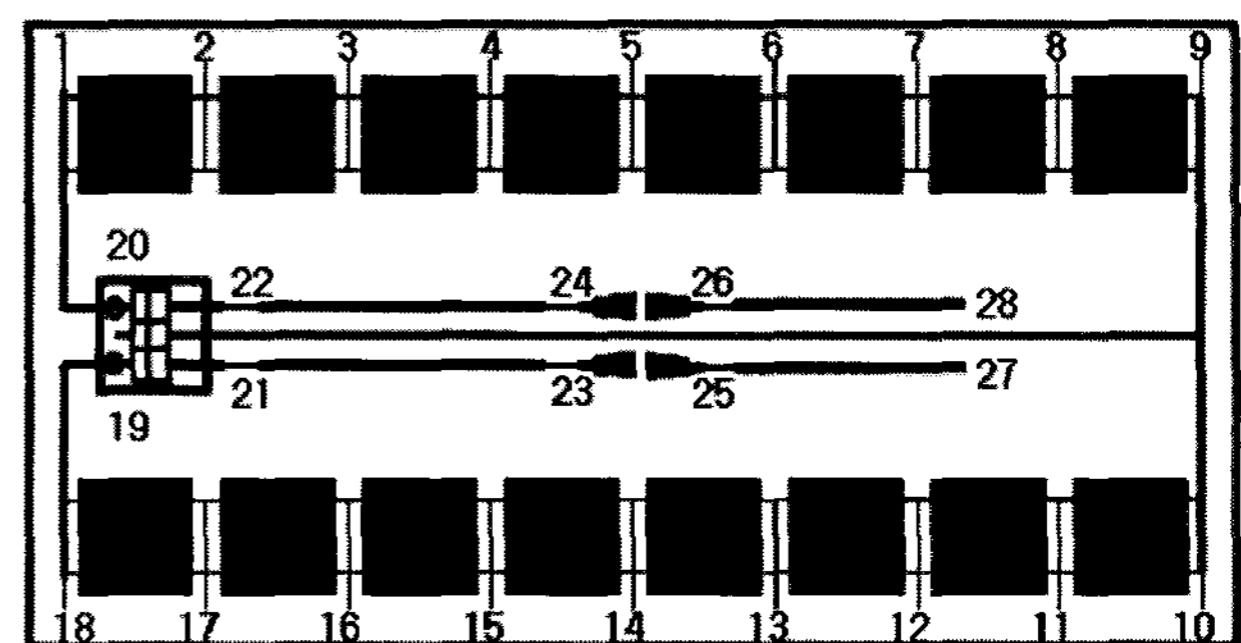
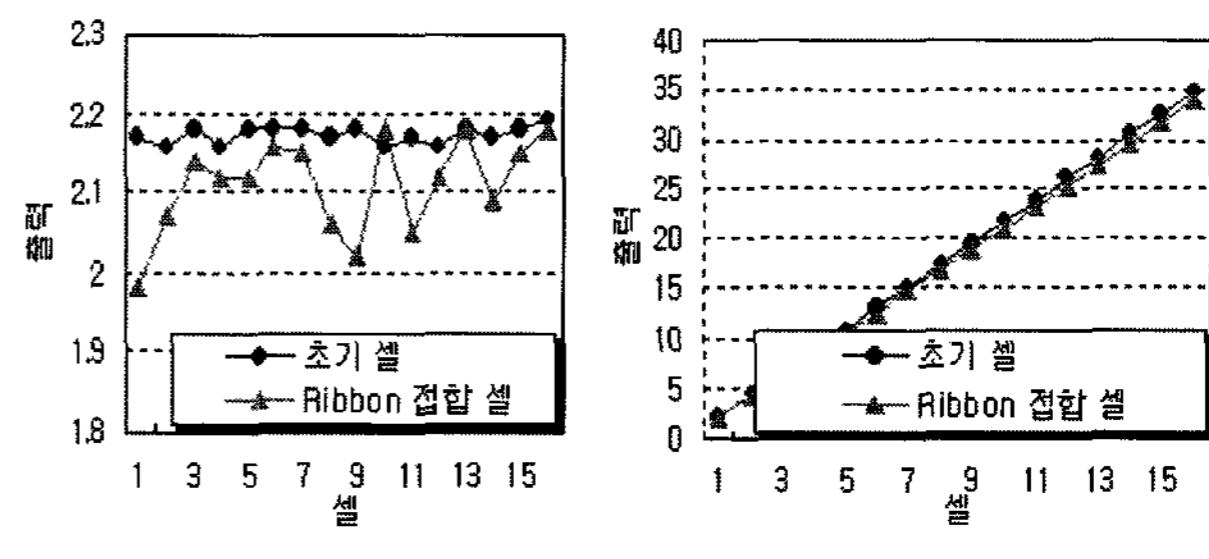


그림 3 제작시료



(a) 단위셀의 증가율

(b) 셀의 누적 증가율

그림 4 라미네이션 공정 전의 출력 변화율

또한, Junction내부에서의 Busbar와 Connector Cable의 접촉저항에 의한 손실률을 분석하기 위하여 21↔22, 23↔24의 출력을 비교하였고, Connector Cable의 고유저항에 의한 손실률을 분석하기 위한 실험으로 21↔22, 23↔24, 25↔26, 27↔28의 출력을 비교하였으며, Connector Cable과 Connector Cable의 접촉저항에 의한 손실률을 분석하기 위하여 23↔24, 25↔26사이의 출력을 비교분석 하였다.

3.1.3 실험 결과

이 실험은 현재 지상용 모듈로 가장 많이 사용되며 또한 가장 많이 제작되어지고 있는 결정질 5인치 72셀의 170W-180W급 PV모듈의 전기적 손실률을 분석하기 위한 실험이다.

Ribbon과 셀을 납땜하는 공정에서 접촉저항을 줄이기 위하여 셀의 전극부분에 Flux나 Solder Paste를 사용하여 납땜을 하며 Sn/Ag/Cu의 Ribbon보다는 접촉저항이 작은 Sn/Pb의 Ribbon을 사용했지만 접촉저항에 의한 손실을 완전히 줄이기는 불가능 하므로 직렬저항에 의한 손실을 최소화 하는 것이 모듈의 효율을 높게 할 것이다. 그림 4의 (a)는 초기 단위 셀의 출력과 Ribbon을 연결 하였을 때의 단위 셀의 출력 감소율을 보여주고 있는 그림으로서 셀 1장당 평균적으로 0.0625W의 출력감소폭을 보였으며, 그림 4의 (b)는 Ribbon

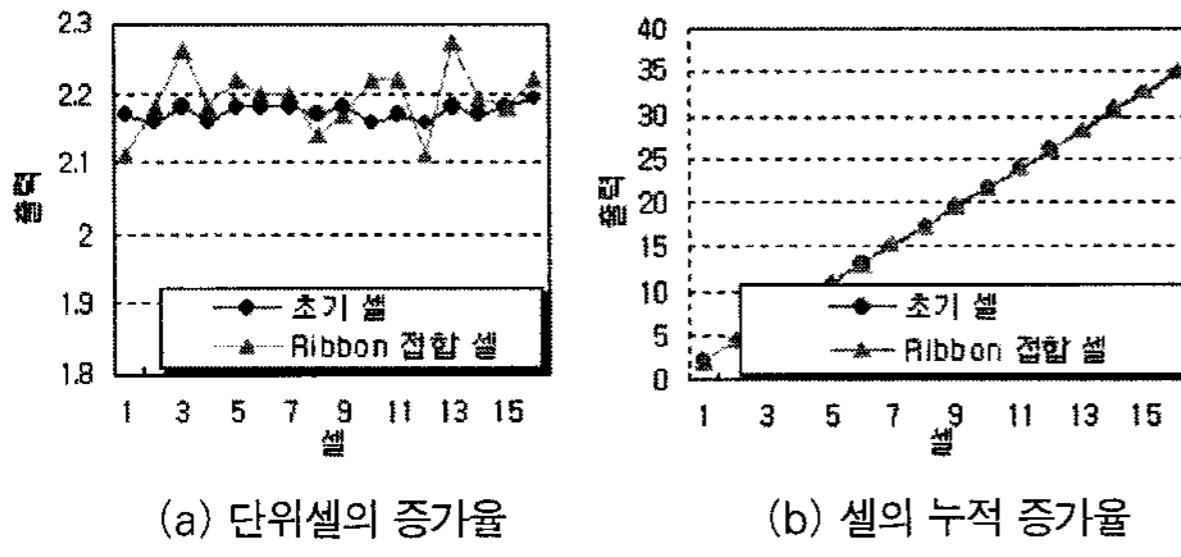


그림 5 라미네이션 공정 후의 출력 변화율

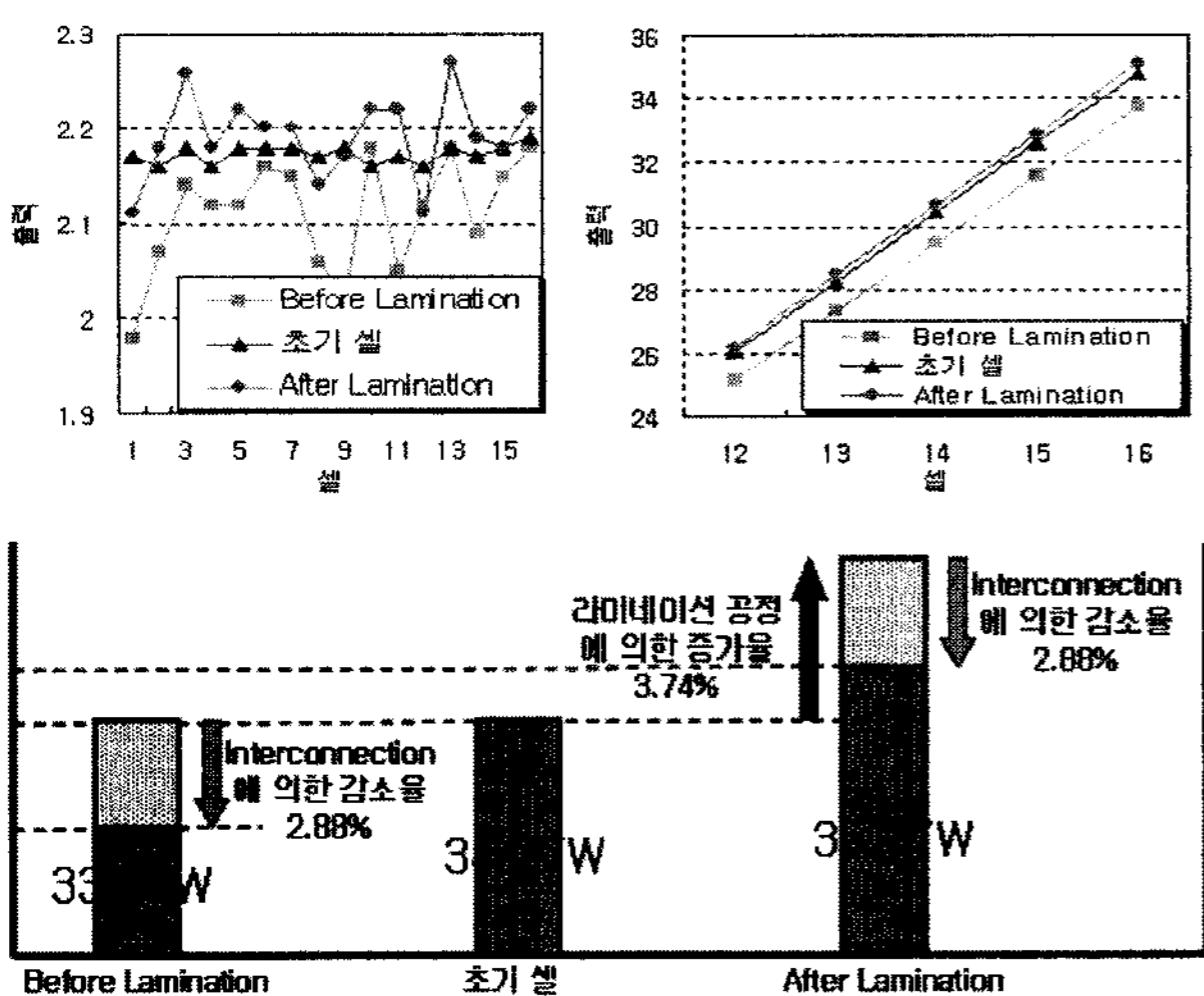


그림 6 출력 비교

과 셀의 Interconnection에 의한 누적 출력 감소율을 나타낸 그림으로서 셀의 이론적인 출력의 합인 그래프에 비해 실제적인 Ribbon과 셀을 납땜하는 과정에서 직렬저항의 증가로 인하여 출력의 감소폭이 증가하게 된다. 평균출력 2.173W의 16장의 배열인 모듈에서는 1.00W의 출력이 감소함으로서 2.88%의 감소율을 보였다.

그림 5의 (a)는 초기 단위 셀의 출력과 Ribbon을 연결하여 라미네이션 공정 후의 단위 셀의 출력 증가율을 보여주고 있는 그림으로서 셀 1장당 평균적으로 0.0188W의 출력증가폭을 보였다. 그림 5의 (b)는 라미네이션 공정 후 전기적 출력의 증가율을 나타낸 그림으로서 Ribbon과 셀의 Interconnection에 의해 출력이 감소해야 하지만 라미네이션 공정에 의하여 전기적 출력이 증가하게 된다. 이는 Ribbon의 Interconnection에 의한 출력 감소율에 비해 라미네이션 공정에 의한 전기적 출력의 증가율이 크기 때문에 전체적인 출력은 증가하게 되는 것이다. 평균출력 2.173W의 16장의 배열인 모듈에서는 0.3W의 출력이 증가하게 되었고 0.86%의 증가율을 보였다.

그림 6은 라미네이션 공정의 전?후를 비교한 그림으로, 라미네이션 공정 후의 단위 셀 평균은 2.192W로서 라미네이션 공정 전의 단위 셀의 평균인 2.111W에 비해 0.081W가 증가하였고 3.74%의 증가율을 보였다. 또한 라미네이션 공정 후의 시료에서 Ribbon의 Interconnection에 의한 2.88%의 출력 감소율을 적용한다면 본 실험에서 제작된 라미네이션 공정 후 시료의 경우 이론적인 누적 출력량은 36.07W로서 초기 셀의 이론적인 출력에 비해 1.3W증가하게 되었다고 볼 수 있지만, 리본과 셀의 Interconnection의 한 전기적 손실과 출력단자용 구성재료에 의한 전기적 손실 그리고 셀의 Grade의 분균일에 의한 손실로 인하여 결과적으로 대면적 모듈의 총 출력은 감소하게 될 것으로 예상된다.

3.2 태양전지 셀의 열화와 직렬저항의 변화에 따른 전기적 손실

태양전지 셀의 열화 특성을 얻기 위해 실제로 1991년에 설치되어 실제로 15년 동안 섬에서 사용되었고, 성능감소로 철거된 다결정 태양전지 모듈을 분석하여 성능감소의 주된 원인과 현상에 대하여 연구하였다. 모듈을 분석 해본 결과 크게 3개의 그룹으로 구분 지을 수 있었는데, 첫 번째 그룹은 초기 성능에 비하여 큰 성능감소가 없는 그룹이고, 두 번째 그룹은 back sheet의 미세한 파손으로 전극이 일부 부식된 그룹으로 큰 성능감소는 나타나지 않았으며, 마지막 세 번째 그룹은 겉으로 보기에는 큰 문제가 없는 것처럼 보였으나 성능감소가 크게 발생한 경우이다. 세 번째 그룹에서 셀의 노화에 의한 직렬저항 효과가 발생한 것으로 사료되며, 이를 열 분포를 측정하여 증명하였다.

3.2.1 실험장치

이 실험에 사용된 모듈은 다결정 실리콘 태양전지 36개가 직렬로 연결된 모듈이고, 초기 spec은 P_{max} 는 48W, V_m 은 16.7V, I_m 은 2.88A이며, 태양전지 모듈의 성능을 시험하기 위하여 인공광원을 이용한 simulator 실험과 Dark I-V 실험을 실시하였다. 인공광원을 이용한 simulator는 Pasan사의 "sun simulator III"를 사용하였으며, Dark I-V를 측정하기 위하여 KEITHLEY 사의 "2430" 1KW Pulse SourceMeter를 사용하였다. 또한 모듈이 실제 외부에서 동작할 경우 셀의 동작 온도분포를 보기 위하여 FLIR사의 "ThermaCAM S60"를 이용하였다.

3.2.2 실험결과

Sun simulator를 사용하여 AM1.5, 25°C, 1 조건에서 실험한 결과가 그림 7에 나타나 있으며 태양전지의 노화가 예상되는 모듈에서 큰 성능감소가 나타났다. 이러한 유형의 결과는 모듈의 직렬저항이 증가 하였을 경우에 주로 나타나는데,

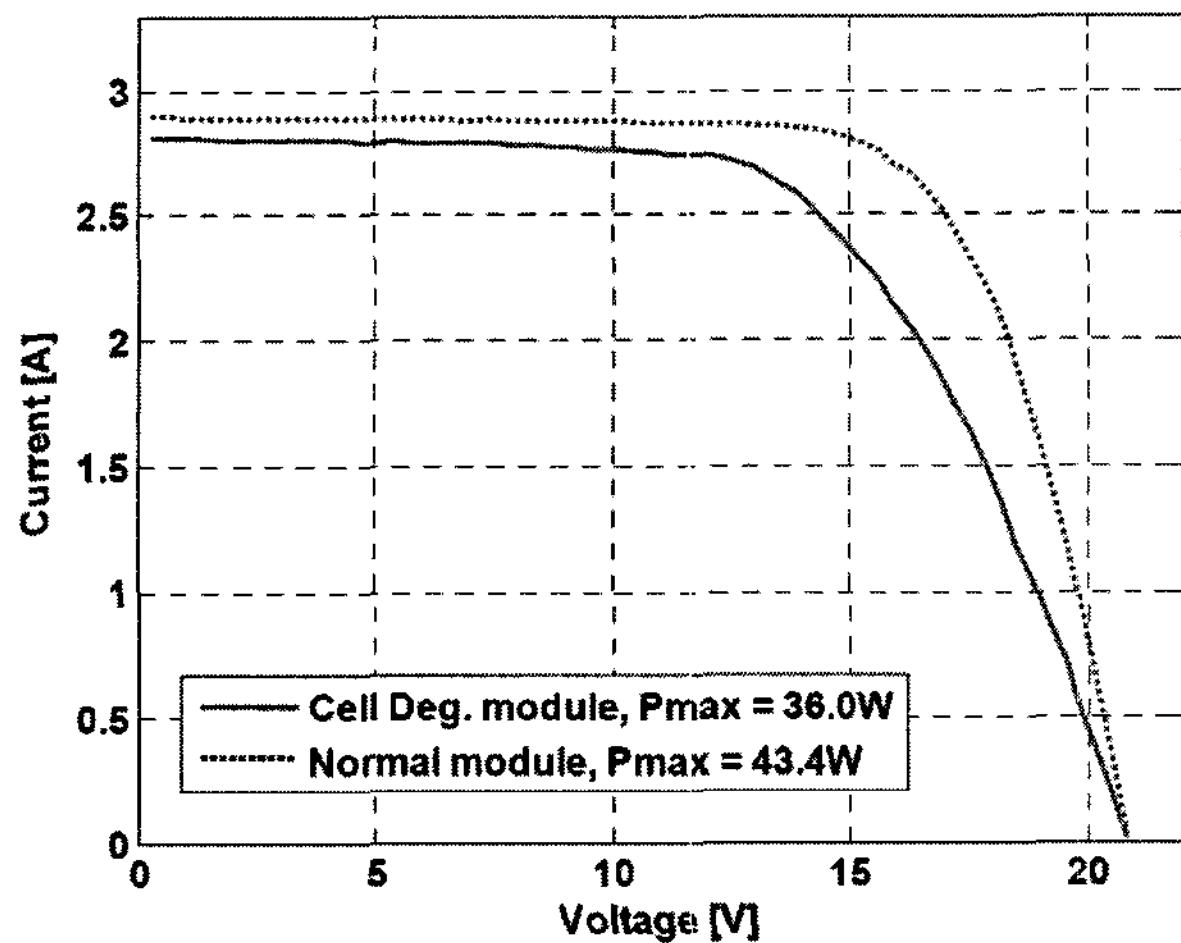


그림 7 Sun simulator를 사용한 모듈의 I-V 특성

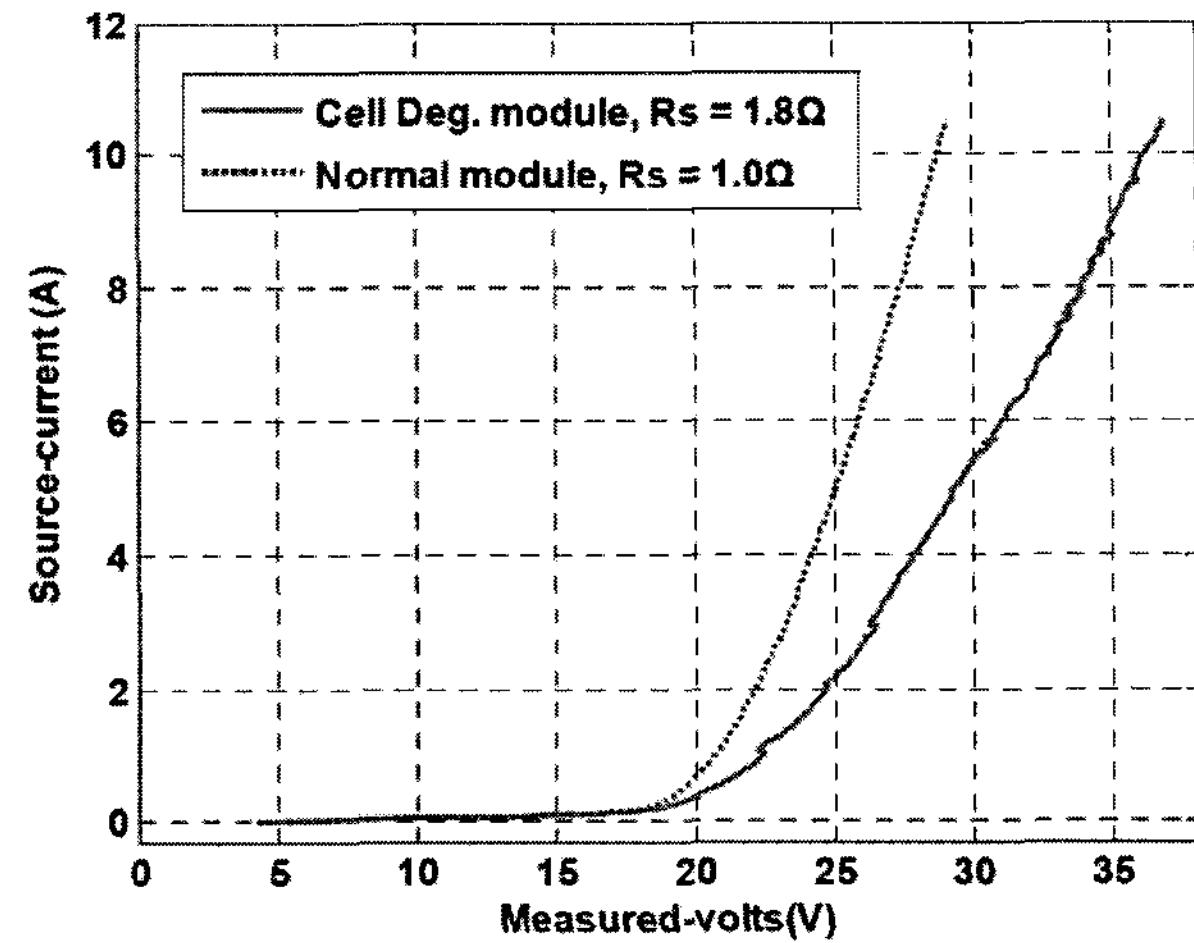


그림 9 SourceMeter를 사용하여 측정한 Dark I-V 특성

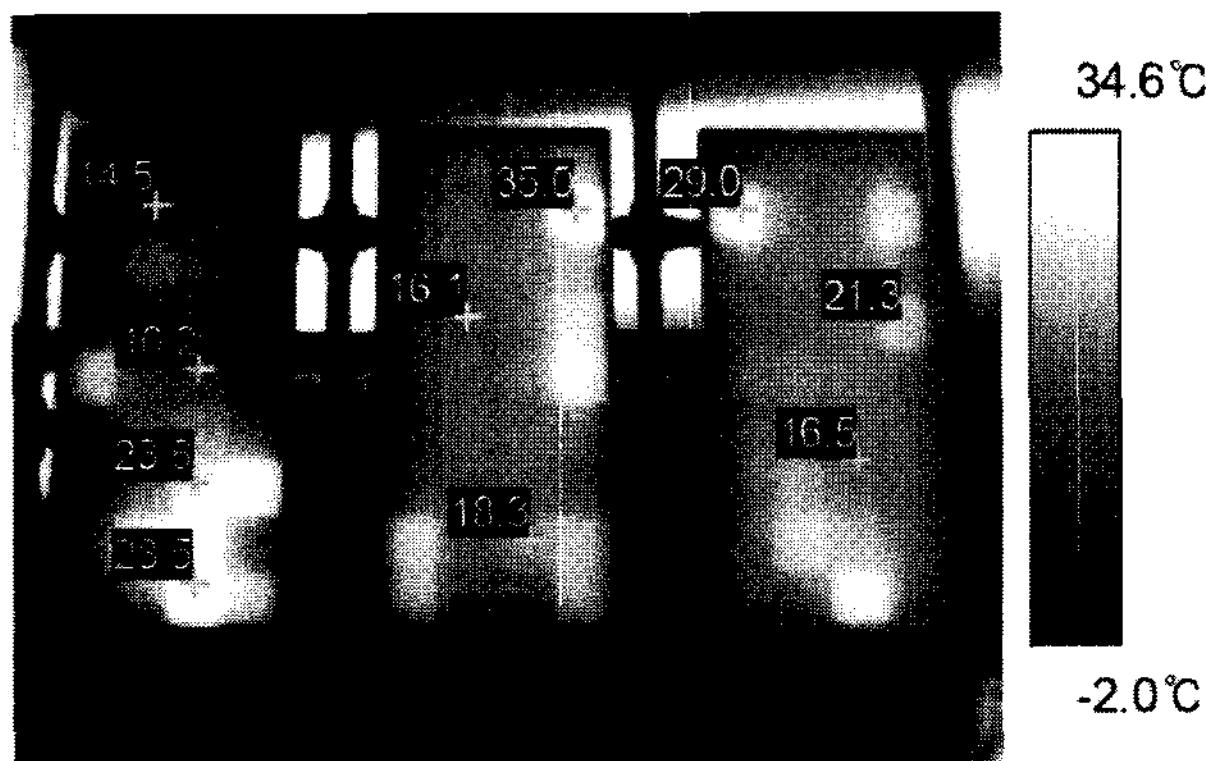


그림 8 실제외부 동작 시 온도분포 영상

셀의 노화가 모듈의 전체 직렬 저항의 증가로 나타났다고 볼 수 있다. 또한 셀의 노화는 단락전류를 감소시키고, 증가한 직렬저항은 그림에서 보는 바와 같이 Fill Factor를 감소시키고 있다. 그림 8은 실제 외부에서 실험을 진행하고 있는 상황을 열화상 카메라고 촬영한 영상으로 그림에서 셀 별로 20°C 이상의 온도 차가 발생한 것을 확인할 수 있다. 오른쪽에 있는 모듈이 셀의 노화가 진행된 모듈이고 가운데는 2정도의 면적에 전극의 부식이 발생한 경우이다. 그리고 왼쪽은 비교적 정상적인 모듈이다. 실제로 모듈의 출력은 전극의 부식에 의한 모듈과 정상적인 모듈의 경우에는 큰 차이가 발생하지 않았으며, 셀의 노화가 진행된 모듈에서 20% 이상의 큰 출력 저하 현상을 관찰 할 수 있었다. 모듈의 평균온도는 셀이 노화된 모듈의 경우 17.5°C 정상모듈의 경우 16.6°C로 약간의 온도차이가 발생하고 있으며 이러한 온도차이도 효율 감소의 주된 원인으로 작용할 것이라고 생각된다.

그림 9는 실험에 사용된 태양전지 모듈의 특성 파라미터를 얻기 위하여 Dark I-V 특성을 실험한 그래프로 셀이 노화된 태양전지 모듈의 저항 성분이 전체적으로 크게 증가하였음을 확인할 수 있다. 그림 9은 실험에 사용된 태양전지 모듈의 특성 파라미터를 얻기 위하여 Dark I-V 특성을 실험한 그래프로 셀이 노화된 태양전지 모듈의 저항 성분이 전체적으로 크게 증가하였음을 확인할 수 있다.

4. 결 론

본 논문에서는 태양광발전 시스템에서 주요 부분을 차지하는 PV 모듈의 손실 요인에 대해서 2가지 실험을 통해 분석하였다. 첫 번째는 Interconnection 공정에서 발생하는 영향으로 Ribbon과 출력단자용 구성 재료의 저항에 따른 전기적 손실을 라미네이션 공정전의 시료와 공정후의 시료를 제작하여 비교분석 하였다. 그 결과로부터 Ribbon과 셀의 Interconnection에 의한 전기적 출력 감소율은 2.88%로서 실험에 적용된 16셀의 시료에서 1W의 전기적 출력 감소폭을 보였으며 이는 대면적 모듈로 갈수록 손실되는 전력량은 증가할 것으로 예상된다. 또한 라미네이션 공정을 한 시료의 경우는 라미네이션 공정전의 시료에 비해 단위 셀의 경우 평균적으로 0.081W가 증가하였고 3.7%의 증가율을 보였다. 출력단자의 구성 재료에 따른 전기적 손실은 라미네이션 전과 후의 시료에서 각각 0.49W와 0.50W의 전기적 손실을 나타냈으며, 비교적 재연성 있는 실험 결과를 얻을 수 있었다. 두 번째는 태양전지 셀의 노화에 대한 부분으로 태양전지 모듈의 성능 감소에서는 전극의 부식, EVA sheet의 변색, 셀의 노화 등의 여러 요인이 있지만, 전극의 부식이 광범위하게 발생하지 않는다면 셀의 노화가 가장 큰 원인으로 작용한다.

는 것을 확인하였다. 셀의 노화로 인하여 모듈 전체의 직렬저항이 80% 정도 증가하였으며, 이로 인하여 정상 시료보다 효율이 약 20%정도 감소하는 현상을 확인하였다. 또한 모듈의 직렬 저항 증가가 셀의 동작 온도를 상승 시킨다는 것을 확인할 수 있었다.

태양광발전 시스템에서 최대한의 효율을 얻기 위해서는 전력변환 장치의 효율 향상뿐만 아니라 PV 모듈을 구성하는 고 효율의 Cell을 개발하는 것과 이에 못지않게 모듈을 제작하는 과정에서 발생하는 손실 요인들을 최소화하는 것도 매우 중요하다. 향후 이러한 연구들은 태양광 산업의 발전에 크게 기여하게 될 것이다. 

참 고 문 헌

- [1] 강기환, 유권종, 안형근, 한득영, “태양전지모듈에서 Interconnection용 SnPbAg paste가 전기적 특성에 미치는 영향”, 한국전기전자재료학회 하계학술대회 논문집, pp. 71~74, 2003. 7.
- [2] M. A. Quintana, et al., “Diagnostic Analysis of Silicon Photovoltaic Module after 20-Year Field Exposure”, Presented at 28th IEEE Photovoltaic Specialists Conference, Anchorage, Sept. pp. 15-22, 2000.

- [3] 이진섭, 강기환, 박지홍, 유권종, 안형근, 한득영, “PV 모듈 제조공정에서 Interconnection에 따른 전기적 손실 특성 분석”, 대한전기학회 하계학술대회 논문집, pp. 216~217, 2007. 7.
- [4] 박지홍, 강기환, 화이티루 로렌스, 안형근, 유권종, 한득영, “태양전지 셀의 열화와 직렬저항의 변화에 따른 태양전지 모듈의 특성 해석”, 한국전기전자재료학회 하계학술대회 논문집, pp. 28~29, 2006.
- [5] 강기환, 유권종, 박경은, 안형근, 한득영, “태양전지 모듈 제조를 위한 요소기술 연구”, 대한전기학회 하계학술대회 논문집, pp. 1365~1367, 2003. 7.

〈필자소개〉



류세환(柳世桓)

1974년 5월 11일생. 1998년 건국대 공과대학 전기공학과 졸업. 2000년 동 대학원 전기공학과 졸업(석사). 2000년~현재 동 대학원 전기공학과 박사과정.