

## FFT를 이용한 위상추종 방법

柳江烈\*, 李鐘弼\*\*, 金泰鎮\*\*, 楊東旭\*\*\*, 宋義鎬§, 閔丙德†

### A Method of PLL(Phase-Locked Loop) using FFT

Kang-Ryul Ryu, Jong-Pil Lee, Tae-Jin Kim, Dong-Wook Yoo, Eui-Ho Song and Byung-Duk Min

#### 요 약

본 논문에서는 계통 연계형 태양광 발전 시스템의 새로운 FFT에 의한 위상추종 알고리즘을 제안한다. 신재생에너지 분야에 적용되는 계통연계형 인버터에서는 계통과 동기를 위해서 반드시 계통의 위상 정보가 필요하다. 일반적으로 사용하는 3상 D-Q 변환에 의한 위상 추종과 달리 새롭게 제안하는 FFT를 사용하는 알고리즘은 개인튜닝 부분이 필요 없어 직접제어가 가능하며, FFT의 특성상 기본주파수 이외의 성분을 제외한 강력한 노이즈 제거효과로 인해 노이즈에 강한 특징을 가지고 있다. 시뮬레이션과 실험을 통하여 제안한 알고리즘의 성능이 만족함을 보였다.

#### ABSTRACT

This paper proposes the PLL(Phase-Locked Loop) algorithm by a new FFT(Fast Fourier Transform) in a grid-connected PV PCS( Photovoltaics Power Conditionning System). The grid-connected inverter that is applied in a new renewable energy field needs the grid phase information for synchronism. Unlike the PLL which is normally used by three phase D-Q conversion, the proposed PLL algorithm using FFT has non -gain tuning and the powerful noise elimination by the characteristics of FFT. Both simulation and experimental result show that proposed algorithm has the good capacity.

**Key Words :** Fast Fourier Transform algorithm, Phase Lock Loop, Grid-connected inverter, PV PCS

#### 1. 서 론

1차 2차 석유파동과 근래의 유가 폭등으로 인하여

신재생에너지 부분이 각광 받으면서 전력변환 장치의 계통연계 운전에 대한 연구가 활발히 전개되고 있다. 계통연계 운전을 하기 위해서는 반드시 계통의 위상정보를 정확히 측정하여 계통의 주파수와 위상이 동일 한 상태로 전류를 공급하여야 한다. 그러기 위해서는 위상추종 알고리즘이 필요하다. 일반적인 위상추정은 3상 D-Q 변환을 통하여 위상정보를 얻는데 3상이 센서나 부하의 영향으로 불평형 상태가 된다. D-Q 변환된 전압의 성분에 리플이 상당히 섞여 있어 제어기를 안정적으로 튜닝하는데 어려움이 있다<sup>[1]</sup>.

본 논문에서는 이런 문제점을 해결하기 위해 지금까

\*교신저자 : 정회원, 한국전기연구원 선임연구원  
E-mail : badmin@keri.re.kr

\*\*정회원, 한국전기연구원 위촉연구원

\*\*\*정회원, 한국전기연구원 선임연구원

\*\*\*\*정회원, 한국전기연구원 책임연구원

§정회원, 창원대 제어계측공학과 교수

접수일자 : 2007. 12. 31 1차 심사 : 2008. 2. 6

심사완료 : 2008. 4. 1

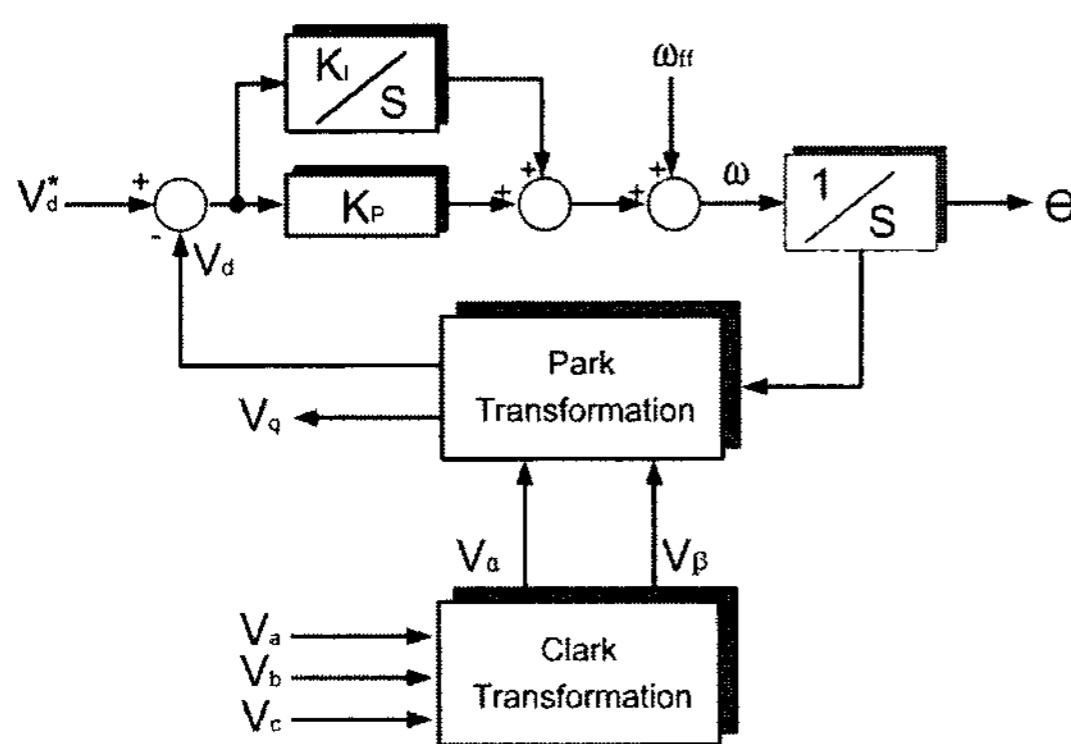


그림 1 일반적인 3상 PLL 구조

Fig. 1 General three phase PLL structure

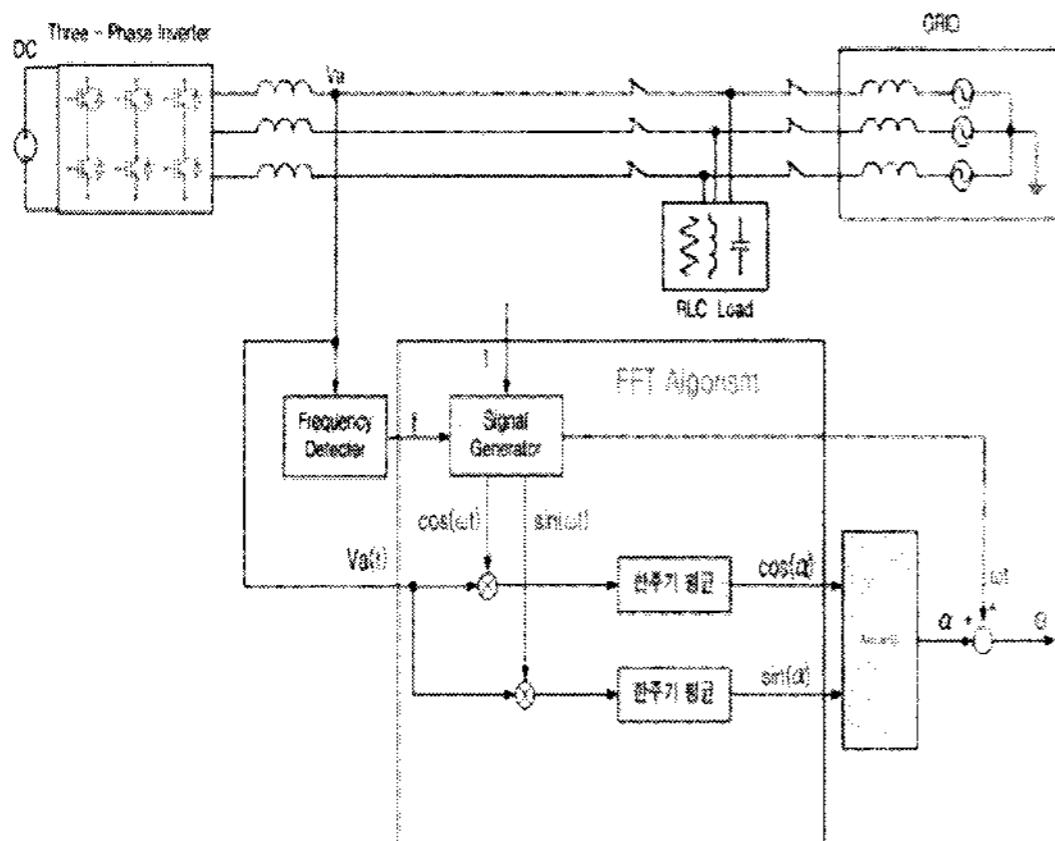


그림 2 제안된 PLL의 개념도

Fig. 2 Diagram of Proposed PLL

지 사용되지 않은 새로운 FFT 방법에 의한 계통위상 추정 알고리즘으로 일반적인 마이크로프로세서를 이용하여 시간적인 문제없이 FFT 할 수 있는 방법과 이를 이용하여 계통의 위상을 번거로운 개인 튜닝 과정 없이 직접적으로 얻는 방법을 제시하고 컴퓨터 시뮬레이션과 실험을 통해서 우수성을 검증한다.

## 2. 일반적인 3상 D-Q변환을 이용한 PLL

일반적인 3상 PLL(Phase-Locked Loop)의 구조는 d 축의 전압을 0으로 만들어 제어하는 방법으로 위상을 추정하는 형태를 사용하고 있다<sup>[2][3]</sup>. 이 경우 그림 1과 같이 PI제어기가 들어가게 되므로 인해 최적의 개인을 튜닝하는 문제가 있으며 이로 인해 위상을 추종할 수 있는 범위가 존재하게 되어 모든 신호의 모든 영역에

대해서 추종하는 것은 불가능하다. 따라서 PLL이 동작할 수 있는 영역과 추종 속도에 한계가 있다.

새롭게 제안하는 PLL 방법은 그림 2의 전체 개념도로 쉽게 알 수 있다. 계통의 3상 중에 한 상의 전압을 센싱하여 기존의 FFT(Fast Fourier Transform) 알고리즘과 달리 새로운 고조파 분석방법으로 신호를 분석하고 계통전압의 크기와 위상성분을 추출하여 위상을 추종한다.

### 3.1 주파수 추출 방법

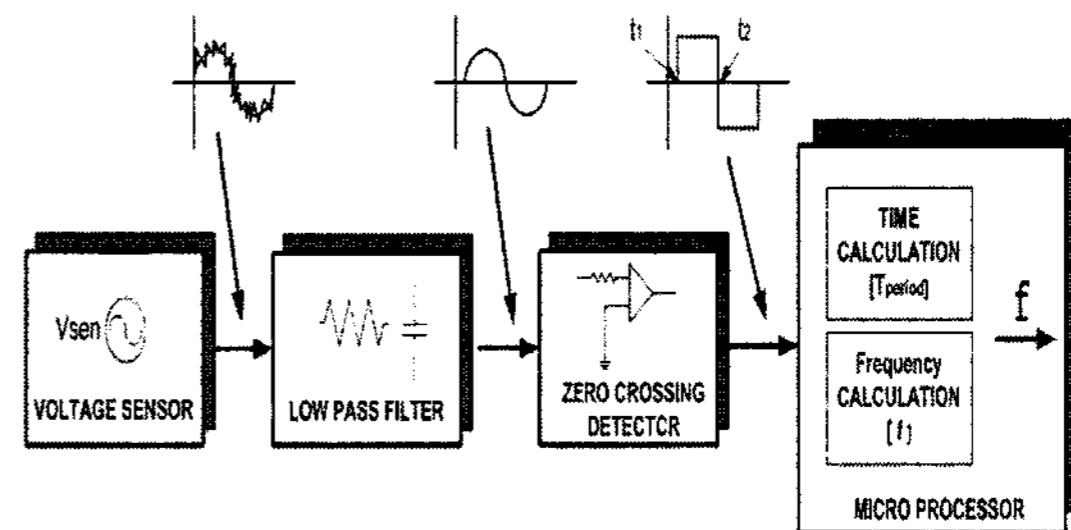


그림 3 주파수 측정 방법

Fig. 3 Frequency measurement method

본 논문에서 사용된 주파수 추출 방법은 그림 3와 같으며, 입력 전원 신호는 RC 저역 필터를 통하여 충분히 기본파 이외의 노이즈 성분을 감쇄시킨다. 이 신호를 영 전압 센싱 회로의 입력으로 사용하면 구형파가 얻어지며 이 신호를 마이크로프로세서로 입력하여 펄스폭의 시간을 정확하게 측정하여 주파수를 계산 할 수 있다. 영 전압 센싱 회로의 출력에 나오는 구형파 신호의 상승시간 ( $t_1$ )과 하강시간( $t_2$ )를 이용하여 다음과 같이 주기( $T_{period}$ )를 구할 수가 있다.

$$T_{period} = 2(t_2 - t_1) \quad (1)$$

주파수는 주기의 역이므로 수식 (2)와 같이 구할 수가 있다.

$$f = \frac{1}{T_{period}} \quad (2)$$

이 주파수를 이용하여 기준파형의 위상을 구할 수 있으며 위상정보를 이용하여 코사인 및 사인 기준 신호를 만들 수 있다.

### 3.2 새로운 위상 추출 방법

계통 전압은 다양한 부하가 존재함으로 인해 고조파 성분이 많이 포함되어 있다. 기본파에 동기 시키는 것이 계통 연계형 태양광 발전장치의 목적이므로 고조파 성분 및 노이즈 성분을 제거한 기본파 성분을 추출하는 것이 필요하다. 계통 전압신호는 기본파 + 3고조파 성분 + 5고조파 성분 + 7고조파 성분 + ... 즉 수식 (3)과 같은 식으로 나타낼 수 있다.

$$\begin{aligned} V_{GRID}(t) &= V_m \cos(\omega t + \alpha) \\ &+ \sum_{n=2}^{\infty} V_{mn} \cos(n\omega t + \alpha_n) \\ &+ \sum_{n=2}^{\infty} V_{mn} \sin(n\omega t + \beta_n) \end{aligned} \quad (3)$$

$V_{GRID}(t)$  : 계통 전압,  $\alpha$  : 위상,  $\omega$  : 계통의 각 주파수( $2\pi f$ ),  $\alpha_n$  :  $n$ 차 고조파 cosine 위상,  $V_m$  : 기본파 성분의 크기,  $V_{mn}$  :  $n$ 차 고조파 성분의 크기,  $\beta_n$  :  $n$ 차 고조파 sine 위상

계통전압 신호와 일치시키기 위해서는 기준 신호와의 위상차인  $\alpha$ 를 기존의 복잡한 FFT방법이 아닌 쉽고 빠른 새로운 FFT방법을 이용하여 구해낸다. 앞 절의 주파수를 측정하는 방법을 이용하여 주파수를 구하고 코사인과 사인 기준신호를 수식 (4)와 같이 발생시킨다.

$$V_{REFCOS}(t) = \cos(\omega t), V_{REFSIN}(t) = \sin(\omega t) \quad (4)$$

두 기준신호를 각각 위상을 구하고자 하는 입력 전원신호  $V_{GRID}(t)$ 에 곱하면 수식 (5)와 (6)과 같다.

$$\begin{aligned} V_{GRIDC}(t) &= V_{GRID} \times V_{REFCOS}(t) \\ &= (V_m \cos(\omega t + \alpha) + \text{harmonics}) \times \cos(\omega t) \\ &= \left( \frac{V_m \cos(\alpha) + V_m \cos(2\omega t + \alpha)}{2} \right) \\ &\quad + \text{harmonics} \times \cos(\omega t) \end{aligned} \quad (5)$$

$$\begin{aligned} V_{GRIDS}(t) &= V_{GRID} \times V_{REFSIN}(t) \\ &= (V_m \sin(\omega t + \alpha) + \text{harmonics}) \times \sin(\omega t) \\ &= \left( \frac{V_m \sin(2\omega t + \alpha) - V_m \sin(\alpha)}{2} \right) \\ &\quad + \text{harmonics} \times \sin(\omega t) \end{aligned} \quad (6)$$

식(5), (6)을 보면 정현파 신호와 직류성분 ( $\cos(\alpha)$ ,  $\sin(\alpha)$ )으로 구성되어져 있다. 정현파 신호는 기본파의

2배 이상의 주파수 성분을 가진 신호로 구성이 되어 있다. 이는 2배의 주파수 주기 동안 평균을 하면 정현파 성분은 모두 한주기 평균은 0이므로 직류성분만 얻을 수 있다. 한주기 동안 평균하면 다음과 같이 위상차  $\alpha$ 에 대한 코사인 성분과 사인 성분만 남게 된다.

$$V_{\cos\alpha} = \frac{1}{T_{period}} \int_0^{T_{period}} V_{GRIDC}(t) = \frac{V_m}{2} \cos(\alpha) \quad (7)$$

$$V_{\sin\alpha} = \frac{1}{T_{period}} \int_0^{T_{period}} V_{GRIDS}(t) = -\frac{V_m}{2} \sin(\alpha) \quad (8)$$

수식 (7)과 (8) 두 성분으로부터 계통전원 전압의 파형 크기  $V_m$  및 위상차  $\alpha$ 를 수식 (9)와 (10)과 같이 구할 수 있으며 수식 (11)과 같이 현재의 위상을 구할 수 있다.

$$V_m = 2 \sqrt{V_{\cos\alpha}^2 + V_{\sin\alpha}^2} \quad (9)$$

$$\alpha = \text{actan}\left(\frac{V_{\sin\alpha}}{V_{\cos\alpha}}\right) \quad (10)$$

$$\theta = \omega t + \alpha \quad (11)$$

### 3.3 새로운 FFT의 프로그램 기법

새로운 형태의 FFT 알고리즘은 그림 4에서 보는 것과 같이 한주기 동안의 평균이 필요하다. 한주기의 평균은 한주기마다 값을 얻을 수 있으므로 데이터의 개신주기가 길어 빠른 제어를 필요로 하는 시스템에서는 이용하는데 문제가 될 수 있다.

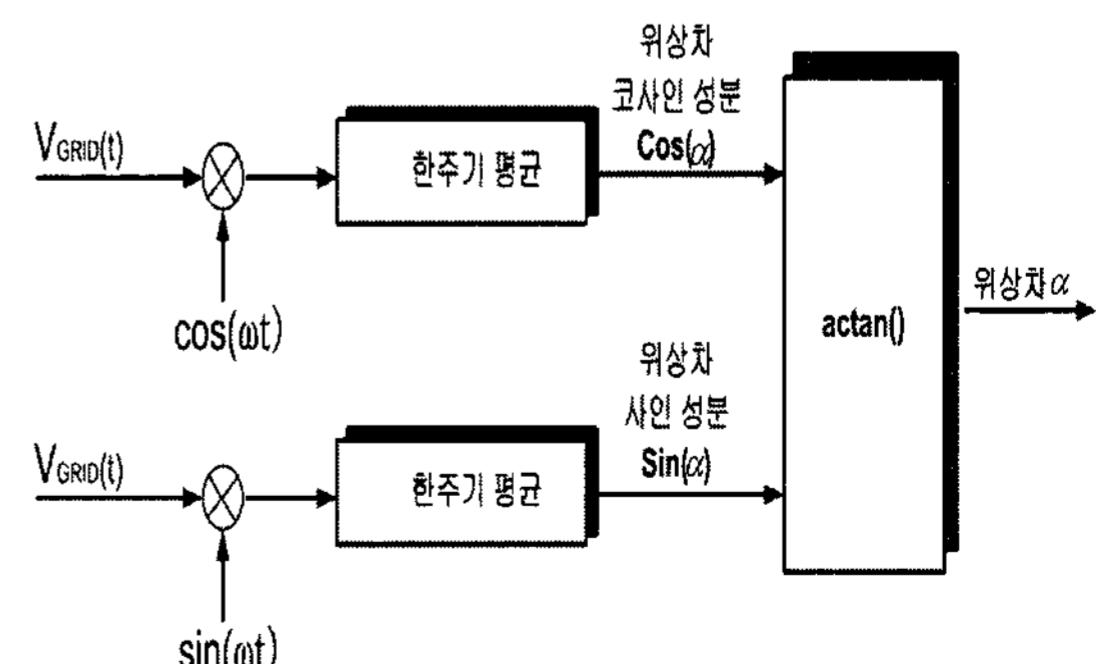


그림 4 위상차를 구하는 개념도

Fig. 4 Diagram of phase difference

시간적인 문제를 해결하기 위해서는 그림 5과 같은

링버퍼를 사용하여 항상 현재 시점에서 한주기 동안의 데이터를 저장하고 있다면 인터럽터 주기마다 위상정보 및 크기 정보를 얻을 수 있어 제어주기를 제어기의 최대 빠르기 인터럽터 주기로 가져갈 수 있는 장점이 있다.

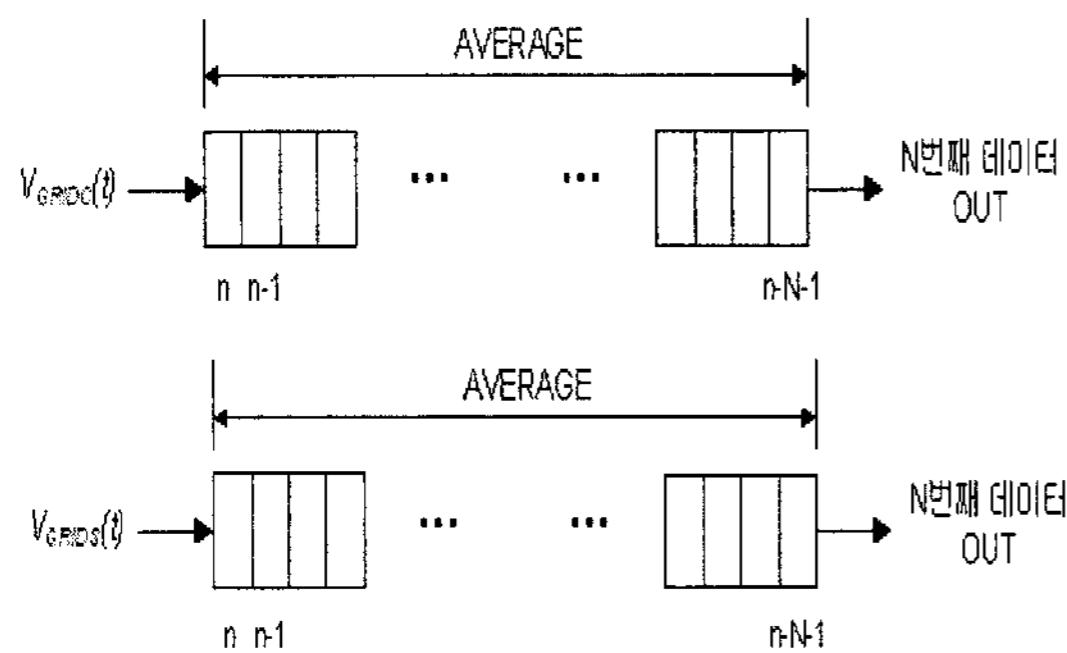


그림 5 버퍼를 이용한 연속 평균방법

Fig. 5 Serial average method to using buffer

$$SC_n = SC_{n-1} + DATA_C_n - DATA_C_{n-N}$$

$$V_{\cos \alpha} = \frac{2}{N} SC_n \quad (12)$$

$$SS_n = SS_{n-1} + DATA_S_n - DATA_S_{n-N}$$

$$V_{\sin \alpha} = \frac{2}{N} SS_n \quad (13)$$

$n$  : 현재 인터럽트 시점,  $n-1$  : 이전 인터럽트 시점,

$N$  : 버퍼의 총 개수,  $SC$  : cosine 성분버퍼의 합,

$SS$  : sine 성분의 버퍼의 합

수식 (12)와 (13)을 통해 계산량을 살펴보면 곱셈  $\times 2$ , 덧셈  $\times 2$ , 뺄셈  $\times 2$ , square root  $\times 1$ , arctan  $\times 1$ 로 기본파 신호의 크기와 위상차를 구할 수 있다. 한주기 평균을 위해서 버퍼가 한주기 동안의 데이터를 저장할 수 있는 양이 필요하나 큰 양이 아니다. 예로 100  $\mu s$ 의 인터럽터 주기를 가진다고 했을 때 계통주파수가 60Hz이므로 166개의 버퍼만 필요하다. 따라서 알고리즘을 통해 얻은 위상차  $\alpha$ 를 수식 (14)과 같이 더하면 계통의 전압신호 위상과 정확히 일치하는 위상을 구할 수 있다.

$$\text{계통전원 전압의 위상} = \omega t + \alpha \quad (14)$$

## 4. 시스템 구성 및 실험결과

### 4.1 시스템 구성

제안된 PLL의 실험은 그림 6의 250kW 계통 연계형 PV PCS를 사용하였다<sup>[4][5]</sup>. 태양전지 모듈을 통해 450 V~850V를 입력 받아 DC/DC 컨버터에서 일정한 DC 650V를 인버터에 공급하고 인버터에서 3상 AC 380V<sub>rms</sub> 전압을 출력하도록 구성되어 있다.

본 시스템의 제어기 설계 시 최대한 TMS320F2812 (DSP)가 가진 기능을 활용하도록 설계하였으며 디버깅 및 개발을 위한 부분들을 고려하여 설계되었다. 제어기의 전체 구성은 그림 7과 같으며, 그림 8에서 제작된 제어기를 확인 할 수 있다.

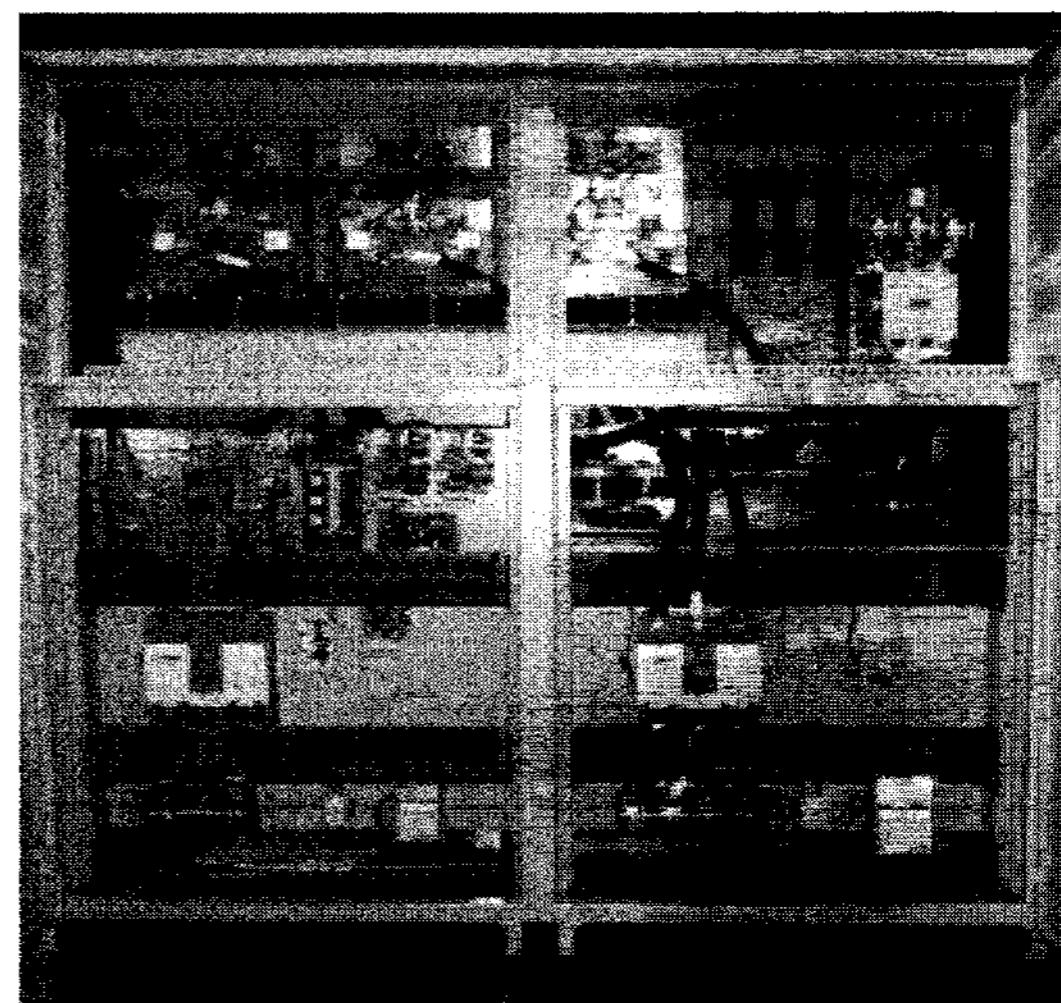


그림 6 250kW PV PCS 하드웨어 사진

Fig. 6 Prototype of PV PCS hardware

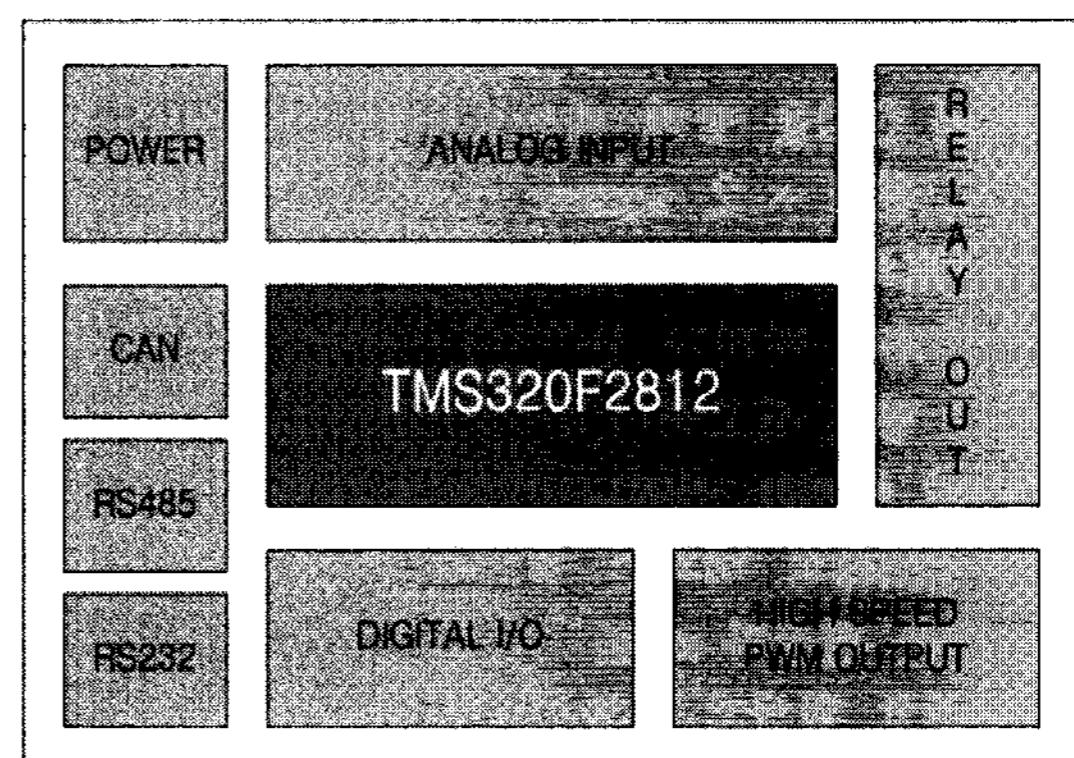


그림 7 PV PCS 제어기의 블럭도

Fig. 7 Block diagram of PV PCS Controller

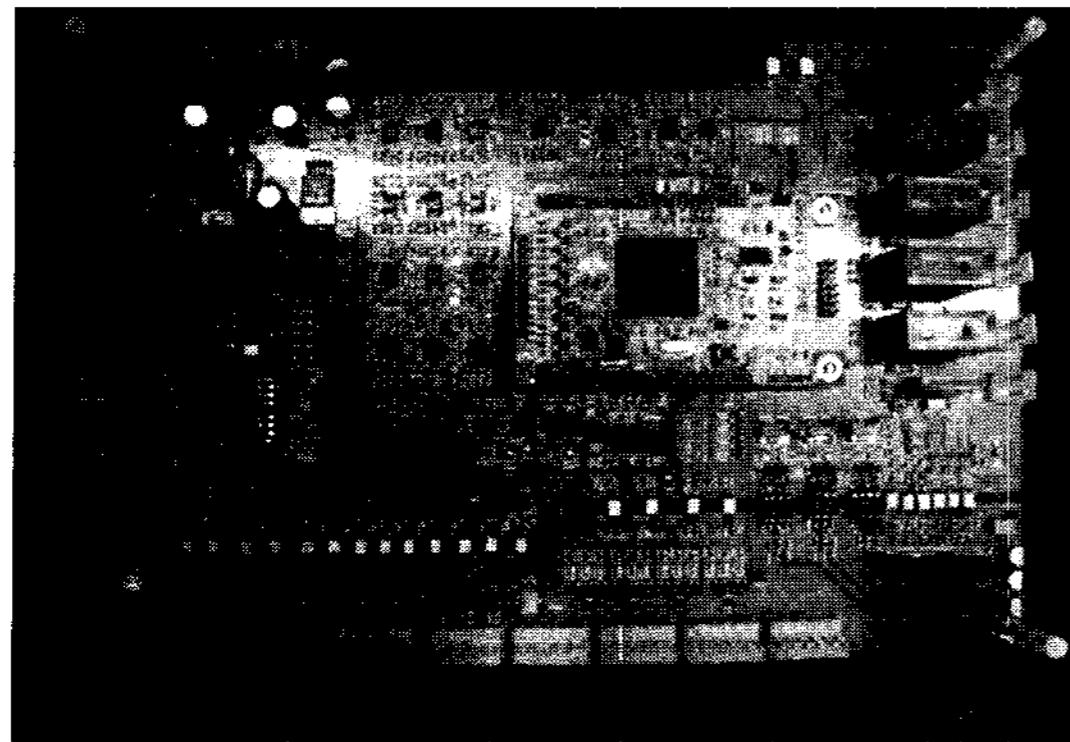


그림 8 PV PCS 제어기의 사진

Fig. 8 Prototype of PV PCS Controller

#### 4.2 실험결과

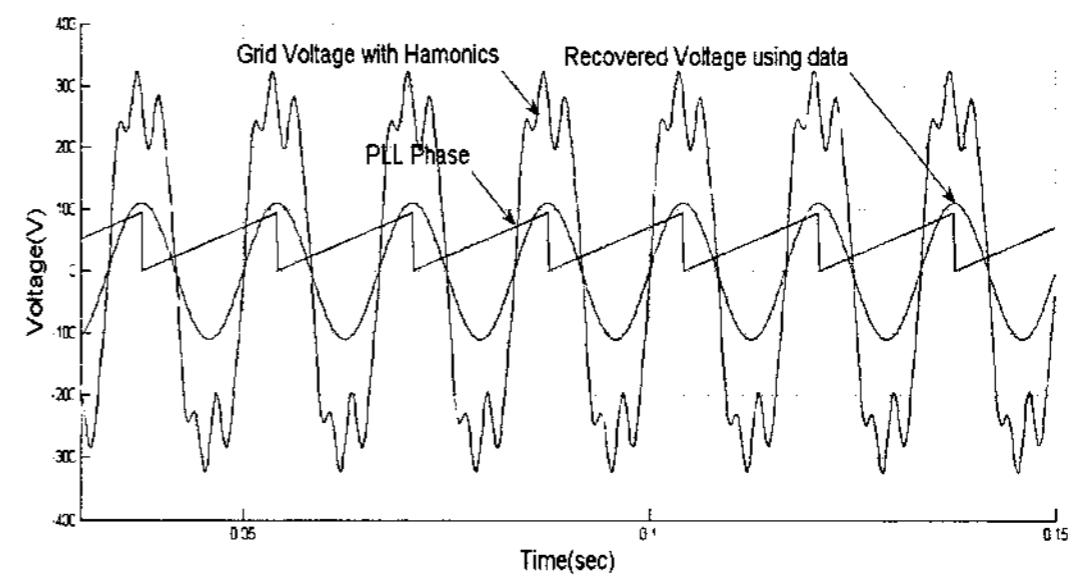
제안한 FFT를 이용한 PLL의 동작특성을 확인하기 위해 Matlab을 이용한 컴퓨터 시뮬레이션과 250kW 계통 연계형 PV PCS를 사용하여 실험을 하였다. 표 1은 컴퓨터 시뮬레이션 및 실험에 적용된 PV PCS의 파라미터이다.

표 1 계통연계형 태양광 인버터의 파라미터

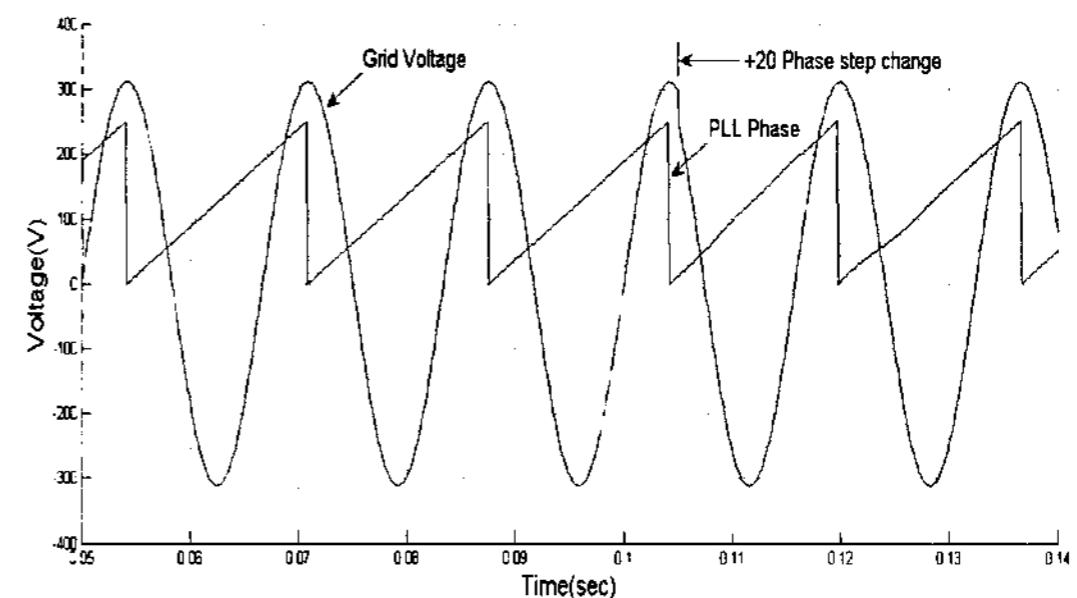
Table 1 Parameter of Grid Connected Photovoltaic Inverter

Parameter	Value
DC Link Voltage ( $V_{dc}$ )	650V
AC Output Line Voltage (3 $\phi$ )	380Vrms
Switching Frequency	10kHz
Filter Inductance (L)	700 $\mu$ H
Filter Capacitor (C)	15 $\mu$ F

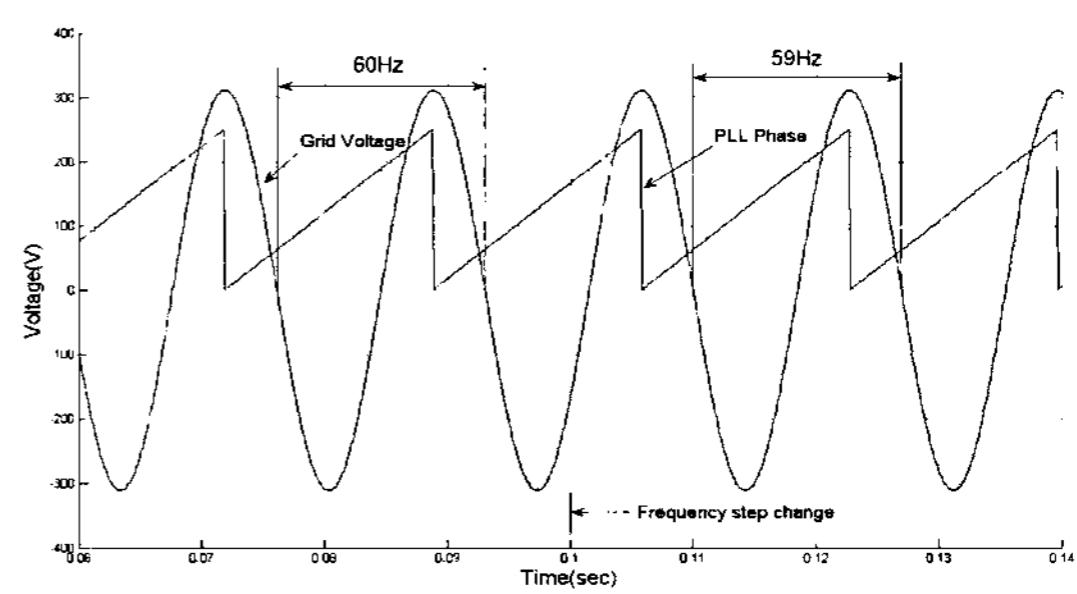
제안된 FFT를 이용한 PLL의 특성을 확인하기 위해 그림 9와 10과 같이 고조파, 위상, 주파수대한 입력조건으로 시뮬레이션과 실험을 하였다. 실험은 PV PCS의 제어기의 3상 계통전원 전압  $V_a$ ,  $V_b$ ,  $V_c$  센싱 포트에 입력으로 고조파, 위상, 주파수에 따른 조건을 만들어 검출하도록 하여 실험 하였다. 그림 9와 10의 (a)는 기본파에 3, 5, 7 고조파를 각각 20%, 10%, 10%로 합성하여 계통전원 전압으로 검출하도록 하였다. 제안된 FFT 방법의 특성으로 기본파 이외의 고조파 성분을 필터링 하여 기본파에 의한 우상이 잘 추종됨을 확인할 수 있다. (b)는 계통전원 전압의 위상을 20°도 이동



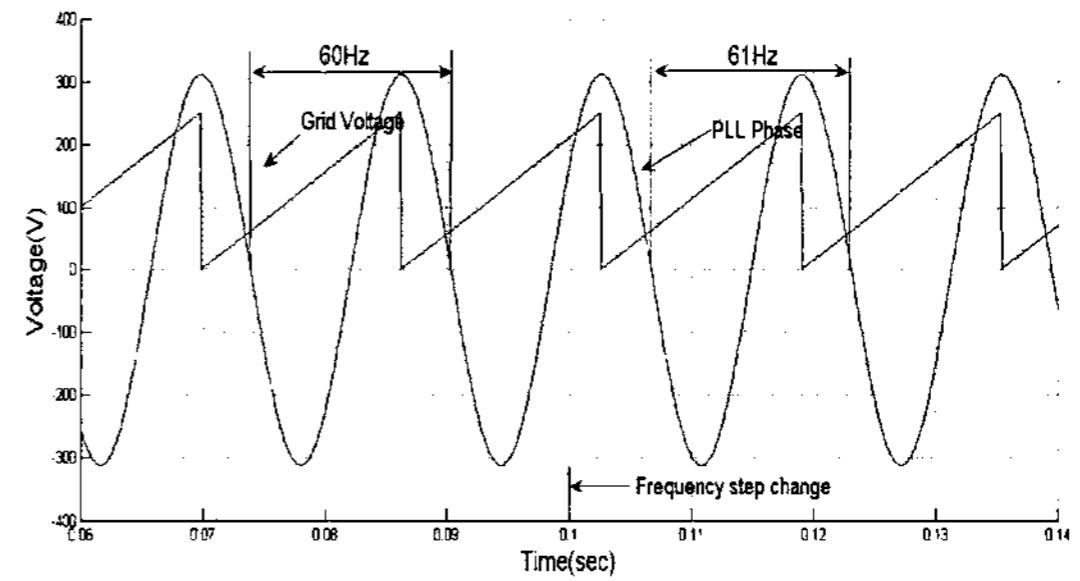
(a) 고조파에 의한 PLL (3차,5차,7차)



(b) 위상 이동에 의한 PLL (20°)



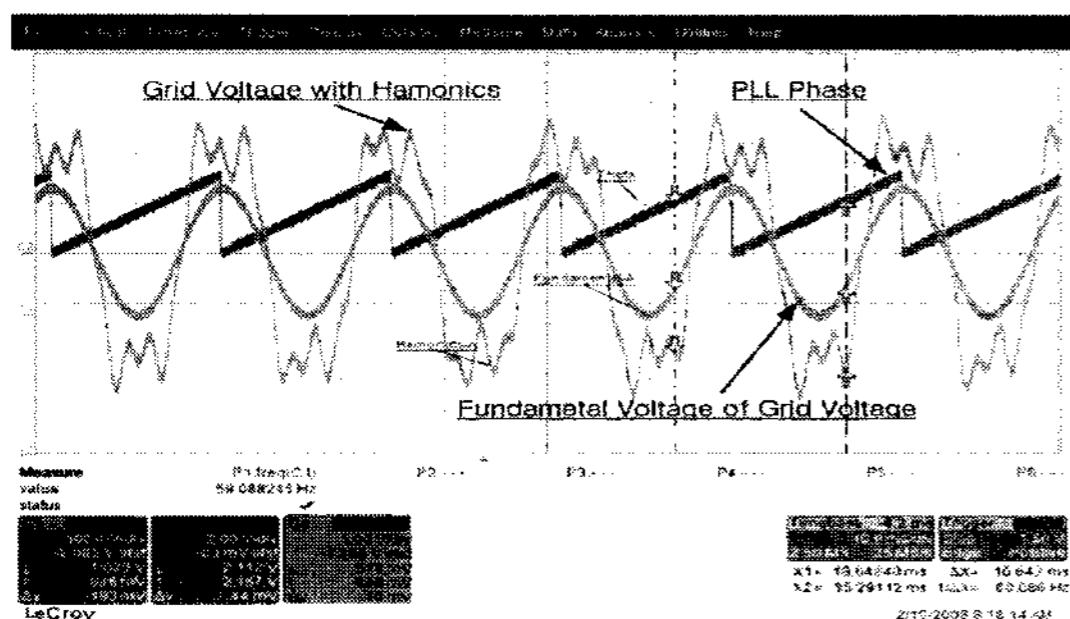
(c) 주파수 변동에 의한 PLL (60Hz → 59Hz)



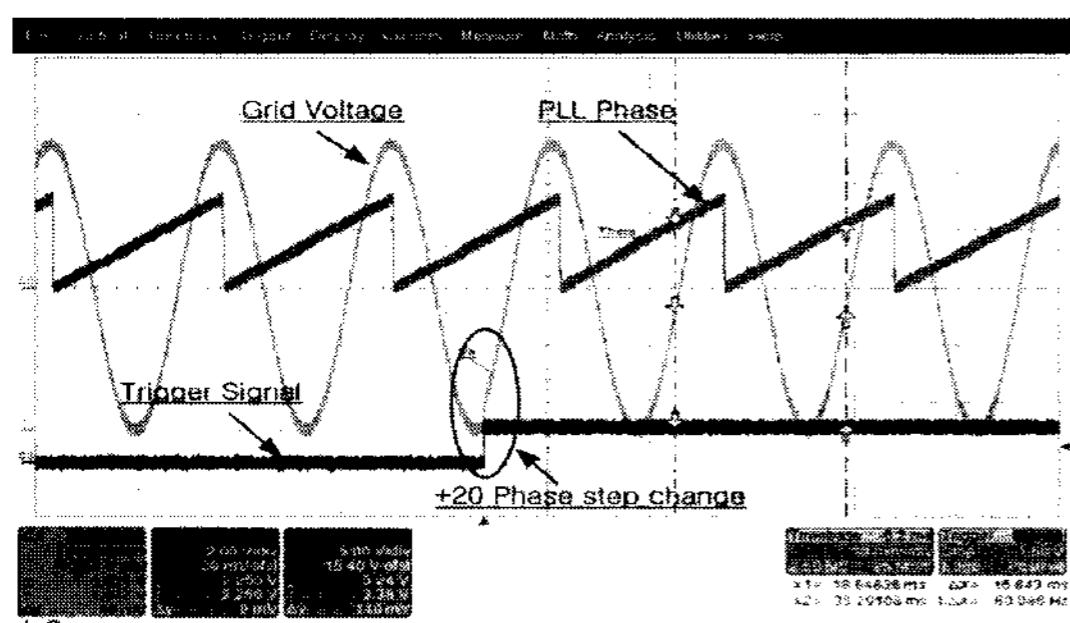
(d) 주파수 변동에 의한 PLL (60Hz → 61Hz)

그림 9 FFT를 이용한 PLL의 시뮬레이션 결과

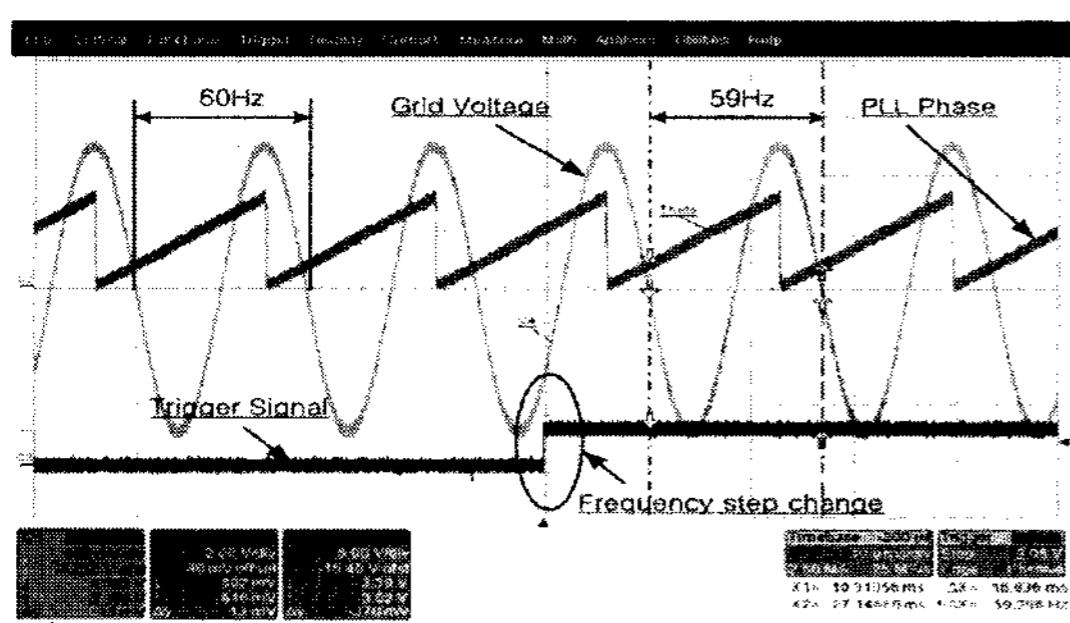
Fig. 9 Simulation result of PLL using FFT



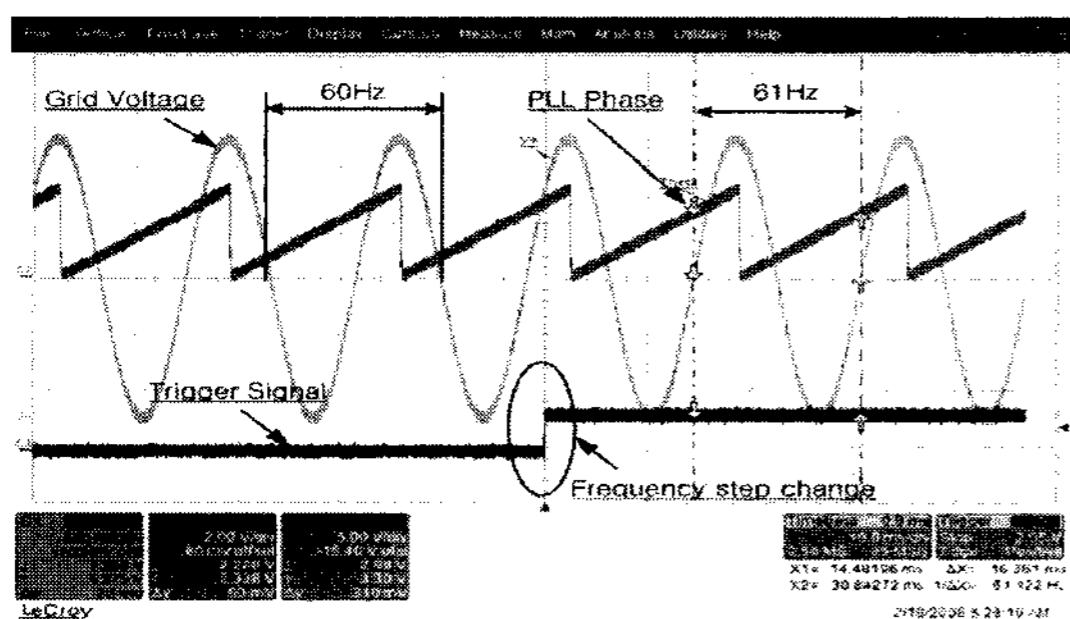
(a) 고조파에 의한 PLL (3차, 5차, 7차)



(b) 위상 이동에 의한 PLL (20°)



(c) 주파수 변동에 의한 PLL (60Hz → 59Hz)



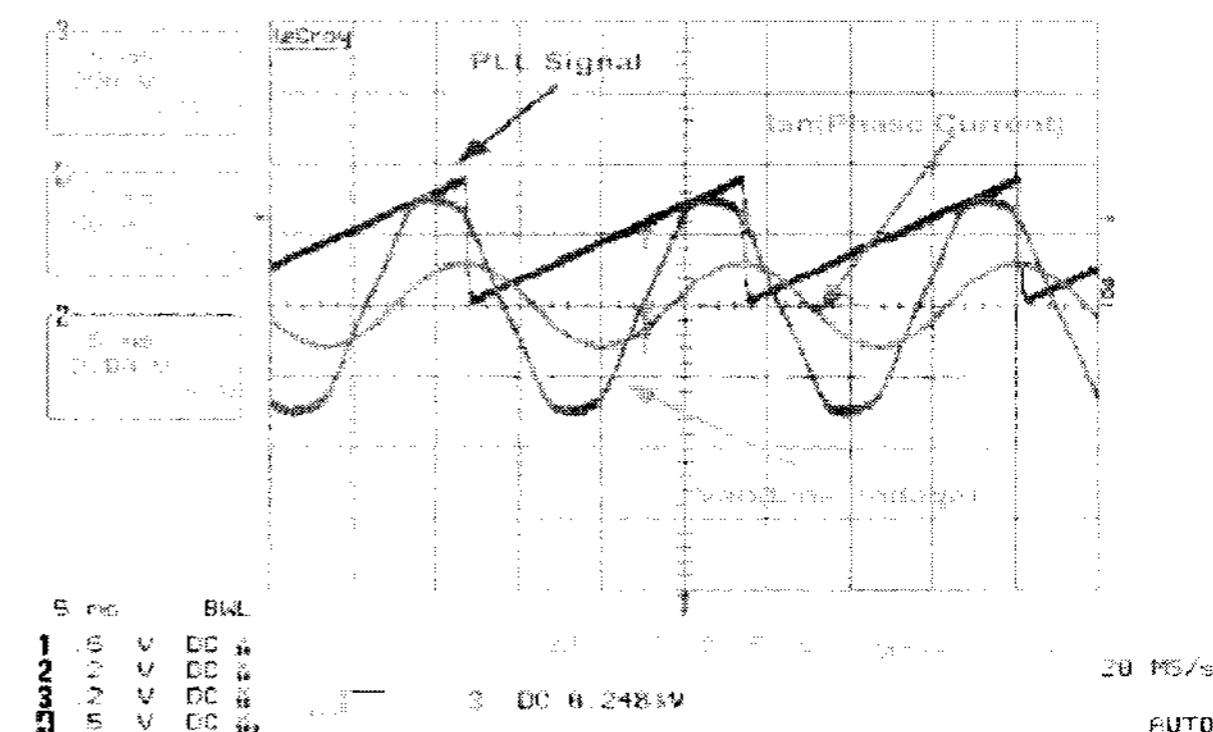
(d) 주파수 변동에 의한 PLL (60Hz → 61Hz)

그림 10 FFT를 이용한 PLL의 실험 결과

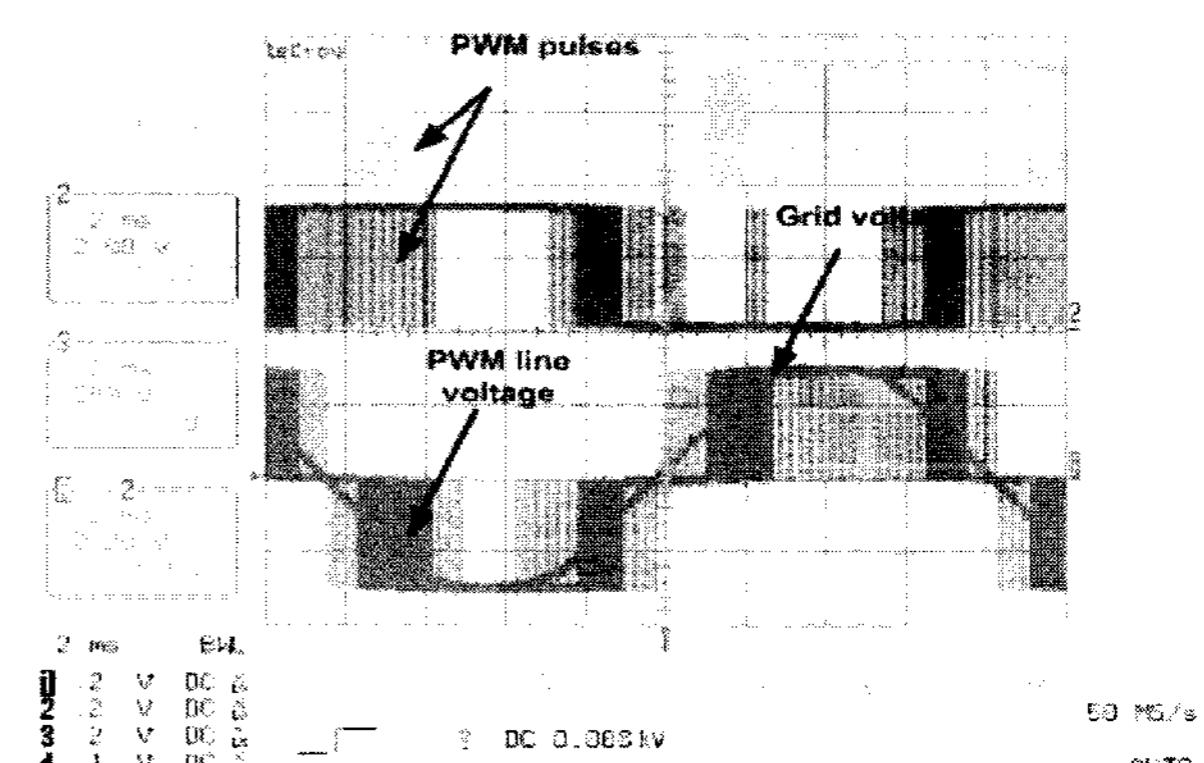
Fig. 10 Experimental result of PLL using FFT

했을 때 위상이 잘 추종됨을 확인 할 수 있다. (c)와 (d)는 계통전원 전압 주파수가 60Hz에서 59Hz, 61Hz로 각각 가변했을 때 위상이 잘 추종됨을 확인 할 수 있다. 계통 연계형 PV PCS의 계통전원 전압 동작 주파수 영역은 IEEE 929-2000에 따라 59.3Hz에서 60.5Hz이며 시뮬레이션과 실험의 주파수 영역은 동작특성에 만족한다<sup>[6]</sup>.

그림 11은 250kW 계통 연계형 PV PCS의 실험 결과이며, (a)에서 PLL실험 결과 파형을 확인 할 수 있다. 상전류에 정확히 동기 됨을 알 수 있으며 상전류가 선 간전압보다 30°뒤짐을 확인 할 수 있다. dq축의 d축을 코사인 값에 고정 시켰기 때문에 (a)에서 보듯이 위상이 0인 지점은 상전류의 최대점이 되게 된다. (b)는 계통 상전압과 정확히 동기하여 PWM을 발생한 것을 보여주는 파형이다. 전류제어기가 동작해서 전류를 상전압과 동기 하기 위해서는 위 그림과 달리 발생한 PWM 전압과 계통전압은 위상차를 가지게 될 것이다.



(a) 전압 및 전류 출력 파형



(b) PWM 출력 파형

그림 11 250kW 계통 연계형 PV PCS의 실험 결과

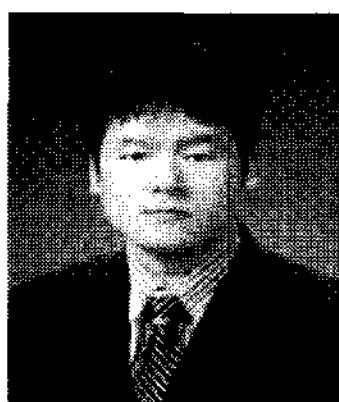
Fig. 11 Experimental result of grid-connected PV PCS

## 5. 결 론

본 논문은 새로운 FFT를 이용한 PLL의 방법을 제안 하였으며 시뮬레이션과 실험결과가 일치하다는 것을 알 수 있다. 개인 튜닝 과정없이 구현되었고, 입력 신호에 노이즈가 있어도 FFT를 통하여 정확히 기본파 신호를 측정하므로 노이즈에 강하고, 새로운 FFT 알고리즘이 간단하여 일반적인 마이크로프로세서로도 시간 문제없이 구현이 가능함을 입증하였다.

## 참 고 문 헌

- [1] S.-K. Chung, "Phase-locked loop for grid-connected three-phase power conversion system", *Electric Power Applications. IEEE Proceedings*, Vol. 147, pp. 213-219, 2000, May.
- [2] L.N Arruda, B.J. Cardoso Filho, S.M. Silva, S.R. Silva, A.S.A.C. Diniz, "Wide bandwidth single and three-phase PLL structures for grid-tied PV systems", *Photovoltaic Specialists Conference, 2000. Conference Record of the Twenty-Eighth IEEE*, pp. 1660-1663, 2000, Sept. 15-22.
- [3] V. Kaura and V. Blasko, "Operation of a Phase Locked Loop System Under Distorted Utility Conditions", *IEEE Transactions on Industry Applications*, Vol. 33, No. 1, pp. 58-63, 1997.
- [4] B.D Min, J.P Lee, J.H Kim, T.J Kim, D.W Yoo, K.R R, J.J Kim, E.H Song, "A Novel Grid-Connected PV PCS with New High Efficiency Converter", *International Conference on Power Electronics*, pp. 478-482, 2007, Oct. 22-26.
- [5] J.P. Lee, B.D Min, J.J Kim, K.R R, T.J Kim, D.W Yoo, E.H Song, J.Y Yoo, "A New Topology for Photovoltaic 4 Series DC/DC Converter with High Efficiency Under Wide Load Range", *International Conference on Power Electronics*, pp. 257-260, 2007, Oct. 22-26.
- [6] IEEE Std 929-2000 IEEE Recommended Practice for Utility Interface of Photovoltaic (PV) Systems.
- [7] 김용균, 최종우, 김홍근, "디지털 PLL 제어의 특성 분석", 전력전자학회, 2003 춘계전력전자학술대회 논문집(2), pp. 548-553, 2003.
- [8] 정세교, 이대식, "PLL 기법을 이용한 단상 PWM 인버터의 정상상태 성능개선", 전력전자학회 논문지, 제9권, 제4호, pp. 356-363, 2004. 8.



**류강열(柳江烈)**

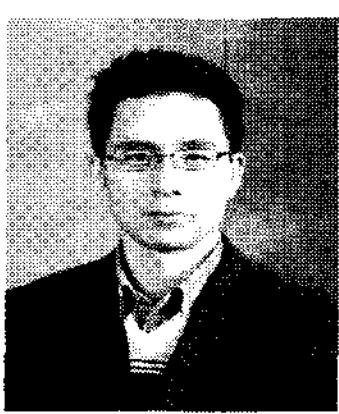
1979년 10월 9일생. 2006년 창원대 제어계 측공학과 졸업. 2008년 동 대학원 제어계 측공학과 졸업(석사). 2006년~현재 한국전기연구원 전력연구단 신재생에너지그룹 위촉연구원.



**이종필(李鍾弼)**

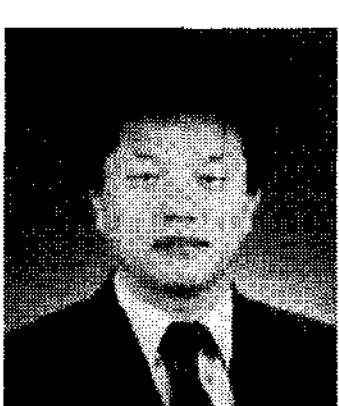
1972년 12월 28일생. 1997년 고려대 제어계 측공학과 졸업. 1999년 동 대학원 전기공학과 졸업(석사). 2007년~현재 동대학원 전자전기공학과 박사과정. 1999년~2005년 현대중공업 기계전기연구소 선임연구원.

2005년~현재 한국전기연구원 전력연구단 신재생에너지그룹 선임연구원.



**김태진(金泰鎮)**

1968년 8월 29일생. 1994년 부산대 전기공학과 졸업. 1997년 동 대학원 전기공학과 졸업(석사). 2005년 동 대학원 전기공학과 졸업(공박). 1995년 일본 오사카대학 초전도 연구센터 연구원. 1997년~현재 한국전기연구원 신재생에너지연구그룹 선임연구원.



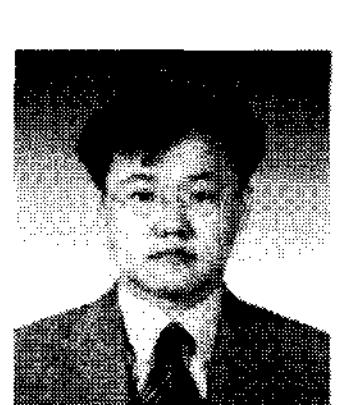
**유동욱(俞東旭)**

1959년 11월 3일생. 1983년 성균관대 공대 전기공학과 졸업. 1985년 연세대 대학원 전기공학과 졸업(석사). 1997년 성균관대 대학원 전기공학과 졸업(공박). 1985년~현재 한국전기연구원 전력연구단 신재생에너지그룹 책임연구원. 2000년~현재 당 학회 재무이사.



**송의호(宋義鎬)**

1962년 11월 23일생. 1988년 부산대 전자공학과 졸업. 1990년 포항공대 대학원 전기전자공학과 졸업(석사). 1993년 동 대학원 전기전자공학과 졸업(공박). 1993년~1996년 삼성전기(주) 선임연구원. 1996년~현재 창원대 공과대학 제어계측공학과 교수.



**민병덕(閔丙德)**

1967년 4월 28일생. 1990년 경북대 전자공학과 졸업. 1992년 포항공대 대학원 전자전기공학과 졸업(석사). 1997년 동 대학원 전자전기공학과 졸업(공박). 1997년~2000년 현대전자 전기자동차 연구팀 선임연구원. 2000년~2004년 현대중공업 전기자동차 연구팀 선임연구원. 2004년~현재 한국전기연구원 전력연구단 신재생에너지그룹 선임연구원.