

# AC PDP의 휘도 및 효율 향상을 위한 Long Discharge Gap 전극구조 연구

論 文  
57-5-15

## The New Structure in AC PDP with Long Discharge Gap for High Luminance and Luminous Efficacy

董 殷 鏞\* · 玉 政 于\*\* · 李 敦 揆\*\*\* · 李 海 準§ · 李 晷 駿§§ · 朴 正 后†

(Eun-Joo Dong · Jung-Woo Ok · Don-Kyu Lee · Hae-June Lee · Ho-Joon Lee · Chung-Hoo Park)

**Abstract** - One of the most important issues in AC PDP is luminance and luminous efficacy. To improve the luminance and luminous efficacy, new sustain electrode structure which contains long discharge gap is necessary. However, it causes a rise of firing voltage. In this experiment, a new structure is proposed in order to solve this problem. To drop the firing voltage, the hump shaped electrode is inserted into the forward area of the main discharge gap. The experimental results show that proposed structures with 160um discharge gap have high firing voltage by 38V, high luminance by 30% and high luminous efficacy by 15% compared with conventional type having 60um discharge gap. In addition, the proposed structure with hump electrode shows lower firing voltage by 24V compared with the test panel with 160um discharge gap which doesn't have hump electrode though they have similar luminous efficacy.

**Key Words** : PDP, Cell structure, Firing voltage, Long discharge gap, Luminous efficacy

### 1. 서 론

최근 디지털 지상파 방송의 본격화 및 방송권역의 확대, 케이블 TV의 디지털화 등의 대중매체의 발달과 더불어 대화면 평판 디스플레이에 대한 요구가 증대되고 있다. 이에 디지털 방송에 적합한 40인치 이상의 대형 디스플레이의 수요가 증가하고 있다. 현재 PDP(Plasma Display Panel)는 CRT(Cathode Ray Tube) TV를 대체할 평면 TV중 가장 뛰어난 경쟁력을 갖춘 디바이스로 평가받고 있다[1~3]. 그러나 현재 PDP는 다른 디스플레이 디바이스에 비해 휘도 및 효율이 낮다는 문제점을 지니고 있다. 또한 현재 사용되는 구동방식의 큰 문제점으로는 주사(Addressing)에 소요되는 시간이다. 주사에 소요되는 시간이 길어질수록 표시방전 시간이 감소하게 되고 이는 휘도의 감소로 이어지게 된다[4~8]. PDP의 휘도 및 효율을 증가시키기 위한 방법으로는 전극간 long gap의 적용과 높은 Xe 분압을 사용하는 방법이 일반적으로 알려져 있다. 두 가지 방법은 효율을 증가시킬 수 있지만 방전개시전압의 상승, 방전안정성, addressing, 오방전 등의 PDP 동작조건이 기존의 PDP 보다 더 나빠지게 된다[9,10].

본 연구에서는 PDP의 휘도 및 효율을 증가시키기 위하여, 투명전극인 ITO 전극을 사용하여 전극간에 long gap을 적용한 구조와 long gap 구조에서 동작전압 상승을 억제하기 위해서 long gap에 돌기를 적용한 구조를 제안하였다. 그리고 이를 4-inch test panel로 제작하여 기존의 short gap의 ITO 전극구조와 제안한 구조들에서 각각의 소비전력, 휘도, 효율, ICCD 이미지를 통한 방전형상과 화상을 표시하는데 필요한 주사(Addressing)에 소요되는 시간에 대해 측정하고 그 결과를 분석하였다.

### 2. 실험 방법

그림 1은 표 1과 같은 사양을 가진 4-inch AC PDP의 개략도를 나타낸 것이고, 그림 2는 이러한 AC PDP의 제작공정을 나타내고 있다.

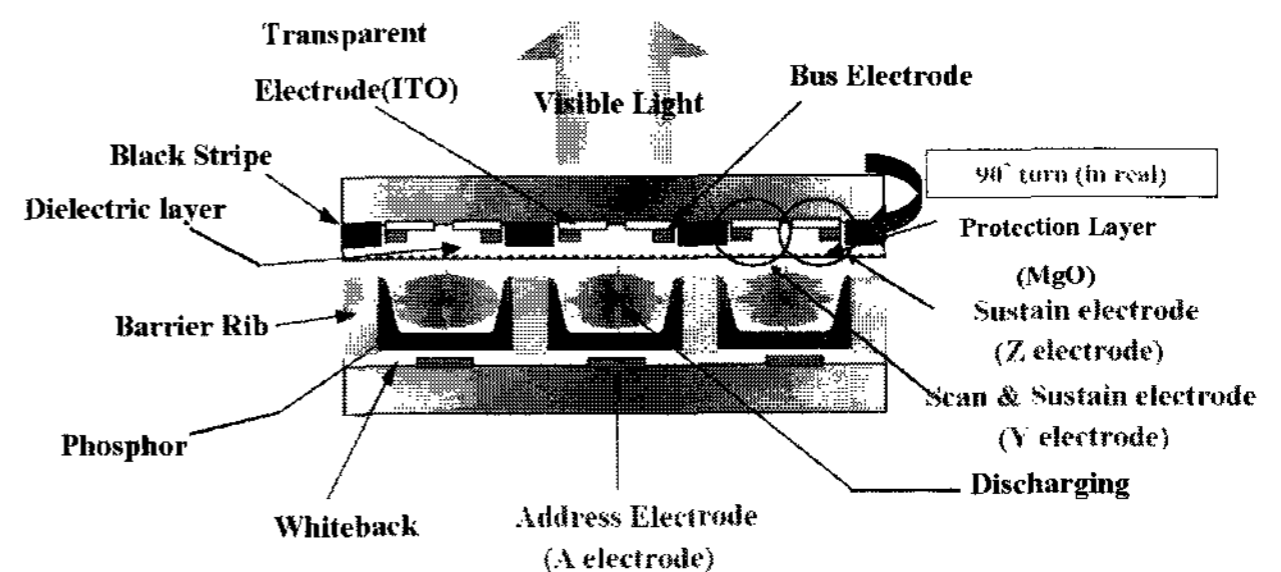


그림 1 표면방전형 ac-PDP의 개략도

Fig. 1 Schematic diagram of surface discharge type AC PDP

\* 正 會 員 : 韓 國 電 力 公 社 中 釜 山 支 店 配 電 補 修 part 長

\*\* 正 會 員 : 釜 山 大 工 大 電 氣 工 學 科 博 士 課 程

\*\*\* 正 會 員 : 東 義 大 專 任 講 師 · 工 博

§ 正 會 員 : 釜 山 大 工 大 電 氣 工 學 科 教 授 · 理 博

§§ 正 會 員 : 釜 山 大 工 大 電 氣 工 學 科 教 授 · 工 博

† 交 訊 著 者, 正 會 員 : 釜 山 大 工 大 電 氣 工 學 科 教 授 · 工 博

E-mail : parkch@pusan.ac.kr

接 受 日 字 : 2008 年 2 月 4 日

最 終 完 了 : 2008 年 4 月 10 日

그림 1에서 볼 수 있듯, AC PDP는 3mm 두께의 2장의 유리로 구성되어 있고, 이 중 상판유리에는 ITO(Indium Tin Oxide) 및 Ag로 된 방전유지전극이 있고, printing법에 의해 형성된 유전체가 유지전극을 덮고 있으며, 유전체 보호층인 MgO박막이 E-beam 기법에 의해 유전층상에 증착되어 있다.[11] 그리고 하판에는 방전을 제어하기 위한 Ag의 Address 전극과 이 전극을 보호하기 위한 Whiteback 유전층, 그리고 표면방전에서 발생하는 진공자외선(VUV, Vacuum Ultra Violet)을 가시광으로 변환하는 Red, Green, Blue 삼원색의 형광체가 도포되어 있으며, 인접 셀과의 구분을 위하여 sandblast 기법에 의한 격벽이 형성되어 있다.

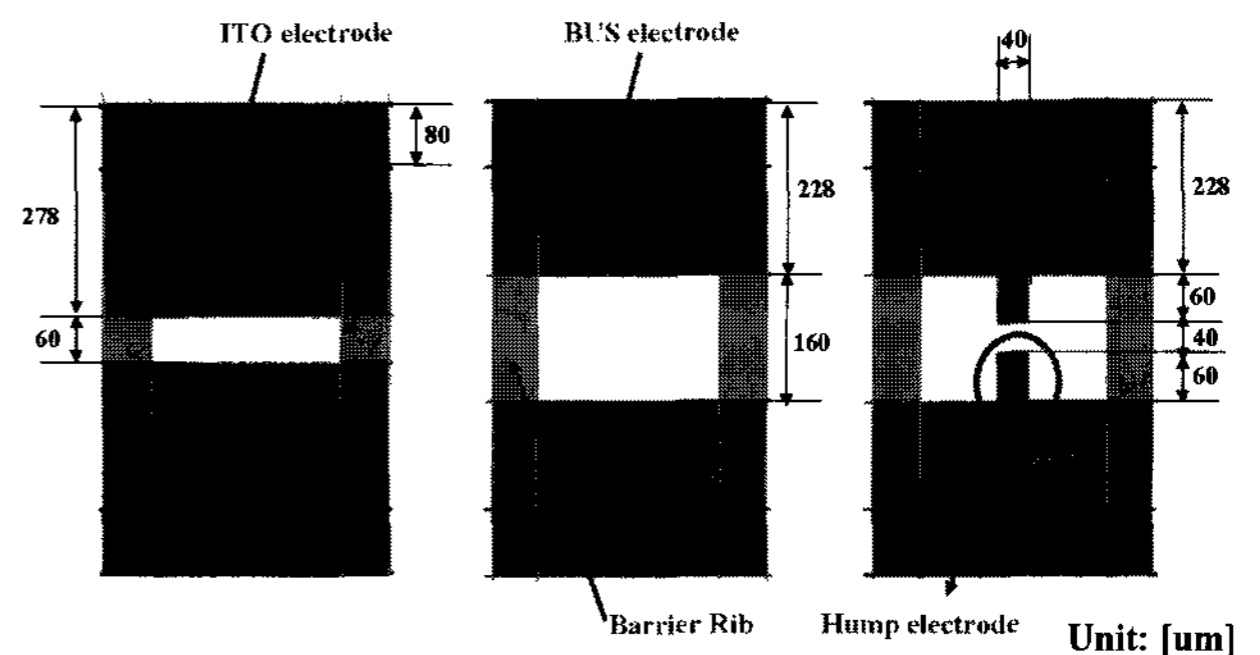
표 1 테스트용 패널의 사양

Table 1 Specifications of test panels

		(a) Conventional type	(b) Long_gap type	(c) Hump type
Front Panel	ITO width	278um	228um	228um
	Bus width	80um		
	Discharge gap	60um	160um	40um
	Dielectric thickness	40um		
	MgO thickness	5000 Å		
Rear Panel	Address electrode width	100um		
	Whiteback thickness	20um		
	Barrier Rib	width	60um	
		height	130um	
Phosphor thickness	20um			
Working Gas		Ne(base) + Xe(8%), 400Torr		

그림 3의 (a)~(c)는 본 실험에 쓰인 유지전극 모양을 나타낸 것이고 표 1은 본 실험을 위해 제작한 시료의 세부사양이다.

그림 3의 (a), (b), (c)에 나타나있듯이, (a) Conventional type은 두 유지전극간 gap이 60um인 구조이고, (b) Long\_gap type은 (a) Conventional type에서 gap이 160um로 증가하고 유지전극의 두께가 각각 50um씩 감소한 구조이다. 그리고 (c) Hump type은 (b) Long\_gap type의 넓은 gap을 유지하면서 방전개시를 용이하게 하기 위하여 방전 gap쪽의 유지전극 앞쪽에 가로 40um, 세로 60um의 돌기형 전극을 도입한 구조이다. 부가적으로 도입된 돌기형 전극(이하 '돌기'라 칭함)은 두 sustain전극에 각각 한 개씩 형성되어 있다.



(a)Conventional type (b)Long\_gap type (c)Hump type

그림 3 실험에 사용된 구조의 개략도

Fig. 3 Schematic diagram of (a) Conventional type structure, (b) Long\_gap type structure and (c) Hump type structure

본 연구에서는 이 세가지 경우의 시료를 제작하여 이러한 넓은 방전gap 및 돌기형 전극의 도입이 방전개시전압, 소비 전력, 휘도, 효율, 방전늦음시간 및 Addressing Jitter에 미치는 영향에 대하여 알아보았다.

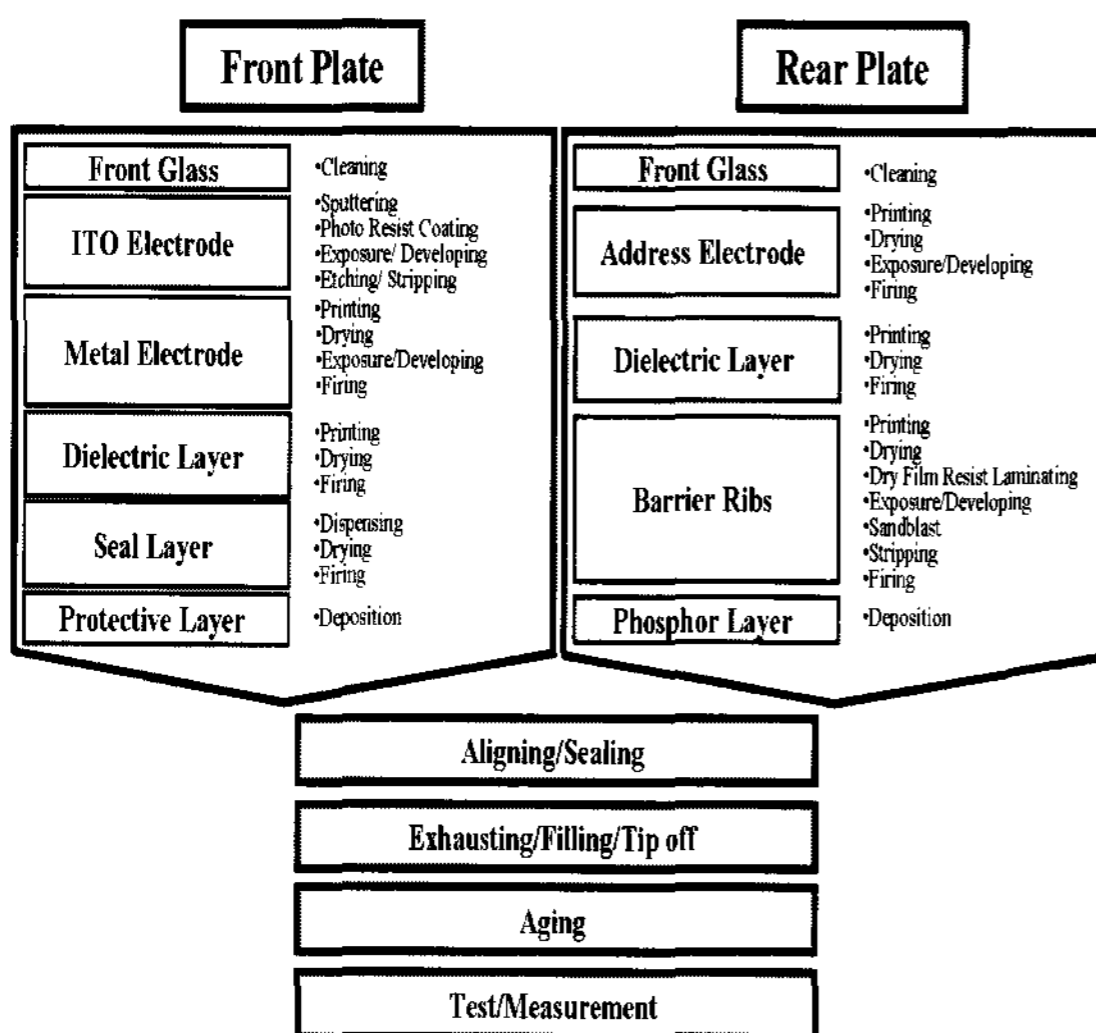


그림 2 테스트 패널의 제조공정 흐름도

Fig. 2 Flowchart of manufacturing process of test panel

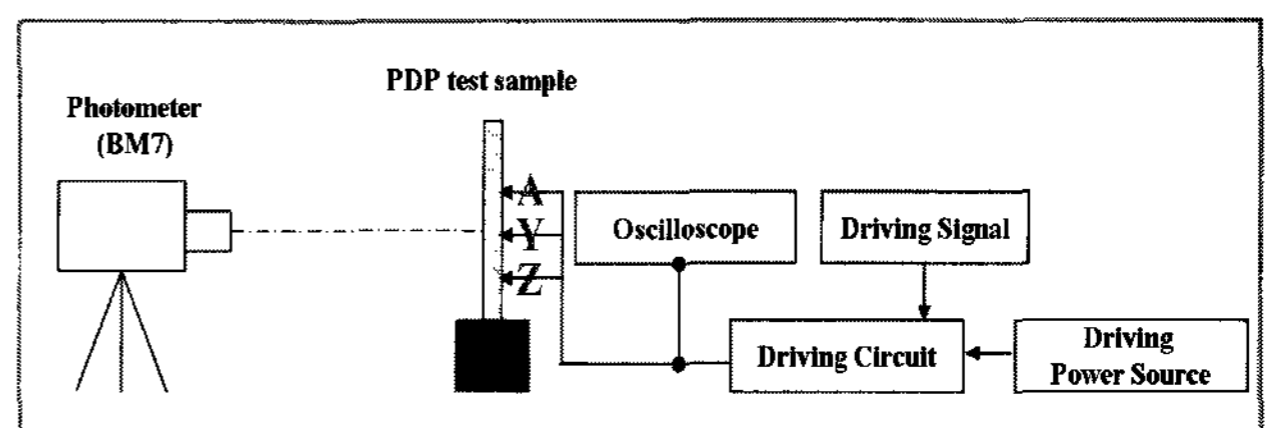


그림 4 실험장치 구성도

Fig. 4 Schematic diagram of the experimental system

위의 그림 4는 완성된 시료의 방전특성을 측정하기 위한 실험장치의 구성도이다. 실험장치는 크게 signal 발생부분 (Time 98)과 구동회로부분, 그리고 오실로스코프로 구성되어 있다. 오실로스코프(LeCroy, LT224)는 본 실험에서 전압과 전류, 주사 시간(addressing time)을 측정하기 위해 사용하였고, 휘도측정기(Luminance Colormeter, BM-7)는 실험시 휘도를 측정하기 위해 사용하였다. 실험시 측정된 전압 변화에 따른 휘도와 전류의 측정값을 이용하여 각 조건에서의 소비전력 및 발광효율을 다음과 같이 구하였다.

$$\text{소비전력}[W] = \frac{1}{T} \int_0^T i(t)v(t)dt \quad \text{식(1)}$$

$$\text{발광효율}[lm/W] = \frac{\pi \times \text{휘도}(cd/m^2) \times \text{면적}(m^2)}{\text{소비전력}(W)} \quad \text{식(2)}$$

그림 5는 본 실험에서 Addressing jitter를 측정하기 위해서 사용된 ADS 구동파형의 개략도이다.[12]

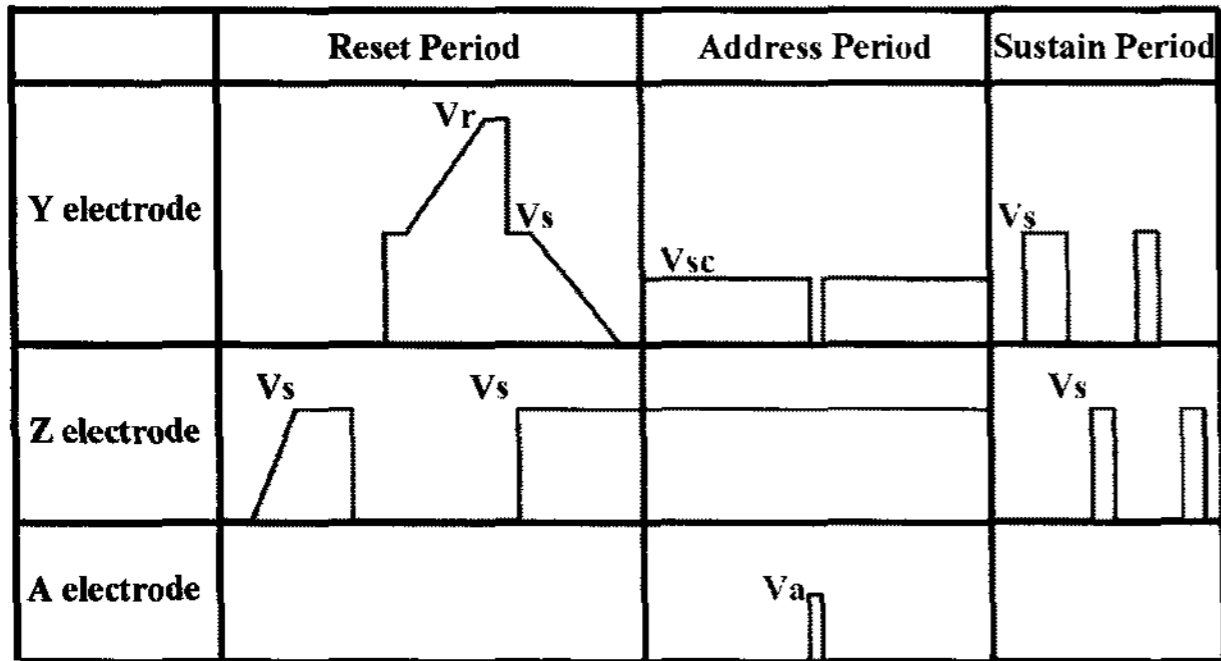


그림 5 인가파형(ADS)의 개략도  
 Fig. 5 Schematic diagram of the ADS Waveform

### 3. 실험 결과 및 고찰

표 2는 세가지 전극구조의 정마진 특성을 나타낸 것이다. 이 표에서 Vf<sub>min</sub>은 panel에 전압을 인가해 주었을 때 첫번째 셀이 on되는 전압이고(이하 방전개시전압이라 칭함), Vf<sub>max</sub>는 모든 셀이 on되는 전압이다. 그리고 VS<sub>max</sub>는 방전이 된 모든 셀의 전압을 점차 낮추었을 때 첫번째 셀이 off될 때의 전압이며 VS<sub>min</sub>은 모든 셀이 off될 때의 전압이다. 이때 Vf<sub>min</sub>과 VS<sub>max</sub> 사이의 전압 차를 Static margin이라고 하고, 이 Static margin내에서의 중간전압을 V<sub>mean</sub>이라고 한다.

표 2 정마진 특성

Table 2 Static margin characteristics

	(a) Conventional type	(b) Long_gap type	(c) Hump type
Vf <sub>max</sub> [V]	234	297	248
Vf <sub>min</sub> [V]	234	272	248
VS <sub>max</sub> [V]	185	210	200
VS <sub>min</sub> [V]	142	171	150
V <sub>mean</sub> [V]	209.5	241	224
Static margin[V]	49	62	48

표 2를 분석해 보면, (a)Conventional type의 방전개시전압은 234V, (b)Long\_gap type의 방전개시전압은 272V로 유

지전극간의 gap이 60um에서 160um로 100um만큼 증가함에 따라 방전개시전압이 38V 증가한 것을 볼 수 있다. 그리고 이 160um의 gap에 돌기를 도입하면, 방전개시전압이 24V 감소하여 248V가 되는 것을 (c)Hump type의 결과에서 볼 수 있다. 즉, 유지전극간 gap을 증가시키면 방전개시전압이 증가하는데, 돌기를 도입함으로써 이를 최소화 할 수 있음을 알 수 있다.

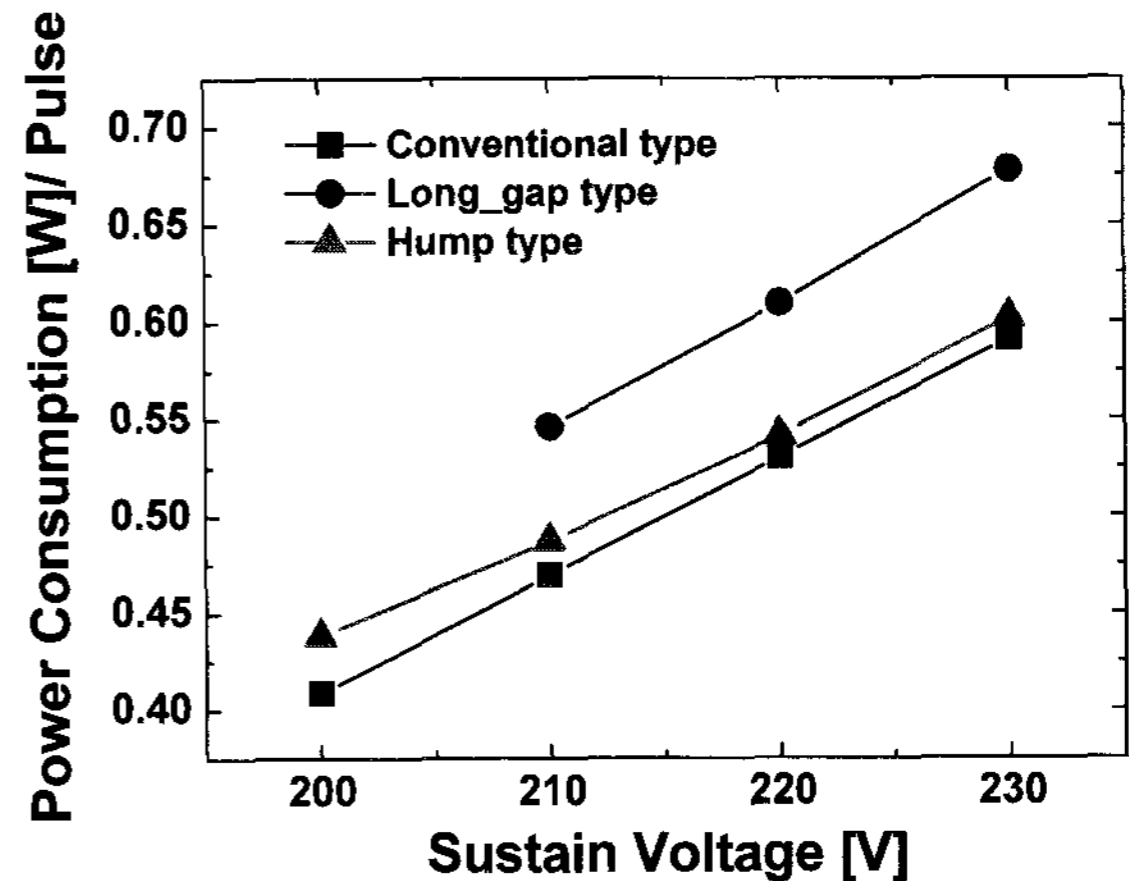


그림 6 인가전압에 따른 펄스 당 소비전력의 변화  
 Fig. 6 Characteristics of power per pulse with applied voltages

그림 6, 그림 7, 그림 8은 세 전극구조의 전압을 변화시켰을 때 각각 단위 펄스당 소비전력, 휘도, 효율을 비교한 것으로 주파수가 10kHz인 Sustain pulse를 인가하고, 세 전극구조의 정마진내의 전압범위를 200V에서 230V까지 변화시켰을 때 각각의 특성들을 측정, 비교하였으며, (b)Long\_gap type의 경우 동작 마진을 고려하여 210V부터 측정하였다.

먼저, 그림 6은 세 전극구조의 전압을 변화시켰을 때 각각의 펄스당 소비전력을 비교한 것으로 220V에서 Long\_gap type이 Conventional type에 비하여 약 15% 증가하였고, Hump type은 Conventional type에 비하여 전압대별 약 3% 증가하였다.

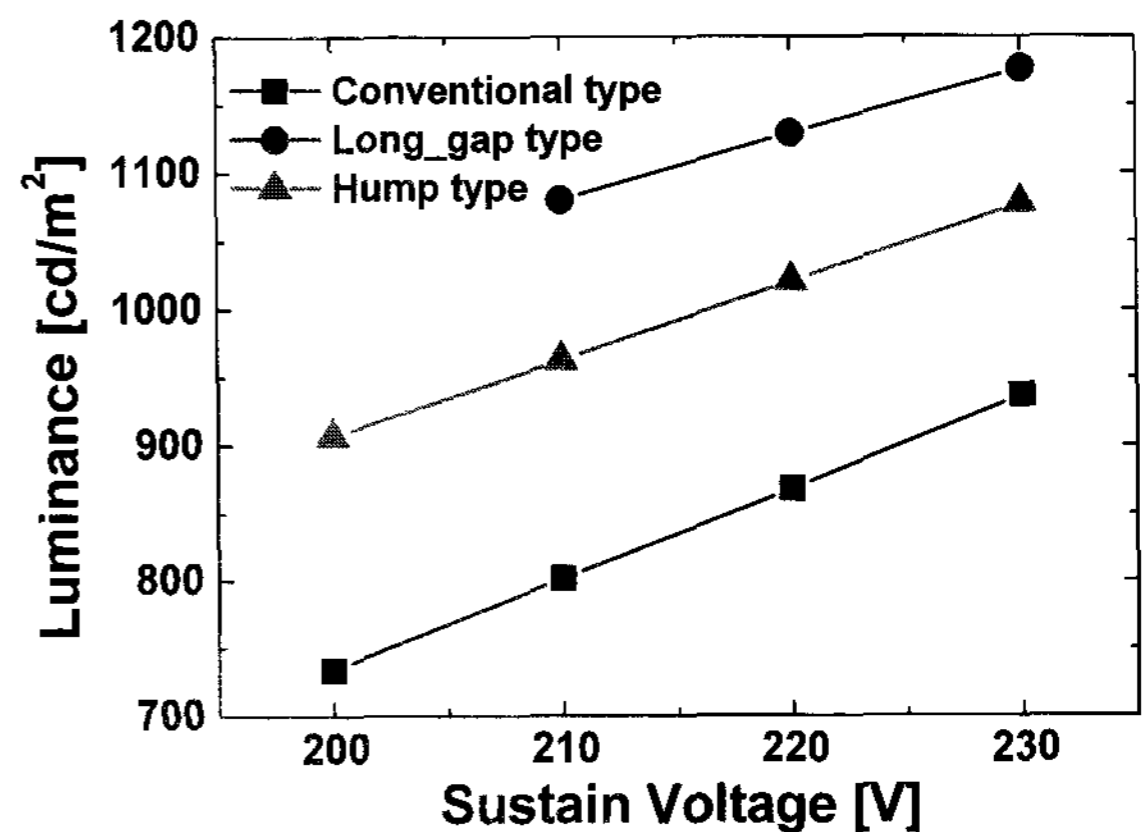


그림 7 인가전압에 따른 휘도 변화  
 Fig. 7 Characteristics of luminance with applied voltages

그림 7은 세 전극구조의 전압을 변화시켰을 때 각각의 휘도를 비교한 것으로 220V에서 Long\_gap type이 Conventional type에 비하여 약 30% 증가하였고, Hump type은 Conventional type에 비하여 약 18% 증가하였다.

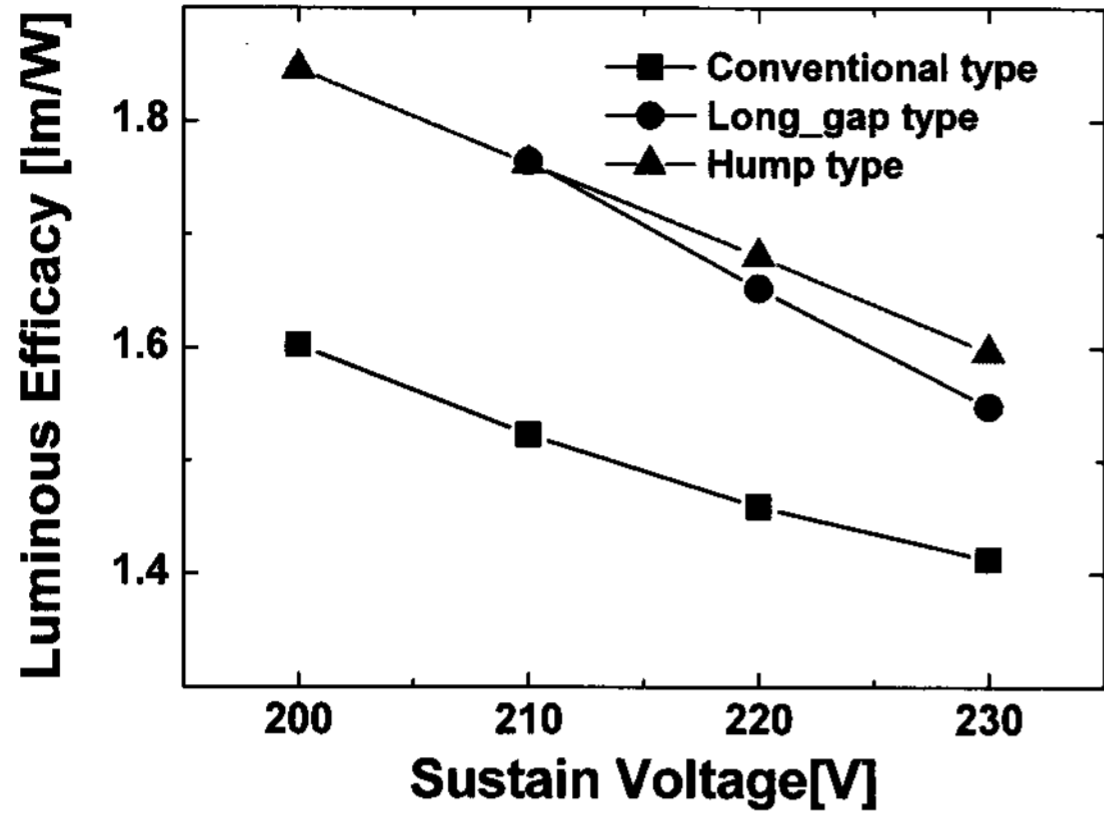


그림 8 인가전압에 따른 효율 변화  
 Fig. 8 Characteristics of luminance efficacy with applied voltages

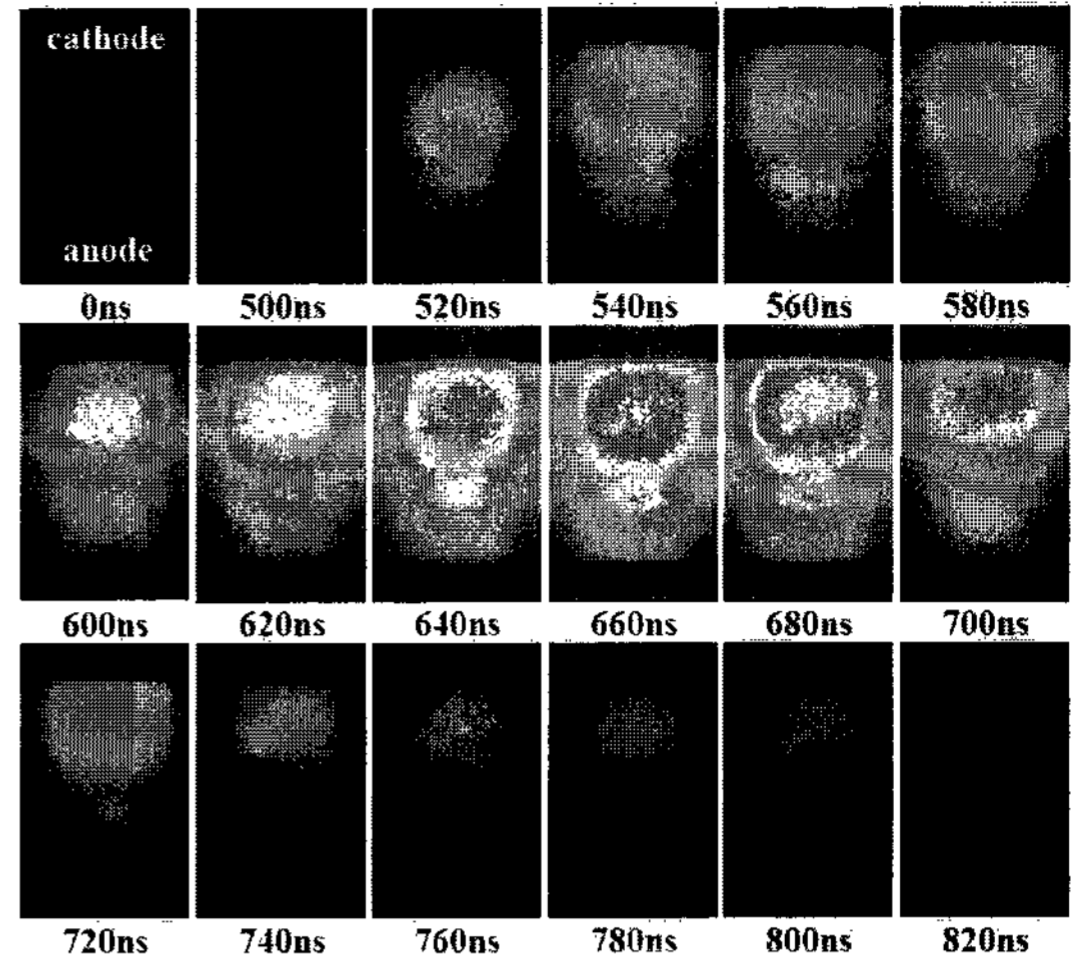
그림 8은 세 전극구조의 전압을 변화시켰을 때 각각의 효율을 비교한 것으로 Long\_gap type과 Hump type의 효율은 거의 동일수준으로 나타났고, 220V에서 비교시 Conventional type에 비하여 약 15% 증가하였다.

그림 9의 (a),(b),(c)는 세 구조의 시간에 따른 방전형상을 ICCD(Intensified Charge Coupled Device)로 찍은 사진이다.

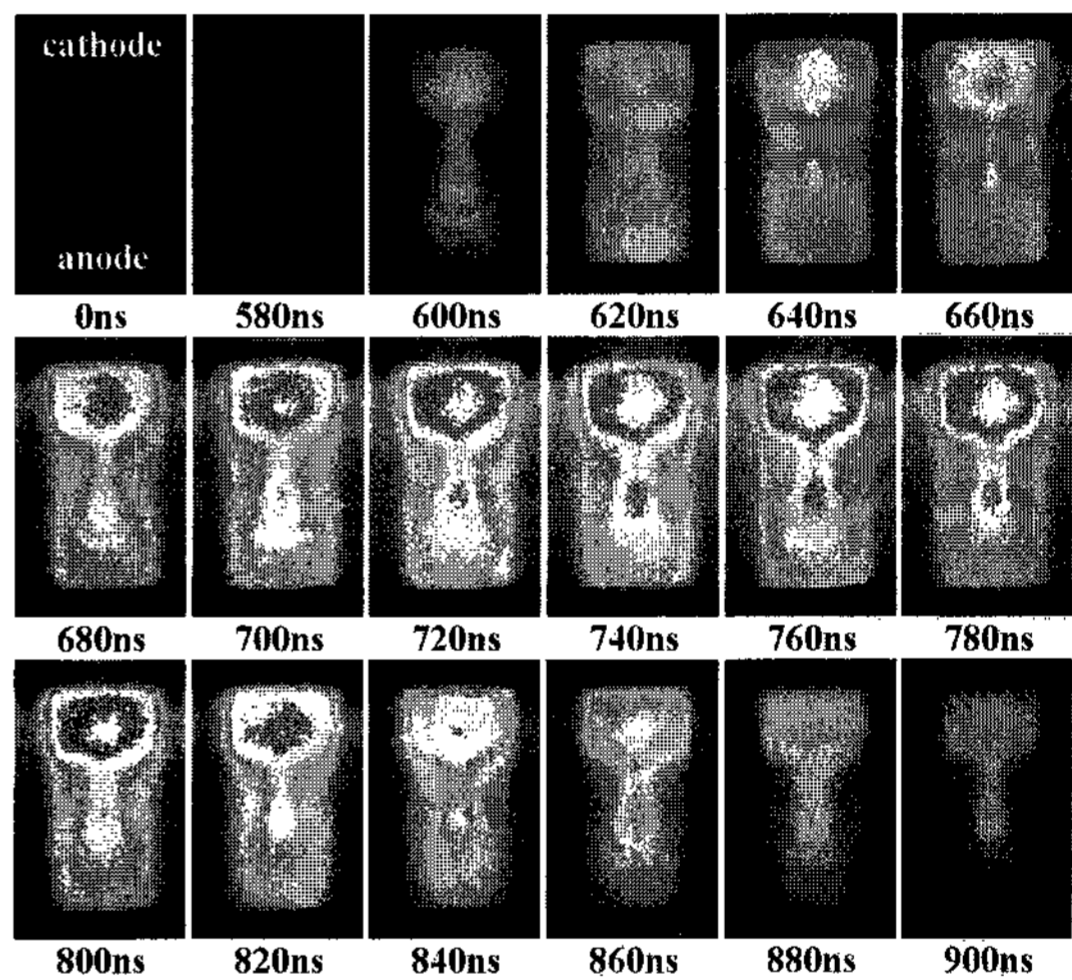
표 3은 ICCD측정 결과를 토대로 세 전극구조의 방전시작 시간, 방전지속시간을 계산하여 표로 나타낸 것이다. 먼저, Long\_gap type은 Conventional type에 비해 방전개시시간은 80nsec 늦은 600nsec 였으나, 방전지속시간이 80nsec 길었다. 방전개시시간이 증가한 것은 Long\_gap type이 Conventional type에 비해 방전 gap이 100um만큼 길기 때문이다. Hump type의 ICCD분석결과를 살펴보면, 방전개시시간은 520nsec로 Conventional type과 동일하였고, 방전지속시간은 240nsec로 220nsec인 Conventional type에 비해 20nsec 증가하였다.

그림 10은 그림 5와 같은 인가파형(ADS)으로 구동했을 때 세 구조의 주사(addressing)구간에서 측정된 광파형을 검출한 것으로 측정시의 Address 전압은 85V가 인가되었다. 그 결과 Conventional type과 Long\_gap type, Hump type의 형성늦음시간(Formative time lag- $T_f$ )이 각각 684nsec, 710nsec와 605nsec 였고, 통계적 방전늦음시간(Statistic time lag- $T_s$ )은 각각 647nsec, 873nsec와 500nsec 였다. 즉, 방전gap이 60um에서 160um로 증가함에 따라 형성늦음이 4%증가하였고, 통계적 방전늦음이 25%증가하였다. 그러나 돌기를 도입한 Hump type은 Conventional type에 비하여 형성늦음이 12%감소하였고, 통계적 방전늦음시간이 23%감소하였다. 즉, 방전gap이 증가하고 유지전극의 크기가 감소하면 Address전극과 마주보는 전극면적의 감소로 인해 형성 늦음시간과 통계적 방전늦음시간이 증가하지만 이러한

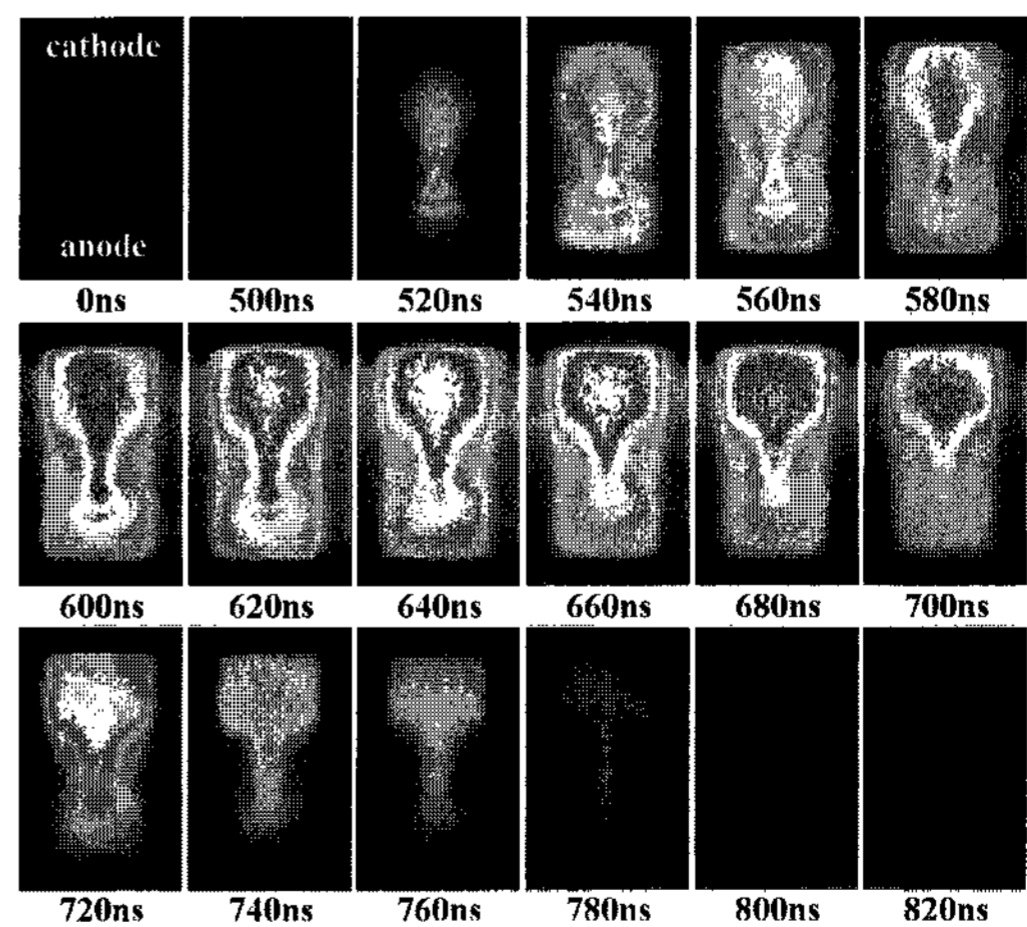
Long\_gap구조에 돌기를 도입하면 이러한 Addressing jitter width를 감소시킬 수 있음을 알 수 있었다.



(a) Conventional type



(b) Long\_gap type



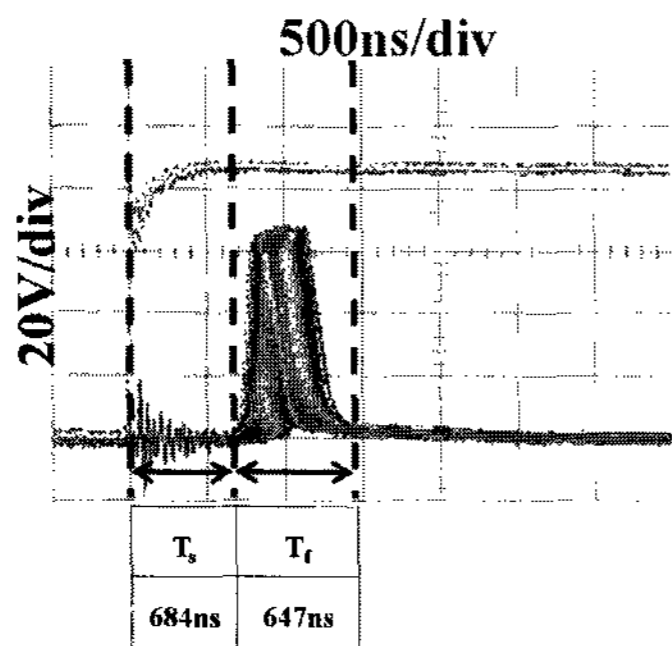
(c) Hump\_type

그림 9 ICCD 이미지  
 Fig. 9 ICCD images for (a) Conventional type structure, (b) Long\_gap type structure and (c) Hump type structure

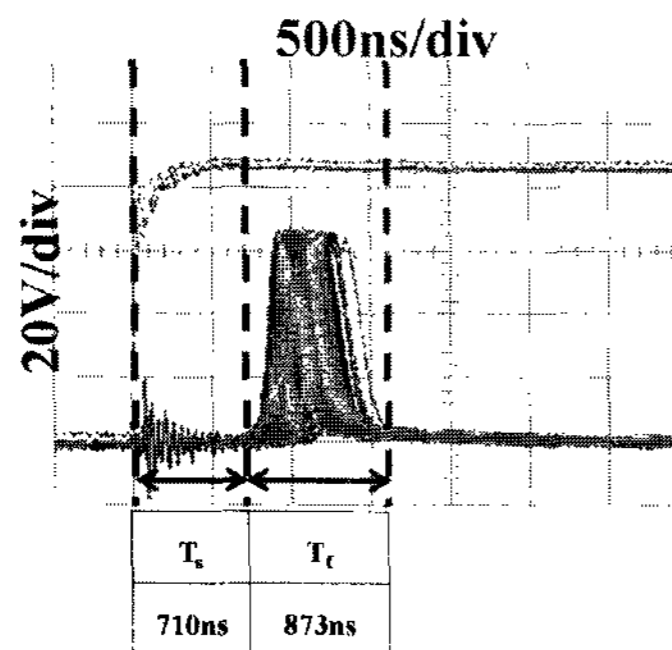
표 3 ICCD 분석결과

Table 3 The analysis of ICCD images for (a) Conventional type structure, (b) Long\_gap type structure and (c) Hump type structure

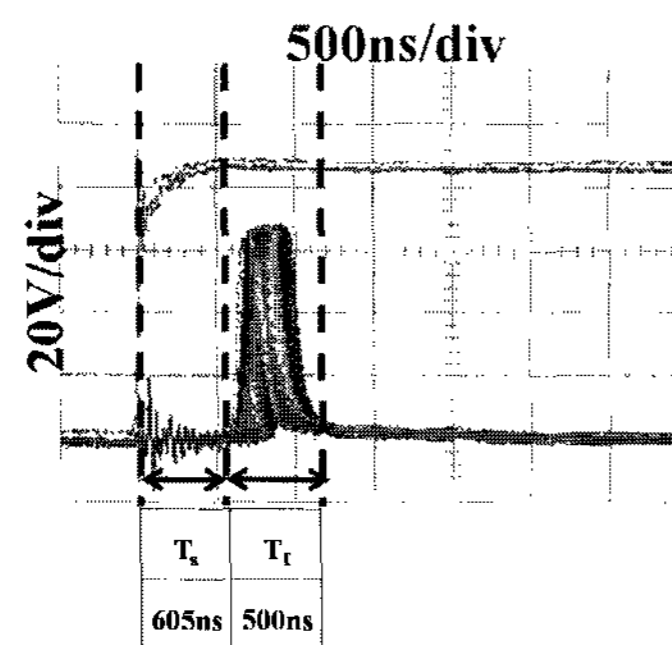
	(a) Conventional type	(b) Long_gap type	(c) Hump type
방전개시시간 [nsec]	520	600	520
방전지속시간 [nsec]	220	300	240
Peak방전시간 [nsec]	160	160	100



(a) Conventional type



(b) Long\_gap type



(c) Hump\_type

그림 10 주사시간에서의 광파형 분산

Fig. 10 Light waveform of addressing jitter for (a) Conventional type structure, (b) Long\_gap type structure and (c) Hump type structure

4. 결 론

본 연구에서는 AC PDP의 휘도 및 효율의 향상과 Addressing 시간단축을 위하여 sustain전극간 gap을 증가시키는 과정에서 방전개시전압의 상승을 최소화 하는 방안에 대하여 고찰하였다. 휘도 및 효율 상승을 위하여 Long\_gap의 ITO 유지전극을 도입한 결과 220V에서 비교시 소비전력이 15% 증가하고, 휘도가 30% 증가하여 효율이 15% 증가하였으나, 방전개시전압이 38V 증가하였다. 하지만, 이러한 Long\_gap 구조에 돌기형 전극을 도입함으로써 돌기형 전극이 없는 Long\_gap 구조에 비해 방전개시전압을 24V감소시키면서 효율은 거의 동일수준을 유지할 수 있었다. 이러한 Hump type의 결과를 Conventional type의 결과와 비교하면, Hump type은 Conventional type에 비하여 방전개시전압은 14V 증가하나, 220V에서 비교시 소비전력 3% 증가, 휘도 18% 증가하여 효율이 15% 증가한다는 것을 확인 할 수 있었다.

ICCD image 분석결과 Long\_gap 구조를 도입하면 방전개시시간이 80nsec 늦어지지만 방전지속시간이 80nsec 증가하고, 이러한 Long\_gap구조에 돌기형 전극을 도입하면 방전개시시간이 80nsec 빨라지는 것을 확인할 수 있다. 그리고 Address 구간의 광파형 검출결과 형성늦음시간 및 통계적 방전늦음시간도 Hump\_type이 Long\_gap type에 비해 감소하였고 Conventional type과 비교하였을 때도 각각 12%, 23% 감소하였다.

위와 같은 실험결과를 볼 때, Hump type의 구조가 Long\_gap type과 마찬가지로 휘도와 효율을 증가시키는 역할을 하면서 방전개시전압의 상승을 최소화하는데 적합한 구조임을 알 수 있었다.

감사의 글

본 논문은 산업자원부에서 시행한 산업기술개발사업(차세대성장동력기술개발 사업)의 연구결과입니다.

참 고 문 헌

- [1] L. F. Weber, Proceedings of the 23rd International Display Research Conference, 16-18 September 2003 (SID, San Jose, CA, 2003), pp. 119-124
- [2] D. Hayashi, G. Heusler, G. Hagelaar, and G. Kroesen, J. Appl. Phys. 95, 1656 (2004)
- [3] G. Oversluizen, M. Klein, S. de Awart, S. van Heusden, and T. Dekker, J. Appl. Phys. 91,2403 (2002)
- [4] J.D. Schemerhorn, E. Anderson, D. Levison, and C. Hammon, J. S. Kim, "A controlled Lateral Volume Discharge for High Luminous Efficiency AC-PDP", SID'00, pp106-109, 2000.
- [5] W. J. Chung, B. J. Shin, T. J. Kim, H. S. Bae, J. H. Seo, and K. W. Whang, "Mechanism of High Luminous Efficiency Discharges With High Pressure

and Xe-Content in AC PDP" IEEE Trans. Plasma Sci, vol. 31, no. 5, pp1038-1043, 2003.

[6] G. Oversluizen, T. Dekker, M. F. Gillies, and S.T. Dezwart, "High Efficacy PDP ", SID'03 DIGEST, pp28~31, 2003.

[7] J. Ouyang, T. Callegari, B. Caillier, and J.P. Boeuf, "Large-Gap AC Coplanar Plasma Display Panel Cell: Macro-Cell Experiments and 3-D Simulations" IEEE Trans. Plasma Sci, vol. 31, no. 3, , pp422-428, 2003

[8] J. H. Lee, B. J. Kim, S. M. Hong, K. C. Choi, "Discharge characteristics of the AC PDP with Coplanar long-gap Electrodes", SID'03, pp426-430,2003.

[9] J.S.Kim, J.H.Park, T.J Kim, K.W.Whang "Comparison of Electric Field and Priming Particle Effects on Address Discharge Time Lag and Addressing Characteristics of High-Xe Content AC PDP" , IEEE Trans. ED, Vol.31,No.5, 2003.

[10] K.C. Choi, B.J. Kim, J.H. Lee, S.M. Hong, B.J. Shin "Improvement of the Efficiency and the Addressability by Using the Auxiliary Pulses in an AC PDP" IDRC'03, pp129-132, 2003.

[11] J. P. Boeuf, J. Phys. D 36, R53 ,2003.

[12] T. Shinoda, Trans. Inst Electron, Inf. Commun. Eng. C C-3. 349, 1998.

저 자 소 개



**동은주 (董殷鏞)**

1968년 9월 14일생. 1994년 부경대 공대 전기공학과 졸업. 1996년 8월 동의대학교 산업대학원 전기 및 전자공학과 졸업(전력계통공학 전공). 현재 한국전력공사 부산사업본부 중부산지점 배전보수파트장  
 Tel : 051-240-3271  
 Fax : 051-240-3279  
 E-mail : rokmc616@kepco.co.kr



**옥정우 (玉政于)**

1976년 7월15일생. 2004년 부산대 공대 전기공학과 졸업. 2006년 동 대학원 전기공학과 졸업(석사). 2006~2008년 현재 동 대학원 전기공학과 공학박사과정 재학중  
 Tel : 051-510-1544  
 Fax : 051-510-1498  
 E-mail : jwok@pusan.ac.kr



**이돈규 (李敦揆)**

1976년 10월15일생. 2002년 부산대 공대 전기공학과 졸업. 2004년 동 대학원 전기공학과 졸업 (석사). 2007년 동 대학원 전기공학과 졸업 (박사). 현재 동의대 전임감사  
 Tel : 051-890-2544  
 Fax : 051-510-1498  
 E-mail : donkyu@deu.ac.kr



**이해준 (李海準)**

1972년2월25일생, 1994년 서울대학교 원자핵공학과 졸업, 1996년 포항공대 물리학과 대학원 석사, 1998년 포항공대 물리학과 박사, 현재 부산대학교 공과대학 전기공학과 부교수  
 Tel : 051-510-3516  
 Fax : 051-513-0212  
 E-mail : haejune@pusan.ac.kr



**이호준 (李晔駿)**

1966 10월 14일생, 1989 서울대 공대 전기공학과 졸업 1991 동대학원 전기공학과 졸업(석사), 1996 서울대공대 대학원 전기공학부 졸업 (공학), 현 부산대 공대 전자전기통신공학부 부교수  
 Tel : 051-510-2301  
 Fax : 051-513-0212  
 E-mail : hedo@pusan.ac.kr



**박정후 (朴正后)**

1945년 4월8일생. 1968년 부산대 공대 전기공학과 졸업. 1974년 동 대학원 전기공학과 졸업(석사). 1980~1983년 일본 구주대학대학원 졸업 (공학). 현재 부산대 공대 전기공학과 교수.  
 Tel : 051-510-2369  
 Fax : 051-513-0212  
 E-mail : parkch@pusan.ac.kr