

스펙트럴 영역에서 DGS 슬롯 임피던스 특성 해석 및 LPF 응용

Impedance Analysis of DGS Slot in Spectral Domain and Its Application of LPF(Low Pass Filter)

이승엽 · 김 온 · 장재수* · 고진현* · 하재권*

Seungyeop Rhee · On Kim · Jaesoo Chang* · Jinhyun Go* · Jaekwon Ha*

요 약

본 논문은 스펙트럴 영역에서 마이크로스트립 선로의 접지면에 있는 DGS 슬롯의 임피던스 특성을 구하고, 이를 스텝 임피던스 마이크로스트립 저역 통과 필터 특성 개선에 응용하였다. 슬롯 해석에 사용한 방법은 슬롯에 의한 불연속으로 인한 전압과 스펙트럴 영역에서 self-reaction을 이용한 방법이다. 이 방법을 이용한 수치 해석 결과는 full-wave 방법의 결과와 비교해도 정확하다는 것을 보였다. 그리고 기존 스텝 임피던스 마이크로스트립 저역 통과 필터의 주파수 특성을 개선하기 위해서, 균일한 또는 비균일한 DGS 슬롯을 갖는 필터를 설계 제작하였다. 실험 결과를 통해, 제안된 스텝 임피던스 저역 통과 필터는 기존 필터보다 차단 대역이 넓어지고 차단 주파수 이후 급격한 차단 특성과 같은 개선된 필터 특성을 확인할 수 있었다.

Abstract

In this paper, investigations on the impedance characteristics of a DGS(Defected Ground Structure) slot in the ground plane of microstripline are presented in spectral domain and applied to the characteristic improvement of stepped impedance microstrip low pass filter(LPF). In this method, expressions for the impedance of a DGS slot are derived from self-reaction of the angular spectrum of plane waves and the discontinuity in the modal voltage. The numerical results are compared with those of the rigorous full-wave method and are shown to produce reasonably accurate data. And the stepped impedance microstrip low pass filter is designed and fabricated with the uniform and nonuniform DGS slots for improving the frequency responses. The experiments show that the proposed filter with slots in the ground plane has a wider stopband and sharper cutoff response.

Key words : DGS(Defected Ground Structure), Self-reaction, Spectral Doamin

I. 서 론

무선통신의 급격한 발전으로 저역 통과 필터는 좀 더 엄격한 사양을 요구 받고 있다. 즉, 소형, 경량, 저가격은 물론이고, 넓은 저지 대역, 급격한 차단 특성 등이 저역 통과 필터의 중요한 설계 조건으로 대

두되고 있다. 이러한 필터 특성을 개선하기 위해 최근에는 DGS 또는 어떤 기판의 주기적 패턴을 이용한 PBG(Photonic Band Gap) 또는 EBG(Electromagnetic Band Gap) 구조를 갖는 필터 연구가 활발히 진행되고 있다^{[1]~[3]}.

이러한 구조 중에 직사각형의 슬롯(rectangular

전남대학교 전자통신공학과(Dept. of Electronics and Commnication, Chonnam National University)

*블루웨이브텔(주)(Blue WaveTel Co., Ltd.)

· 논문 번호 : 20071128-136

· 수정완료일자 : 2008년 3월 4일

slot)은 가장 기본적인 모양으로 그림 1과 같이 마이크로스트립 선로로 급전된 슬롯 안테나의 구조와 같다^{[4],[6]}. 즉, 유전체 기판의 한 쪽 면인 접지 판에 방사소자인 슬롯을 뚫고 다른 쪽 면에 이 슬롯과 직각을 이루는 마이크로스트립 선로를 인쇄한 것과 같다. 이를 해석하기 위해서 본 논문에서는 전파 해석법(fullwave analysis)^[4]에 견주어 계산 시간을 훨씬 줄이면서도 정확한 해석 결과를 얻을 수 있도록 복소 방사 전력과 불연속 모드 전압법^[5]을 푸리에 변환을 이용한 방법을 결합한 수치 해석 방법을 사용하였다. 또한, 이 방법으로 전력을 계산할 때 근사식을 사용하지 않고 적분을 수치적으로 계산하였기 때문에, 슬롯의 폭 길이가 넓은 경우라도 정확한 결과를 얻을 수 있도록 하였다.

본 논문에서는 슬롯의 임피던스를 수치적으로 계산하여 이를 스텝 임피던스 저역 필터의 주파수 특성을 개선하기 위해 적용하였으며, 여러 DGS 슬롯을 갖는 필터들을 설계 제작하여 그 특성들을 비교 분석하였다. 스텝 임피던스 마이크로스트립 저역 필터에서 DGS 슬롯을 인덕터 부분을 대체하는 데 사용하여 스텝 임피던스 마이크로스트립 필터를 구현하였다. 이 구조를 적용한 저역 필터는 3 GHz를 차단 주파수를 갖도록 설계하였으며, 기본 저역 필터 설계값은 0.01 dB 리플 갖는 5차 Chebyshev 필터를 기본으로 하였다. 그리고 제안된 저역 통과 필터는 상용 프로그램으로 필터의 주파수 특성을 해석하였고, 제작된 필터의 실험값과 비교하여 응답 특성을 분석하였다.

II. DGS 슬롯 해석

마이크로스트립 선로의 접지 면에 위치한 슬롯 구조는 그림 1과 같다. 여기서 유전체 기판의 폭과 두께는 a 와 h_1 이며, 유전율은 ϵ_r 이다. 또한, W_s 와 L_s 는 슬롯의 폭과 길이이고, W 는 슬롯까지 신호를 보내는 마이크로스트립 선로의 폭이다. 선로의 한가운데와 슬롯의 한가운데 사이의 어긋난 길이가 슬롯의 오프셋 d 이다. 도체의 두께는 무시할 수 있을 정도로 얇은 것으로 가정한다.

접지판에 뚫린 슬롯 안에 생기는 전계 분포는 슬롯 중심부에서 가장 강하고, 슬롯 양끝 쪽은 도체로

단락되어 있기 때문에, 슬롯 길이(W_s)를 반주기로 한 사인(sine) 함수로 다음 식과 같이 모델링 할 수 있다^{[6],[7]}.

$$\overline{E}_s(x, y, 0) = \overline{u}_y E_m \sin \left[k \left(\frac{W_s}{2} - |x - d| \right) \right] \quad (1)$$

여기서, \overline{u}_y 는 y 방향의 단위 벡터, E_m 은 전계의 최대값, k 는 $k = 2\pi/\lambda$ 로 표시되는 유효 전파 상수이다. 슬롯은 등가적으로 저항 성분과 리액턴스 성분이 직렬로 연결된 회로로 볼 수 있다. 따라서 슬롯의 복소 어드미턴스는 다음 식으로 쓸 수 있다.

$$Y = G + jB = \frac{P_r + jP_i}{\Delta V^2} \quad (2)$$

여기서 P_r 과 P_i 는 복소 전력 P 의 실수 부분과 허수 부분이다. 또한, ΔV 는 슬롯 때문에 생기는 불연속 모드 전압으로 다음 식으로 표시된다.

$$\Delta V = \int \int_s \overline{u}_z \times \overline{E}_s \cdot \overline{h} \cos(\beta y') dx' dy' \quad (3)$$

여기서, 적분은 슬롯면 s 에 대해 수행한다. \overline{h} 는 정규화(normalization)된 모드 함수(mode function) 벡터이며, β 는 마이크로스트립 선로의 전파상수이다.

식 (3)의 모드 전압 ΔV 를 구하기 위해 먼저 그림 1의 구조에 대해 그린 함수(Green's function)를 구하여 전위 함수(potential function)를 계산한다. 그 다음 모드 함수 벡터 \overline{h} 를 구해 정규화 시키고, 식 (3)에 대입하여 계산한다. 이 구조에 대해서 모드 전압 ΔV 를

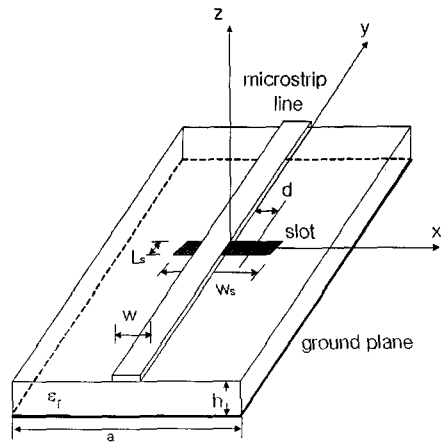


그림 1. 접지면 슬롯 구조
Fig. 1. Geometry of slot on the ground.

구하면 식 (4)와 같다.

$$\Delta V = 2k \cdot E_m b \cdot \text{Sinc} \left(\frac{\beta h}{2} \right) \sum_{n \neq 0} \frac{\sqrt{2\pi}}{aR} F_n \sin \left(\frac{n\pi}{2} \right) \cdot \cos \left(\frac{n\pi d}{2} \right) \cdot \frac{\cos \left(\frac{kL}{2} \right) - \cos \left(\frac{n\pi L}{2a} \right)}{k^2 - \left(\frac{n\pi}{a} \right)^2}$$

$$R^2 = \sum_{n=1,3,5,\dots} \frac{1}{n} F_n^2 \left[\frac{1}{2} \sinh \left(\frac{2n\pi h}{a} \right) + \sinh^2 \left(\frac{n\pi a}{a} \right) \right]$$

$$F_n = \frac{J_0 \left(\frac{n\pi h}{2a} \right) \sin \left(\frac{n\pi}{2} \right)}{\sinh \left(\frac{n\pi h}{a} \right) + \epsilon_r \cosh \left(\frac{n\pi h}{a} \right)} \quad (4)$$

여기서, $J_0(\cdot)$ 는 제 1종 0차 베셀 함수(Bessel function)이며, $\text{Sinc}(x) = \frac{\sin(x)}{x}$ 로 정의되는 함수이다. 슬롯에서 방사되는 복소 전력은

$$P = \frac{1}{2} \int \int_s \overline{E}_s(x', y', 0) \times \overline{H}_t^*(x', y', 0) \cdot \overline{u}_z dx' dy' \quad (5)$$

로 쓸 수 있는데, 여기서 \overline{H}_t^* 는 슬롯 면에서 자계의 접선 성분이다. 이것은 다음 식을 써서 슬롯 안의 등가 자계전류 $\overline{M} = \overline{E}_s(x, y, 0) \times \overline{u}_y$ 가 발생시키는 자계를 계산하여 얻을 수 있다.

$$\overline{H} = \frac{1}{jk\eta} \nabla \times \nabla \times \frac{1}{2\pi} \int \int_s \overline{M} \frac{e^{-jk|\overline{r}-\overline{r}'|}}{|\overline{r}-\overline{r}'|} dx' dy' \quad (6)$$

여기서, $\eta = \sqrt{\mu/\epsilon_0\epsilon_r}$ 이며 $\overline{r} = \overline{u}_x x + \overline{u}_y y + \overline{u}_z z$ 이고, $\overline{r}' = \overline{u}_x x' + \overline{u}_y y'$ 이다.

슬롯에서 발생하는 전·자계는 전체 주파수 범위에 걸쳐 셀 수 없이 많은 평면파의 합으로 쓸 수 있으므로, 결국 평면파의 전체 주파수 스펙트럼으로부터 슬롯의 복소 전력을 계산할 수 있다^{[5]-[7]}. 이 평면파 스펙트럼 방법은 전력을 주파수 영역에서 계산하므로 먼저 전계 \overline{E}_s 의 푸리에 변환을 슬롯 영역에서는

$$\overline{\epsilon}_s(k_x, k_y) = \frac{1}{2\pi} \int \int_s \overline{E}_s(x', y', 0) e^{-j(k_x x' + k_y y')} dx' dy' \quad (7)$$

식 (7)과 같이 정의한다. 여기서 k_x 와 k_y 는 x 와 y 방향의 전파상수이다. 이것을 식 (6)에 대입한 다음 다

시 식 (4)에 대입하여 정리하고 복잡한 유도 과정을 거치면, 다음과 같은 관계를 얻을 수 있으며, 주파수 영역에서 복소 전력을 계산할 수 있다.

$$P = \int \int_s \overline{E}_s(x', y', 0) \times \overline{H}_t^*(x', y', 0) \cdot \overline{u}_z dx' dy'$$

$$= \frac{1}{k\eta} \int_{-\infty}^{\infty} \int_{-\infty}^{\infty} \overline{\epsilon}_s(-k_x, -k_y) (k_x^2 + k_y^2) \cdot \overline{\epsilon}_s(k_x, k_y) \frac{dk_x dk_y}{k_y} \quad (8)$$

결국 슬롯에서 방사되는 복소 전력은 슬롯 안의 등가 자계 전류 \overline{M} 에 의한 자기 리액션(self-reaction)으로 나타내진다. 식 (1)의 전개 분포를 써서 식 (8)을 계산하면 전력의 실수 부분과 허수 부분은

$$\text{Re}(P) = \frac{4(E_m b)^2}{\pi^2 \eta} \int_{\phi=0}^{\frac{\pi}{2}} \int_{\theta=0}^{\frac{\pi}{2}} \text{Sinc}^2 \left(\frac{\pi b}{\lambda} \sin \phi \cos \theta \right) \cdot \frac{\left[\cos \left(\frac{\pi L}{\lambda} \sin \phi \sin \theta \right) - \cos \frac{\pi L}{\lambda} \right]^2}{1 - \sin^2 \phi \sin^2 \theta} \sin \phi d\theta d\phi$$

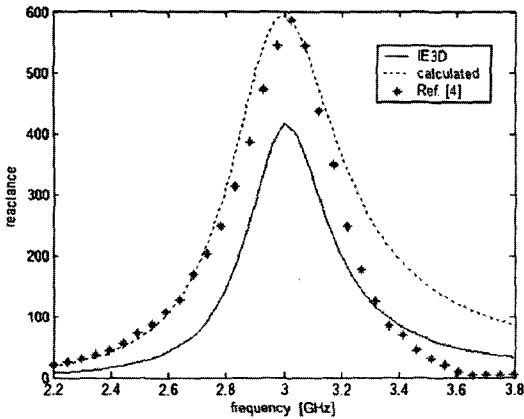
$$\text{Im}(P) = \frac{4(E_m b)^2}{\pi^2 \eta} \int_{\phi=0}^{\frac{\pi}{2}} \int_{\theta=0}^{\frac{\pi}{2}} \text{Sinc}^2 \left(\frac{\pi b}{\lambda} \cosh \phi \cos \theta \right) \cdot \frac{\left[\cos \left(\frac{\pi L}{\lambda} \cosh \phi \sin \theta \right) - \cos \frac{\pi L}{\lambda} \right]^2}{1 - \cosh^2 \phi \sin^2 \theta} \cosh \phi d\theta d\phi \quad (9)$$

와 같이 된다. 식 (4), 식 (9) 및 식 (2)를 이용하면 슬롯의 복소 어드미턴스를 얻을 수 있다.

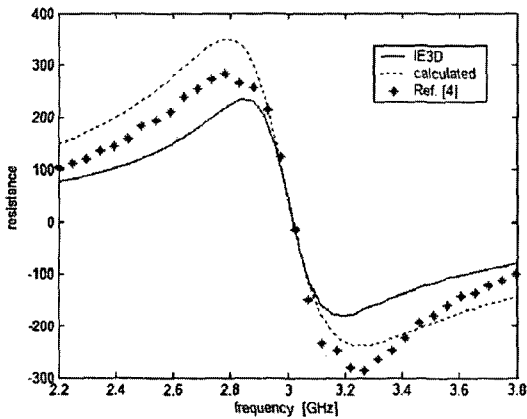
III. 수치 해석 결과

본 논문에서 쓴 복소 방사 전력과 불연속 모드 전압법을 결합한 수치 해석 방법의 정확성을 검증하기 위하여, 상용 전자기 해석 소프트웨어인 IE3D(Zeland Software)와 비교하였다^[8]. 그림 2는 2.2~3.8 GHz의 주파수 범위에서 본 연구에서 제시된 수치 해석 방법, IE3D 프로그램 그리고 참고문헌 [4]의 실험 결과 값을 비교한 것이다.

결과 비교를 위해 계산에 사용된 슬롯 구조는 참고문헌 [4]의 치수로, 그림 1에서 $\epsilon_r=2.2$, $h=0.16$ cm, $W_s=4.02$ cm, $L_s=0.07$ m, $W=0.5$ cm 그리고 기판의 폭 $a=10.0$ cm, 슬롯의 윗셋 $d=0$ cm로 슬롯의 한가운데를 마이크로스트립 선로가 지나는 구조로 하였다. 임피던스의 리액턴스 부분이 영이 되는 공진 주파수는 약 3.02 GHz로 차이가 나지 않았지만, 공진 주파수를 벗어난 대역에서는 임피던스 실수 부분인 저항 성분



(a) 임피던스의 실수부
(a) Real part of impedance



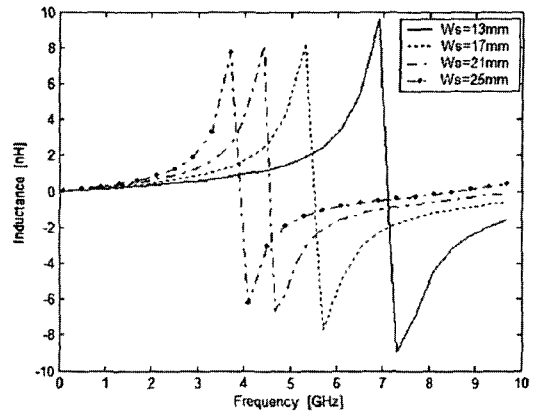
(b) 임피던스의 허수부
(b) Imaginary part of impedance

그림 2. 주파수 변화에 따른 임피던스 변화
Fig. 2. Variation of impedance with frequency.

과 리액턴스 성분은 차이를 보였다.

그림 3은 본 논문에서 제작에 사용한 기판의 유전율 4.4이고, 높이가 1.5 mm인 기판에 대해, 사각형 슬롯의 길이(W_s) 변화에 따른 인덕턴스 값을 구한 것이다. 길이가 길어짐에 따라 인덕턴스 값이 증가됨을 알 수 있다. 일반적으로 마이크로스트립 선로로 인덕터를 구현할 때는 구현 가능한 마이크로스트립 선로의 폭에 제한을 받지만 DGS 슬롯을 이용하면 이러한 제한은 어느 정도 극복할 수 있다.

그림 3은 슬롯 길이가 길어지면 공진 주파수가 올라가고, 이후 주파수 대역에서는 커패시턴스 값을 나타낸다. 이 공진 주파수 부분에서 급격한 리액턴스 값 변화를 이용하면, 필터의 차단 특성(sharp cut-



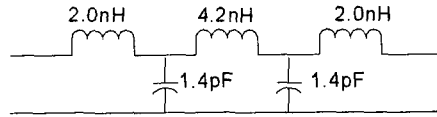
($\epsilon_r=4.4$, $h=1.5$ mm, $W=3$ mm, $W_s=1.0$ mm)

그림 3. 사각형 슬롯 폭 길이 변화에 따른 인덕터 값
Fig. 3. Variations of inductor value with respect to the width length of slot in the ground.

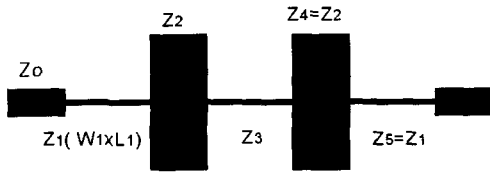
off response: 통과 대역과 차단 대역과의 주파수 간격이 좁아짐을 의미)을 향상시킬 수 있음을 알 수 있다. 그리고 짧은 슬롯은 낮은 주파수에는 영향을 주지 않고 높은 주파수에만 큰 영향을 줄 수 있다. 이것은 필터의 차단 대역(stopband)에서의 S_{21} 특성을 개선하는 데 사용할 수 있다. 따라서 이러한 슬롯의 주파수 특성을 이용하면 저역 통과 필터의 차단 대역 특성을 개선하는 데 사용될 수 있다.

IV. 제작 및 실험 결과

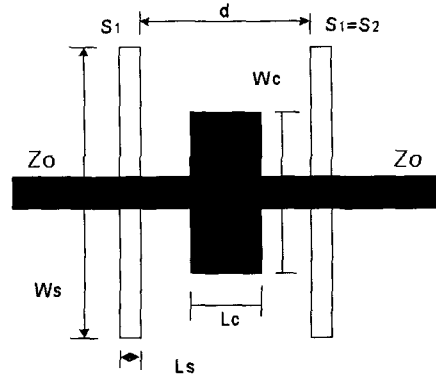
그림 4는 슬롯 구조에 따른 주파수 특성 변화를 측정하기 위해 제작한 저역 통과 필터들이다. 그림에 대한 치수는 그림 밑에 있으며 단위는 [mm]이다. 필터 설계 및 제작에 사용된 기판은 유전율이 4.4이고, 두께 1.5 mm의 FR4 기판을 사용하였다. 그림 4(a)는 차단 주파수는 3 GHz, 차단 주파수 대역에서는 0.01 dB의 리플 특성과 20 dB 이하의 감쇄를 갖도록 사양을 갖는 5차 Chebyshev 필터를 집중 소자로 구현한 것이다. 그림 4(b)는 이 집중 소자로 구현한 필터의 구성 요소를 스텝 임피던스 마이크로스트립 필터로 구현한 것이다⁹⁾. 직렬 인덕터는 마이크로스트립 선로로 제작이 가능한 높은 임피던스인 120 Ω 로 하였고, 병렬 커패시턴스는 30 Ω 로 설계하였다. 그림 4(c)는 인덕터 부분을 마이크로스트립 선로(빔금친 선로)와 수직으로 접지면에 세워진 직사각형



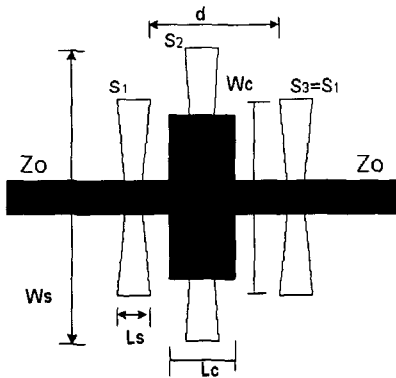
(a) 집중소자를 이용한 5차 저역 필터
(a) Lowpass filter prototype circuit



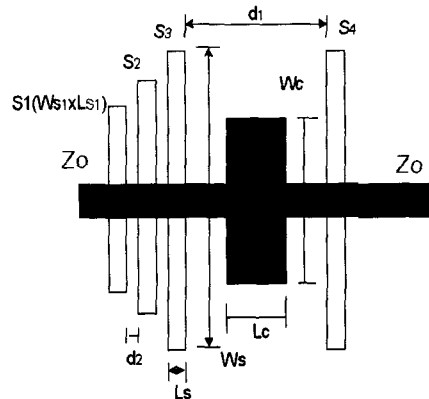
($W_1=0.4, L_1=3.0, W_2=6.0, L_2=5.7, W_3=W_1, L_3=5.3$)
(b) 마이크로스트립 선로로 변환된 필터(Type 1)
(b) Stepped impedance implementation



($W_s=19.0, L_s=1.0, W_c=6.0, L_c=8.0, d=4.0$)
(c) 인덕터 부분을 DGS 슬롯으로 구현한 필터(Type 2)
(c) Filter with rectangular slot DGS



($W_{s1}=15.0, W_{s2}=24.0, W_{s3}=W_{s1}, W_c=8.0, L_c=6.0, d=5.0$)
(d) 비균일 슬롯을 이용한 필터(Type 3)
(d) Filter with nonuniform slots



($W_{s1}=9.0, W_{s2}=17.0, W_{s3}=21.0, W_{s4}=25.0, L_{s1}=L_{s2}=L_{s3}=L_{s4}=1.0, W_c=7.0, L_c=7.0, d_1=1.0, d_2=5.0$)
(e) Type 2의 특성 개선을 위해 비균일 슬롯을 이용한 필터(Type 4)
(e) Filter with nonuniform asymmetric slots

그림 4. 특성 개선을 위한 저역 통과 필터들(단위: mm)

Fig. 4. Low pass filter design for improving the performance(unit: mm).

슬롯을 만들어 구현한 필터이다. 두 개의 동일 인덕터를 슬롯으로 대체하기 위해서는 초기 설계값은 2장과 3장의 이론을 이용해 구했다. 이 값을 기본으로 IE3D 프로그램으로 필터 특성을 최적화 작업을 행하였다. 그림 4(c)에서 커패시턴스 성분인 낮은 임

피던스의 전송 선로의 치수는 폭(W_c)이 6.0 mm이고, 길이(L_c)는 8.0 mm이다. 슬롯의 크기는 폭(W_s)이 19.0 mm이고, 길이(L_s)는 1.0 mm이다. 그리고 전체적인 특성에 큰 영향을 주는 두 슬롯간의 거리(d)는 4.0 mm로 하였다. 낮은 임피던스 전송 선로와 슬롯의 크기

의 초기값은 산란계수로부터 등가 회로소자값을 추출하는 방법을 이용하여 선정하였다^{9),10)}.

그림 4(d)와 그림 4(e)는 비균일한 슬롯을 이용한 필터로 높은 주파수의 저지 대역 내의 차단 특성(S_{21})을 향상시키기 위한 필터이다. 그림 4(d)에서의 슬롯은 양끝의 길이는 2.0 mm이고, 중간은 최소 1.0 mm인 슬롯을 이용한 것이다. 그림 4(e)의 구조는 공진 주파수가 다른 비균일한 슬롯을 비대칭적으로 배치함으로써, 높은 주파수에서의 반사 특성을 향상시킨 구조이다. 슬롯 1(S_1)에서 슬롯 2(S_2)간의 거리와 슬롯 2(S_2)에서 슬롯 3(S_3)간의 거리는 $d_1=1.0$ mm이고, 슬롯 3(S_4)와 슬롯 3(S_3)간의 거리는 $d_3=5.0$ mm로 하였다.

그림 5는 그림 4의 필터에 대해 상용 프로그램을 이용해 구한 필터의 주파수 응답 특성과 HP8510C 네트워크 분석기로 측정한 주파수 응답 특성을 비교 분석한 것이다.

그림 5(a)에서 5(e)까지 그림 4의 집중 소자 값을 이용한 5차 필터와 7차 필터로 이루어진 스텝 임피던스 마이크로스트립 필터(각각 Type 1과 Type 1'로 한다.)와 인덕터를 DGS 슬롯으로 구현한 필터(Type 2~Type 4)를 모의 계산한 결과값과 실험 결과 값을 비교한 것이다. Type 1'는 7차 필터로 5차 필터의 설계 사양은 같으며, 7차 필터의 직렬 인덕터와 병렬 커패시턴스 각각의 값은 $Ind_1=2.1$ nH, $Cap_1=1.5$ pF, $Ind_2=4.6$ nH, $Cap_2=1.7$ pF, $Cap_3=Cap_1$, $Ind_3=Ind_2$, $Ind_4=Ind_1$ 이다.

그림 5(a)~그림 5(c)의 결과 그림을 보면, Type 2는 5차 필터의 스텝 임피던스 저역 필터인 Type 1과 비교하면, 차단 주파수 이후 주파수 대역에서 기울기가 더 크게 나타나 차단 특성이 향상됨을 알 수 있다. 또한, 7차 스텝 임피던스 마이크로스트립 저역 필터인 Type 1'보다도 급격한 차단 주파수 특성을 갖고 있음을 알 수 있다. 따라서, DGS 슬롯 구조를 갖고 있으면 차단 주파수 이후 급격한 저지 특성을 보이고 있는 것이 특징이다. 이들 필터 특히, 5차와 7차 스텝 임피던스 마이크로스트립 필터는 분포 정수 소자의 고유 특성인 임피던스의 주기적 변화로 인해 차단 대역내의 S_{21} 이 나빠지는 단점을 가지고 있음을 알 수 있다.

그림 5(d)는 이와 같은 차단 대역 내의 차단 특성을 더욱 개선시키기 위해, Type 2에서 슬롯의 모양

및 위치를 변형시킨 필터에 대한 주파수 응답을 나타낸 것이다. 이 구조는 직각 사각형 구조를 좀 변형시키고, 커패시턴스 역할을 하는 마이크로스트립 선로 부 중앙에 슬롯을 하나 더 추가한 구조이다. 측정 결과, 필터의 크기는 크게 변함이 없지만 높은 차단 대역에서 향상된 차단 특성을 보이고 있다.

그림 5(e)는 비균일의 슬롯 여러 개를 입력 쪽에 위치시킨 비대칭 구조를 갖는 필터에 대한 결과 그림이다. 그림에서 알 수 있듯이 10 GHz까지 반사 손실이 -15 dB 이하로 차단 대역 내의 S_{21} 특성이 높은 주파수 대역에서도 좋아짐을 알 수 있다. 이것은 높은 공진 주파수를 갖는 슬롯을 삽입함으로써, 높은 주파수 대역의 특성을 개선된다는 것을 알 수 있다. 표 1은 제작된 필터에 대한 주요 파라미터를 정리한 것이고, 그림 6은 제작된 필터의 상대적 크기를 비교하기 위한 것입니다.

V. 결 론

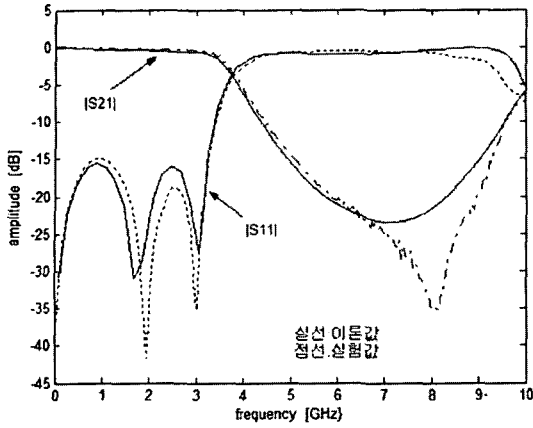
본 논문에서는 기존 스텝 임피던스 마이크로스트립 저역 필터보다 소형화될 수 있고, 특성이 개선된 필터를 구현하기 위해, 접지 면에 서로 다른 슬롯들을 배열하는 방법을 연구한 것이다. 이에 대한 이론적 근거로는 2와 3장에서 언급했다. 여기에 쓰인 해석법은 계산 시간을 매우 짧게 하면서도 슬롯의 복

표 1. 제작된 필터들의 특성 비교

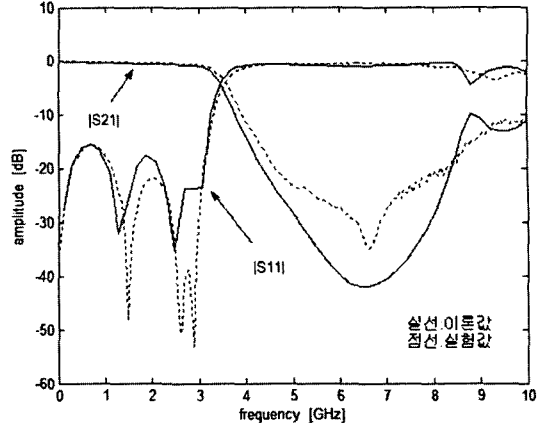
Table 1. Comparative study of the fabricated filters.

항목	3 dB 차단 주파수 [GHz]		S_{21max} [dB] @f [GHz]		BW _{15dB} [GHz]	
	이론	실험	이론	실험	이론	실험
필터						
Type 1 (33.0 mm)*	3.7	3.5	-23.8 @7.1	-35.1 @6.6	4.2	4.5
Type 1' (41.0 mm)	3.4	3.7	-42.0 @6.5	-34.9 @8.2	4.4	4.2
Type 2 (21.0 mm)	3.9	3.4	-26.9 @6.5	-24.0 @4.2	3.6	2.0
Type 3 (21.0 mm)	3.3	3.2	-26.4 @5.0	-50.4 @4.0	4.8	5.5
Type 4 (21.0 mm)	2.8	2.7	-27.7 @4.7	-36.9 @4.5	4.1	4.0

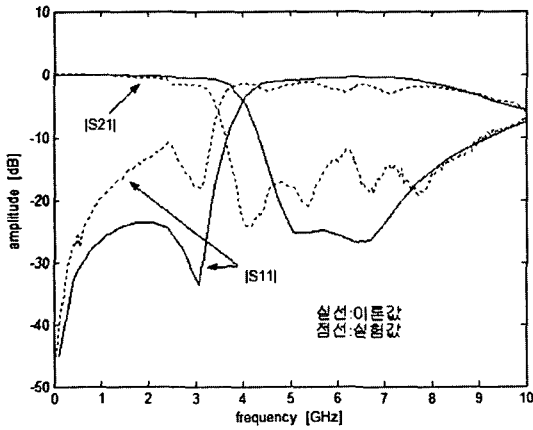
*: 입출력단을 포함한 필터의 총길이



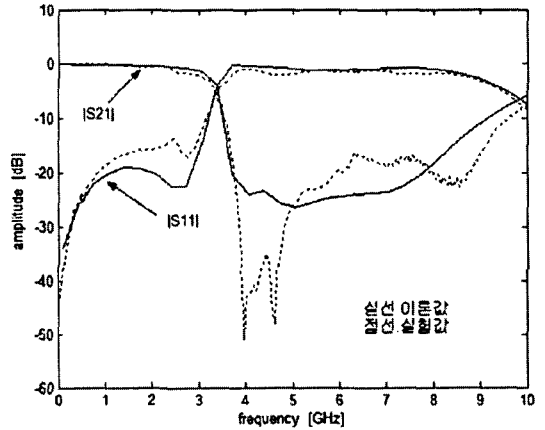
(a) 5차 저역 필터(Type1) 주파수 응답
(a) Frequency response of 5th order LPF



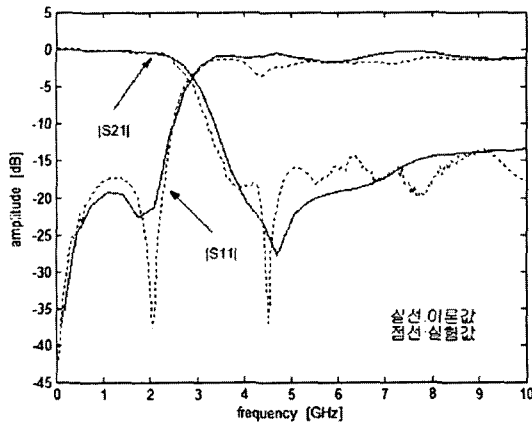
(b) 7차 저역 필터(Type 1') 주파수 응답
(b) Frequency response of 7th order LPF



(c) Type 2 저역 필터 주파수 응답
(c) Frequency response of Type 2 LPF



(d) Type 2의 차단 대역의 특성을 개선한 Type 3 필터 주파수 특성
(d) Frequency response of Type 3 LPF modified for better characteristics of Type 2 in stop band



(e) 비균일 비대칭 슬롯을 갖는 Type 4의 주파수 특성
(e) Frequency response of Type 4 LPF with nonuniform asymmetric slots

그림 5. 제작된 필터들의 주파수 응답
Fig. 5. Frequency responses of fabricated filters.

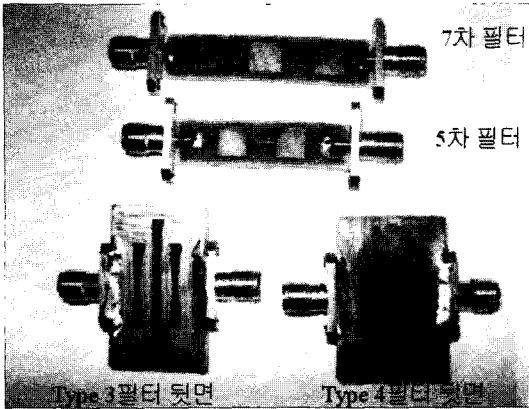


그림 6. 제작된 필터들
Fig. 6. Fabricated filters.

사 방사 전력 리액션 적분을 계산하여 정확한 결과를 얻도록 해준다는 것을 알 수 있었다. 그리고 DGS 슬롯의 리액턴스 값이 공진 주파수에서 급격하게 변화하는 점을 활용해 차단 대역에서의 반사 특성을 개선하는 데 응용하였다. 즉, 슬롯 길이에 따라 임피던스가 다르기 때문에, 서로 다른 슬롯을 적절하게 배열하면 원하는 주파수에서 차단 특성을 향상시킬 수 있으며, 차단 대역에서 S_{21} 을 억압하는 데도 응용할 수 있다는 것입니다.

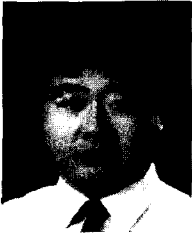
기존의 스텝 임피던스 마이크로스트립 저역 필터 특성과 비교해 보면 저지 대역의 밴드 폭, 통과 대역의 삽입 손실과 반사 손실 등에서도 좋은 특성을 보이고 있음을 실험적으로도 확인할 수 있었다.

참 고 문 헌

[1] D. Ahn, J. S. Park, C. S. Kim, J. Kim, Y. X. Quian, and T. Itoh, "A design of the low pass filter using the novel microstrip defected ground structure", *IEEE Trans. on Microwave Tech.*, vol. 49, no. 1, pp.

86-93, Jan. 2001.
 [2] 조영빈, 김병수, 전계석, "새로운 형태의 DGS를 이용한 저역 통과 필터의 주파수 조정 설계", *한국통신학회논문지*, 27(12), pp. 1174-1181, 2002년 12월.
 [3] A. B. Abdel etc, "Control of bandstop response of Hi-Lo microstrip low pass filter using slot in ground plane", *IEEE Trsans. Microwave Theory Tech.*, vol. 52, no. 3, pp. 1008-1013, Mar. 2004.
 [4] D. M. Pozar, "Reciprocity method of analysis for printed slot and slot-coupled microstrip antenna", *IEEE Trans. Antennas Propagat.*, vol. AP-34, pp. 1439-1446, Dec. 1986.
 [5] B. N. Das, K. K. Joshi, "Impedance of a radiating slot in the ground plane of microstripline", *IEEE Trans. Antennas Propagat.*, vol. AP-30, pp. 922-926, Sep. 1982.
 [6] B. N. Das, M. Shina, "The admittance characteristics of longitudinal shunt slots in the broad face of a rectangular waveguide", *J. Inst. Electron Telecom. Eng.*, vol. 21, pp. 32-37, Jan. 1975.
 [7] G. S. N. Raju, A. Chakraborty, "Studies on wide inclined slots in the narrow wall of rectangular waveguide", *IEEE Trans. Antennas Propagat.*, vol. AP-38, pp. 24-29, Jan. 1990.
 [8] IE3D manual, Zealand software.
 [9] David M. Pozar, *Microwave Engineering*, Addison-Wesley, Massachusetts, 1990.
 [10] Ke Wu, Lin Li, "Numerical calibration and de-embedding techniques for CAD and equivalent circuit models of electromagnetic structures", *Microwave Review*, pp. 7-18, Jun. 2005.

이 승 업



1986년 2월: 연세대학교 전자공학과 (공학사)
 1988년 2월: 연세대학교 전자공학과 (공학석사)
 1993년 8월: 연세대학교 전자공학과 (공학박사)
 1993년 9월~2006년 2월: 국립여수대학교 전자통신공학과 교수

2004년 7월~2005년 8월: Syracuse 대학교 방문교수
 2006년 3월~현재: 전남대학교 전자통신공학과 교수
 [주 관심분야] 안테나 해석 및 설계, 초고주파 회로 설계, 전자파 해석

고 진 현



1998년 2월: 목원대학교 정보통신공학과 (정보통신공학사)
 2000년 2월: 목원대학교 전자 및 컴퓨터공학과 (정보통신공학석사)
 2000년 6월~현재: 블루웨이브텔(주) 책임연구원

[주 관심분야] Antenna and RF Circuits for ITS System, Multi-Band Antenna, Satellite DBS Antenna, Beam Tilting Antenna

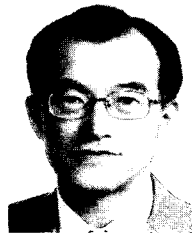
김 은



1994년 2월: 여수대학교 전자통신공학과 (공학사)
 2002년 2월: 여수대학교 전자통신공학과 (공학석사)
 2007년 2월: 전남대학교 전자통신공학과 (공학박사)
 2001년 4월~현재: 프로닉스 대표

2006년 3월~현재: 전남대학교 전자통신공학과 겸임교수
 [주 관심분야] 마이크로프로세서 및 안테나공학

하 재 권



1980년 2월: 경북대학교 전자공학과 (공학사)
 1982년 2월: 경북대학교 전자공학과 (공학석사)
 2003년 2월: 충남대학교 전자공학과 (공학박사)

1984년~1998년: 한국전자통신연구원 무선방송연구소 근무

1989년~1990년: Rockwell International(Texas, USA) Visiting Engineer

1998년~2003년: 목원대학교 정보통신공학과 객원/겸임교수

1999년 10월: 제1회 정보통신 벤처창업 경진대회 입상(정보통신부)

2000년 6월~현재: 블루웨이브텔(주) 대표이사

2001년~2003년: IT 국제 표준화 Antenna and RF 전문가 (ITU-R, 정보통신부)

2006년~현재: 한남대학교 정보통신공학과 겸임교수

2006년 1월~현재: 안테나 기업 연구 클러스터 주관기관 (산기협)

2007년 5월~현재: IT Mentor 충청권 위원장(정보통신부)

[주 관심분야] Antenna and RF Circuits for Wireless System, Filter, Mixer, LNA, Amplifier, Multi-Band Antenna, DBS and DMB Antenna, Ultra-Wideband Antenna, Tilted Beam Antenna, Phased Array Antenna, ITS Antenna, Sensor Antenna

장 재 수



2005년 2월: 영동대학교 정보통신공학과 (공학사)
 2005년 2월~현재: 블루웨이브텔(주) 연구원

[주 관심분야] Antenna and RF Circuits for ITS System, Multi-Band Antenna, Satellite DBS Antenna, Beam Tilting Antenna

Beam Tilting Antenna