

BLDC 전동기 운전 특성을 이용한 고장 검출 기법 구현

李正大*, 朴暉建**, 金泰成**, 柳志帥***, 玄東石†

Fault Detection of BLDC Motor Drive Based on Operating Characteristic

Jung-Dae Lee, Byoung-Gun Park, Tae-Sung Kim, Ji-Su Ryu and Dong-Seok Hyun

요 약

본 논문에서는 BLDC 전동기 구동용 인버터 한상의 스위치에서 개방 형태의 고장이 발생하여도 구동 시스템의 제어 성능을 유지하기 위한 빠른 고장 검출 시스템이 제안되었다. 제안된 방법은 고장 검출을 위한 추가적인 구성 요소 없이 단지 BLDC 전동기의 구동 시에 나타나는 고유의 전류 제어 특성을 이용하여 간단한 방식으로 고장 검출 및 고장 위치 확인이 가능하다. 신속히 고장이 발생한 스위치의 위치를 판단한 후, 시스템은 연속적인 동작을 위해 재구성되어진다. 재구성 방법은 고장이 발생한 상을 양방향 스위치에 의해 직류-링크 중성점과 연결하여 4-스위치 구동의 형태로 구성하였다. 제안한 고장 검출 시스템은 짧은 고장 검출 시간과 시스템 토플로지의 재구성에 의해 고장 발생 후 제어 성능을 빠르게 회복하여 연속적인 시스템 운영이 가능하다. 제안한 고장 검출 시스템의 우수한 성능은 시뮬레이션과 실험을 통하여 검증하였다.

ABSTRACT

This paper proposes a fast fault detection algorithm under open-circuit fault of a switch for a brushless DC(BLDC) motor drive system. This proposed method is configured without the additional devices for fault detection and identification. The fault detection and identification are achieved by a simple algorithm using the operating characteristic of the BLDC motor. After the fault identification, the drive system is reconfigured for continuous operation. This system is reconfigured by four-switch topology connecting a faulty leg to the middle point of DC-link bidirectional switches. This proposed method can also be embedded into existing BLDC motor drive systems as a subroutine without excessive computational effort. The feasibility of a the proposed fault detection algorithm is validated in simulation and experiment.

Key Words : BLDC Motor Drive, Fault Detection, Open-Circuit Faults, Inverter

1. 서 론

†교신저자 : 정희원, 한양대 전기제어생체공학부 교수
E-mail : dshyun@hanyang.ac.kr

*학생회원, 한양대 대학원 전기공학과 석사과정

**정희원, 한양대 대학원 전기공학과 박사과정

***정희원, 한영전기공업(주) 기술연구소 책임연구원
접수일자 : 2007. 12. 7 1차 심사 : 2007. 12. 28
2차 심사 : 2008. 1. 4 심사완료 : 2008. 1. 14

BLDC 전동기는 고효율, 고역률, 높은 토크, 그리고 간단한 제어와 같은 많은 장점^[1,2]들로 인하여 가전제품, 군사산업, 대형 생산 공장, 우주 항공 산업과 같은 용·용 분야에서의 사용이 증가하고 있다. 만약 산업 현장에서 구동 시스템의 고장이 발생한다면 공정 자체가

중단될 수밖에 없고, 고장 지연 시간으로 인해 발생되는 피해의 규모는 심각할 것이다. 그리고 전동 휠체어의 경우, 운행 중 고장의 발생으로 인하여 갑자기 정지하게 된다면 2차적인 위험 상황 발생 또한 배제할 수 없다. 그러므로 이러한 응용 분야에서 구동 시스템의 고장에 대한 신뢰성은 매우 중요시 되고 있다.

BLDC 전동기 구동용 인버터 시스템에서 발생하는 고장의 종류를 살펴보면 전원공급원에서의 일선지락, 정류기 다이오드의 단락, 커패시터의 파괴, 부하 회로의 단락, 스위칭 소자의 고장, 전압·전류 센서의 고장 등이 있으나, 본 논문에서는 스위칭 소자의 개방성 고장이 발생하였을 경우에 대한 고장의 검출과 재구성 기법에 대해 연구하였다. 그리고 스위칭 소자의 개방성 고장으로는 게이트 드라이브 IC의 문제로 스위칭 소자의 턴-온이 안 되는 경우와 마이크로 컨트롤러에서 게이트 드라이브로 신호가 전송되는 버스에서 문제가 발생했을 경우 발생할 수 있다.

최근 이러한 인버터 시스템에서 스위칭 소자의 고장 검출 기법에 관하여 많은 연구가 이루어지고 있으며 관련 논문들을 살펴보면, 전문적인 지식을 기초로 작성된 값과 실제 값을 비교하여 고장을 검출하는 방법^[3], 인버터의 폴 전압을 검출하여 고장 여부를 분석하는 방법^[4,5], 직류-링크 또는 출력 부하 전류의 위상변화를 검출하여 고장 스위치와 상을 판별하는 방법^[6,7] 등 많은 방법들이 제안되었다. 하지만 기존의 고장 검출 방법은 고장을 판단하는데 최소한 한 주기 이상 시간이 걸리거나 검출이 복잡하고, 센서와 같은 추가적인 구성을 필요로 한다는 단점들을 가지고 있다.

본 논문에서는 BLDC 전동기 구동의 신뢰성을 확보하고자 BLDC 전동기 구동용 인버터의 고장 검출 기법에 대해 연구하였다. 제안한 고장 검출 방법은 BLDC 전동기 구동 시에 나타나는 고유의 전류 제어 특성을 이용함으로써 추가적인 장치나 비용이 필요 없을 뿐만 아니라 기존의 방법에 비해 고장을 검출하는 시간을 최대 한 모드 이내로 단축시킴으로써 고장 발생 후 시스템의 제어 성능을 우수하게 유지할 수 있다. 그리고 통합된 완벽한 고장 허용 제어 시스템의 구현을 위하여, 제안한 고장 검출 기법에 양방향 스위치를 이용하여 고장이 발생한 상의 격리와 동시에 직류 링크 중성점을 연결함으로써 4-스위치로 구동시키는 재구성 방법^[8]을 채택하여 적용하였다. 제안한 고장 허용 시스템의 가능성과 우수성은 시뮬레이션과 실험을 통하여 검증하였다.

2. BLDC 전동기 구동 시스템 모델링

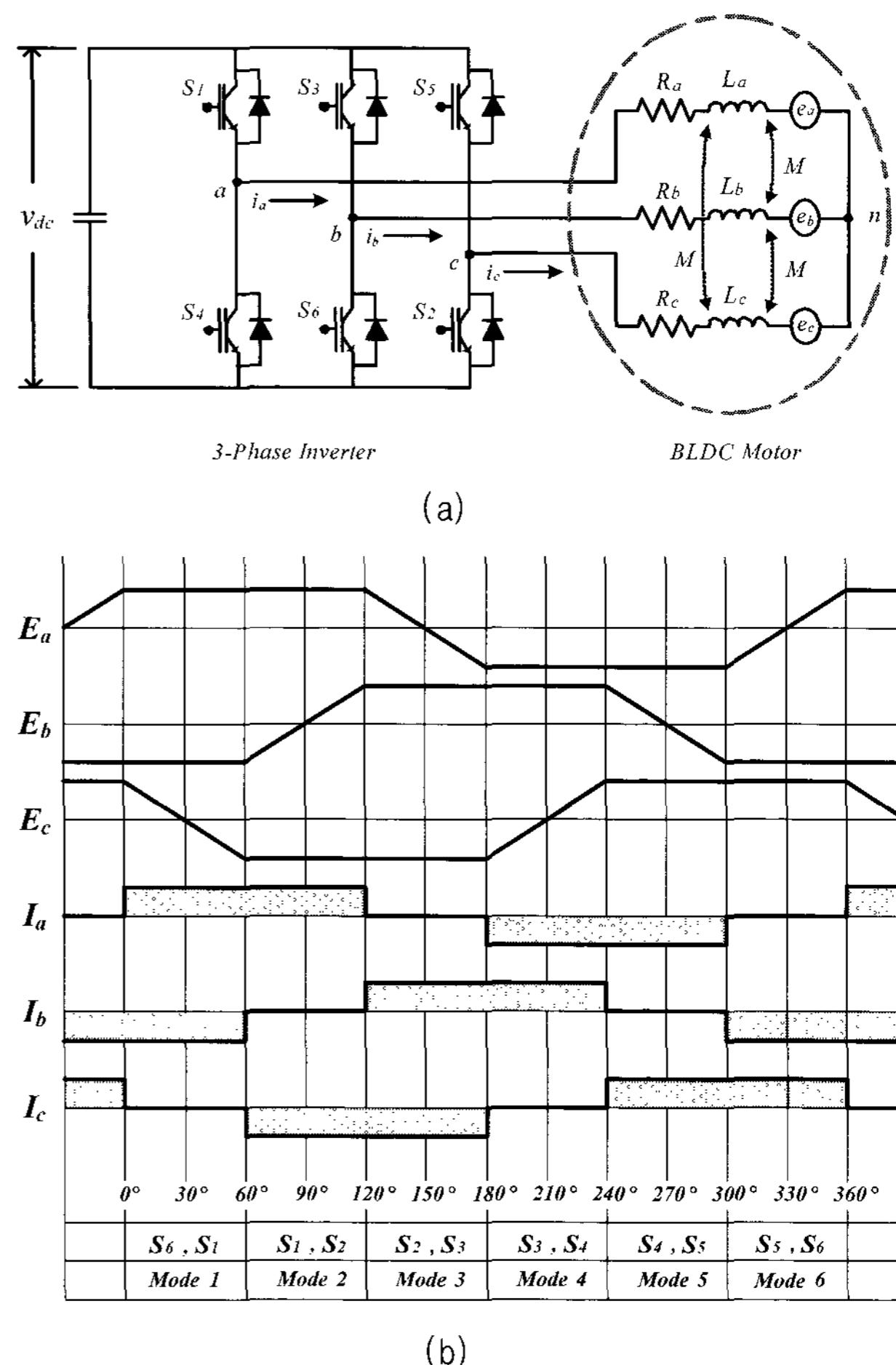


그림 1 일반적인 BLDC 전동기 구동 시스템
(a) 등가회로 (b) 역기전력과 상전류 파형

Fig. 1 General BLDC motor drive system (a) Electrical equivalent circuit (b) Waveform of back EMF and phase currents

그림 1은 3상 2여자 방식의 BLDC 전동기에 대한 정상적인 구동에 대한 시스템 등가회로와 특성을 보여준다.

BLDC 전동기는 일반적으로 120도 간격으로 발생되는 사다리꼴 형태의 역기전력이 평탄한 구간에 구형파의 전류를 흘려줌으로써 토크 맥동이 없는 원활한 구동이 가능하다. 이러한 구형파 전류의 일정한 위상은 제안한 고장 검출 방법에 이용되어진다.

BLDC 전동기는 식 (1)과 같은 전압 방정식으로 나타낼 수 있으며, 발생 토크는 식 (2)와 같다.

$$\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = \begin{bmatrix} R_a & 0 & 0 \\ 0 & R_b & 0 \\ 0 & 0 & R_c \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (1)$$

$$+ \begin{bmatrix} L_a - M & 0 & 0 \\ 0 & L_b - M & 0 \\ 0 & 0 & L_c - M \end{bmatrix} \frac{d}{dt} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} + \begin{bmatrix} e_a \\ e_b \\ e_c \end{bmatrix}$$

$$T_e = \frac{(e_a \cdot i_a + e_b \cdot i_b + e_c \cdot i_c)}{\omega_m} \quad (2)$$

여기서, v_a , v_b 와 v_c 는 상전압, R_a , R_b 와 R_c 는 상당 전기자 저항, i_a , i_b 와 i_c 는 상전류, L_a , L_b 와 L_c 는 상당 전기자 인덕턴스, M 은 상호 인덕턴스, e_a , e_b 와 e_c 는 상당 역기전력, 그리고 ω_m 은 각속도 이다.

3. 제안한 고장 검출 시스템

3.1 개방된 스위치 고장 특성 분석

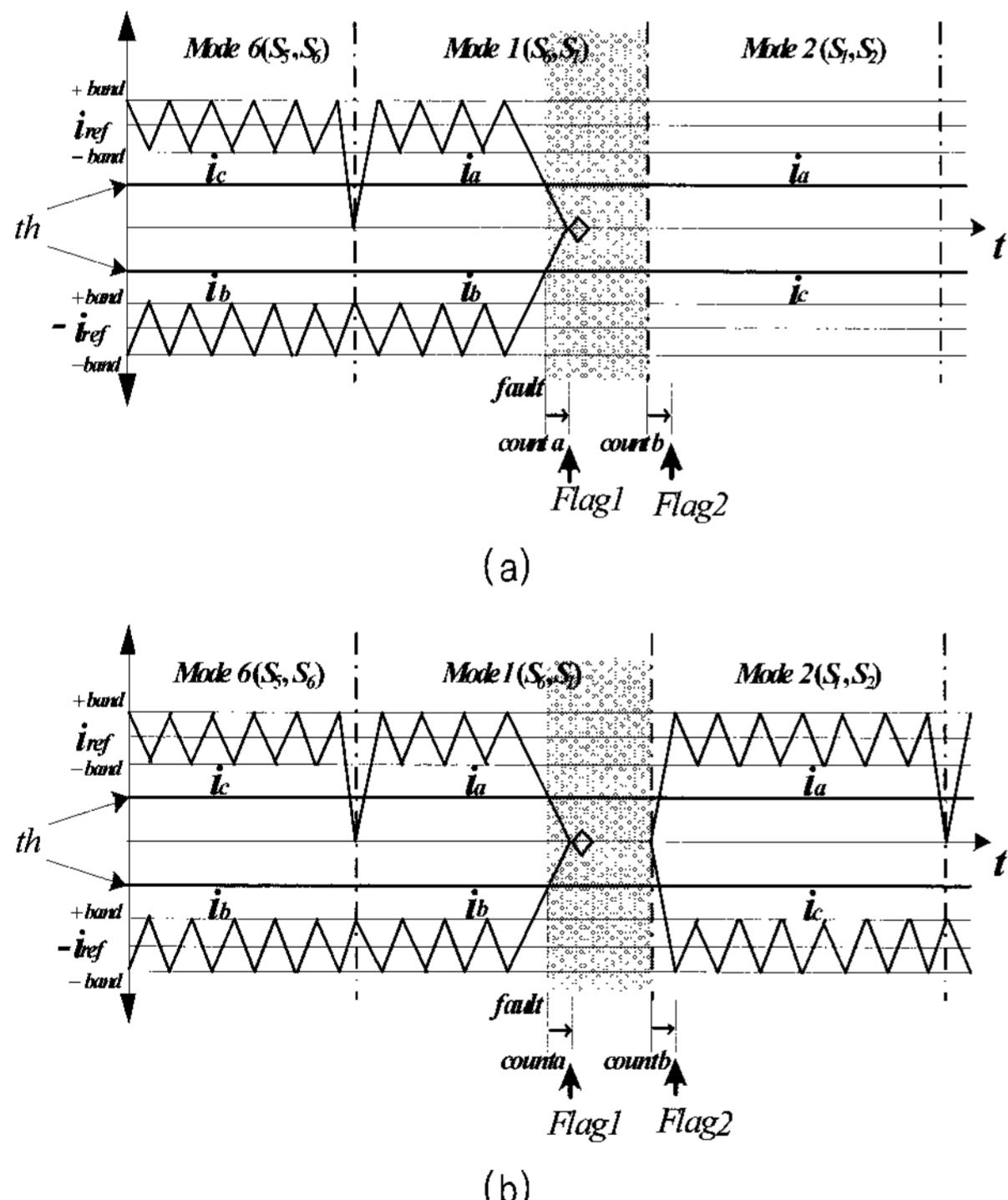


그림 2 Mode 1에서 개방된 형태의 스위치 고장 발생시 전류파형 (a) 스위치 S_1 의 고장 (b) 스위치 S_6 의 고장

Fig. 2 Current wave forms under open switch fault situation in Mode 1 (a) Fault of a switch S_1 (b) Fault of a switch S_6

그림 2는 고장 특성에 대한 이해를 위해 Mode 1에서 상단(S_1) 또는 하단(S_6) 스위치에 개방된 형태의 고장이 발생하였을 경우 각각에 대한 전류 파형을 보여 준다. 두 스위치 중 어느 스위치에서 고장이 발생하였는지에 따라 상이한 전류 파형이 나타나는 것을 알 수 있다. 그림 2(a)와 같이 S_1 에서 고장이 발생하였을 경우 S_1 이 동작하는 Mode 1과 2에서 전류가 검출되지 않는다. 하지만, 그림 2(b)와 같이 S_6 에서 고장이 발생하였을 경우 Mode 2에서 동작하는 스위치가 S_6 에서 S_2 로 전환되므로 정상 상태의 전류가 나타나는 것을 볼 수 있다. 이처럼 동일한 시간에 고장이 발생하여도 다음 Mode가 되면, 고장이 발생한 스위치의 위치에 따라서 전류의 파형이 다르게 나타나는 특성을 이용하여 고장의 위치를 확인할 수 있다.

3.2 제안한 고장 검출과 확인 방법

본 논문에서 제안한 방법의 정확한 이해를 위해 크게 두 가지 부분으로 나누어 설명이 가능하다. 첫 번째는 그림 3(a)의 고장 발생 여부를 판단하기 위한 고장검출부분과 두 번째는 그림 3(b)의 고장 검출 이후 정확한 고장 위치의 확인을 수행하는 부분이다. 제안되어진 방법에 의해 고장 확인이 이루어지면 고장이 발생한 상의 경리와 재구성을 통해 시스템은 고장이 발생하였음에도 불구하고 원활한 동작이 가능하다.

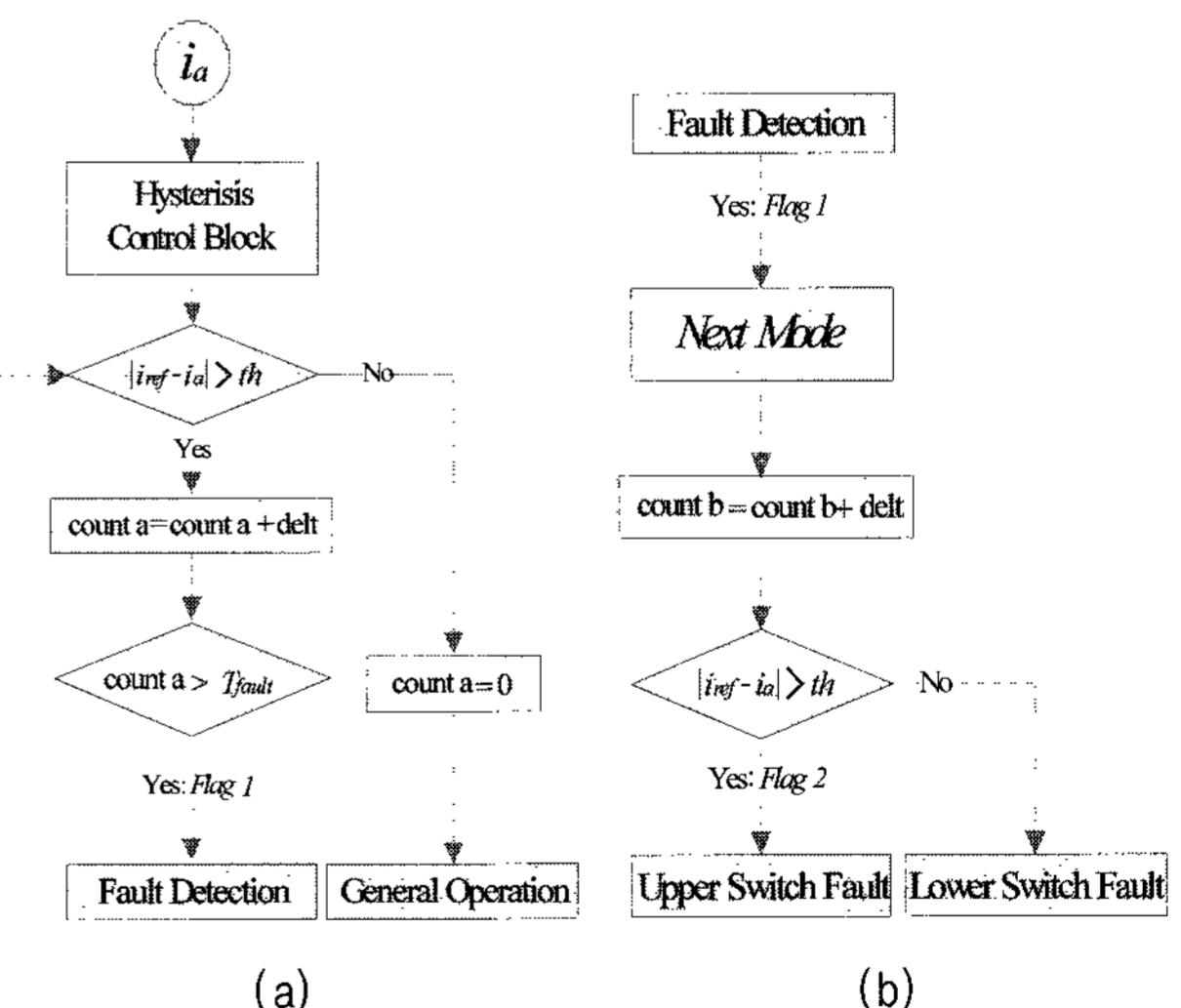


그림 3 고장 검출과 판단 방법의 흐름도

(a) 고장 검출 흐름도 (b) 고장 판단 흐름도

Fig. 3 Flowchart for fault detecting and diagnosis method (a) Flowchart for the fault detection (b) Flowchart for the fault identification

3.3 제안한 고장 검출 기법 원리

일반적으로 히스테리시스 전류 제어기는 속도 제어기에 의해 추정된 기준 전류를 추종하기 위해 상전류에 대한 스위칭 신호를 생성한다. BLDC 전동기 구동 회로에서 스위치에 개방된 형태의 고장이 발생하였을 때 기준 전류를 실제 전류가 추종하지 못하기 때문에 오차가 발생한다. 기준 전류와 실제 전류의 차가 미리 설정된 임계값(th)을 초과하게 되면, 다음과 같은 논리로 시스템은 오류를 탐지하게 된다.

```
IF | $i_{ref} - i_{act}$ | >  $th$  THEN Error
ELSE normal
```

발생된 오류(Error)가 연속적으로 고장 검출 시간 (T_{fault}) 이상 지속된다면 다음과 같은 논리에 의해 고장으로 판단하여 *Fault_Flag 1*의 신호는 발생한다.

```
IF (count  $a > T_{fault}$ ) THEN Fault_Flag 1 High
ELSE normal
```

고장 검출에 필요한 시간은 일반적으로 식(3)과 같이 구할 수 있다.

$$T_{fault} = K \times \frac{2}{p \times \omega_{ref}} \times \frac{1}{Mode} \quad (3)$$

T_{fault} : 고장 판단 시간 K : 고장 판단에 대한 민감도

p : 전동기의 극수 ω_{ref} : 기준 속도

$Mode$: Mode 수

고장이 발생한 스위치의 검출 원리는 *Fault_Flag 1* 신호가 발생하고, 다음 Mode에서 *Fault_Flag 2* 신호 상태에 따라 고장이 발생한 스위치가 검출되어진다. Mode 전환이 되고 일정시간 이후 실제전류가 기준전류를 추종하지 못한다면 *Fault_Flag 2*는 *High*의 신호를 발생하며, 실제전류가 기준전류를 추종하게 된다면 *Fault_Flag 2*가 *Low* 신호를 발생한다. 고장 스위치를 검출하는 논리는 다음과 같다.

```
After count  $b$  at the Next Mode
IF | $i_{ref} - i_{act}$ | >  $th$  THEN Fault_Flag 2 High
ELSE Fault_Flag 2 Low
```

표 1은 BLDC 전동기 구동 인버터의 스위치에서 개방성 고장이 발생하였을 때, 각 모드에서 *Fault_Flag*의 상태에 따라서 고장 스위치 검출 조건을 보여준다.

표 1 Mode 변환 시 고장 스위치의 판별

Table 1 Distinction of Faulty Switch in Mode Conversion

Mode Conversion	Flag 1 (Previous Mode)	Flag 2 (Next Mode)	Fault Switch
<i>Mode 6</i> ⇌ <i>Mode 1</i>	<i>High</i>	<i>Low</i>	S_5
	<i>High</i>	<i>High</i>	S_6
<i>Mode 1</i> ⇌ <i>Mode 2</i>	<i>High</i>	<i>Low</i>	S_6
	<i>High</i>	<i>High</i>	S_1
<i>Mode 2</i> ⇌ <i>Mode 3</i>	<i>High</i>	<i>Low</i>	S_1
	<i>High</i>	<i>High</i>	S_2
<i>Mode 3</i> ⇌ <i>Mode 4</i>	<i>High</i>	<i>Low</i>	S_2
	<i>High</i>	<i>High</i>	S_3
<i>Mode 4</i> ⇌ <i>Mode 5</i>	<i>High</i>	<i>Low</i>	S_3
	<i>High</i>	<i>High</i>	S_4
<i>Mode 5</i> ⇌ <i>Mode 6</i>	<i>High</i>	<i>Low</i>	S_4
	<i>High</i>	<i>High</i>	S_5

3.4 시스템의 재구성

통합된 완벽한 고장 허용 제어 시스템의 구현과 제안한 방법의 신뢰성과 우수성을 검증하고자, 제안한 고장 검출 기법에 기존의 재구성 방법을 채택하여 적용하였다. 재구성 방법으로는 4-스위치 구동 방법^[8]과 추가된 여분의 상을 이용하여 구동하는 방법^[9] 등 여러 가지 방법들이 있다. 4-스위치 구동 방법은 가격적 측면에서는 우수하나 재구성 이후 출력의 감소를 가져오며 제어의 변화를 요구한다. 그리고 여분의 상을 이용하는 방법은 추가된 스위치로 인하여 가격의 상승을 가져오나 재구성 이후 제어의 변화 없이 안정된 연속 운전이 가능하다. 고장 후 재구성 방법은 시스템의 운영 환경과 비용적인 측면을 고려하여 적합한 방법을 선택하여야 한다. 본 논문에서 제안한 고장 검출 방법은 4-스위치 구동방법을 채택하여 시스템 구성의 비용적인 측면에서 감소시키기 위해 적용하였다.

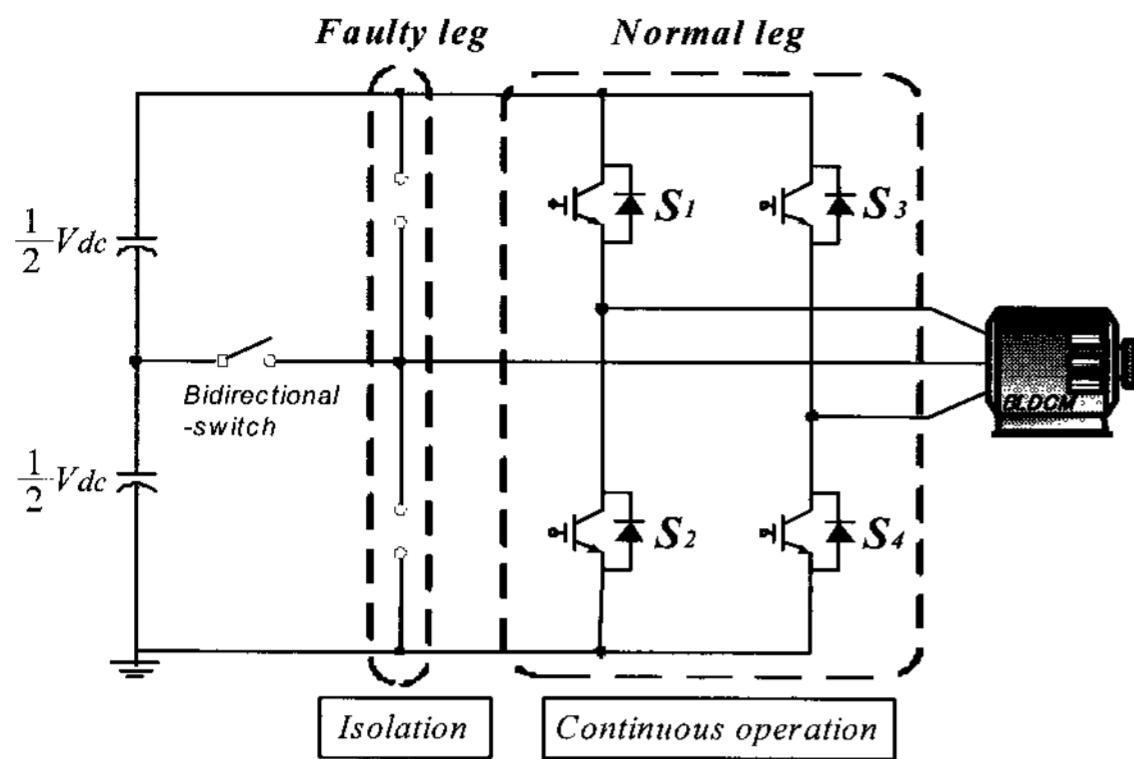


그림 4 재구성된 시스템 구조

Fig. 4 Reconfigured system structure

고장의 검출과 확인 후 시스템의 재구성 방법은 그림 4와 같이 고장으로 판단한 상에 대한 스위칭 신호의 제거와 동시에 고장이 발생한 상과 직류-링크의 중성점 사이에 연결되어있는 양방향 스위치를 터-온 시킴으로서 BLDC 전동기의 4-스위치 구동을 위한 시스템으로 재구성하게 된다. 재구성된 시스템은 그림 4와 같다.

4-스위치에 의한 재구성 방법의 경우 불규칙적인 전압 이용으로 인하여 정상적인 두 상이 동작할 때 직류-링크 중성점과 연결된 상으로 전류가 흘러 전류 파형의 리플이 심하게 발생한다. 이러한 문제는 개별적인 각 상의 전류 제어와 히스테리시스밴드 폭의 조절을 통해 최소화 할 수 있다. 고장 허용 시스템은 재구성 후에 감소된 시스템 제어 성능을 가지게 되지만 지속적인 시스템 구동이 가능하여, 전체적인 시스템의 신뢰성을 크게 향상시킬 수 있다는 장점을 갖게 된다.

3.5 전체적인 시스템

제안한 고장 검출 시스템을 적용한 전체적인 시스템의 구조는 그림 5와 같다. 그림에서 굵은 실선으로 나타낸 부분은 본 논문에서 제안한 방법이 전체적인 BLDC 구동 시스템에 소프트웨어적으로 추가됨을 보여주고 있다. 제안한 방법은 기본적인 히스테리시스 제어시스템에 고장 검출과 확인을 위한 알고리즘과 양방향 스위치를 추가함으로써 구현 할 수 있다.

그림에서 구성된 F_k ($k=1, 2, \dots, 6$)는 인버터의 각 상에서 스위치의 단락성 고장 발생시 직류-링크 상단과 하단을 융단하기 위한 구성요소로써, $Fuse$ 의 융단 이후 제안한 시스템은 스위치의 개방성 고장으로 인식하여 시스템을 재구성하게 된다.

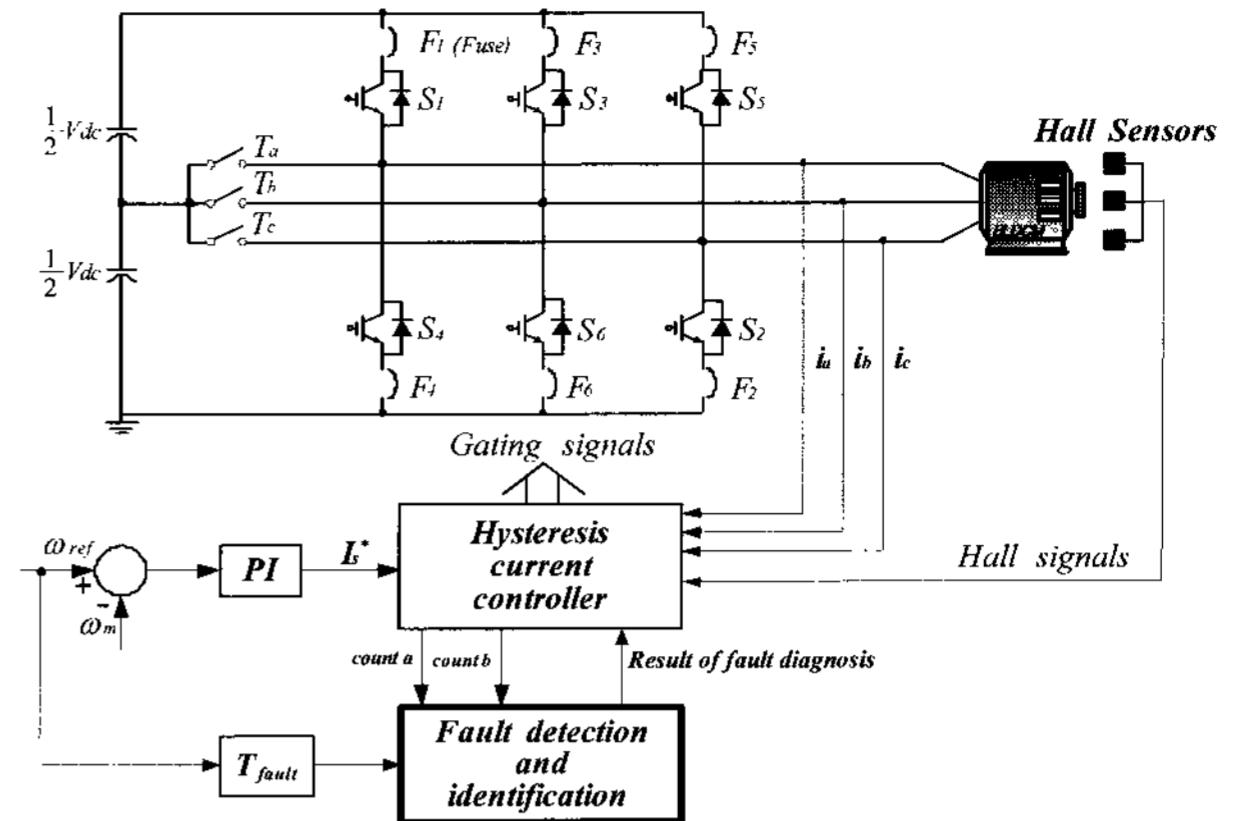


그림 5 제안한 고장 검출 방법을 적용한 BLDC 구동 시스템

Fig. 5 Overall BLDC motor drive system with the proposed fault detection method

4. 시뮬레이션

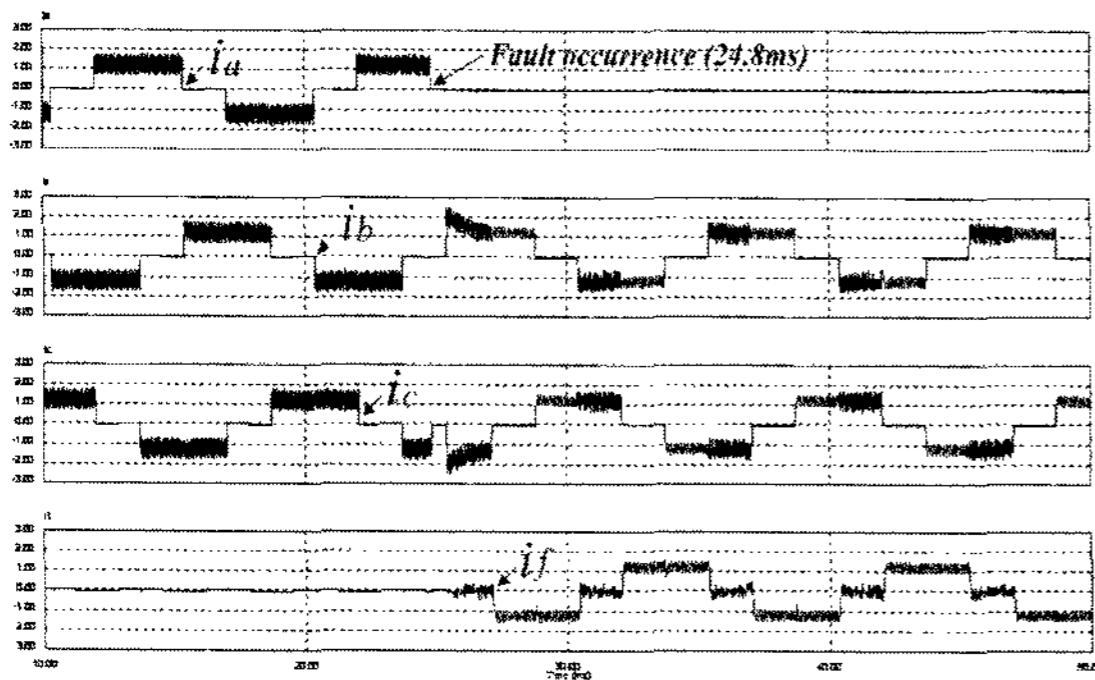
제안한 방법의 우수성과 신뢰성을 입증하기 위하여 시뮬레이션은 수행되어졌다. 이에 사용된 BLDC 전동기의 정격과 파라미터들은 표 2와 같다.

표 2 BLDC 전동기의 정격과 파라미터
Table 2 Ratings and Parameters of BLDC Motor

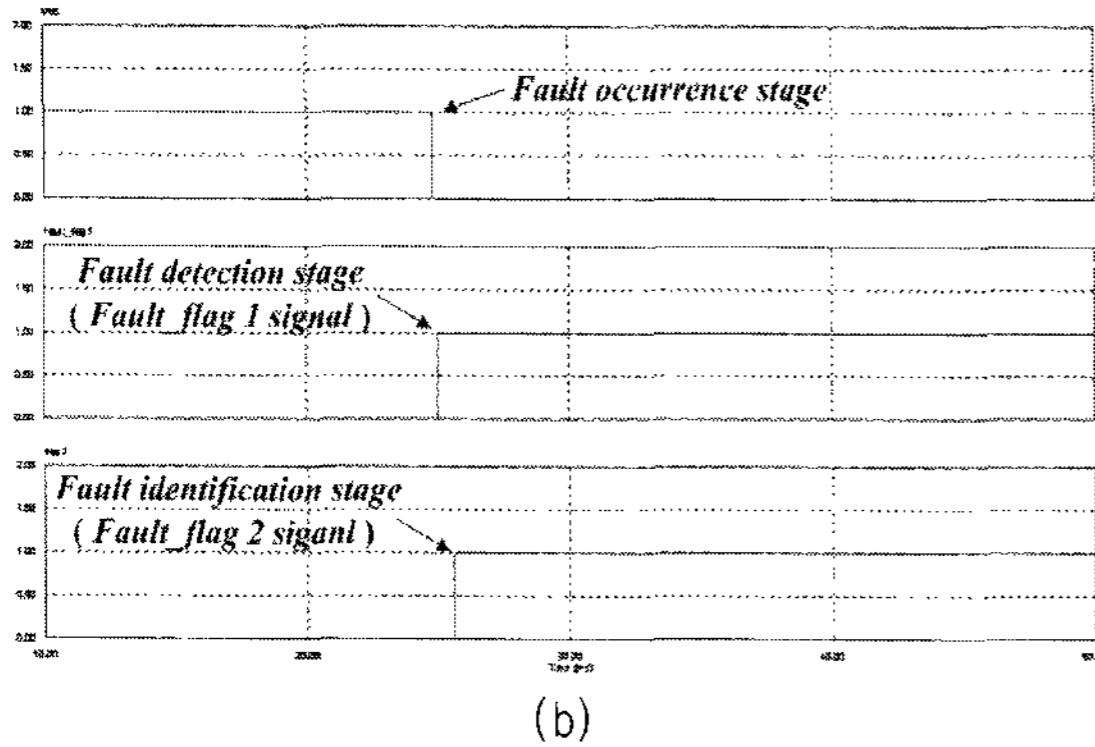
정격 전압	V	24 [V]
정격 토크	T_e	7.5 [kgf-cm]
정격 속도	N_r	2000(± 200) [rpm]
저항	R_s	0.127 [Ω]
인덕턴스	L_s	2.07 [mH]
역기전력 상수	K_e	5 [V/kg rpm]
극수	P	8

시뮬레이션에서 실험 조건은 상단·하단 스위치에 개방성 고장을 각각 고려하였으며, 고장은 A상의 상단 스위치와 하단 스위치에서 발생시켰다. 나머지 스위치들 또한 개방성 고장에 대해 동일하게 우수한 특성을 보임을 확인하였다.

그림 6(a)에서 A상 상단스위치에 개방성 고장이 발생하고 신속한 고장 검출과 이후 양방향 스위치의 터-온으로 인해 중성점 전류(I_f)가 흐르고, 고장 이후 연속적인 동작이 가능한 전류 파형을 보여준다. 그림 6(b)는 A상 상단 고장 발생시 나타나는 고장 발생, 검출, 그리고 위치 확인 신호를 각각 보여준다.



(a)



(b)

그림 6 A상 상단 스위치의 개방성 고장 발생시 시뮬레이션 결과 (a) 제안한 고장 검출 회로를 이용한 전류 파형 (b) 고장 발생, 판단과 위치 검출 신호

Fig. 6 Simulation results for Phase A under open-circuit fault situation in the upper switch (a) Current waveform with the proposed fault detection circuit (b) Fault occurrence, detection, and identification signal

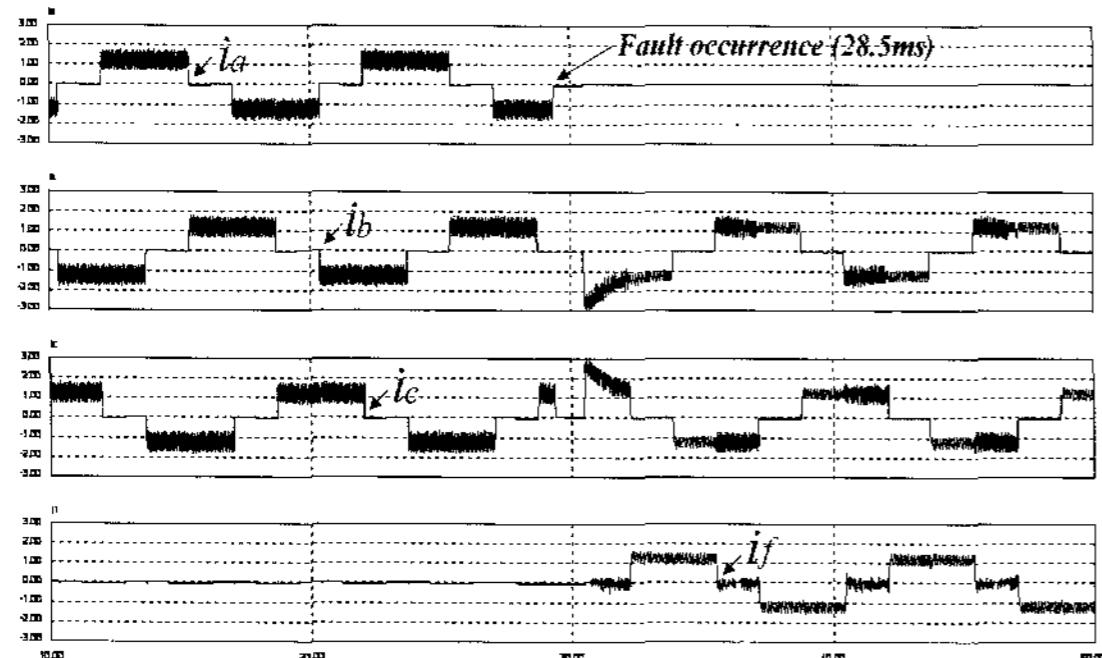


그림 7 A상 하단 스위치 고장 발생시 제안한 고장 검출 회로를 이용한 시뮬레이션 결과

Fig. 7 Simulation results for Phase A under open-circuit fault situation in the lower switch with the proposed fault detection circuit

그림 7은 인버터의 A상 하단 스위치에 개방성 고장이 발생하였을 경우 또한 빠른 고장 검출과 고장 허용 제어 시스템으로 인하여 정상적으로 동작하는 것을 볼 수 있다.

5. 실험

본 논문에서 제안한 방법의 타당성을 검증하기 위하여 전동용 휠체어에 사용되는 (250W) BLDC 전동기 부하를 갖는 인버터 시스템을 제작하였다.

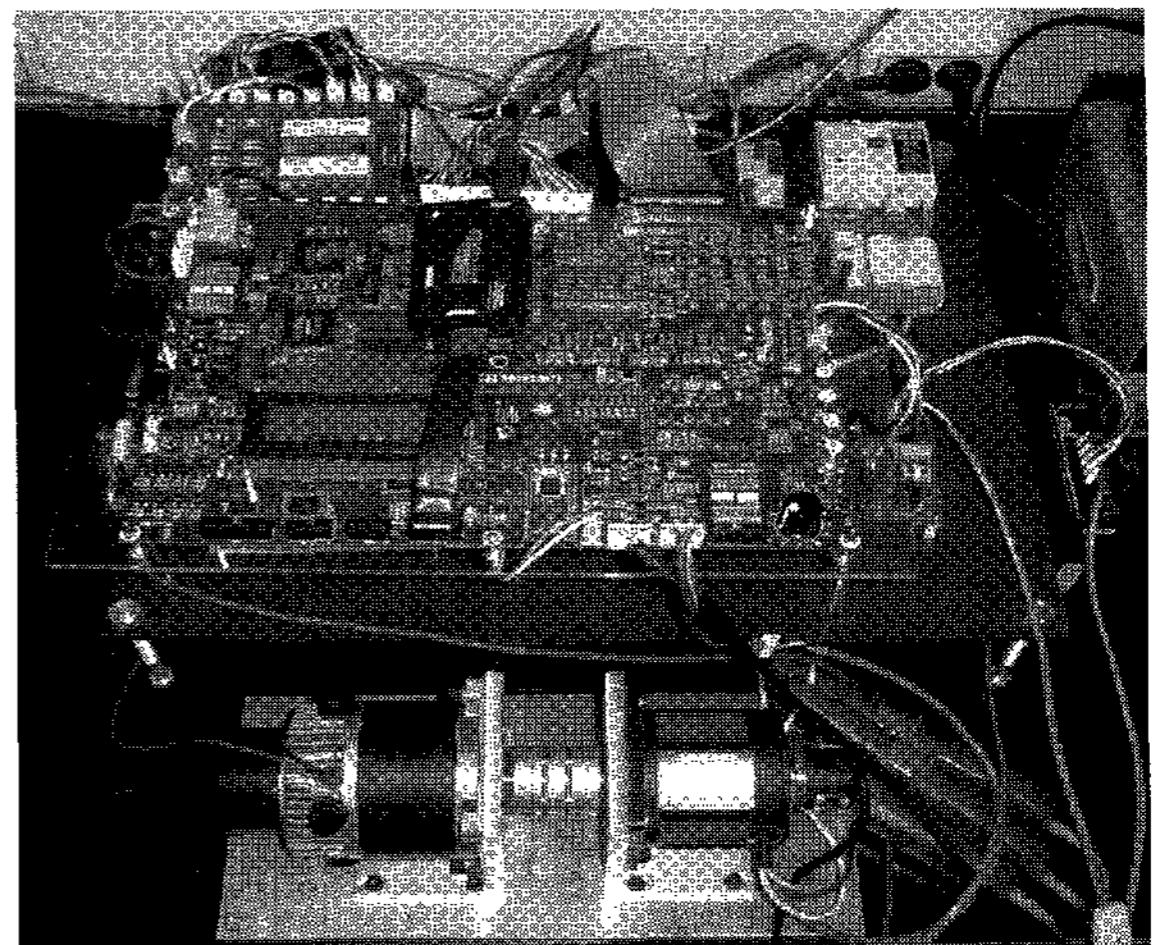


그림 8 전동 휠체어용 BLDC 전동기를 이용하여 구성된 전체적인 실험 세트

Fig. 8 Overall test set with a powered wheelchair BLDC motor

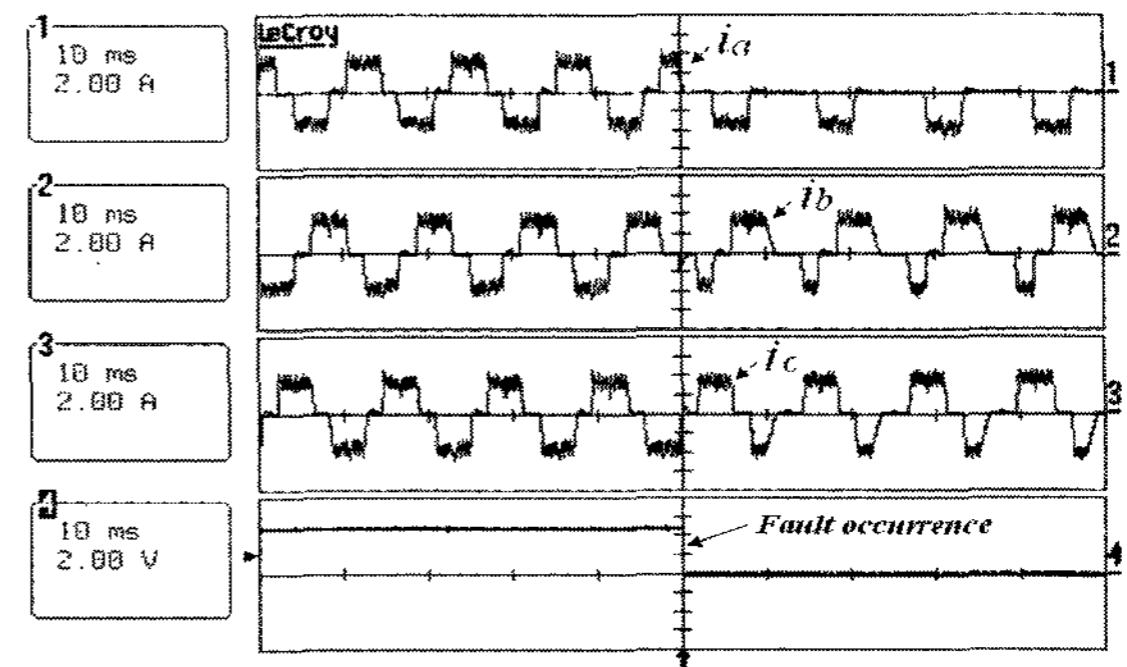


그림 9 A상 상단 스위치의 개방성 고장 발생시, 제안한 고장 검출 회로를 사용하지 않은 경우의 실험결과

Fig. 9 Experimental results without the proposed fault detection circuit under the open-circuit fault situation of the phase A in the upper switch

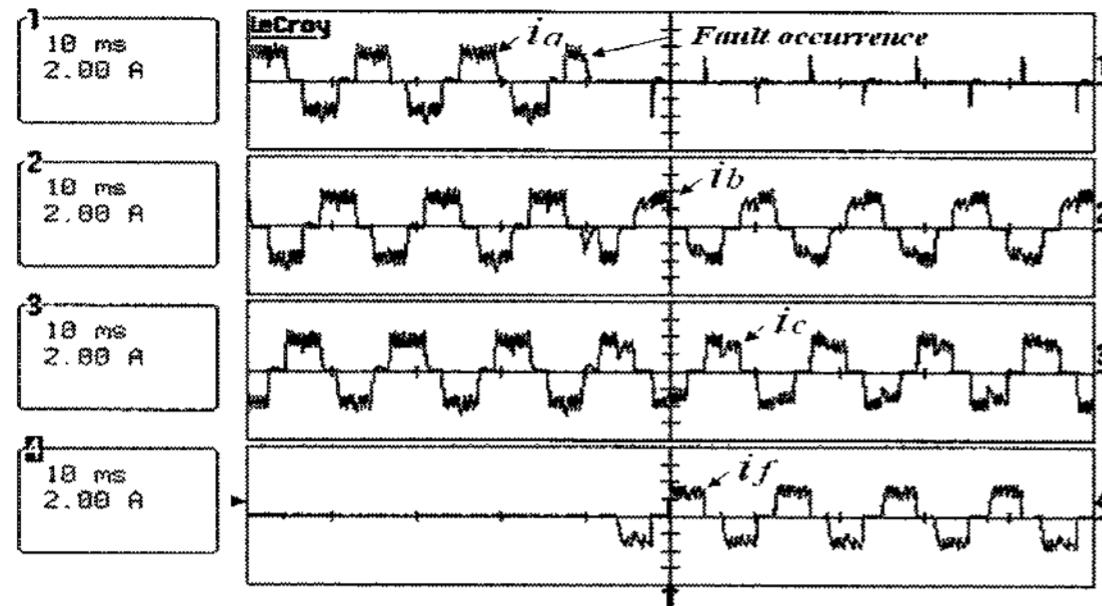


그림 10 A상 상단 스위치의 개방성 고장 발생시, 제안한 고장 검출 회로를 사용한 경우의 실험결과

Fig. 10 Experimental results with the proposed fault detection circuit under the open-circuit fault situation of the phase A in the upper switch

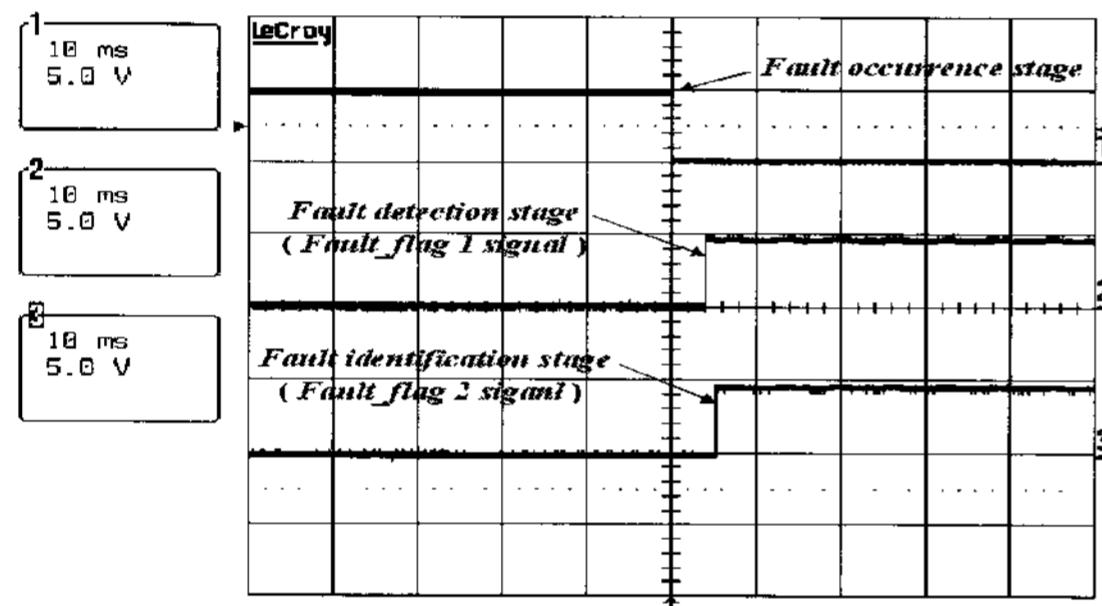


그림 11 A상 상단 스위치의 개방성 고장 발생시 고장 발생, 검출 그리고 확인 신호 파형

Fig. 11 Experimental results for phase A under the open-circuit fault situation in the upper switch, the waveform of the Fault occurrence, detection, and identification signal

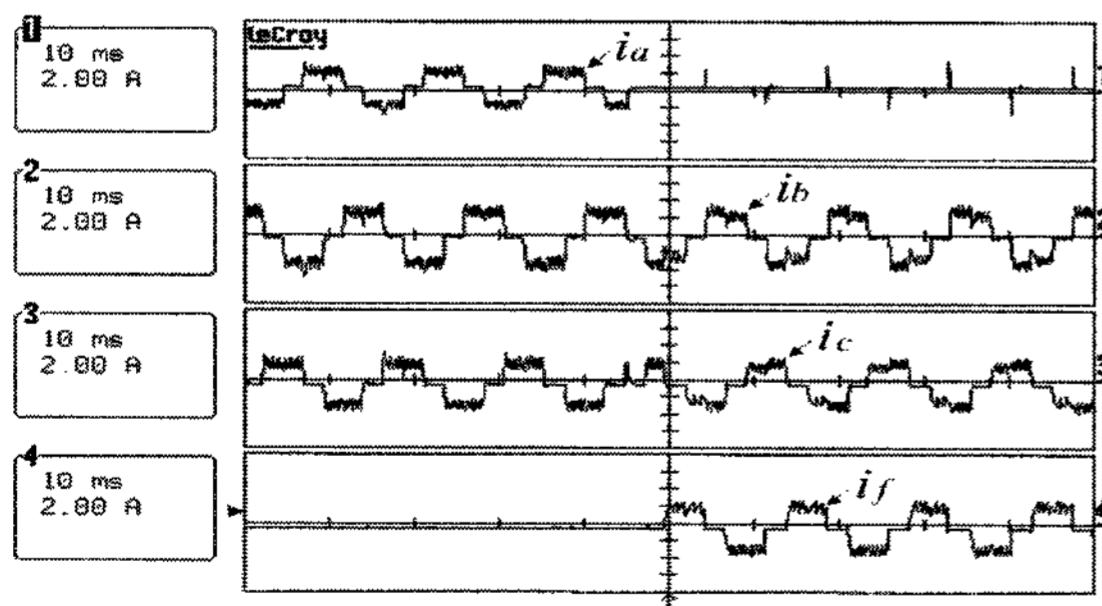


그림 12 A상 하단 스위치의 개방성 고장 발생시, 제안한 고장 검출 회로를 사용한 경우의 실험결과

Fig. 12 Experimental results with the proposed fault detection circuit under the open-circuit fault situation of the phase A in the lower switch

그림 8은 실험을 위해 구성되어진 장비의 전체적인 시스템을 보여준다. 인버터는 (IPM) PM30CSJ060을 이용하였으며, 제어와 PWM 발생을 위하여 디지털 신호처리기 (DSP) TMS320C33과 FPGA가 사용되어졌다. 실험은 A상의 상단과 하단 스위치 각각에 대한 개방성 고장을 고려하여 실험하였다. 개방된 고장 상태는 게이트 드라이버에 강제로 턠-오프 신호를 인가하여 구성하였다.

그림 9는 인버터의 A상 상단 스위치에 고장이 발생하였을 때, 고장 검출 시스템을 추가하지 않은 경우 정상 동작이 불가한 전류 파형을 보여준다.

그림 10은 동일한 A상 상단 스위치에 개방성 고장이 발생하고 신속한 고장 검출과 이후 양방향 스위치를 턠-온으로 인해 중성점 전류(i_f)가 흐르고, 고장 이후 연속적인 운영이 이루어지고 있는 시스템의 전류 파형을 보여준다.

그림 11은 A상 상단 고장 발생시 나타나는 고장 발생, 검출, 그리고 위치 확인 신호를 각각 보여준다. 발생부터 확인까지 신속히 진행되며 위치 확인과 고장상의 격리는 동시에 이루어진다.

그림 12는 A상 하단 스위치에 개방성 고장이 발생하고 신속한 고장 검출로 인하여 고장 이후에도 정상적인 동작이 가능한 전류 파형을 보여준다.

6. 결 론

제안한 고장 검출기법은 BLDC 전동기 구동용 인버터 스위치의 개방된 고장이 발생하여도 빠른 고장 검출로 인하여 제어성능을 빠르게 회복하며 구동 시스템의 연속적인 동작이 가능하였다. 그리고 이 방법을 적용하여 고장 허용 시스템을 구성할 경우 고장 발생과 고장 보상 사이의 시간동안 발생하게 될 심각한 문제점을 최소화 할 수 있다.

본 방법은 간단한 고장 검출을 위한 제어 알고리즘을 기존의 BLDC 전동기 구동용 인버터의 소프트웨어에 추가함으로써 추가비용 없이 고장에 강인한 제어 시스템을 구성할 수 있다. 이러한 고장 검출 시스템의 실현 가능성과 우수성을 보이고자 제안한 방법을 이용하여 고장 허용 시스템을 구성하고, 시뮬레이션과 실험을 통하여 고장에 대한 강인한 특성을 검증하였다. 제안한 시스템은 관련 응용분야에 적용 시 위에서 설명한 장점들로 인하여 시스템의 신뢰성을 크게 향상 시킬 수 있을 것이다.

감사의 글

본 연구는 국토해양부 미래철도기술개발사업의 연구비지원(과제번호 07차세대고속철도A01)에 의해 수행되었습니다.

참 고 문 현

- [1] P. Pillay and P. Freere, "Literature survey of permanent magnet ac motors and drives", in *Proc. IEEE IAS Rec*, pp. 74-84, 1989.
- [2] R Hendershot and T. J. E. Miller, "Design of Brushless Permanent-Magnet Motors", *Oxford, UK*: Oxford Science, 1994.
- [3] R.Spee and T.Lipo, "Remedial strategies for brushless dc drive failures", *IEEE Trans. Ind. Applications*, Vol. 26, No. 2, pp. 259-266, 1990, Mar./Apr.
- [4] R. L. A. Ribeiro, C. B. Jacobina, E. R.C.da Silva, and A. M. N. Lima, "Fault Detection of Open-Switch Damage in Voltage-Fed PWM Motor Drive Systems", *IEEE Trans. Power Electronics*, Vol. 18, No. 2, pp. 587-593, 2003, Mar.
- [5] R. L. A. Ribeiro, C. B. Jacobina and E. R.C.da Silva, "Fault-Tolerant Voltage-Fed PWM Inverter AC Motor Drive Systems", *IEEE Trans. Ind. Applications*, Vol. 51, No. 2, pp. 439-446, 2004, Apr.
- [6] R. Peuget, S. Courtine, J. Rognon, "Fault detection and isolation on a PWM inverter by knowledge-based model", *IEEE Trans. Ind. Applications*, Vol. 34, pp. 1318-1326, 1998, Nov./Dec.
- [7] F. Blaabjerg, J.K Pedersen, U Jaeger, and P. Thoegersen, "Single current sensor technique in the DC link of three-phase PWM-VS inverters: a review and a novel solution", *IEEE Trans. Ind. Applications*, Vol. 33, pp. 1241-1253, 1997, Sept./Oct.
- [8] Byoung-Kuk Lee, Tae-Hyung Kim, and M. Ehasani, "On the Feasibility of Four-Switch Three-Phase BLDC Motor Drives for Low Cost Commercial Applications: Topology and Control", *IEEE Trans. Power Electronics*, Vol. 18, pp. 164-172, 2003, Jan.
- [9] S. Bolognani, M. Zordan, and M. Zigliotto, "Experimental Fault-Tolerant control of a PMSM Drive", *IEEE Trans. Ind. Electronics*, Vol. 47, No. 5, pp. 1134-1141, 2000, Oct.

저 자 소 개



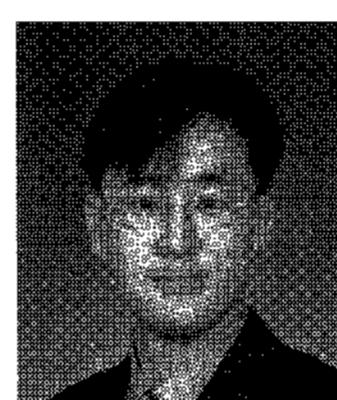
이정대(李正大)

1978년 12월 9일생. 2005년 부경대 전기 공학과 졸업. 2006년~현재 한양대 대학원 전기공학과 석사과정.



박병건(朴暉建)

1979년 4월 16일생. 2005년 명지대 전기 정보제어공학부 졸업. 2007년 한양대 대학원 전기공학과 졸업(석사). 2007년~현재 동 대학원 전기공학과 박사과정.



김태성(金泰成)

1973년 7월 4일생. 1996년 광주대 전자공학과 졸업. 2002년 한양대 대학원 전기공학과 졸업(석사). 2002년~현재 동 대학원 전기공학과 박사과정.



류지수(柳志帥)

1968년 7월 28일생. 1990년 단국대 전기 공학과 졸업. 1996년 동 대학원 전기공학과 졸업(석사). 2002년 동 대학원 전기공학과 졸업(공박). 2004년~2005년 한양대 전기공학과 BK 연구교수. 2006년~현재 한영전기공업(주) 기술연구소 책임연구원.



현동석(玄東石)

1950년 4월 8일생. 1973년 한양대 전기공학과 졸업. 1978년 동 대학원 전기공학과 졸업(석사). 1986년 서울대 대학원 전기공학과 졸업(공박). 1984년~1985년 미국 토레도대학 교환교수. 1988년~1989년 뮌헨 공과대학 교환교수. 2003년 IEEE Fellow Member. 1979년~현재 한양대 전자전기공학과 교수. 2000년 당 학회 회장 역임.