

## Fabrication and Properties of MFISFET Using LiNbO<sub>3</sub> Ferroelectric Films

鄭 煉 元\* · 丘 庚 完†  
(Soon-Won Jung · Kyung-Wan Koo)

**Abstract** - MFISFETs with platinum electrode on the LiNbO<sub>3</sub>/aluminum nitride/Si(100) structures were successfully fabricated and the properties of the FETs have been discussed.  $I_D-V_G$  characteristics of MFISFETs for linear region (that is, 0.1 V of the drain voltage) showed hysteresis loop with a counter-clockwise trace due to the ferroelectric nature of LiNbO<sub>3</sub> films. A memory window (i.e., threshold voltage shift) of the fabricated device was about 2[V] for a sweep from -4 to +4[V]. The estimated field-effect electron mobility and transconductance on a linear region were 530[cm<sup>2</sup>/V·s] and 0.16[mS/mm], respectively. The drain current of 27[μA] on the "on" state was more than 3 orders of magnitude larger than that of 30[nA] on the "off" state at the same "read" gate voltage of 1.5[V], which means the memory operation of the MFISFET.

**Key Words** : LiNbO<sub>3</sub> 강유전체, MFISFET, 히스테리시스, FRAM, 질화알루미늄

### 1. 서 론

정보통신 산업의 발전에 힘입어 메모리 소자의 수요가 증가하고 있으며, 새로운 메모리 소자의 필요성이 나타나고 있다. 특히 휴대 정보기기용 메모리나 각종 스마트카드 등에 필요한 메모리 소자는 전원이 꺼지더라도 기록된 정보가 지워지지 않는 비휘발성이 요구되고 있다. 기존의 EPROM, EEPROM, 그리고 플래쉬 메모리 등은 동작 속도가 느리고, 데이터 읽기/쓰기 반복 횟수가 많아 수명이 짧으며, 높은 동작 전압으로 인한 소비 전력이 크다는 단점을 갖는다. 이를 해결하기 위한 방안의 일환으로 강유전체 메모리가 활발히 연구되고 있다<sup>[1-4]</sup>. 강유전체 메모리는 커패시터형과 트랜지스터형으로 나눌 수 있다. 본 연구에서는 트랜지스터형 강유전체 메모리 소자에 대하여 논하고자 한다. 트랜지스터형 메모리에서는, 게이트 절연막을 구성하는 강유전체 막의 분극 상태가 트랜지스터의 문턱 전압을 변화시켜, 드레인 전류(채널 저항)의 크기변화를 기억 정보로 이용한다. 트랜지스터형 메모리 중에서 가장 간단한 구조인 MFS(metal-ferroelectric-semiconductor) 구조에 대한 연구가 1950년대부터 고려되었지만<sup>[5-6]</sup>, 아직까지도 우수한 트랜지스터 특성이 보고되는 경우는 매우 적다. 그 이유는 다음의 몇 가지로 정리할 수 있다. 실리콘 기판 위에 직접 강유전체 박막을 증착시켜야 하는 구조이기 때문에 강유전체 박막과 실리콘 계면 사이에 높은 채면 준위나 트랩을 형성하게 되고, 누설전류도 크다. 또

한, 강유전체 재료의 금속전자가 실리콘 중으로 확산하는 현상이 발생하게 되고, 산화물계 강유전체인 경우 실리콘과의 계면에 불필요한 실리콘 산화막이 형성되며, 강유전체 박막의 결정 배향성이 우수하지 않다는 점 등이다. 상술한 문제점을 해결하기 위하여 강유전체 박막과 실리콘 기판 사이에 절연층을 삽입한 MFISFET (metal-ferroelectric-insulator-semiconductor field-effect-transistor) 구조가 시도되고 있다.

본 연구에서는 MFIS 구조를 갖는 트랜지스터형 강유전체 메모리 구현을 위해 LiNbO<sub>3</sub>와 질화알루미늄 박막을 게이트 물질로 사용하였다. 강유전체 재료로서 LiNbO<sub>3</sub>를 선택하게 된 이유는 다음과 같다. 산화물계 강유전체의 경우 강유전체 박막과 실리콘 사이에 공정 과정에서 피할 수 없이 생기는 자연 산화막(SiO<sub>x</sub>)이 문제가 된다. 예를 들어 고유전율을 갖는 Pb(Zr,Ti)O<sub>3</sub>나 SrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>를 강유전체 박막으로 얇은 자연 산화막과 직렬 커패시턴스 회로를 형성하게 된다. 이때, 산화막과 강유전체 막의 이중 막에 전압이 인가되면, 유전율이 낮고 막이 얇은 쪽(SiO<sub>x</sub>)에 주로 걸리게 되어 강유전체의 특성을 효율적으로 이용할 수 없게 된다. 이를 해결하기 위해서는 강유전체 박막의 두께를 두껍게 하거나, 낮은 유전율을 갖는 강유전체 물질을 선택하여야 한다<sup>[7]</sup>. 그러나 강유전체 박막의 두께를 두껍게 하면, 소자 동작에 큰 구동 전압이 필요하게 되어 소비전력 차원에서 제약이 따르게 된다. 따라서, 본 논문에서는 유전율이 낮아 효율적인 강유전성 이용이 가능한 LiNbO<sub>3</sub>를 선택하였다. 또한, 저유전율을 갖는 자연산화막의 문제점을 해결하기 위하여 고유전율( $\epsilon=8.5$ ) 절연 재료인 질화알루미늄 박막을 절연층으로 사용하였다.

질화알루미늄 박막은 커패시터를 제작하여 특성을 평가한 선행 연구 결과<sup>[8-10]</sup>, 다음과 같은 결과를 얻었다. 첫째, 열처리를 통하여 결정화가 이루어졌음을 확인하였다. 둘째, 용량-전압 특성 평가 결과 히스테리시스가 전혀 없는 양호한 특성

\* 正會員 : ETRI 응합부품·소재연구부문 Post-Doc.

† 교신저자, 正會員 : 湖西大學校 國防科學技術學科 副教授 · 工博  
E-mail: alarmkoo@hoseo.edu

接受日字 : 2008年 3月 3日

最終完了 : 2008年 4月 14日

곡선을 얻을 수 있었으며, 그레프의 축적영역으로부터 산출한 질화알루미늄의 비유전율 값은 약 8이었다.셋째, 게이트 누설전류 특성을 확인한 결과 인가전계  $500[\text{kV}/\text{cm}]$ 일 때  $10^{-8}[\text{A}/\text{cm}^2]$  이하였다. 상술한 것과 같은 커패시터 구조에서의 우수한 특성을 바탕으로, 본 연구에서는 성공적으로 트랜지스터를 제작하였으며, 그 특성에 대하여 고찰하였다.

## 2. LiNbO<sub>3</sub>와 질화알루미늄의 특성

$\text{LiNbO}_3$ 는 매우 우수한 압전, 초전 그리고 광학적 특성을 갖는 중요한 강유전체 물질로 알려져 있으며<sup>[11-12]</sup>, 전기광학 효과와 비선형 광학효과로 말미암아 최근 레이저 기술과 그와 관련된 분야에까지 응용되어지고 있다.  $\text{LiNbO}_3$ 는 1210 [°C]의 높은 큐리 온도를 가지며 화학적으로 안정하고 물과 유기 용매에 녹지 않는다<sup>[13]</sup>. 또한 높은 기계적 강도와 작은 acoustic loss를 가지며, 고주파 트랜듀서(transducer)와 SAW(surface acoustic wave) 디바이스 적용에 아주 우수한 물질로 알려져 있다.  $\text{LiNbO}_3$ 의 물리적 성질은 그림 1(a)에서 볼 수 있듯이 벌크의 구조는 hexagonal로써, 중성(neutral) 상태에서는 산소층 위에 위치하고 있던 리튬 원자가 전계가 인가되면 리튬 원자는 이동하게 되는데, (+) 전계가 인가되면 산소층 위쪽으로, (-) 전계가 인가되면 산소층 아래쪽으로 이동하게 되어 강유전적 성질을 갖게 된다<sup>[13]</sup>. 격자상수는 a 축이 5.1483[Å], c 축이 13.8631[Å]이다. 벌크의 굴절률은 632.8[nm] 파장의 빛에서 약 2.2, 녹는점은  $1240 \pm 5$  [°C], 밀도는  $4.64[\text{g}/\text{cm}^3]$ 이고, Moh's 경도 6 정도의 경도를 갖는 무색이거나 밝은 노란색의 결정체이다<sup>[14]</sup>. 그리고 벌크의 유전상수 및 자발분극 값은 각각  $29, 70[\mu\text{C}/\text{cm}^2]$ 으로 알려져 있다<sup>[13]</sup>.

질화알루미늄은 Gabe에 의해 공유결합과 이온결합의 중간적 물성을 가지는 것으로 밝혀졌으며, 격자 상수도  $a=3.112$  [Å],  $c=4.982$  [Å]로 확인되었다. 질화알루미늄은 질소 원자가 육방조밀충전(HCP)한 결정구조의 4배위 위치(tetrahedral site)에 Al 원자가 자리하여 알루미늄과 질소는 결정학적으로 등가의 관계를 가지며  $c/a$  비가 약 1.601로서 전형적인 wurtzite 구조를 가지고 있다. 질화알루미늄의 제조에는 MBE(molecular beam epitaxy)법, 스퍼터링법, 이온 플레이팅 법, 이온 주입법, 이중 이온빔 증착법 등 여러 가지 방법이 사용되고 있다. 특히 물리적 증착법(PVD)에 의해 c-축 배향성이 강한 다결정질 질화알루미늄 박막의 합성이 보고되어 왔고, 낮은 온도에서 질화알루미늄 박막을 제조할 수 있는 반응성 스퍼터링법이 많이 사용되고 있다. 지금까지는 질화알루미늄 박막이 SAW 소자나 광자기 디스크의 보호막 등으로 주로 연구되어 왔다. 그러나 고온에서의 열적/화학적 안정성이 뛰어나고, 에너지 금지 폭(energy band gap :  $E_g=6.2[\text{eV}]$ )이 매우 크므로 반도체 소자에서 절연층 및 보호층으로 응용이 기대된다. 특히 GaAs나 Si 반도체의 MIS 소자에 있어서 절연막으로의 응용이 기대되고 있다. 질화알루미늄 박막은 높은 저항률( $10^{13}$ - $10^{16}[\Omega \cdot \text{cm}]$ )과 커다란 절연파괴 강도를 가지고, 열팽창계수가 실리콘이나 GaAs 기판과 거의 같고 열용력의 유발이 거의 없다. 또한 다른 절연막 ( $\text{Al}_2\text{O}_3$ ,  $\text{Si}_3\text{N}_4$ ,  $\text{SiO}_2$ ,  $\text{Si}_x\text{O}_y\text{N}_z$ ,  $\text{Ta}_2\text{O}_5$  등)에 비하여 높은 열전도도를 가지기 때문에 단위 시간당의 방열 처리가 문제되는 반도체 소자에 응용이 기대되고 있다.

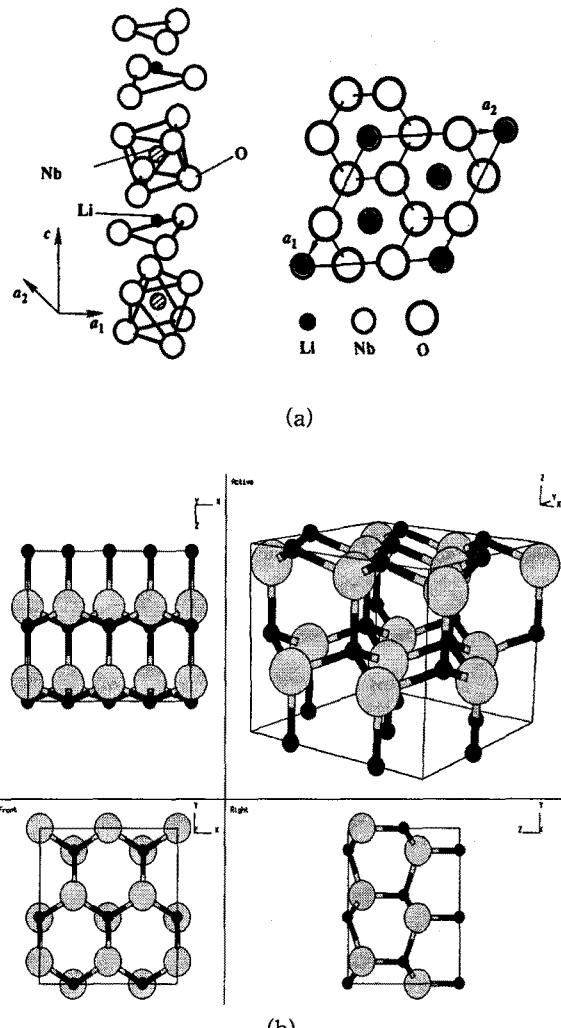


그림 1 (a)  $\text{LiNbO}_3$ 의 구조 (b) 질화알루미늄의 구조<sup>[15]</sup>  
Fig. 1 Structures of (a) $\text{LiNbO}_3$  and (b)aluminum nitride.

## 3. 실험 방법

본 실험에서는 RF 마그네트론 스퍼터링 시스템을 이용해 박막을 증착시켰다<sup>[16]</sup>. 그림 2에 산화물계 강유전체 재료인  $\text{LiNbO}_3$ 와 질화알루미늄을 이용한 MFISFET의 제작 순서도를 보였다. 본 연구에서는 FET 제작에 2 장의 메탈 마스크를 사용하였는데, 이 방법은 전형적인 트랜지스터를 만들기 위해 사용되는 마스크 수보다 적은 것이다. 공정이 간단하면서도 건식 공정을 이용함으로써 디바이스 특성이 공정 과정에 그다지 영향을 받지 않도록 하기 위한 방법을 개발한 것이다. 사진 식각 공정이 끝난 실리콘 웨이퍼 위에 남아있는 자연산화막을 제거하기 위해 BOE(buffered oxide etchant)에 충분히 담근 후, 유기 및 RCA 세척법을 사용하여 세척한 후, 회석된 HF 용액에 담구어 실리콘 자연 산화막을 제거하였다. 기판을 반응 챔버에 도입한 후에는 기판 표면의 오염 물질을 최소화하기 위한 고온의 열처리나 다른 표면 세척은 하지 않았으며, 타깃을 박막 증착 전 30 분 동안 셔터를 닫은 상태에서 예비 스퍼터링을 실시하였다. 첫 번째 메탈 마스크를 사용하여 MFIS 커패시터를 제작할 때의 증착 조건과 동일한

조건<sup>[8-9]</sup>에서 질화알루미늄 박막과 LiNbO<sub>3</sub> 박막을 형성시켰다. 두 번째 메탈 마스크는 소스, 드레인 및 게이트 영역의 전극 증착용으로 사용하였는데, 전극은 전자빔 증착장치를 사용하여 Pt를 증착하였다. 이렇게 만들어진 FET의 특성 평가는 정밀 반도체 파라미터 분석기 HP4156A를 사용하여 메모리 특성을 평가하였다.

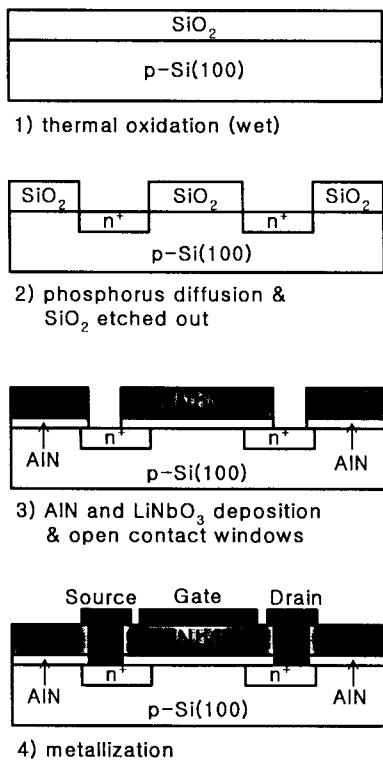


그림 2 MFISFET의 제작 순서도  
Fig. 2 MFISFET fabrication flow chart.

#### 4. 결과 및 고찰

그림 3은 LiNbO<sub>3</sub>/Si(100) 구조의 열처리 온도에 따른 AFM(atomic force microscope) 결과를 grain의 크기를 비교해 보기 위해서 2차원적으로 나타낸 것이다. 그림에는 800[°C]부터 950[°C]까지 나타내었는데, 열처리 온도가 증가할수록 grain의 크기가 증가함을 알 수 있다. 800[°C]에서는 grain 크기가 약 100[nm] 이하였으나, 950[°C] 일 경우에는 약 400[nm] 이상까지 증가하였다. 각 시료들에 대한 표면 거칠기는 표 1에 정리하였다. 표를 살펴보면 열처리 온도의 증가에 따라 표면 거칠기가 증가함을 알 수 있으며, 특히 900[°C] 와 950[°C]의 경우에는 평균값(Avg. Height)과 최대값(Max. Height)의 차이가 큰 것을 확인할 수 있는데, 이는 grain의 크기가 고르지 않고 큰 것과 작은 것이 섞여 있는 것에서 기인한 것으로 판단된다. 따라서 본 실험에서는 평균값과 최대값의 차이가 급격히 증가하지 않는(grain의 크기가 일정한) 800[°C]를 최적의 열처리 온도로 선택하였다. grain 크기의 증가는 누설전류의 증가로 인하여 제작된 소자의 전기적 특성에도 영향을 미친다. LiNbO<sub>3</sub>와 질화알루미늄 박막에 대한 전기적 특성들은 보고된 선행 연구 결과<sup>[8-10, 16]</sup>에 자세히 기술되어 있기 때문에 본 논문에서는 생략하였다.

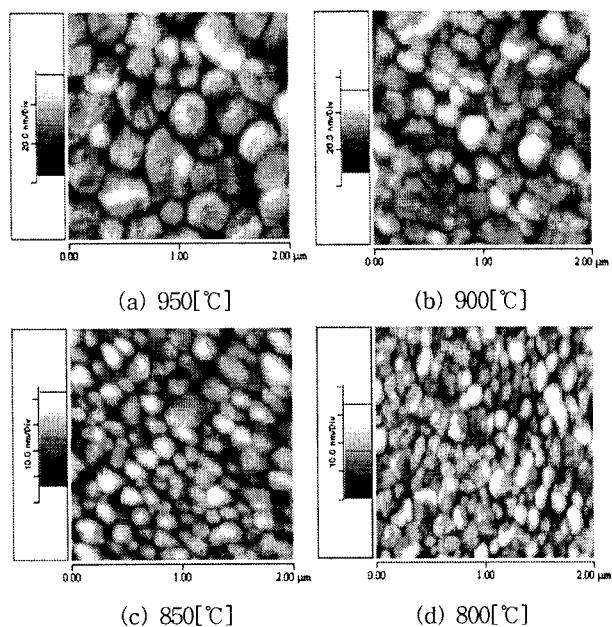


그림 3 열처리 온도에 따른 LiNbO<sub>3</sub> 박막의 AFM 사진

Fig. 3 AFM photographs of the LiNbO<sub>3</sub> thin film according to the thermal annealing temperature.

표 1 AFM 결과로부터 산출한 LiNbO<sub>3</sub> 박막의 표면 거칠기

Table 1 Surface roughness of the LiNbO<sub>3</sub> thin film.

	800[°C]	850[°C]	900[°C]	950[°C]
Area R <sub>a</sub> [nm] : average roughness	4.2352	4.3739	7.2360	8.3455
Area RMS [nm] : root mean square roughness	5.1714	5.4742	9.3926	10.5021
Avg. Height [nm]	20.2173	22.8012	28.8304	37.4080
Max. Height [nm]	26.1541	33.4584	67.2703	68.3306

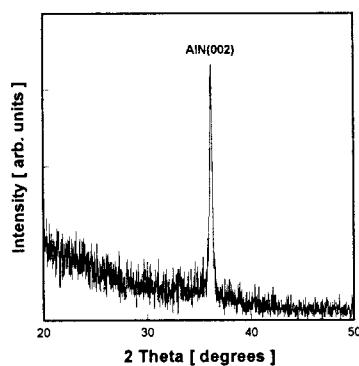


그림 4 질화알루미늄/Si(100) 구조의 XRD 패턴<sup>[8]</sup>

Fig. 4 XRD patterns of AlN/Si(100) structure.

그림 4는 질화알루미늄/Si(100) 구조의 XRD 패턴을 보인 것이다. 질화알루미늄 박막 증착에는 RF 마그네트론 스퍼터링 시스템을 이용하였다. 기판 온도 400[°C]에서 0.01-0.02 [nm/s]의 증착 속도로 20[nm]의 질화알루미늄을 증착하였다.

질화알루미늄 박막 증착 시 반응가스로는 Ar과 N<sub>2</sub>를 1:2

의 비율로 사용하였으며, 박막 증착시 진공도는 8 [mTorr]로 유지하였다. 증착이 끝난 질화알루미늄 박막을 *ex-situ*에서 1000[°C], N<sub>2</sub> 분위기에서 1 분간 고온 굽속 열처리하였다. 그림에서 보는 바와 같이 2[θ] 가 약 36[°] 부근에서 AlN(002) 피크가 나타나는 것을 확인할 수 있는데, 이것은 질화알루미늄이 결정화되었음을 의미하는 것이다. 이 결과로 미루어 볼 때 질화알루미늄 결연층 위에 형성될 LiNbO<sub>3</sub> 박막이 c축 배향성이 강한 hexagonal 구조라는 점을 감안하면, 보다 우수한 LiNbO<sub>3</sub> 결정성을 얻을 수 있으리라 기대된다.

그림 5는 기판 온도를 가열하지 않은 상태에서 RF 파워를 100[W]로 고정시켜 증착한 LiNbO<sub>3</sub>/Si(100) 구조의 열처리(800 [°C], 60[s], O<sub>2</sub>) 전 후의 XRD 패턴 결과이다. 그림에서 볼 수 있듯이 as-deposited 박막은 amorphous의 상태임을 알 수 있고, 열처리 후의 LiNbO<sub>3</sub> 박막은 LiNbO<sub>3</sub>의 주 피크인 (012), (104), (110), (024), (116) 등 single phase를 갖는 다결정 LiNbO<sub>3</sub> 피크들이 관측됨을 확인할 수 있다. 이는 고온에서 짧은 시간 동안 행한 열처리 과정을 통해 LiNbO<sub>3</sub> 박막이 poly로 결정 구조가 변했음을 알 수 있다.

그림 6은 Pt 전극을 사용한 MFISFET의 선형영역 ( $V_D=0.1[V]$ )에서의 드레인 전류-케이트 전압 특성을 보인 것이다. LiNbO<sub>3</sub> 박막의 강유전성으로 인하여 히스테리시스 특성이 관측됨을 확인할 수 있으며, 이 결과는 바휘발성 메모리 동작에 적용할 수 있는 가능성을 보인 것이다. 케이트 전압이 ±4[V] 범위에서 FET의 메모리 윈도우 (memory window)는 약 2[V]이다. 그래프로부터 산출한 전자의 전계 효과 이동도  $\mu_{FE}$ 는 약 530[cm<sup>2</sup>/V · s]이며, 상호 컨덕턴스  $g_m$ 은 약 0.16[mS/mm]였다.

그림 7은 Pt 전극을 사용한 MFISFET의 드레인 전류-드레인 전압 특성을 보인 것이다. 그래프에서 실선으로 표시한 것은 케이트 전극에 +4[V]의 쓰기 전압을 1 초 동안 인가한 후 측정된 특성 곡선이고, 점선은 케이트 전극에 -1.66[V]의 쓰기 전압을 1 초 동안 인가한 후 측정한 전류-전압 곡선이다. 케이트 전압은 0[V]에서 3[V]까지 0.5[V]씩 증가한다. 특히,  $V_D$ 가 4[V]에서 쓰기 전압을 +4[V], 읽기 전압을 1.5[V] 인가한 경우, 드레인 포화 전류는 27[μA] (on상태)이었고, 반면 쓰기 전압을 -1.66[V], 읽기 전압을 1.5[V] 인가한 경우에는 30[nA](off상태)이었다. 즉, 같은 읽기 전압 1.5[V]에서

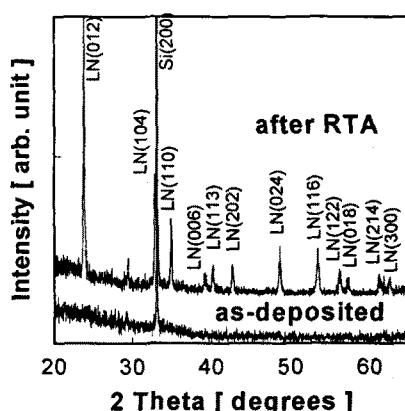


그림 5 LiNbO<sub>3</sub>/Si(100) 구조의 열처리 전 후의 XRD 패턴<sup>[17]</sup>  
Fig. 5 XRD patterns of LiNbO<sub>3</sub>/Si(100) structure.

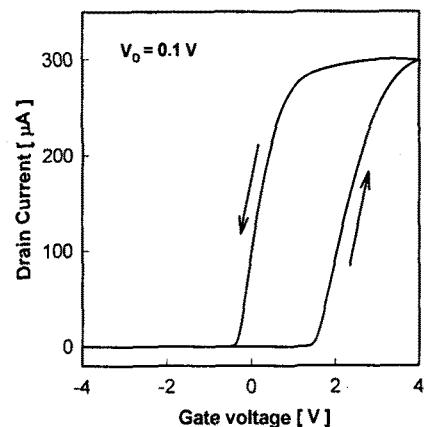


그림 6 MFISFET의  $I_d$ - $V_g$  특성  
Fig. 6 The ID-VG characteristics of the MFISFET.

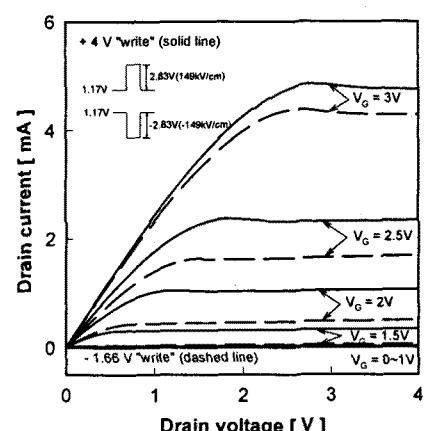


그림 7 MFISFET의  $I_d$ - $V_d$  특성  
Fig. 7 The ID-VD characteristics of the MFISFET.

“on” 상태(27[μA])의 드레인 전류는 “off” 상태(30[nA])의 전류보다 약 3 order 정도 증가했음을 알 수 있다. 이것은 같은 읽기 전압 1.5[V]에 대해서 미리 인가한 쓰기 전압의 극성을 바꿈으로써 강유전체 LiNbO<sub>3</sub> 박막의 분극이 반전되어 소스-드레인 간의 채널이 “on”에서 “off”로 변했음을 의미한다. 이것은 제작한 MFISFET가 메모리로서 동작하는 것을 의미하는 것이다. 또한, 이 결과에서는 쓰기 전압이 ±4[V]로 낮은 전압에서 구동시킬 수 있었던 바, 이는 저 전력 소비용 집적회로에 응용 가능성이 있음을 의미한다.

## 5. 결 론

본 연구에서는 저유전율 LiNbO<sub>3</sub> 강유전체 박막과 고유전율 질화알루미늄 박막을 트랜지스터의 케이트 유전막으로 사용하여 강유전체의 분극 방향에 따른 채널 저항의 차이를 기억 단위로 응용하는 NDRO(non-destructive read-out)형

FRAM(ferroelectric random access memory) 소자 구조를 구현하고, 제반 특성들을 평가하여 비휘발성 메모리 소자 응용 가능성을 확인하였다. Pt 전극을 사용한 MFISFET의 경우, 드레인 전류-게이트 전압 특성을 평가한 결과, LiNbO<sub>3</sub> 박막의 강유전성으로 인하여 히스테리시스 특성이 관측됨을 확인할 수 있었으며, 게이트 전압이  $\pm 4[V]$ 까지 변화할 때 FET의 메모리 윈도우는 약 2[V]였다. 드레인 전류-드레인 전압 특성을 평가한 결과, V<sub>D</sub>가 4[V]에서 읽기, 쓰기 전압을 각각  $+4[V]$ ,  $1.5[V]$ 를 인가한 경우, 드레인 포화전류는  $27[\mu A]$ (on 상태)이었고, 반면  $-1.66[V]$ ,  $1.5[V]$ 를 인가한 경우에는  $30[nA]$ (off 상태)이었다. 즉, 같은 읽기 전압 1.5[V]에서 “on” 상태( $27[\mu A]$ )의 드레인 전류는 “off” 상태( $30[nA]$ )의 전류 보다 약 3 order 정도 증가했음을 알 수 있었다. 이것은 제작한 MFISFET가 메모리로서 동작하는 것을 의미하는 것이고, 쓰기 전압이  $\pm 4[V]$ 로 낮은 전압에서 구동시킬 수 있었던 바, 이는 저 전력 소비용 집적회로에 응용 가능성이 있음을 의미한다.

### 참 고 문 현

- [1] Jang-Sik Lee, B. S. Kang and Q. X. Jiaa, “Data retention characteristics of Bi<sub>3.25</sub>La<sub>0.75</sub>Ti<sub>3</sub>O<sub>12</sub> thin films on conductive SrRuO<sub>3</sub> electrodes”, APPLIED PHYSICS LETTERS, Vol. 91, p. 142901, 2007.
- [2] Daolin Cai, Ping Li, Shuren Zhang, Yahong Zhai, Aiwu Ruan, Yangfan Ou, Yanyu Chen and Dongshen Wu, “Fabrication and characteristics of a metal/ferroelectric/polycrystalline silicon/insulator/silicon field effect transistor”, APPLIED PHYSICS LETTERS, Vol. 90, p. 153513, 2007.
- [3] E. Tokumitsu, Y. Takano, H. Shibata, H. Saiki, “Fabrication and characterization of M-I-FIS ferroelectric-gate structures using HfAlO<sub>x</sub> buffer layer”, Microelectronic Engineering, Vol. 84, pp. 2018–2021, 2007.
- [4] J. F. Scott, “Applications of Modern Ferroelectrics”, Science, Vol. 315, pp. 954–959, 2007.
- [5] Werner Käenzig, “Space Charge Layer Near the Surface of a Ferroelectric”, Phys. Rev. Vol. 98, pp. 549–550, 1955.
- [6] A. G. Chynoweth, “Surface Space-Charge Layers in Barium Titanate”, Phys. Rev. Vol. 102, pp. 705–714, 1956.
- [7] K. Sugibuchi, T. Kurogi and N. Endo, “Ferroelectric field-effect memory device using Bi<sub>4</sub>Ti<sub>3</sub>O<sub>12</sub> film”, J. Appl. Phys. Vol. 46, pp. 2877–2881, 1975.
- [8] 정순원, 김광호, 구경완, “고유전율 AlN 절연층을 이용한 비휘발성 강유전체 메모리용 MFIS 구조의 제작 및 특성”, 전자공학회지, 제38권, SD편, 제 11호, pp. 765–770, 2001.
- [9] 정순원, 김광호, “Pt/LiNbO<sub>3</sub>/AlN/Si(100) 구조를 이용한 MFIS 커패시터의 전기적 특성”, 한국전기전자재료학회 논문지, 제 17권 12호, pp. 1283–1288, 2004.
- [10] 정순원, “LiNbO<sub>3</sub> 강유전체를 이용한 단일 트랜지스터형 메모리 디바이스의 제작 및 특성에 관한 연구”, 청주대학교 박사학위논문, 2004.
- [11] R. S. Weis and T. K. Gaylord, “Lithium Niobate : summary of physical properties and crystal structure”,

Appl. Phys., Vol. A37, pp. 191–303, 1985.

- [12] J.-M. Liu, Z. G. Liu, S. N. Zhu and Z. C. Wu, “Growth of LiNbO<sub>3</sub> optical waveguide films by excimer laser ablation”, Mater. Lett. Vol. 20, pp. 35–38, 1994.
- [13] Yuhuan Xu, “Ferroelectric Material and Their Applications”, New York, North-Holland, 1991.
- [14] D. H. Auston and A. M. Glass, “Optical Generation of Intense Picosecond Electrical Pulses”, Appl. Phys. Lett., Vol. 20, pp. 398–399, 1972.
- [15] <http://cst-www.nrl.navy.mil/lattice/struk/b4.html>
- [16] 김광호, 정순원, 김채규, “LiNbO<sub>3</sub> 강유전체 박막을 이용한 저전압용 MFS 디바이스의 특성”, 전자공학회지, 제36권, D편, 제 11호, p. 925–930, 1999.
- [17] 정순원, 김광호, “LiNbO<sub>3</sub> 강유전체 박막을 이용한 MFS 커패시터의 게이트 전극 변화에 따른 특성”, 한국전공학회지, 제 11권, 4호, pp. 230–234, 2002.

### 감사의 글

“이 논문은 2007년도 호서대학교의 재원으로 학술연구비 지원을 받아 수행된 연구임”(20070163)

### 저 자 소 개



#### 정 순 원 (鄭 峯 元)

1998년 2월 영동대학교 정보·전자공학부(공학사). 2000년 2월 청주대학교 전자공학과(공학석사). 2004년 2월 청주대학교 전자공학과(공학박사). 2006년 3월-2007년 2월 영동대학교 컴퓨터공학과 전임강사. 2007년 3월-현재 한국전자통신연구원 융합부품·소재 연구부문 Post-Doc.

Tel : 042-860-6386

E-mail : jungsoonwon@etri.re.kr



#### 구 경 완 (丘 庚 完)

1983년 2월 충남대학교 전자공학과(공학사). 1985년 2월 충남대학교 전자공학과(공학석사). 1992년 2월 충남대학교 전자공학과(공학박사). 1998년 2월-1999년 2월 일본 우초노미야대학 박사후 연구. 1987년 6월-1989년 2월 현대전자 반도체연구소 선임연구원. 1989년 3월-1994년 2월 충청전문대학 전자과 조교수. 1994년 3월-2005년 2월 영동대학교 전자·정보공학부 부교수. 2005년 3월-현재 호서대학교 국방과학기술학과 부교수

Tel : 041-540-5943

E-mail : alarmkoo@hoseo.edu