EPLD 로직구현을 통한 델타변조기법에 의한 스위치드 리럭턴스 전동기의 전류제어

論 文
57P-4-2

Current Control of Switched Reluctance Motor with Delta Modulation Method on EPLD Logic Design

尹 溶 湖* · 金 才 文†
(Yong-Ho Yoon · Jae-Moon Kim)

Abstract - The conventional drive system of SRM has a current sensor per each phase. The torque demand signal generated by the outer control loop is translated into individual current reference signal for each phase. The torque is controlled by regulating these currents. Using the SRM in a variable-speed control, the phase currents are generally regulated to achieve a square wave. The simplest form of current regulation uses fixed frequency delta modulation of the phase voltages. The aim of this paper is to regulate 3-phases current of SRM by only single current sensor using delta modulation with digital chip. In this paper, the asymmetric bridge converter which is able to control independently phases and be excited simultaneously is used as the driver system for 6/4 poles SRM. And the current sensor is replaced 3 sensors of each phase with only one on bus line of converter so as to detect current of every phase. The proposed delta modulation technique has been implemented in a simple digital logic circuit using EPLD(Electrically Programmable Logic Device). This method is verified through simulation and experiment results.

Key Words : SRM, Current Control, EPLD, Delta Modulation, Current Sensor

1. 서 론

SRM(Switched Reluctance Motor)은 광범위한 속도변화가 가능하여 초고속 운전이 용이하고, 단위체적당 토오크 및 효율 측면에서 유도전동기보다 우수하다고 알려져 있다. 이러한 장점에도 불구하고 SRM은 유도전동기나 직류전동기에 비해 가변속 제어를 위한 구동시스템 구현비용이 많이 요구된다. 즉, 각 상들을 개별적으로 제어하는 구조를 가지고 있기 때문에 펄스형태의 인가 전원을 만드는 인버터와 회전자의 위치검출과 운전조건을 제어하는 장치로 구성된다[1]. 또한 비용과 성능을 모두 만족시키기 위해 센서리스 구동에 관한 연구가 진행되고 있으나, SRM의 비선형 운전으로 인해 복잡한 프로세스가 요구되며, 실제 구현에 있어 신뢰도를 확보하기가 매우 어렵다. 따라서 다상의 전동기 구동의 원가 절감을 수행하기 위한 중요한 요소는 전동기 구동을 위해 필요한 전류 검출기의 수를 최소화 하는 것이다. 기존의 구동 시스템은 각 상의 상전류의 정보를 검출하고 제어하기 위해 상수와 같은 수의 전류 검출기를 필요로 한다[2-5].

본 논문은 하나의 전류 검출기만으로 다상의 여자 전류를 제어하여 속도제어가 용이한 제어 기법을 제안하며 이를 위해 델타변조기법을 적용한 디지털 히스테리시스를 EPLD (Electrically Programmable Logic Device)로 구현하였다.

* 正 會 員 : 삼성탈레스 責任硏究員 · 工博
† 교신저자, 正會員 : 韓國鐵道大學 鐵道車輛電氣科 助敎授 · 工博
E-mail: goldmoon@krc.ac.kr
接受日字 : 2008年 6月 19日
最終完了 : 2008年 8月 21日

2. 시스템 구현

2.1 기존의 전류 검출방법

일반적으로 널리 사용되고 있는 비대칭 브리지 컨버터는 그림 1과 같이 상당 2개의 스위치와 2개의 환류 다이오드를 가지는 구조로 효율이 높고 다양한 제어가 가능하다. 또한 각 상마다 $ia(ph), ib(ph), ic(ph)$의 전류 검출기를 두어 독립적 전류제어를 구현함으로서 두 상의 전류 중첩이 가능하고 상의 개수에 관계없이 사용할 수 있는 컨버터로서 한 상의 고장이 발생되더라도 다른 상에 큰 영향이 없으며 반도체 소자의 정격전압이 상대적으로 낮고 제어성능이 가장 우수하다고 알려져 있다.

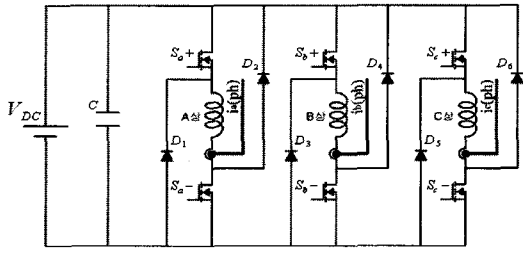


그림 1 3개의 전류검출기를 사용한 비대칭 브리지 컨버터
Fig. 1 Asymmetric bridge converter using three current sensors

한편 본 논문에서 구현하고자 하는 비대칭 브리지 컨버터에서 한 개의 전류 검출기만을 사용하여 3상의 전류상태를 검출하기 위해서는 3상의 전류가 공통으로 흐르는 지점을 선정해야 한다. 3상의 전류가 공통으로 흐르는 지점은 컨버터의 입력부인 직류단의 양극(+)과 음극(-) 지점이다. 컨버터의 토폴로지를 고려할 때, 이 두 지점의 전류는 전도모드와 회생모드에 전류의 방향이 바뀌므로 제어를 위한 전류검출에 부적절하다. 그러나 음극(-)단의 버스라인을 그림 2와 같이 두 개로 분류하여 회생모드에는 환류 다이오드로만 전류가 흐르도록 하고 전류 검출기를 두면 *ibus*에 흐르는 3상의 전류는 항상 양의 방향으로만 흐르게 되어 제어를 위한 전류검출이 가능하다[2][3].

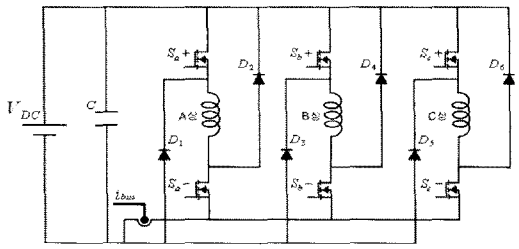
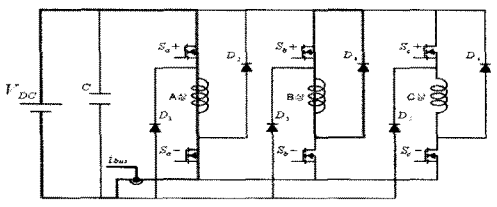


그림 2 1개의 전류검출기를 사용한 비대칭 브리지 컨버터
Fig. 2 Asymmetric bridge converter using single current sensor

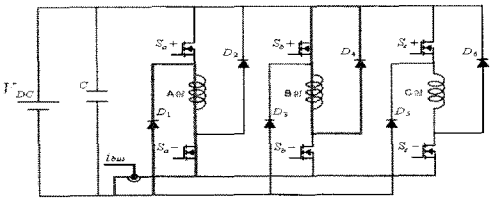
비대칭 브리지 컨버터의 각 상에 흐르는 전류는 하드 쵸핑 또는 소프트 쵸핑 방법을 통해 제어되는데, 하드 쵸핑은 각 상마다 상단과 하단 스위치 소자들이 전압 변조에 이용되고 소프트 쵸핑은 단지 한 개의 스위치 소자만이 전압변조에 관여되고 다른 하나는 여자구간 동안 도통(ON)상태를 유지한다. 일반적으로 소프트 쵸핑은 하드 쵸핑에 비해 효율, 토오크, 리플 정도가 우수한 것으로 알려져 본 논문에서는 상단 스위치를 쵸핑 스위치로 활용한 소프트 쵸핑을 채택하였다.

2.2 단일 전류검출기에 따른 동작모드 해석

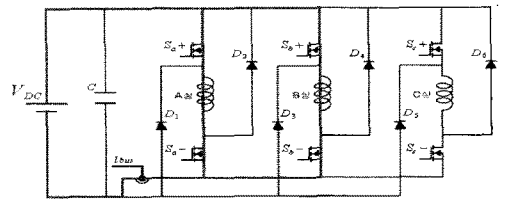
비대칭 브리지 컨버터의 스위칭 동작에서 한 상은 항상 비동작 상태에 있게 되므로 그림 3은 임의의 시간에서 A상과 B상이 스위치 동작 상태별 상전압과 단일 전류검출기 *ibus*에서 검출되는 전류를 보여준다. 각 상의 하단 스위치가 ON인 경우에 *ibus*에 해당 상의 전류가 검출되고 그림 3(c)와 같은 중첩의 경우에만 두상 전류의 합이 검출된다. 따라서 중첩 모드에서 두 상의 하단 스위치를 강제로 교번 OFF시켜 중첩 구간동안 하단 스위치가 ON상태에 있는 한 상만이 전류를 검출하면 단일 전류검출기로 3상의 제어를 할 수 있다.



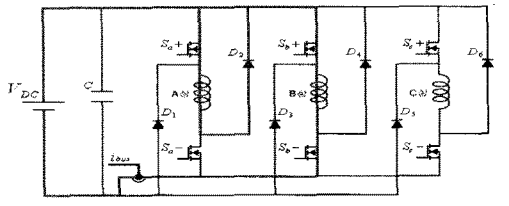
(a) $S_a+, S_a-, S_b+ on(V_a = V_{dc}, V_b = 0, ibus = i_a)$



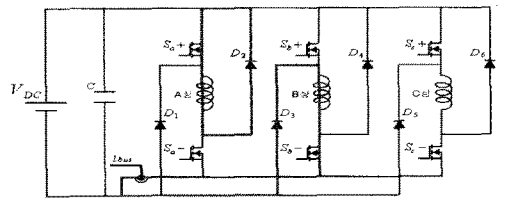
(b) $S_a-, S_b+ on(V_a = V_b = 0, ibus = i_a)$



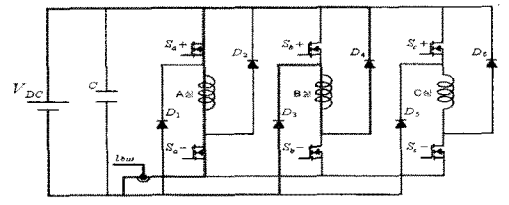
(c) $S_a+/-, S_b+/- on(V_a = V_b = V_{DC}, ibus = i_a + i_b)$



(d) $S_a+, S_b+/- on(V_a = 0, V_b = V_{DC}, ibus = i_b)$



(e) $S_a+, S_b- on(V_a = V_b = 0, ibus = i_b)$



(f) $S_a+, S_a- on(V_a = V_{DC}, V_b = -V_{DC}, ibus = i_a)$

그림 3 스위칭 동작에 따른 *ibus*의 전류 검출
Fig. 3 A current sensor of *ibus* on switching operation

이상과 같이 한 개의 전류검출기를 이용하여 A상과 B상에 대해 소프트 쵸핑을 했을 경우 각 상의 전류 및 스위치 상태, *ibus*에 검출되는 전류, 중첩되었을 때 전류비교를 위해 일시적으로 두 개의 상중에 한 상을 OFF함으로써 손실되는 전압(V.P ; Voltage Penalty)을 나타내면 표 1과 같다[1][2]. 단지 한 상이 여자 되는 상태라면 *ibus*는 여자동안의 상전류와 같으며, 한 상이 여자 상태이고 다른 상으로 전도 상태에 있을 때도 *ibus*는 단지 여자된 상전류만을 나타낸다. 그러나 여자가 중첩이 될 경우 *ibus*는 두 배의 전류가 검출되는데, 중첩된 두 상을 짧은 시간간격을 두고 교번으로 전류 검출을 하여 각 상의 전류를 개별적으로 검출하게 만든다.

한편 본 논문에서 저속 운전시의 히스테리시스 전류제어를 위해 델타 변조 방식을 채택하였다. 이 방법은 전류 히스테리시스 제어방식의 변형된 형태로 고정된 주파수로부터 샘플링순간에 전류를 비교 제어한다. 즉 n번째 샘플링을 하여 받아들인 전류를 (n+1)번째 제어주기에서 사용하고, n번째 결정된 히스테리시스 제어기의 스위칭 패턴을 (n+1)번째 제어주기에서 인가된다. 이로 인해 아날로그 히스테리시스에 비해 제어성능이 다소 떨어지는 단점이 있지만 샘플링 주파수를 고속으로 하면 이를 극복할 수 있고, 소프트와 하드웨어적으로 구현이 쉽다는 장점을 지닌다[5].

표 1 한 개의 전류검출기 사용에 따른 파라미터 상태
Table 1 Parameter state on use single current sensor

i_a i_b i_c	v_a v_b v_c $1 = v_{DC}$ $\times = don't\ care$	$ibus$	$(s_a+,\ s_a-)$ $(s_b+,\ s_b-)$ $0 = off,\ 1 = on$	$V.P.$
+ 0 0	0 × ×	i_a	(0,1) (0,0)	0
+ 0 0	1 × ×	i_a	(1,1) (0,0)	0
+ + 0	0 -1 ×	i_a	(0,1) (0,0)	0
+ + 0	1 -1 ×	i_a	(1,1) (0,0)	0
+ + 0	0 0 ×	i_a i_b	(0,1) (1,0) (1,0) (0,1)	0 0
+ + 0	1 0 ×	i_a i_b	(1,1) (1,0) (1,0) (0,1)	0 1
+ + 0	1 1 ×	i_a i_b	(1,1) (1,0) (1,0) (1,1)	1 1

그림 4는 델타 변조 제어방식을 이용하였을 경우에 얻어지는 파형들을 보여준다. 델타 변조 제어방식은 실제로 하드웨어 구현시 D 플립플롭을 이용해 스위칭 소자의 수만큼 병렬로 연결해 각 스위치의 스위칭 패턴을 결정할 수 있으므로 소프트 쵸핑과 하드 쵸핑 방식이 모두 가능하다.

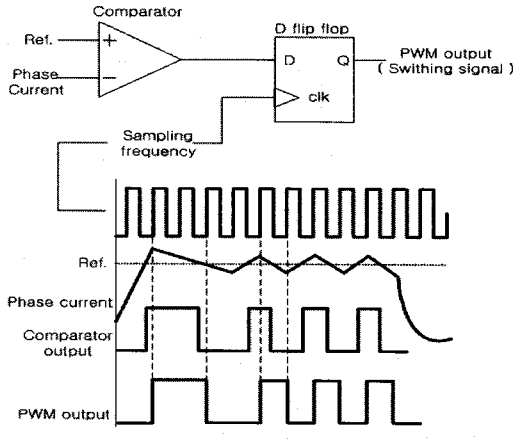


그림 4 델타 변조 제어방법
Fig. 4 The control method using delta modulation

그림 5는 그림 4의 제어방법을 이용한 히스테리시스 전류 제어기의 블록도를 보여준다. SRM으로부터 검출된 상전류(iph)는 기준전류(i_{ref})와 비교되고 이 출력값은 일정시간 간격에 의해 래치된다. 래치된 출력값에 의해 비대칭 브리지 컨버터 스위치를 제어함으로써 SRM의 상전류를 제어한다.

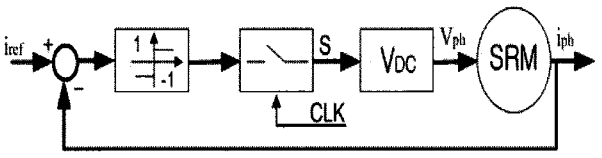


그림 5 델타 변조방식 히스테리시스 전류 제어기 블록도
Fig. 5 Block diagram of hysteresis current controller using delta modulation

2.3 한 개의 전류검출기 사용에 따른 EPLD 로직 설계

본 논문은 한 개의 전류검출기 $ibus$만으로 전류를 검출하여 3상의 SRM의 상전류를 제어하는데 있다. 기존의 방식은 n상을 갖는 SRM의 경우 n개 센서와 n개 비교기를 이용하고 비교기들은 각각의 스위칭 소자와 연결되어 스위치를 동작시킨다.

그러나 한 개의 전류 검출기를 가지면 한 개의 비교기 출력이 n개의 스위칭 소자를 동작시켜야 하므로, 디코더를 이용하여 검출된 전류로부터 각각의 상전류를 유도하는 것이 필요하다. 상전류들의 비교 시점은 델타변조를 이용할 경우에 상전압의 스위칭 순간에만 이루어지는 특성을 이용하여, 제어가 필요한 해당 상전류만을 그 순간에 검출 할 수 있도록 제어한다. 이러한 특정한 검출 상태는 시간으로 짧은 순간에 이루어지므로, 중첩시 두개의 상중에 한 상은 일시적으로 OFF 상태를 유지하더라도 SRM 정상동작에 대해 손실이 없어야 한다.

델타 변조방식으로 히스테리시스 제어를 함으로써 한 개의 전류검출기가 갖는 제약을 극복하고 디코딩 처리를 용이하게 하였다. 즉 그림 6과 같이 D 플립플롭, Mux, DeMux와 고정주파수를 이용하여 일정 시간간격을 두고 주파수를 분주 처리함으로써 디코딩에 의해 6개의 스위칭 소자가 동작이 가능하도록 구현하였다.

최대 두 상이 동시에 전류 제어가 되므로 세 번째 상은 무시되고 D 플립플롭으로 클럭 주파수에 의해 임의의 두 상 "x"와 "y" 검출 되도록 하였다. 입력신호 Ca, Cb, Cc는 전류(轉流 : Commutation)신호를 나타내고 이것은 Mux와 DeMux에 사용된다. 각각의 제어 블록도에 해당하는 논리값을 표현하면 식 (1)과 같다.

$$\begin{aligned} Cx2 &= (Ca \cdot \overline{Cb}) + (Cb \cdot \overline{Cc}) + (Cc \cdot \overline{Ca}) \\ Cy2 &= (Ca \cdot Cb \cdot \overline{Cc}) + (Cb \cdot Cc \cdot \overline{Ca}) + (Cc \cdot Ca \cdot \overline{Cb}) \end{aligned} \quad (1)$$

MUX의 출력은 가상 전류(轉流 : commutation) 신호 $Cx2$와 $Cy2$이다. 여자 시퀀스의 조합으로 한 상 또는 두 상이 액티브 상태인지 아닌지를 판별하는 상전류의 중첩여부를 결정하는 논리값을 나타낸다. 중첩시 $Cy2=1$의 값을 갖게 되고 중첩이 없다면 $Cy2=0$이 된다. Z_x, Z_y는 임의의 X상과 Y상의 전류 검출 상태를 나타내며 클럭 주파수에 의해 D 플립플롭이 유효동작 상태를 뜻한다. $Cx1$과 $Cy1$는 Z_x, Z_y에 따라 래치된 기준전류와의 비교출력이 된

다. 중첩이 되는 경우 중첩된 임의의 두 상의 비교출력을 나타내고, 중첩이 아닌 경우는 여자된 한 상 전류를 Z_x와 Z_y에 따른 시간 간격으로 한 상의 비교출력이 된다.

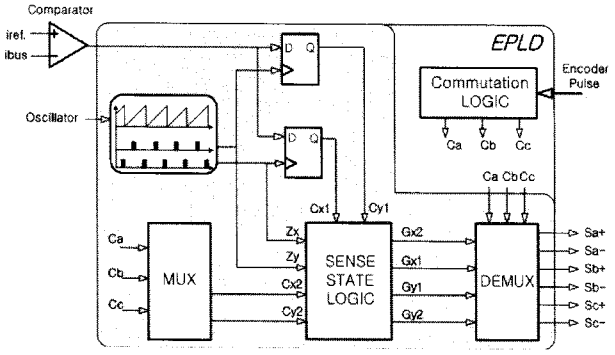


그림 6 한 개의 전류검출기 사용에 따른 논리회로 블록도
Fig. 6 Logic circuit block diagram on use single current sensor

$$
\begin{aligned}
Gx2 &= Cx2 \cdot (\overline{Cy2} + \overline{Zy}) \\
Gx1 &= Cx2 \cdot (Cx1 + (Cy2 \cdot Zy)) \\
Gy2 &= Cx2 \cdot Cy2 \cdot \overline{Zx} \\
Gy1 &= Cx2 \cdot Cy2 \cdot (Zx + Cy1)
\end{aligned} \tag{2}
$$

$$
\begin{aligned}
Sa+ &= Gy1 \cdot Ca \cdot Cb \cdot \overline{Cc} + Gx1 \cdot Ca \cdot \overline{Cb} \\
Sa- &= Gy2 \cdot Ca \cdot Cb \cdot \overline{Cc} + Gx2 \cdot Ca \cdot \overline{Cb} \\
Sb+ &= Gy1 \cdot Cb \cdot Cc \cdot \overline{Ca} + Gx1 \cdot Cb \cdot \overline{Cc} \\
Sb- &= Gy2 \cdot Cb \cdot Cc \cdot \overline{Ca} + Gx2 \cdot Cb \cdot \overline{Cc} \\
Sc+ &= Gy1 \cdot Cc \cdot Ca \cdot \overline{Cb} + Gx1 \cdot Cc \cdot \overline{Ca} \\
Sc- &= Gy2 \cdot Cc \cdot Ca \cdot \overline{Cb} + Gx2 \cdot Cc \cdot \overline{Ca}
\end{aligned} \tag{3}
$$

한편 식 (2)에서 $Gx1$와 $Gy1$는 두 상의 소프트 쵸핑 스위치(상단 스위치) 구동 논리값을 나타내고 $Gx2$과 $Gy2$는 쵸핑 스위치와 함께 구동되는 하단 스위치의 구동 논리값을 나타낸다. 만약 중첩이 없다면 $Gx1 = Cy1$이고 $Gx2 = Cy2$이다. 따라서 부여된 전류검출 상태가 없다. 그러나 여자중첩($Cy2 = 1$)일 때 한 개의 전류검출기 $ibus$에서 임의의 Y상 전류 iy가 검출 될 때, Zy는 High 신호가 발생되고 $Gx2$는 이 구간에서 영이 된다.

소프트 쵸핑으로 여자 구간동안 히스테리시스 전류 제어를 할 때, 기준 상 전압은 항상 0 또는 V_{DC} 으로 상·하단 스위치 중에 최소한 한 개가 ON이 되어야 한다. 결과적으로 쵸핑 스위치는 다른 상에서 검출될 때마다 항상 ON이다. 그렇지 않으면 래치된 비교기 출력은 상당 하나씩 전류검출기를 사용할 때처럼 쵸핑 스위치의 상태를 나타낸다.

$Gy2$는 임의의 상 "Y"에서 전류(轉流) 스위치의 구동 논리값을 나타내며, ix가 검출 될 때를 제외하고 여자 중첩일 때 ON상태를 유지한다. $Gy1$는 쵸핑 스위치의 구동 논리값을 나타내고 ix가 검출 될 때 혹은 iy와 i_{ref} 사이에서 래치된 비교에 의해ON 상태를 유지한다. 결과적으로 출력 블록에서 스위치 상태들($Cx2, Cx1, Cy2, Cy1$)은 DeMux되고 입력 블록과 함께 해석해서 이들 신호들의 각각의 조합에 의해 DeMux 출력으로 식 (3)과 같이 표현되는 최종 6개의 스위치 구동 게이트 신호를 만든다.

EPLD 로직 구현을 위해 시퀀스는 10kHz 클럭 주파수로 동작되도록 1MHz Oscillator를 분주 처리하였다.

3. 시뮬레이션 및 실험결과

본 논문에서는 전력변환회로용 시뮬레이션 도구인 PSIM을 이용하여 단일센서의 비대칭 브리지 컨버터로 구동하는 SRM 전체 시스템을 검증하였다. 또한 EPLD로 실제 구성될 디지털 신호 제어부는 ALTERA사의 EPM7128SLC84-15 PLCC 타입을 사용하였다. 델타변조 히스테리시스 전류제어부는 Max plus 2를 이용하여 입력에 따른 게이트 신호의 출력 상태를 검증하였다.

한편 표 2에서 보듯이 시뮬레이션 및 실험을 위해 각각의 파라미터를 갖는 250W급 6/4극 SRM과 비대칭 브리지 컨버터를 적용하였다. 컨버터 입력전압은 12 V_{DC}, 위치센서는 증분형 엔코더를 사용하였다.

표 2 사용된 전동기 파라미터
Table 2 The used motor parameters

항 목	파라미터
출력	250 [W]
최대 속도	3000 [rpm]
고정자/회전자 극수	6/4 극
권선 저항	0.02166[Ω/상]
최대 인덕턴스	1.332[mH]
최소 인덕턴스	0.241[mH]

그림 7은 비대칭 브리지 컨버터의 버스라인에 위치시킨 단일 센서 $ibus$에서 검출된 상전류 파형이다. 검출된 상전류는 기준전류와 비교하여 최종 6개의 게이트 신호를 구동시켜 히스테리시스를 정상적으로 동작 시키고 있다. 그림 8은 델타 변조에 의해 상전류가 히스테리시스 전류제어를 하고 있는데, 상단 스위치가 전원 전압의 변조에 관여하는 소프트 쵸핑에 의해 상전류가 Flat-top 파형을 만들고 있다.

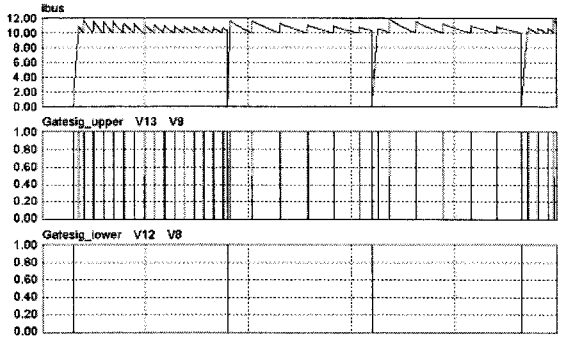


그림 7 아날로그 히스테리시스 전류제어에 따른 파형
Fig. 7 waveforms in case of current control using analog hysteresis

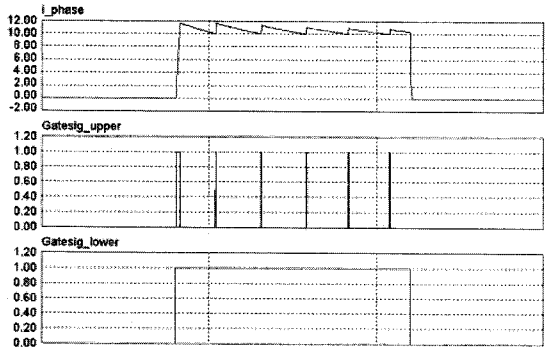


그림 8 델타변조 히스테리시스 전류제어에 따른 파형
Fig. 8 Waveforms in case of current control using delta modulation

그림 9는 본 논문에서 사용된 전체적인 실험장치 사진을 보여준다. 80C196KC를 이용하여 증분형 엔코더에서 나온 펄스로 속도를 계산하고, 엔코더 신호와 EPROM에 저장된 데이터를 이용해 회전자 위치를 판별하였다. 단일센서 *ibus*에 흐르는 전류를 검출하기 위해 홀소자 한 개를 사용하였으며, 한 개의 전류검출기로부터 검출한 실제전류와 기준전류를 비교하여 델타 변조 방식으로 히스테리시스 전류제어를 하도록 EPLD상에 논리회로를 구현하였다.

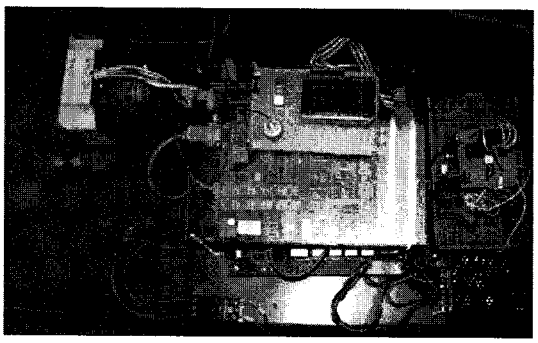


그림 9 전체적인 실험장치 사진
Fig. 9 The photograph of whole experimental setup

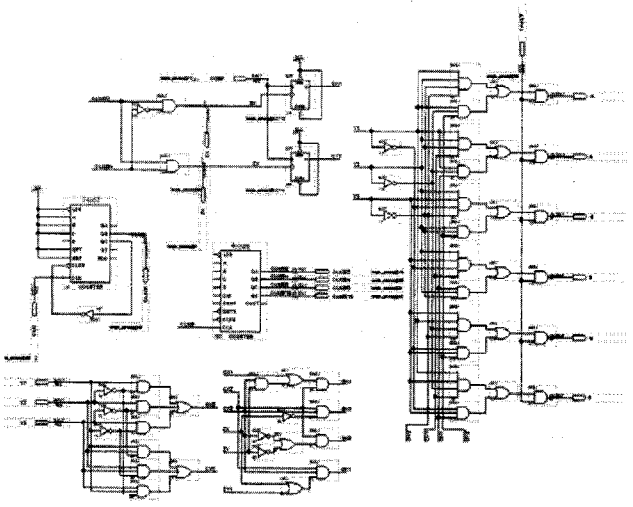


그림 10 EPLD상에 구현된 로직회로
Fig. 10 The logic circuit design on delta modulation in EPLD

그림 10은 EPLD상에 구현된 로직 설계회로를 보여주는데, 전류(轉流: Commutation)신호, 기준전류, 실제전류를 입력받아 6개의 스위칭 소자의 게이트 신호를 출력하여 각 상이 여자 제어가 가능하도록 제안된 시스템을 구성하였다. 그림 11은 일반적으로 널리 사용되고 있는 아날로그 방식의 히스테리시스 전류제어에 따른 파형이다. 하단 스위치가 ON되어 있는 동안 상단 스위치가 소프트 쵸핑에 의해 ON/OFF 스위칭 동작을 하고 있으며 이에 따른 상전류 파형으로 그림 7과 동일한 패턴으로 이루어지고 있음을 알 수 있다.

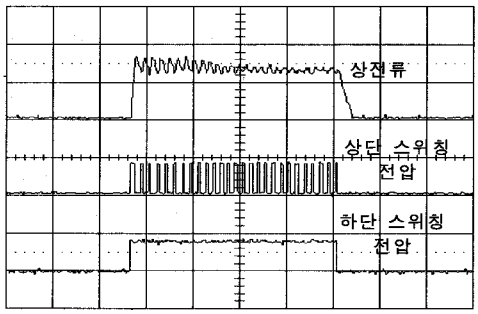


그림 11 아날로그 히스테리시스 전류제어에 따른 파형
Fig. 11 waveforms in case of current control using analog hysteresis (10A, 2V, 2ms/div.)

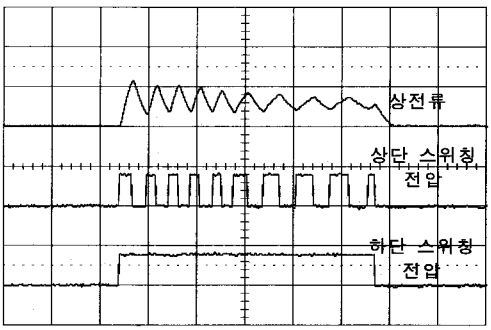


그림 12 델타변조 히스테리시스 전류제어에 따른 파형
Fig. 12 Waveforms in case of current control using delta modulation (20A, 2V, 2ms/div.)

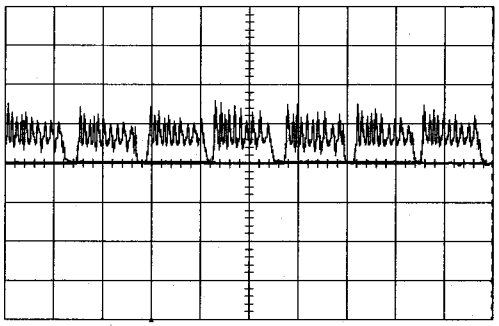


그림 13 *ibus*의 상전류 파형(500rpm)
Fig. 13 A phase current waveform of *ibus* (20A, 10ms/div.)

그림 12는 본 논문에서 사용한 한 개의 전류검출기를 이용한 델타변조 히스테리시스 전류제어에 따른 파형으로 상전류가 정상적으로 히스테리시스 전류제어를 하고 있음을 보여주고 있으며 그림 8의 파형과 비교했을 때 유사한 결과 파형을 보여준다. 제안한 델타변조 히스테리시스 전류제어에 따른 500rpm으로 구동하는 SRM에서 비대칭 브리지 컨버터의 버스라인에 위치시킨 한 개의 전류검출기 *ibus*에서 검출된 상전류 파형을 그림 13에서 보여주고 있으며 히스테리시스 전류제어가 정상적으로 동작되고 있다.

가변속 속도제어에 의해 그림 14는 500rpm에서 1500rpm로 속도를 가변시켰을 때 한 개의 전류검출기 *ibus*에서 검출되는 전류와 이에 따른 속도응답을 보여준다. 속도가 가변되는 과도상태에서 전류가 크게 흐르다가 정상상태로 응답이 되돌아가고 있음을 볼 수 있다.

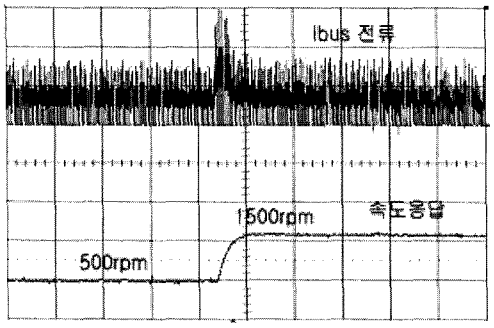


그림 14 *ibus* 전류 및 속도 응답 파형 (500rpm→1000rpm)
Fig. 14 *ibus* current and speed response waveforms (5A, 1s/div.)

4. 결 론

본 논문은 비선형 인덕턴스 특성을 갖는 250W급 6/4극 SRM을 한 개의 전류 검출기만으로 델타 변조방식을 적용해 가변속 구동에 대해 연구하였다. 3상의 전류제어를 위한 델타변조 제어부는 기존의 아날로그 회로를 탈피하여 EPLD 칩을 이용한 논리회로로 구현하였으며 본 연구를 통해 다음과 같은 결과를 얻었다.

1) SRM 구동용 비대칭 브리지 컨버터 하단의 버스라인에 위치시킨 한 개의 전류검출기로 SRM의 3상 전류제어가 가능하다.
2) 스위칭 소자의 게이트 신호는 델타변조 제어부의 EPLD를 활용하여 복잡한 프로세스 또는 알고리즘을 사용하지 않고 한 개의 전류검출기로 검출된 전류만을 이용하여 논리회로로 간단히 구현된다.
3) 저속구간에서도 델타변조 히스테리시스 전류제어를 함으로 안정적인 SRM구동을 할 수 있다.

참 고 문 헌

[1] R. Krishnan, Switched Reluctance Motor Drives, CRC press, 2001.
[2] Philip C. Kjaer, "Single-sensor Current Regulation in Switched Reluctance Motor Drives", IEEE Transactions on Industry Application, Vol 34, No 3, pp. 444-451, May/June 1998.
[3] F.Blaabjerg, "Single current sensor technique in the DC-link of three-phase PWM-VS Inverters : A review and the ultimate solution", in Conf. Rec. IEEE-IAS Ann. Meeting, pp. 1192-1202, 1996.
[4] F.Blaabjerg, "Improved Digital Current Control Methods in Switched Reluctance Motor Drives", IEEE Transaction on Power Electronics, Vol 14, No 3, May 1999.
[5] 김민회, 백원식 외 3인, "디지털 히스테리시스 제어기를 이용한 SRM의 위치 제어시스템", 전력전자학회 논문지, 제7권 제3호, pp.253~261, 2002.

저 자 소 개

윤 용 호 (尹 溶 湖)
2002년 성균관대 메카트로닉스공학과 졸업(석사). 2002년~2003년 LG전자 연구원. 2007년 2월 동 대학원 졸업(공박). 2007년 2월~현재 삼성탈레스 기술연구소 책임연구원.
Tel : 031-329-2924
Fax : 031-329-2970
E-mail :yongho.yoon@samsung.com

김 재 문 (金 才 文)
1994년 성균관대 전기공학과 졸업. 1996년 동 대학원 졸업(석사). 2000년 2월 동 대학원 졸업(공박). 2000년~2004년 현대모비스(주) 기술연구소 선임연구원. 2004년 3월~현재 한국철도대학 철도차량전기과 조교수.
Tel : 031-460-4612
Fax : 031-461-2944
E-mail : goldmoon@krc.ac.kr