

MEMS 기술을 이용한 프로브 카드의 탐침 제작

Fabrication of Tip of Probe Card Using MEMS Technology

이 근우, 김창교*
(Keun Woo Lee and Chang Kyo Kim)

Abstract : Tips of probe card were fabricated using MEMS technology. P-type silicon wafer with SiO₂ layer was used as a substrate for fabricating the probe card. Ni-Cr and Au used as seed layer for electroplating Ni were deposited on the silicon wafer. Line patterns for probing devices were formed on silicon wafer by electroplating Ni through mold which formed by MEMS technology. Bridge structure was formed by wet-etching the silicon substrate. AZ-1512 photoresist was used for protection layer of back side and DNB-H100PL-40 photoresist was used for patterning of the front side. The mold with the thickness of 60μm was also formed using THB-120N photoresist and probe tip with thickness of 50μm was fabricated by electroplating process.

Keywords : probe card, MEMS, electroplating, microstructure

I. 서론

메모리 및 ASIC(Application Specific Integrated Circuit)등과 같은 반도체 소자의 접적회로는 점점 복잡해지고 기능이 다양화되어 감에 따라, 고기능, 고집적화 되어 가는 반면에, 소자의 크기는 상대적으로 작아지면서 패드 크기가 작아질 뿐만 아니라 패드 사이 간격의 협소(fine pitch)화가 진행되고 있다. 특히, 반도체 생산공정에서 웨이퍼에 접적된 IC(Integrated Circuit)칩의 불량여부를 판정하기 위한 검사시스템도 제조기술에 비례하여 빠른 발전을 요구하고 있다. 그 중 검사시스템과 웨이퍼 사이의 전기적신호를 연결하는 **프로브 카드**(probe card) 기술의 개발 및 발전은 앞으로의 반도체 검사공정의 핵심이 될 것이다.

최근까지 주로 사용된 **프로브카드**는 니들(needle)형태의 금속을 탐침으로 사용한 수평식 **프로브 카드**이며[1], 현재 많은 연구가 진행되고 있는 수직형 **프로브 카드** 중에는 미국의 PHI사에서 개발한 얇고 턴성이 있는 맴브레인 위에 반구형의 범프를 탐침으로 사용한 수평식 **프로브카드**[2,3]는 제조과정이 수작업으로 진행됨으로 니들을 제조할 때 그 길이와 두께를 조절하기가 매우 어렵고, 니들의 끝을 굽힐때 각도 조절 역시 어렵다. 그리하여 생산시간이 길고 불량률이 높아져서 대량생산에 적합하지 않다. 또한 측정하고자 하는 IC패드의 위치에 따른 모듈 제작에 많은 제한을 받게 되고, 니들 조립의 이차원적인 한계 때문에 multi-chip 테스트의 구현이 매우 어려워 검사공정의 가격상승과 생산율의 저하를 초래하고 있다. 그리하여 수평식 **프로브카드**의 문제점을 해결하기 위하여 수직형 **프로브카드**의 개발이 활발하게 진행되고 있다[4].

웨이퍼에 있는 모든 칩을 동시에 검사하는 wafer-to-wafer 테스트를 통하여 검사시간 단축, 테스트 장비의 효율성, 작업능률 및 생산성을 증대시킬 수 있다. 특히, 마이크로 탐침의

신호처리회로를 동일 웨이퍼위에 접적하는 것이 가능하기 때문에 종래의 **프로브카드**에 사용된 PCB(Printed Circuit Board)가 불필요하게 되고 신호대 잡음 특성이 뛰어나다. 완성된 웨이퍼를 절단하기 전에 반도체의 기능과 성능을 검사하기 위해서 칩을 테스트하게 되는데 이때 **프로브 카드**(probe card)를 이용하게 된다.

최근 MEMS(Micro Electro Mechanical Systems)기술을 이용한 마이크로 소자가 많이 개발되고 있으며, 그에 대한 실용성도 증대되고 있다. MEMS 공정에 있어서 부가적으로 많이 사용되는 공정 중의 하나인 전해 도금 기술은 훨씬 두꺼운 종횡비(high aspect ratio)를 갖는 구조물을 비교적 간단한 장비로 손쉽게 제작할 수 있으며, 펌얼로이(permalloy)와 같은 자성 재료 등이 다양한 물질의 도금이 가능하다는 큰 장점을 지니고 있어서 많이 이용되고 있다.

본 연구에서는 전해도금법을 이용하여 탐침용 소자를 제작하기 위해 SiO₂막이 있는 p형 실리콘 웨이퍼에 Ni-Cr과 Au가 증착된 웨이퍼를 이용하여 니켈 전기도금 공정과 3번의 사진식각공정을 통하여 탐침용 소자인 마이크로 **프로브**를 제작하였다.

II. 실험

그림 1은 탐침용 소자인 마이크로 **프로브**를 제작하기 위한 공정 흐름도이다. 사용된 기판은 4000Å의 SiO₂가 증착되어 있는 p형 실리콘 웨이퍼로써, 먼저 실리콘 웨이퍼의 표면은 유기물과 미세먼지가 없는 표면으로 만들기 위해 아세톤과 메탄올을 이용하여 일반적인 알칼리 세정작업을 해 주었다. 세정된 SiO₂ 위에 전자빔 진공증착기를 이용하여 1000Å 두께의 Au를 증착하였다. 이때 SiO₂와 Au 사이에 접착력을 높여주기 위하여 300Å의 Ni-Cr을 증착하였다. 다음으로 Au가 증착된 기판위에 PR패터닝을 하여 배선 및 도금될 라인을 형성하였다. 그 다음 전해도금법을 이용하여 10μm 높이의 니켈을 도금하였다. 니켈을 도금하기 위한 전해도금 공정은 사용된 실리콘 웨이퍼 기판이 p형이기는 하지만 미세한 전류의 흐름을 보일 수 있기 때문에 전해도금을 수행하기 이전에 뒷면에 PR을 코팅해 줌으로서 기판 뒷면으로의 전류흐름을 완전히 차단시켜주었다. 또한 전해도금 공정을 수행함에

* 책임저자(Corresponding Author)

논문접수 : 2008. 1. 31., 채택확정 : 2008. 2. 24.

이근우, 김창교 : 순천향대학교 전자정보공학과

(kkeun8722@hanmail.net/ckkim1@sch.ac.kr)

※ 본 연구는 본 연구는 산업자원부 지방기술혁신사업(RTI04-01-02)

지원으로 수행되었음.

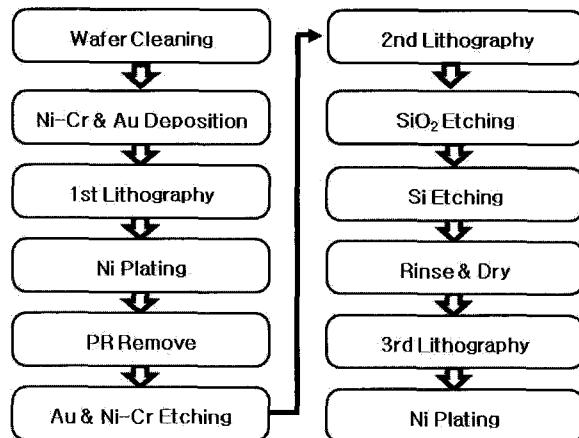


그림 1. 프로브 카드 텁 제작 공정 흐름도.

Fig. 1. Flowchart for fabrication process of tip of probe card.

있어서 니켈 전해도금액의 온도 변화 및 도금액의 흐름은 매우 중요한 변수가 되므로 항상 일정한 온도와 흐름을 유지시켜 주어야 한다. 이렇게 여러 가지 공정 변수를 모두 제어한 후에 50mA의 전류를 인가하여 니켈층을 도금하였다. 이때 인가된 총 전류량은 인가된 전류의 크기와 시간에 관계되는데 인가되는 전류의 크기가 작을수록 도금 시간은 길어지지만 니켈도금은 매우 조밀하게 도금되고 니켈 표면의 거칠기가 매우 평탄하게 되므로 낮은 전류를 인가하였다.

다음으로, 프로브 디바이스의 라인과 탐침소자가 형성될 부분을 제외한 나머지 부분과 캐비티를 형성시켜서 브릿지 구조를 만들기 위하여 2차 사진식각공정(photolithography)을 실시하였다. 이때 Au와 Ni-Cr은 매우 얇은 박막으로, 이를 식각하는데 있어서 매우 주의하여 실시하였다. 식각 시간이 모자라게 되면 완전한 식각이 이루어지지 않아 탐침소자간에 단락(short)되는 현상이 일어나게 되며, 식각 시간이 지나치게 되면 도금된 니켈층과 Au 등이 lift-off 되어 떨어지는 현상이 발생하게 되므로 각각의 박막을 식각하는데 있어서 주의하였다. Ni-Cr과 Au를 식각 한 후 브릿지 구조를 형성하기 위해 SiO_2 와 Si를 식각하였다.

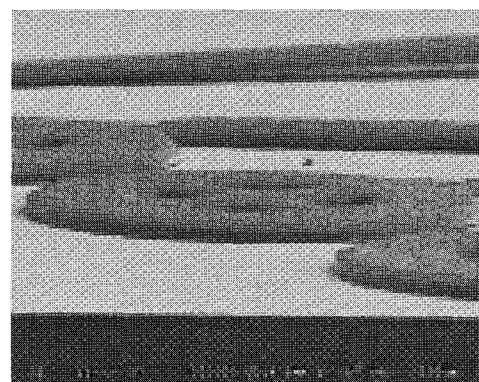
니켈 라인 배선과 탐침소자가 도금될 부분을 제외한 선택적인 식각이 이루어지고 나면 탐침소자를 도금하기 위하여 3차 사진식각공정을 수행하였다. 이때 사용되는 PR은 탐침소자의 높이를 고려하여 높은 막을 갖는 THB-120N PR을 사용하였다. PR 현상을 수행함에 있어서 주의할 점은 PR의 현상이 매우 수직적으로 이루어져야 한다는 것이다. 탐침소자의 형성은 PR 패터닝을 이용한 전기도금법으로 제작되기 때문에 만일 수직적으로 PR 현상이 이루어지지 않으면 형성되는 탐침소자의 형태가 아래 부분의 지름이 작고 위 부분의 지름이 큰 형태가 된다. PR 현상이 끝나고 나면 브리지 형태의 정 중앙 부분만 니켈이 드러나게 되고 드러난 니켈층 위에 전기도금 공정을 이용하여 니켈을 도금한다. 드러난 니켈 층은 수십 마이크로 미터의 크기를 보이게 되므로 이 공간에 니켈을 도금하기 위해서는 매우 낮은 전류를 사용하여야 하며 정확한 높이의 조절을 위하여 시간을 정확하게 조절하여야 한다. 만일 도금 시간을 단축하기 위하여 높은 전류를 인가하게 되면 도금이 잘 이루어지지 않게 되거나 완전한 원통

형의 탐침소자를 제작할 수 없게 되므로 낮은 전류를 인가하였다. 이처럼 PR 패터닝을 이용하여 탐침소자인 니켈을 도금한 후에는 PR을 완전히 제거함으로써 마이크로 프로브인 탐침소자를 제작하였다.

III. 결과 및 고찰

그림 2는 1차 사진공정을 마친후의 사진으로, 니켈이 도금된 기판을 사진공정을 통하여 라인 배선과 탐침소자가 도금될 라인을 패터닝 한 후의 사진이다. 그림 2(a)는 약간 기울여서 찍은 사진으로 약 10 μm 정도의 높이를 갖는 니켈층과 약 250 μm 의 전체크기 및 70 μm 정도 높이의 탐침소자가 도금될 브리지 패턴을 확인할 수 있다. 그림 (b)에서 보듯이 원형의 니켈층 가운데 브리지 형태로 탐침소자가 도금될 부분을 제작한 이유는 브리지를 기준으로 4군데의 드러난 부분을 이용하여 cavity를 만들어 줌으로서 탐침소자가 cavity 위에 브리지처럼 떠 있을 수 있도록 설계되었다. 또한 니켈 전해도금을 수행함에 있어서 낮은 전류를 인가함으로 인하여 도금된 니켈 표면의 거칠기가 매우 평탄함을 알 수 있다. 또한 Au와 Ni-Cr의 식각에 있어서 시간조절이 매우 양호하여 전체적으로 라인 배선과 탐침소자 부분의 식각이 매우 양호하게 식각되었음이 보인다.

그림 2는 박막 PR 패터닝을 이용한 캐비티를 형성하여 브릿지 구조를 제작한 사진이다. 실리콘을 식각하기 위해 먼저 Ni-Cr과 Au를 각각의 식각용액(etchant)에 담그어 식각한다.



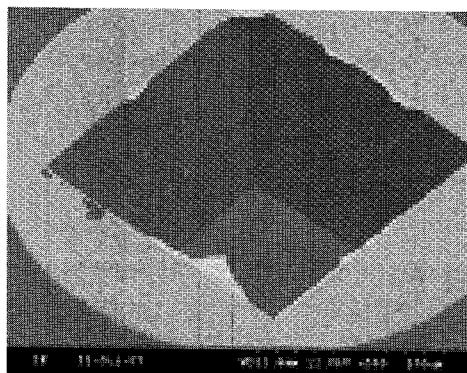
(a) Airview



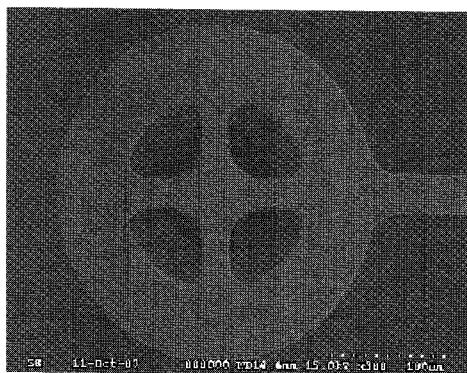
(b) Top view

그림 2. 1차 공정 후 SEM 이미지.

Fig. 2. SEM image after the first process.



(a) Cavity image



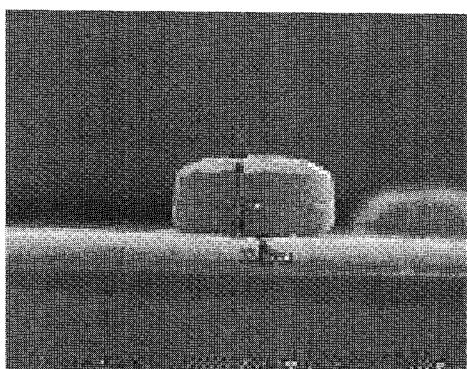
(b) Bridge image

그림 3. 2차 공정 후 SEM 이미지.

Fig. 3. SEM image after the second process.



(a) Top view



(b) Cross-sectional image

그림 4. 3차 공정 후 텁 이미지.

Fig. 4. Tip image after the third process.

식각 후 후면 보호(passivation)를 위해 SiO_2 막에 PR을 코팅하였다. 그 다음 전면을 PR 패터닝하여 BOE(Buffer Oxide Etchant)를 이용하여 4개의 캐비티 부분의 SiO_2 를 식각한다. 다음 공정으로 80°C 의 KOH 수용액으로 실리콘을 식각하여 브릿지 구조를 형성하였다. 그림 3(a)는 니켈총을 제거한 사진이며 (b)는 브릿지 구조를 보여 준다.

그림 4는 도금공정을 이용하여 제작된 탐침소자를 보여주고 있다. 사용된 PR은 THB-1201N으로 3차 스픬코팅을 수행함으로서 $60\mu\text{m}$ 높이의 PR을 패터닝하였다. 이처럼 제작한 PR 몰드를 이용하여 원형 내부의 브리지 형태의 정 중앙을 현상함으로서 그 부분에 니켈을 전기 도금공정으로 약 $50\mu\text{m}$ 정도 높이로 도금하였다. 제작된 탐침소자의 전체 크기는 약 $250\mu\text{m}$ 의 지름을 보이고 있으며 탐침소자의 지름은 약 $60\mu\text{m}$ 이었다.

IV. 결론

MEMS 마이크로 금속 구조물을 제작하기 위해 그 전해도금 공정을 이용하여 프로브카드를 제작하여 형상을 조사하였다. 1차 공정에서는 전체 형태를 형성하기 위하여 약 사진식각 공정으로 $15\mu\text{m}$ 두께의 PR 몰드를 하였다. 제작된 PR 몰드를 이용하여 약 $10\mu\text{m}$ 의 Ni를 도금하였다. 2차 공정에서는 브릿지 구조를 형성하기 위하여 80°C 에서 30wt% KOH 용액을 이용하여 실리콘을 식각하였다. 식각과정에서 실리콘의 식각은 KOH의 농도와 온도에 영향을 받는다는 것을 알 수 있었다. 또한 실리콘의 식각률은 KOH의 농도에 따른 식각보다는 온도에 따른 변화가 더 크다는 것을 알 수 있었다. 마지막으로 3차 공정에서는 약 $60\mu\text{m}$ 의 PR 몰드를 형성하여 $50\mu\text{m}$ 두께의 텁을 Ni 전해 도금법을 이용하여 형성하였다.

실험 과정에서 텁 도금시에 고려해야 할 사항은 전류 밀도임을 확인하였다. 일반적인 도금의 전류 밀도는 $10\text{--}15\text{mA/cm}^2$ 인데 한번 도금이 끝난 후 다시 한 번의 사진식각공정으로 처리한 부분에 전해도금이 다시 이루어지기 때문에 그보다 훨씬 낮은 전류밀도를 인가하여 전해도금을 수행하였다. 실제로 이를 확인하기 위하여 전류밀도를 낮추지 않고 전해도금을 하였다. 본 논문에서 제작한 프로브 카드는 다음과 같은 장점을 가지고 있다.

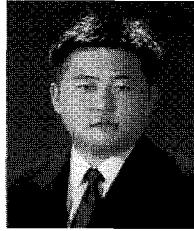
1. 기존의 프로브 카드와는 달리 일반적인 사진식각공정만을 이용하기 때문에 실제 칩 검사를 할 때 웨이퍼의 접촉면(contact)과 같은 위치에 텁을 제조할 수 있다.
2. 웨이퍼 단위의 공정이 가능하기 때문에 wafer to wafer의 측정이 가능하다.
3. 캐비티의 형성에 의한 프로브 텁의 탄성에 의하여 칩의 검사 시에 균일한 접촉을 얻을 수 있다.
4. 구조가 기존의 프로브 카드보다 단순하여 공정 단계와 단계를 줄일 수 있다.
5. 측정 시 탐침이 마모되거나 부러지는 현상을 줄일 수 있다.

참고문헌

- [1] Y. Nagasawa, S. Yamashita, M. Matsudo, "Probe needle," *Tokyo Electron Yamashita Kabushiki Kaisha*, 2, 1996.
- [2] 박창현, 최원익, 김용대, 심준환, 이종현, "밸크 마이크로

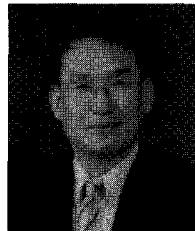
- 미시닝을 이용한 Bump형 Probe Card의 제조,” 한국해양
정보통신학회논문지, vol. 3, pp. 661-669, 1999.
- [3] L. B., Matta. F, “Membrane probe card technology,” *Test
Conference, New Frontiers in Testing*, pp. 601-607, 1998.

- [4] 민철홍, 김태선, “고밀도 프로빙 테스트를 위한 수직형
프로브카드의 제작 및 특성 분석,” 전기전자재료학회논
문지, vol. 19, pp. 825-831, 2006.



이 근우

2006년 순천향대학교 정보기술공학부
(공학사). 2008년 순천향대학교 전기공학
과(공학석사). 관심분야는 MEMS, Probe
Card.



김창교

1981년 연세대학교 전기공학과(공학사).
1983년 연세대학교 전기공학과(공학석
사). 1992년 Vanderbilt University 전기공
학과(공학박사). 1993년~현재 순천향대
학교 전자정보공학과 교수. 관심분야는
디스플레이, MEMS, 센서.