

## 절연형 Inverse-SEPIC의 모델링 및 제어 특성

박한얼\*, 金銀錫\*, 金漱石\*\*, 宋重鎬†

### Modeling and Control Characteristics of Isolated Inverse-SEPIC

Han-Eol Park, Eun-Seok Kim, Soo-Seok Kim and Joong-Ho Song

#### 요 약

상대 공간 평균화법을 이용하여 절연형 inverse-SEPIC(Isolated Inverse-SEPIC)의 동적 모델링을 정립하고, 그 제어특성을 해석한다. 정상 상태 해석을 통해 회로의 주요 소자들에 대한 설계식을 유도한다. 근 제적과 주파수 해석을 통해 II-SEPIC의 동특성 및 제어 특성을 파악하여, 적절한 제어성능을 가지는 제어를 설계한다. 본 논문에서 제시하는 방법에 따라 설계된 II-SEPIC의 회로파라미터 및 전압제어기를 포함한 전체 제어시스템의 시뮬레이션과 실험을 수행한다. 시뮬레이션과 실험결과는 논문에서 제시한 모델링 및 제어기 설계방법의 타당성 및 유용성을 확인시켜 주고 있다.

#### ABSTRACT

A dynamic model for II-SEPIC(Isolated Inverse-SEPIC) is developed based on the state-space averaging method and its control characteristics are investigated in this paper. Equations for circuit design of II-SEPIC are derived through steady state analysis and the resulted circuit parameters are used in the consequent simulation and experiment works. A structure of control system is devised to obtain better control performance. In order to verify validity and effectiveness of the design equations and dynamic model derived, dynamic control responses of II-SEPIC system against line and load variation are illustrated in both simulation and experiment.

**Key Words** : isolated inverse-SEPIC, SEPIC, converter modeling, converter control

### 1. 서 론

최근 컴퓨터와 정보통신 기술의 발달로 대부분의 전기통신기기는 점점 소형화, 경량화 되어가고 있다. 전기통신기기 및 가전기기에서 차지하는 전원시스템의

기술적인 비중은 여전히 높아서, 스위칭 전원 장치의 성능개선에 대한 연구개발이 필요한 실정이고, 다양한 부하요구에 부응하기 위한 연구가 계속 진행되고 있다. 또한, 최근들어 태양광 발전 시스템이나 연료 전지 시스템과 같은 대체에너지 시스템의 출력을 제어하는 PCS(Power Conditioning System)를 위한 DC-DC 컨버터에 대한 연구도 활발히 진행되고 있다.

SEPIC(Single Ended Primary Inductance Converter)은 Buck-Boost 컨버터나 Cuk 컨버터와는 달리 출력 전압의 극성 변화 없이 전압의 승압, 강압이 가능하고, Flyback 컨버터에 비해 상대적으로 높은 효율과 적은

†교신저자 : 정희원, 서울산업대 전기공학과 부교수  
E-mail : joongho@snut.ac.kr

\*학생회원, 서울산업대 대학원 전기공학과 석사과정

\*\*정희원, 서울산업대 전기공학과 조교

접수일자 : 2007. 9. 27 1차 심사 : 2007. 10. 19

심사완료 : 2007. 11. 1

리플을 가지는 등 여러 가지 장점이 있어서 많은 관심을 끌고 있는 컨버터이다. 많은 응용에서 입력단 전압의 전압변환율을 보다 확대시키기 위하여 기본형 SEPIC으로부터 입력단과 출력단에 있는 인덕터를 각각 변압기로 대체시킨 절연형(Isolated) SEPIC을 사용하고 있다.<sup>[1]-[5]</sup> 그림 1(a), (b)는 기본형 SEPIC과 그 출력단 인덕터를 변압기로 대체시킨 I-SEPIC(Isolated SEPIC)을 보여 주고 있다. 이 I-SEPIC에 대해서는 동적모델링, 제어특성 등에 관한 많은 연구가 진행되었다.<sup>[2],[3]</sup> 그림 1(c), (d)는 입력단 인덕터를 변압기로 대체시킨 Inverse-SEPIC과 그 입력단 인덕터를 변압기로 대체시킨 II-SEPIC(Isolated Inverse-SEPIC)의 회로를 보여주고 있다.<sup>[1],[2],[4],[5]</sup> 참고문헌 [1]은 Inverse-SEPIC의 정상상태 해석과 회로설계, 참고문헌 [4], [5]는 두 개의 인덕터를 커플링시켜서 출력리플 및 동특성을 개선시키고 있다. 그러나, II-SEPIC에 대한 연구는 아직 많이 이루어지지 않고 있다.

본 논문에서는 II-SEPIC의 모델링, 전력회로의 설계 기준 제시, 시스템의 주파수특성 해석 등을 새롭게 제시하고 있다. 제안된 모델링에 기반을 두고 전압제어기를 설계하였으며, 제어기를 포함한 전체 시스템에 대한 시뮬레이션 및 실험을 수행하여, 제안하고 있는 모델링 및 해석의 타당성에 대한 검증결과를 보여 주고 있다. 또한, 해석의 비교를 위하여 II-SEPIC과 I-SEPIC의 주파수해석 결과를 비교 검토하였다.

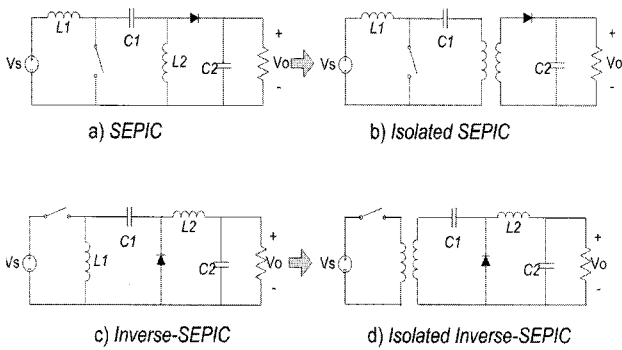


그림 1 SEPIC과 Inverse-SEPIC 회로  
Fig. 1 SEPIC and Inverse-SEPIC circuit

## 2. II-SEPIC의 모델링

상태 공간 해석을 이용하여 스위치의 on/off를 기준으로, II-SEPIC의 동적 모델링을 수행함에 있어 해석

의 간략화를 위해 회로를 구성하는 모든 소자는 이상적인 것으로 가정하고, 기생 성분은 고려하지 않는다.

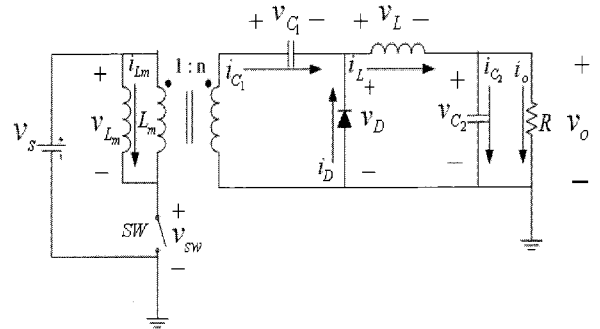


그림 2 II-SEPIC의 회로  
Fig. 2 II-SEPIC circuit

스위치가 닫혀 있을 때, 자화 인덕턴스의 전류  $i_{L_m}$ , 인덕터의 전류  $i_L$ , 커플링 커패시터의 전압  $v_{c_1}$ , 필터 커패시터의 전압  $v_{c_2}$ 에 관한 관계식을 상태 변수 형태  $\dot{x} = A_1x + B_1v_s$  로 표현하여 나타낼 수 있고, 스위치가 열려 있을 때 역시 전압, 전류 관계식을 상태 변수 형태  $\dot{x} = A_2x + B_2v_s$ 로 표현할 수 있다.

스위치가 닫혀있는 구간  $dT$  와 열려있는 구간  $(1-d)T$  에서 상태 방정식은 다음과 같은 무게평균 (Weighted Average)을 갖는다.<sup>[6]</sup>

$$\dot{x} = [A_1d + A_2(1-d)]x + [B_1d + B_2(1-d)]v_s \quad (1)$$

$$v_o = [C_{v1}d + C_{v2}(1-d)]x \quad (2)$$

$C_{v1}, C_{v2}$ 는 각각 스위치가 닫혀있는 구간과 열려있는 구간에서의 output matrix를 나타낸다. 그러므로 II-SEPIC의 상태 공간 평균 모델은 다음과 같다.

$$\begin{bmatrix} \dot{i}_{L_m} \\ \dot{i}_L \\ v_{C_1} \\ v_{C_2} \end{bmatrix} = \begin{bmatrix} 0 & 0 & \frac{(1-d)}{nL_m} & 0 \\ 0 & 0 & -\frac{d}{L} & -\frac{1}{L} \\ \frac{(1-d)}{nC_1} & \frac{d}{C_1} & 0 & 0 \\ 0 & \frac{1}{C_2} & 0 & -\frac{1}{RC_2} \end{bmatrix} \begin{bmatrix} i_{L_m} \\ i_L \\ v_{C_1} \\ v_{C_2} \end{bmatrix} + \begin{bmatrix} \frac{d}{L_m} \\ \frac{nd}{L} \\ 0 \\ 0 \end{bmatrix} v_s \quad (3)$$

시스템의 소신호 해석과 정상 상태 해석은 정상 상

태 동작점 근처에서 동요되는 변수를 고려한다.  $x = X + \tilde{x}$ ,  $d = D + \tilde{d}$ ,  $v_o = V_o + \tilde{v}_o$ ,  $v_s = V_s + \tilde{v}_s$  로 가정한다. 대문자로 표시된 값은 정상 상태 값, 즉, DC 성분을 의미하고 “~” 로 표시된 값은 소신호 값, 즉, AC 성분을 의미한다.  $\dot{X} = 0$  이고  $v_s = V_s$  로 가정하면 평균 상태 방정식은 다음과 같이 표현될 수 있다.<sup>[7]</sup>

$$\dot{\tilde{x}} = AX + BV_s + A\tilde{x} + [(A_1 - A_2)X + (B_1 - B_2)V_s]\tilde{d} \quad (4)$$

여기서,  $A = A_1d + A_2(1-d)$ ,  $B = B_1d + B_2(1-d)$  와 같다. 정상 상태에서는  $\dot{\tilde{x}} = 0$  이고 소신호 값 역시 0 이므로  $AX + BV_s = 0$  과 같다. 따라서 식(4)는 다음과 같이 표현될 수 있다.

$$\dot{\tilde{x}} = A\tilde{x} + [(A_1 - A_2)X + (B_1 - B_2)V_s]\tilde{d} \quad (5)$$

같은 방법으로 식(2) 역시 다음과 같이 표현될 수 있다.

$$V_o = C_v X \quad (6)$$

$$\tilde{v}_o = C_v \tilde{x} + [(C_{v1} - C_{v2})X]\tilde{d} \quad (7)$$

여기서,  $C_v = C_{v1}d + C_{v2}(1-d)$  와 같다. 그러므로 II-SEPIC의 DC 전압 전달 함수는 다음과 같다.

$$\frac{V_o}{V_s} = n \frac{d}{(1-d)} \quad (8)$$

식(8)을 통해 II-SEPIC은 변압기의 권수비와 듀티비 (Duty Ratio)를 이용해 출력단의 전압을 승, 강압 할 수 있음을 알 수 있다.

AC 성분으로 구성된 식(5), (7)을 라플라스 변환하면 다음과 같다.

$$\tilde{x}(s) = [sI - A]^{-1} B \tilde{v}_s(s) + [sI - A]^{-1} [(A_1 - A_2)X + (B_1 - B_2)V_s]\tilde{d}(s) \quad (9)$$

$$\tilde{v}_o(s) = C_v \tilde{x}(s) + [(C_{v1} - C_{v2})X]\tilde{d}(s) \quad (10)$$

식(9)와 (10)을 이용하여 II-SEPIC의 입출력 전달 함수와 제어 전달 함수를 유도할 수 있다. 입출력 전달 함수는 다음과 같다.

$$\frac{\tilde{v}_o(s)}{\tilde{v}_s(s)} = \frac{a_1 s^2 + a_0}{b_4 s^4 + b_3 s^3 + b_2 s^2 + b_1 s + b_0} \quad (11)$$

여기서,

$$\begin{aligned} a_1 &= ndR(n^2 C_1 L_m), \quad a_0 = ndR(1-d) \\ b_4 &= n^2 L_m L C_1 C_2 R \\ b_3 &= n^2 L_m L C_1 \\ b_2 &= n^2 L_m R(C_1 + d^2 C_2) + L C_2 R_L (1-d)^2 \\ b_1 &= n^2 L_m d^2 + L(1-d)^2 \\ b_0 &= R(1-d)^2 \end{aligned}$$

제어 전달 함수는 다음과 같다.

$$\frac{\tilde{v}_o(s)}{\tilde{d}(s)} = \frac{a_{c2} s^2 + a_{c1} s + a_{c0}}{b_4 s^4 + b_3 s^3 + b_2 s^2 + b_1 s + b_0} \quad (12)$$

여기서,

$$\begin{aligned} a_{c2} &= \frac{n^3 L_m C_1 R V_s}{(1-d)} \\ a_{c1} &= -\frac{n^3 L_m d^2 V_s}{(1-d)^2}, \quad a_{c0} = n R V_s \end{aligned}$$

### 3. II-SEPIC의 회로설계

인덕터의 인덕턴스 값은 전류 리플 크기에 관계한다.  $\Delta i_L / I_L = k$  라하면, 인덕터 전류의 연속 모드 (Continuous Current Mode)를 위해서는  $k \leq 2$ 의 조건을 만족하여야 한다. 따라서 연속 전류 모드가 되기 위한 인덕턴스의 값은 다음과 같다.

$$L > \frac{(1-d)R}{fk} \quad (13)$$

커패시터의 리플 전압을 고려한  $C_1$ 의 크기는 다음과 같다.

$$C_1 = \frac{d}{fR \left( \frac{\Delta V_{c_1}}{V_o} \right)} \quad (14)$$

또한, 출력 커패시터  $C_2$ 의 크기는 다음과 같다.

$$C_2 = \frac{(1-d)}{8Lf^2 \left( \frac{\Delta V_{c_2}}{V_o} \right)} \quad (15)$$

다음 표1과 같은 규격의 II-SEPIC을 제작하기 위하여 설계한 인덕터와 커패시터의 값은 식(13), (14), (15)를 기반으로 결정한다.

표 1 설계에 사용된 II-SEPIC의 규격  
Table 1 Specifications of II-SEPIC

변수	규격
Input Voltage	20 [Vdc]
Output Voltage	30 [Vdc]
Power Rating	40 [W]
Output Current Range	0.5~1.3 [A]
Switching Frequency	100 [kHz]
$\frac{\Delta V_o}{V_o}$	1 [%]
$\frac{\Delta i_L}{I_L}$	60 [%]

식 (13), (14), (15)에 의하여  $L = 500 [\mu H]$ ,  $C_1 = 4.3 [\mu F]$ ,  $C_2 = 1.25 [\mu F]$ 을 선정한다. II-SEPIC과의 비교를 위해 동일한 입, 출력 사양을 가진 I-SEPIC을  $L = 300 [\mu H]$ ,  $C_1 = 10 [\mu F]$ ,  $C_2 = 13 [\mu F]$ 으로 설계한다.<sup>[8]</sup>

#### 4. 제어 특성

시스템의 특성을 파악하기 위해 Matlab을 이용하여 II-SEPIC과 I-SEPIC의 전달 함수를 이용하여 근 궤적, 보데 선도를 각각 그리고, 그 특성의 차이를 비교한다. 또한 PSpice와 Matlab을 이용하여 II-SEPIC의 시간 응답 특성을 비교 확인한다.

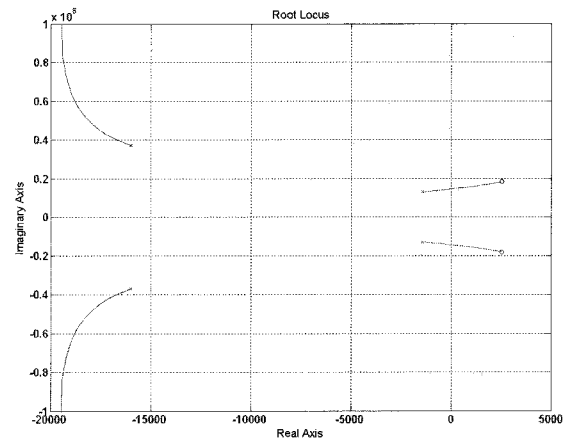
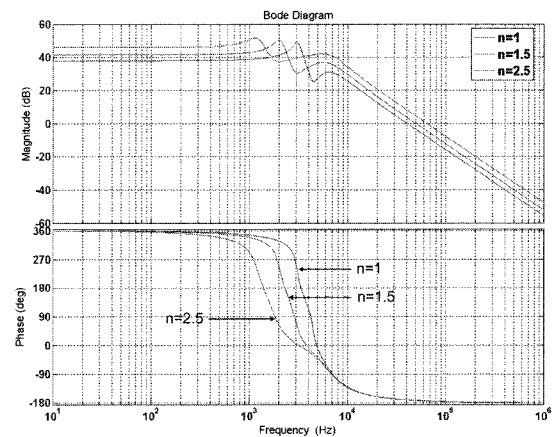
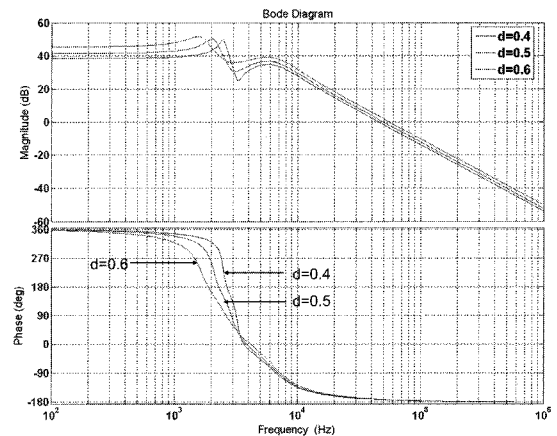


그림 3 II-SEPIC의 근 궤적  
Fig. 3 Root locus for II-SEPIC



(a)



(b)

그림 4 II-SEPIC의 보데 선도; (a) 권선비 변화에 대한 ( $d=0.5$ ), b) 듀티비 변화에 대한 ( $n=1.5$ )  
Fig. 4 Bode plots of II-SEPIC; (a) for varying turn ratio, (b) for varying duty ratio

그림 3과 그림 4에서 보여지듯이 II-SEPIC은 두 쌍의 극점과 한 쌍의 영점을 가진 4차 시스템이고 두 개의 공진 주파수를 가지고 있다. 시스템의 모든 극점은 s-평면의 LHP에 위치해 있고, 특히 한 쌍의 극점은 시스템의 제어 특성에 크게 영향을 미치지 않을 정도로 LHP의 깊숙이 위치해 있으며 RHP에 한 쌍의 영점을 가진 비최소위상(Non Minimum Phase) 시스템임을 알 수 있다. 시스템의 공진 주파수는 권선비가 높아질수록 낮아지고, 또한 듀티비가 높아질수록 낮아진다.

I-SEPIC은 s-평면상의 LHP에 두 쌍의 극점과 RHP에 한 쌍의 영점, 그리고 RHP 깊숙이 추가적인 한 개의 영점을 가진 비최소위상 4차 시스템이다.<sup>[3]</sup> 시스템의 극점이 s-평면상의 안정 영역의 경계 부근에 위치해 있고, RHP에 한 개의 영점을 더 가지고 있어 그림 6과 같이 II-SEPIC에 비해 부가적인 위상의 지연을 야기시킨다.

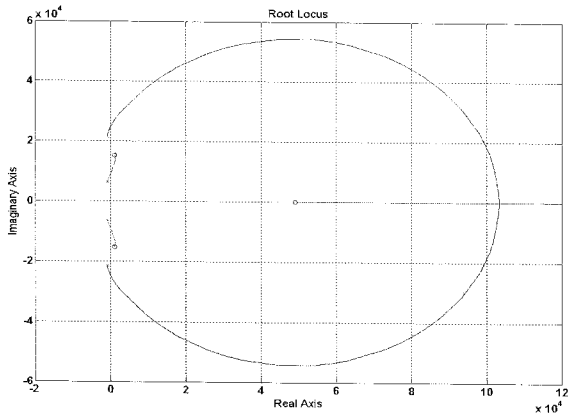


그림 5 I-SEPIC의 근 궤적  
Fig. 5 Root Locus for Isolated SEPIC

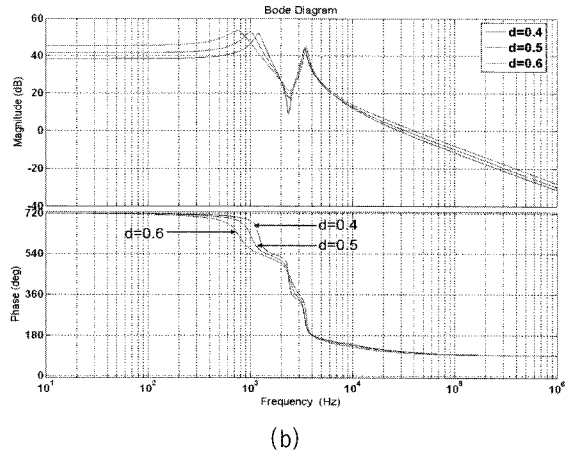


그림 6 I-SEPIC의 보데 선도; (a) 권선비 변화에 대한 (d=0.5), (b) 듀티비 변화에 대한 (n=1.5)  
Fig. 6 Bode plots for I-SEPIC; (a) for varying turn ratio, (b) for varying duty ratio

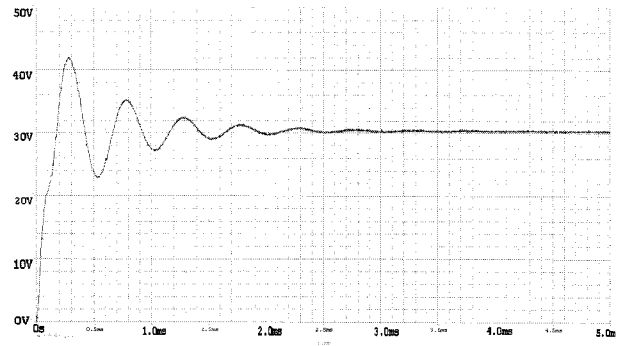


그림 7 PSpice를 이용한 II-SEPIC의 출력 전압  
Fig. 7 Output voltage response of II-SEPIC using PSpice

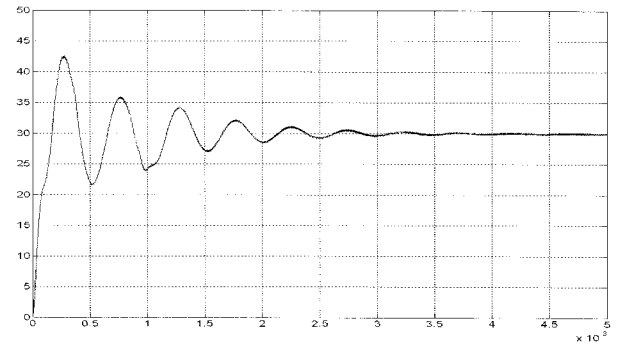
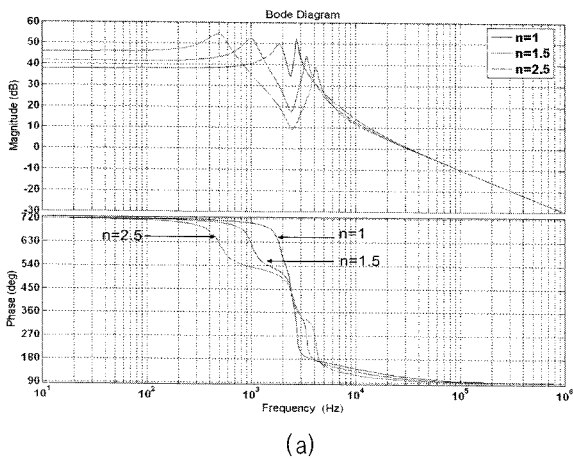


그림 8 Matlab을 이용한 II-SEPIC의 출력 전압  
Fig. 8 Output voltage response of II-SEPIC using Matlab

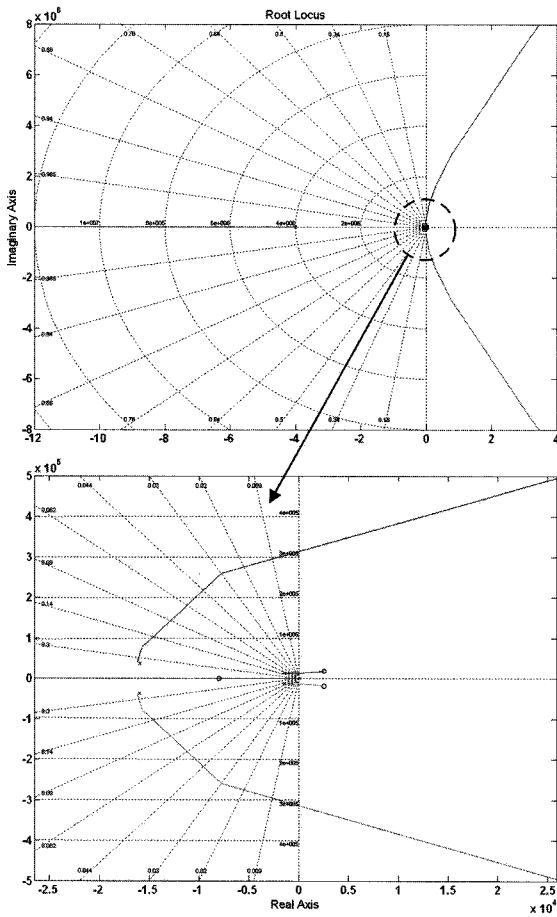


그림 9 앞섬 제어기를 포함한 II-SEPIC의 근 궤적  
Fig. 9 Root Locus for II-SEPIC including Lead Compensator

PSpice 시뮬레이션을 이용한 II-SEPIC의 시간 응답 파형은 그림 7과 같고, Matlab을 이용한 수치해석적인 II-SEPIC 모델의 각 상태 변수의 시간 응답 파형은 그림 8과 같다.

II-SEPIC 회로의 PSpice 시뮬레이션 결과와 Matlab을 이용한 II-SEPIC의 상태 공간 모델의 해석 결과가 과도 특성 및 정상 상태 특성이 근접함을 볼 수 있다. 따라서, II-SEPIC의 상태 공간 모델이 시스템의 동특성을 적절하게 모델링했음을 확인할 수 있다.

### 5. II-SEPIC의 전압제어기 설계

지금까지 전개한 제어특성 해석의 결과를 기반으로 II-SEPIC 피드백 전압 제어 회로를 설계한다. 전압 제어 회로에 사용된 제어기는 시스템의 동특성 향상에

도움이 될 수 있도록 원점에 극점을 추가한 앞섬 (Lead) 보상기의 형태이며 다음 식(16)과 같다.<sup>[9]</sup>

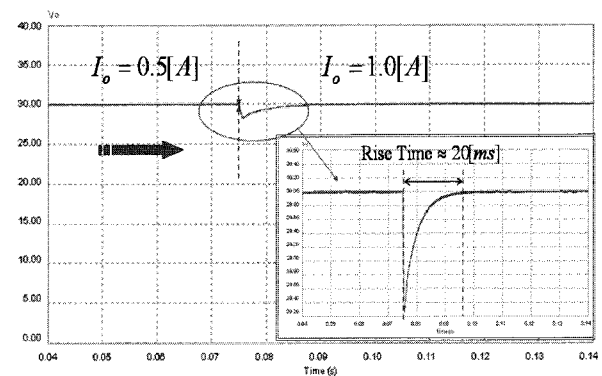
$$G(s) = K \frac{s+z}{s(s+p)} = \frac{5 \times 10^{-3}s + 40}{s(0.25 \times 10^{-6}s + 1)} \quad (16)$$

제어기와 피드백 게인, PWM 게인을 고려한 전체 시스템의 근 궤적은 다음과 같다. 그림 11과 같이 앞섬 보상을 통하여 근 궤적을 왼쪽으로 이동시켜 감쇠비를 증가시키고, 원점에 위치한 극점으로 인해, 정상 상태 오차를 줄일 수 있는 DC 이득을 증가시키도록 한다.

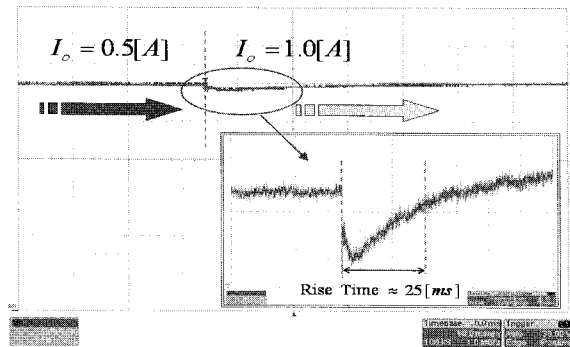
### 6. 시뮬레이션 및 실험 결과

II-SEPIC 피드백 전압 제어 시스템의 시뮬레이션은 전력 전자 해석 툴인 PSIM에서 II-SEPIC을 모델링하고, Matlab Simulink에서 피드백 제어 루프를 모델링하여 인터페이스를 통해 연동시키는 방법으로 구현되었다. 제어 시스템 설계에 최적화된 Simulink에서 제어 시스템의 시뮬레이션을, 전력 전자 설계에 최적화된 PSIM에서 전력 회로의 시뮬레이션을 각각 분담함으로써 보다 빠르고 신뢰성 있는 시뮬레이션 결과를 기대할 수 있다. 실험에 사용된 변압기와 인덕터에는 TDK 사의 PQ32/20, PQ26/20 코어를 각각 사용하였고, PWM제어 IC로는 TL494 와 FET 드라이버 TC4420을 사용하였다. 또, 부하로는 KIKUSUI의 PLZ1003W가 사용되었다.

시스템의 제어 특성을 알아보기 위해 부하를 변동했을 경우의 시뮬레이션과 실험의 출력 전압 파형은 그림 10과 같다.



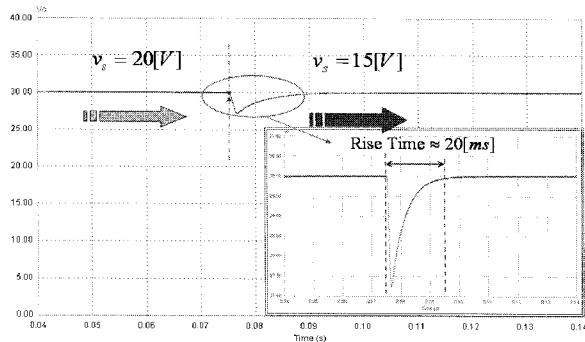
(a)



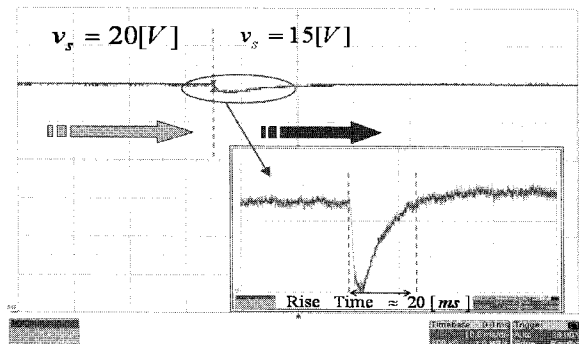
(b)

그림 10 부하 가변시의 출력 전압 파형  $I_o: 0.5A \Rightarrow 1A$ ; a) 시뮬레이션 파형 b) 실험 파형 (5V/div, 10ms/div)

Fig. 10 Output voltage waveform at load step change



(a)



(b)

그림 11 입력 전압 변동시의 출력 전압 파형  $v_s: 20[V] \Rightarrow 15[V]$  a) 시뮬레이션 파형 b) 실험 파형 (5V/div, 10ms/div)

Fig. 11 Output voltage waveform at line step change

그림 10에서 시뮬레이션 결과는 부하 전류가 0.5[A]에서 1.0[A]로 변화했을 때 약 20[m]의 Rise Time을

가지고 대략 35[ms] 후에 정상 상태로 수렴하는 것을 볼 수 있고, 실험 파형에서는 약 25[ms]의 Rise Time을 갖고 약 0.3%의 오차 범위에서 수렴하는 것을 볼 수 있다.

입력 전압을 변동시킨 경우의 시뮬레이션과 실험 결과는 그림 11과 같다.

입력 전압을 20[V]에서 15[V]로 강압 시켰을 때에도 시스템의 출력은 시뮬레이션과 실험 모두 비슷한 추이로 목표값인 30[V]를 추종하는 것을 확인할 수 있다.

### 7. 결 론

본 연구에서는 II-SEPIC의 정상 상태 해석을 통해 설계식을 유도하고, 상태 공간 해석법을 이용한 동적 모델링을 수행하였다. 유도된 설계식을 이용하여 II-SEPIC을 설계하였고 PSpice와 PSIM, Matlab 시뮬레이션을 통해 II-SEPIC 설계의 타당성을 검증하고 제어 특성을 확인하였다. 또한, 근 궤적 및 주파수 해석 결과에 근거, II-SEPIC 과 I-SEPIC의 제어 특성을 비교하였다. II-SEPIC은 시스템의 모든 극점이 s-평면의 LHP에 위치해 있고, 그 중 한 쌍의 극점은 LHP 깊숙이 위치해 제어 특성에 미치는 영향이 적기 때문에 제어 시스템 설계에 있어 유연성을 가진다. 반면 I-SEPIC은 시스템의 극점이 s-평면상의 안정 영역의 경계 부근에 위치해 있고, 추가적인 한 개의 영점이 II-SEPIC에 비해 부가적인 위상의 지연을 야기하기 때문에 더욱 복잡한 제어 시스템 설계를 요구한다. 이와 같은 해석 결과에 근거, II-SEPIC은 I-SEPIC에 비해 상대적으로 우수한 제어 특성을 가졌음을 확인하였다.

마지막으로 해석 결과를 바탕으로 II-SEPIC의 피드백 전압 제어 시스템을 설계하고, 시뮬레이션과 실험을 통해 그 타당성을 검증하였다. 실험 결과를 통해, 제안된 II-SEPIC의 상태 공간 모델이 II-SEPIC의 제어기 설계를 위한 모델이 될 수 있음을 확인하였다. 향후 본 논문의 설계 가이드라인과 동적 모델을 이용하여, 태양광 발전 시스템의 MPPT (Maximum Power Point Tracking) 제어에 응용될 수 있는 II-SEPIC과 제어기 설계에 관한 연구를 진행할 예정이다.

### 참 고 문 헌

[1] J.J. Jozwik and M.K. Kazimierczuk, "Dual sepic PWM switching-mode DC/DC power converter", *IEEE*

- Transactions on Industrial Electronics*, vol. 36, no.1, pp. 64-70, 1989
- [2] R. W. Erickson and D. Maksimovic, '*Fundamentals of Power Electronics*', Kluwer Academic Publishers, 2001
- [3] A. Hren and P. Slibar, "Full order dynamic model of SEPIC converter", *IEEE ISIE Proceedings*, vol 2, pp. 553-558, 2005
- [4] L. Hsiu, W. Kerwin and A.F. Witulski, "Small signal models of a zero-voltage-switched SEPIC dual converter with a coupled inductor", *IEEE PESC Proceedings*, vol. 2 pp. 814-820, 1994
- [5] L. Hsiu, W. Kerwin, A.F. Witulski, R. Carlsten, and R. Ghotbi, "A coupled-inductor, zero-voltage-switched dual-SEPIC converter with low output ripple and noise", *IEEE INTELEC Proceedings*, pp. 186-193, 1992
- [6] D. W. Hart, '*Introduction to Power Electronics*', Prentice Hall, 2000
- [7] N. Mohan, T. Undeland and W. Robbins, '*Power Electronics, Devices, Converter, Application and Design*', John Willey & Sons, 2003
- [8] Maxim/Dallas Semiconductor, "Application Note 1051: SEPIC Equations and Component Ratings", 2002
- [9] G. F. Franklin, J. D. Powell and A. Enami-Naeini, '*Feedback Control of Dynamic Systems*', Prentice Hall, 2002

## 저 자 소 개



### 박한얼(朴韓爾)

1980년 5월 5일생. 2006년 서울산업대 전기공학과 졸업. 2006년~현재 동 대학원 전기공학과 석사 과정.



### 김은석(金銀錫)

1981년 1월 11일생. 2006년 서울산업대 전기공학과 졸업. 2006년~현재 동 대학원 전기공학과 석사 과정.



### 김수석(金漱石)

1959년 1월 16일생. 1984년 서울산업대 전기공학과 졸업. 1989년 한양대 산업대학원 전기공학과 졸업(석사). 1999년 한양대 대학원 전기공학과 졸업(공박). 1984년~현재 서울산업대 전기공학과 조교.



### 송중호(宋重鎬)

1957년 1월 30일생. 1980년 서울대 공과대학 전기공학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1993년 한국과학기술원 전기및전자공학과 졸업(공박). 1995년~1996년 미국 위스콘신대 초빙연구원. 1982년~1985년 이화전기 기술개발부. 1985년~2002년 한국과학기술원 지능제어연구센터 책임연구원. 2002년~현재 서울산업대 공과대학 전기공학과 부교수.