

## 전자 패키지의 전기적 특성평가

김중웅 · 구자명 · 윤정원 · 노보인 · 정승부

### Electrical Characterization of Electronic Package

Jong-Woong Kim, Ja-Myeong Koo, Jeong-Won Yoon, Bo-In Noh and Seung-Boo Jung

#### 1. 개요

전자부품 또는 전자 패키지의 디자인은 최소한 다음과 같은 3가지 요건에 기반 하여 진행되어야 한다. 첫째로 기존 시스템과 최적의 융합을 위한 외관 설계, 둘째로 우수한 장·단기 신뢰성을 위한 열·기계적 구조 설계, 마지막으로 최적의 전기적 특성을 위한 전자회로 설계가 바로 그것들이다. 이들 중 외관 및 열·기계적 최적설계 개념은 이미 십수년전부터 산업계에서 널리 수용되어온 것들이지만, 최적의 전기적 특성을 위한 회로 설계는 비교적 최근야 그 중요성이 입증된 것으로 기존의 용접 전문가 또는 패키징 전문가들에게는 다소 생소한 개념이기도 하다. 이와 같이 최적 회로설계 개념이 비교적 최근야 이슈가 된 까닭은 새롭게 개발되는 무선 통신 시스템 (wireless communication system) 들에 의해 고주파 (high-frequency) 대역의 사용 필요성이 점차 높아짐에 따른 것이다. 무선통신 기술의 급속한 발달에 따라 무선통신 어플리케이션이 늘어나게 되고, 또한 통신에 필요한 전송속도 (transmission speed)가 증가하게 되면서 고속의 전송속도와 새로운 어플리케이션에의 주파수 할당 (frequency allocation)을 위해 고주파 대역의 사용에 대한 요구가 급격히 늘어나고 있다. 과거 저주파 대역을 사용할 때는 크게 문제가 되지 않았던 다양한 구조적 요소들이 시스템의 전기적 특성이 회로 자체의 구조에 결정적으로 의존하는 고주파 대역의 사용 증가로 인해 그 중요도가 크게 증가하게 된 것이다.

전자 패키지에서 고주파 대역을 사용하기 위해서는 우선 고주파 전송특성 (transmission property)이 우수한 패키지가 개발되어야 하고, 개발된 패키지의 전송 특성이 평가되어야 한다. 현재 1차 패키징 기술 중 고주파 전송 특성이 가장 우수한 것은 플립칩 패키지 (flip chip package)로, 기존의 본딩 와이어를 이용한 접합의 경우에 비해 와이어의 길이에 의한 인덕턴스

(inductance) 성분이 크게 감소함에 따라 고주파 신호의 통과 특성이 개선된 형태이다<sup>1-3)</sup>. 플립칩 패키지는 다시 접합재료에 따라 몇 가지로 분류할 수 있는데, 그 중 접착제 (adhesive)를 이용한 플립칩 패키지는 솔더를 이용한 것이 비해 접합시간이 짧고 신뢰성이 우수하며 접합 후 특유의 유연한 특성 (flexible property) 때문에 휴대용 전자기기 및 디스플레이 모듈 등에 널리 적용되고 있다. 접착제로는 한 방향으로만 전기적 도전 (electrical conduction)이 이루어지는 ACA (Anisotropic Conductive Adhesive), 모든 방향으로 도전이 이루어지는 ICA (Isotropic Conductive Adhesive) 및 접착제 자체로는 도전이 이루어지지 않는 NCA (Non-Conductive Adhesive) 등이 있다<sup>4,5)</sup>. 이 중 ACA가 현재까지 가장 널리 사용되어온 재료이지만, 최근 ACA 접합부의 높은 전기 저항 및 전극 간 단락 (short) 문제가 생산을 저하여 직접적 영향을 미치면서 NCA로의 대체가 고려되기 시작하였다. 현재까지 ACA를 적용한 플립칩 패키지의 전기적 특성은 여러 연구에서 평가된 적이 있었지만, 이를 대체할 수 있을 것으로 판단되는 NCA의 평가 및 ACA와의 비교에 관한 연구는 진행된 적이 없으므로 전자 패키지의 전기적 특성 평가 방법 및 결과 해석을 설명하는데 좋은 예가 될 것이다.

따라서 본 연구에서는 필름 형태의 ACA와 NCA인 ACF (Anisotropic Conductive Film)와 NCF (Non-Conductive Film)를 이용하여 플립칩 패키지를 제작하고, 이의 전기적 특성 평가를 실시하여 둘의 성능을 비교하고자 하였다. 이를 위해 다양한 평가 장비를 활용하였으며, 특별히 전기신호는 DC (direct current) 및 AC (alternating current)로 다각화하여 각각의 경우 필요한 기술을 따로 기술하고자 하였다.

#### 2. 테스트모듈 제작 및 평가방법

본 연구에서는 ACF와 NCF로 접합된 플립칩 패키지

의 전기적 특성을 비교하기 위하여 기본적으로 동일한 테스트 모듈을 설계 및 제작하여 평가에 이용하였다. 단, 고주파 신호를 통과시킬 수 있는 패키지의 구조는 DC 신호 전달용 패키지의 구조와는 많은 점에서 차이가 있으므로 두 가지의 서로 다른 형태로 각각 디자인한 후 제작하였다. DC 신호전달 특성 평가를 위한 테스트 모듈의 다이는 Si로 하였으며, 고주파 신호전달 특성 평가를 위한 모듈 제작은 고주파 전달 특성이 상대적으로 우수한 quartz로 하였다. 다이의 재료는 다르지만 플립칩 접합을 위한 Au 범프 (bump) 형성 공정은 동일하며, 기존에 널리 알려진 바 있으므로 본고에서는 생략 한다<sup>6)</sup>. Fig. 1은 동일한 테스트 모듈을 ACF와 NCF를 이용하여 접합한 경우의 단면 형상을 나타낸다. 그림에서 알 수 있듯이 ACF의 경우 다이의 범프와 기판의 패드 사이를 ACF의 도전볼이 전기적으로 연결하고 있지만, NCF의 경우에는 동일 위치에 도전볼이 없으므로 범프와 패드가 직접 접촉 (direct contact)하고 있다.

Fig. 2는 DC 신호전달용 다이의 표면을 나타내고 있는데, Fig. 2 (a)에서는 기본적인 데이지 체인 (daisy chain) 및 켈빈 구조 (Kelvin structure)를 위한 더미 회로 (dummy circuit)가 형성된 것을 확인할 수 있으며, Fig. 2 (b)에서는 형성된 Au 범프의 표면 형상을 확인할 수 있다. Fig. 3은 켈빈 구조로 설계된 플립칩 패키지의 DC 저항을 측정하는 원리를 나타내고 있다. 그림에서 전류인가에 따른 전위차 발생 위치와 전위차 측정위치가 중첩되는 부위의 전압 (voltage)값이 측정되게 되는데, 본 연구에서 설계된 회로에서는 좌측에서 두 번째 (그림에 표기됨) 범프 접합부의 전압이 측정되게 된다. 따라서 Ohm의 법칙을 이용하게 되면 단일 범프 접합부의 접속 저항 (connection resistance)을 계산할 수 있게 된다. 이와 같은 구조는 데이지 체인 구조에 비해 인터커넥터의 전기적 특성을

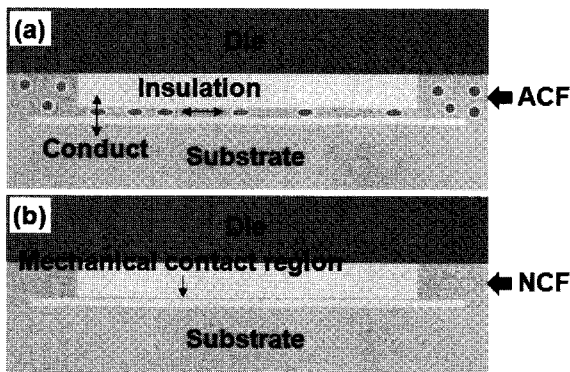


Fig. 1 Schematic structure of the die to substrate bonding using: (a) ACF and (b) NCF

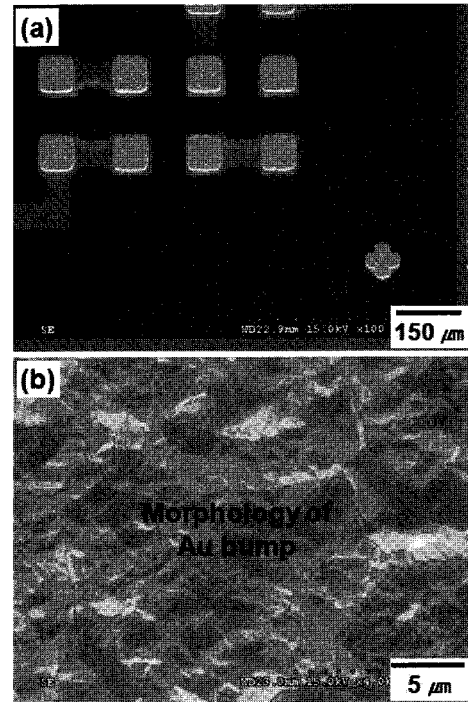


Fig. 2 SEM images of the electroplated Au bump arrays and patterned Cu traces

정량적으로 평가하는데 보다 유리하며, 향후 신뢰성 평가에 따른 전기적 특성 평가를 실시할 때도 데이지 체인 구조에 비해 보다 유리한 것으로 알려져 있다.

고주파 신호전달 특성을 평가하기 위해서는 고주파 신호가 통과될 수 있는 회로가 되어야 하는데, 이 경우 그라운드 (ground)와 신호선 (signal line)의 간격 및 간격을 메우는 매질의 특성이 완전히 균일해야 하므로 일반적인 DC 신호전달 용 회로는 사용이 어렵다. 이 경우 가장 많이 사용하는 설계구조가 CPW (Co-Planar Waveguide) 및 마이크로스트립 (microstrip) 형태이다<sup>7)</sup>. CPW는 신호가 흐르는 신호선과 그라운드를 동일

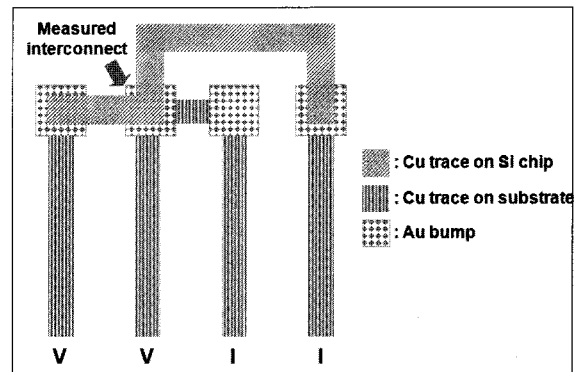


Fig. 3 Schematic circuitry of the four-point probe method to measure the interconnect resistance of a single bump interconnect

한 면에 형성하여 그 간격을 일정하게 함으로써 선로 내 동일한 특성 임피던스 (characteristic impedance) 가 유지되게 하는 구조이고, 마이크로스트립은 신호선이 있는 면의 반대면 전체에 그라운드 면을 형성시킴으로써 모든 신호선이 동일한 레퍼런스 전위를 가지게 하는 구조이다. 어느 것이나 신호선과 그라운드 간의 간격이 일정하고 그 간격을 메우는 매질의 특성도 균일하게 제작해야 하므로, 일반 PCB를 이용한 CPW 혹은 마이크로스트립 기판 제작은 어려움이 있다. 따라서 본 연구에서는 다이와 기판을 모두 quartz wafer를 이용하여 제작하되 금속 패턴은 CPW 구조로 설계 및 제작하였다. Fig. 4는 CPW 구조로 제작된 다이와 기판의 표면 형상을 나타낸다.

접합 이후에는 network analyzer를 이용하여 신호선에 고주파 신호를 흘려주고, 이 때 측정된 전압값으로 다양한 패러미터를 추출하게 된다. Fig. 5는 접합된

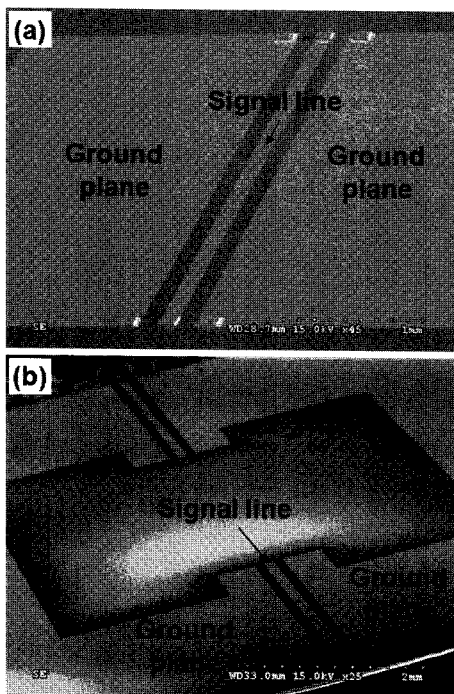


Fig. 4 SEM images of the active face of Au-bumped CPW die (a), and CPW quartz substrate (b)

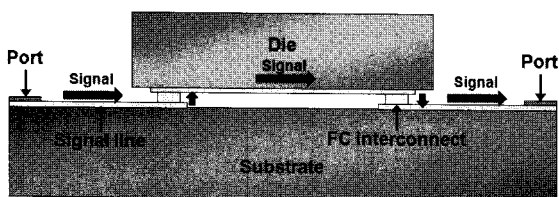


Fig. 5 Schematic view of the cross-sectional flip chip module with direction of signal flow

플립칩 모듈에서 신호선의 흐름을 나타내고 있는데, 좌측 포트에서 들어간 신호는 기판의 신호선을 따라 좌측 범프 접합부를 통해 다이의 신호선으로 흐르게 되고 다시 우측 범프 접합부를 통해 기판으로 나와 최종적으로 우측의 포트를 통해 나오게 된다. 이때 각 포트에서 발생하는 전위값을 이용하여 S-parameter (Scattering-parameter) 그래프를 추출하게 되며, 이를 고주파 특성 해석에 이용하게 된다. 추출된 S-parameter 그래프는 기판과 다이에 형성된 신호선의 영향을 그대로 포함하고 있으므로 적절한 de-embedding algorithm을 이용하여 플립칩 인터커넥트 만의 고주파 특성을 추출하는 것이 중요하다. 이에 관한 자세한 내용 및 측정 세부사항 등은 참고문헌에 자세히 나타나있다<sup>7-9)</sup>.

### 3. DC 신호 인가에 따른 전기적 특성 평가<sup>6,10)</sup>

접착제를 이용한 플립칩 패키지의 전기적 특성을 평가하기에 앞서 먼저 접합부 상태가 양호한지를 확인하는 것이 필요하다. Fig. 6 (a)와 (b)는 각각 ACF와 NCF를 이용하여 접합한 패키지의 접합부 단면 형상을 나타내며, 이 경우의 접합조건은 참고문헌에 나타나있다<sup>10)</sup>. 그림에서 알 수 있듯이 ACF 접합부의 경우에는 다이 측면의 Au 범프와 기판의 Cu 패드가 도전볼 (conductive particle)들을 통해 전기적으로 접속되

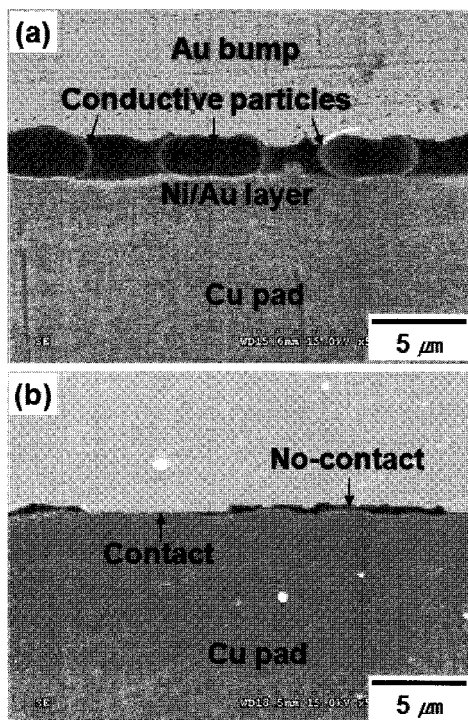


Fig. 6 Cross-sectional SEM views of the as-bonded flip chip interconnects: (a) ACF interconnect, (b) NCF interconnect

며, 따라서 도전볼과 금속 범프 또는 패드와의 접촉 면적이 전기적 특성에 큰 영향을 끼칠 것임을 알 수 있다. 도전볼과 금속 범프 또는 패드와의 접촉 면적은 접합공정 시 패키지에의 인가압력과 비례하므로, 인가압력과 전기적 특성과의 연관관계를 알아보는 것이 중요하다. 이는 공정변수의 최적화에도 무관하지 않으므로 정밀한 측정을 요구한다.

Fig. 7은 ACF와 NCF를 이용하여 플립칩 접합한 테스트 모듈의 전기저항을 측정한 결과이다. ACF와 NCF 모두의 경우에서 인가압력이 증가함에 따라 접속부 저항이 감소함을 알 수 있다. ACF의 경우에는 인가압력 증가에 따른 도전볼과 금속 범프와의 접촉면적 증가가 접속 저항 감소의 주된 원인이며, NCF의 경우에도 Au 범프의 표면조도에 따른 미접합 부위가 인가압력 증가에 따라 접합부로 전환됨이 감소 원인이라 할 수 있다. 감소하던 저항은 ACF의 경우 70N에서 특정 값에 수렴하고 있으며, NCF의 경우에도 80N 이상에서 안정화된 것을 알 수 있다. 이에 대한 원인은 ACF의 경우, 1) 접촉면적 증가에 따른 저항 감소 및 2) 도전볼 표면 금속층의 파괴에 따른 저항 증가가 복합적으로 작용한 것에 따른 것으로, 자세한 내용은 참고문헌에 나타나 있다<sup>5)</sup>. NCF의 경우 안정화 원인은 접촉 가능한 면적의 한계에 따른 것으로, 이러한 결과들을 통해 최적 접합 압력을 도출해낼 수 있다.

Fig. 7에서 ACF의 경우 NCF의 경우보다 접합 이후 접속 저항이 약 10배 이상 높은 것을 알 수 있는데, 이는 각각의 인터커넥트에서 발생하는 전기저항 성분이 다른 것에 기인한다. Fig. 8에 이러한 접속저항 성분을 나타내어 비교하였는데, ACF의 경우에는 도전볼 자체는 intrinsic resistance ( $R_i$ ), 도전볼의 둥근 형상 때문에 발생하는 전류흐름의 휨에 의한 constriction resistance ( $R_{CR}$ ), 그리고 전도체 표면에 형성된 절연

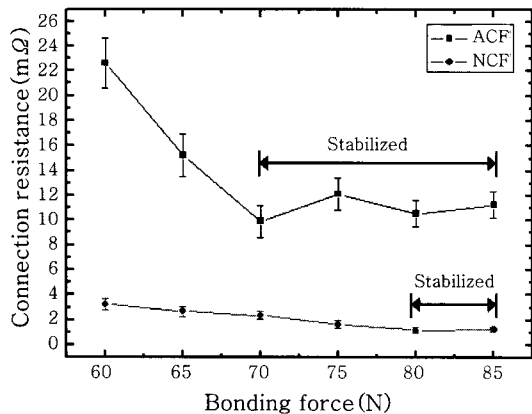


Fig. 7 Variations of interconnect resistance with bonding force in ACF and NCF joints

층에 기인한 tunneling resistance ( $R_t$ )가 복합적으로 접속저항을 구성하는데 반해, NCF의 경우에는 범프와 패드 사이에 존재할 수 있는 tunneling resistance만이 접속저항 성분으로 추출되므로 그림에서와 같은 차이를 야기한다. 이러한 저항 성분들은 적절한 계산모델을 유도한 후 수치적으로 계산할 수 있으며, 이를 통해 측정치를 검증할 필요가 있다<sup>11)</sup>. 검증된 측정방법을 이용할 경우 신뢰성 시험으로 저하되는 전자패키지의 전기적 성능을 정량적으로 추출할 수 있으며, DC 전류 인가에 따른 이러한 사례는 국제 학회 등지에서 지속적으로 발표되고 있다.

#### 4. 고주파 신호 (high-frequency signal) 인가를 통한 전기적 특성 평가<sup>9,12)</sup>

고주파 신호를 인가하기 위해서는 다이와 기판 모두 고주파에 적합하게 설계되어야 하는데, 본 연구에서는 이를 위하여 다이와 기판 모두 quartz wafer를 이용하여 제작하였다. quartz wafer는 SiO<sub>2</sub>로 이루어진 것으로, 비저항이 대단히 높아 고주파 기판 재료로서 적합하며 Si 반도체 프로세스를 이용하여 금속패턴을 형성시킬 수 있으므로 정밀도가 높은 CPW 또는 마이크로스트립 형태의 기판을 제작할 수 있다는 장점이 있다. 이들의 금속 패턴은 기본적으로 50Ω의 특성 임피던스를 가지도록 설계하게 되며, 본 연구에서도 이에 맞추어 회로를 설계하였다. Fig. 9는 quartz 다이와

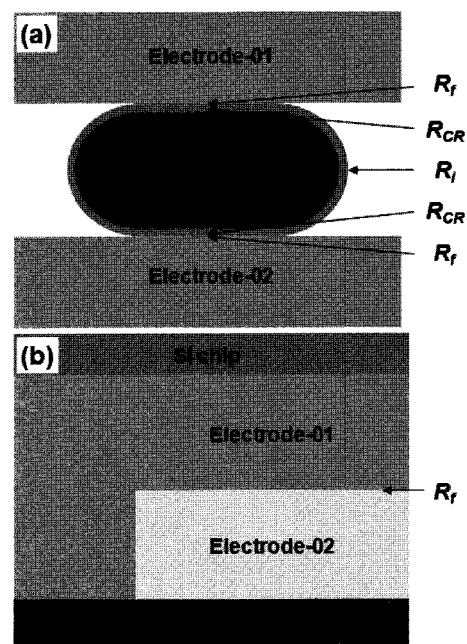


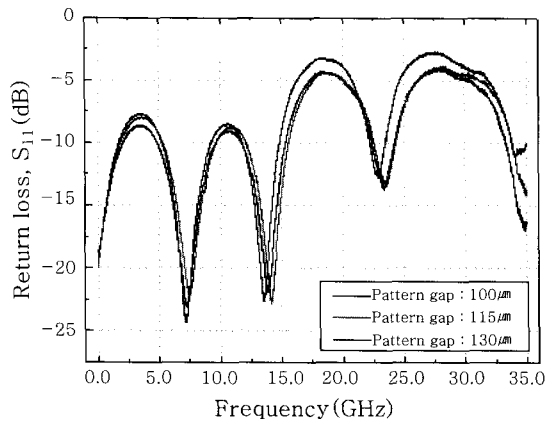
Fig. 8 Components of electrical interconnect resistance considered in this study: (a) ACF interconnect, (b) NCF interconnect

기판을 ACF를 이용하여 접합한 후 network analyzer를 이용하여 S-parameter를 측정된 결과를 나타낸다. 그림에서 패턴갭 (pattern gap)은 신호선과 그라운드와의 간격을 의미하며, 패턴갭의 크기에 따라 신호선의 특성 임피던스가 결정되므로 패턴갭의 크기를 변화시키며 고주파 특성을 분석하고자 하였다. 본 연구에서는 패턴갭이 100  $\mu\text{m}$ 인 경우의 특성 임피던스를 50 $\Omega$ 이 될 수 있도록 설계하였으며, 따라서 115와 130  $\mu\text{m}$ 인 경우에는 특성 임피던스가 50 $\Omega$ 을 초과하게 되어 신호의 반사가 많아지게 된다. Fig. 9에서 반사계수 ( $S_{11}$ )의 경우 100  $\mu\text{m}$ 일 때 전반적으로 가장 낮은 값을 가지고, 통과계수 ( $S_{21}$ )의 경우 100  $\mu\text{m}$ 일 때 가장 높은 값을 가지므로 100  $\mu\text{m}$  패턴갭인 경우 가장 우수한 고주파 특성을 나타낸다고 할 수 있다. 공진이 발생하는 주파수 (resonance frequency)도 패턴갭이 100  $\mu\text{m}$ 일 때 가장 높은 값을 가지므로 회로 설계는 공진 주파수에도 영향을 미친다고 할 수 있다.

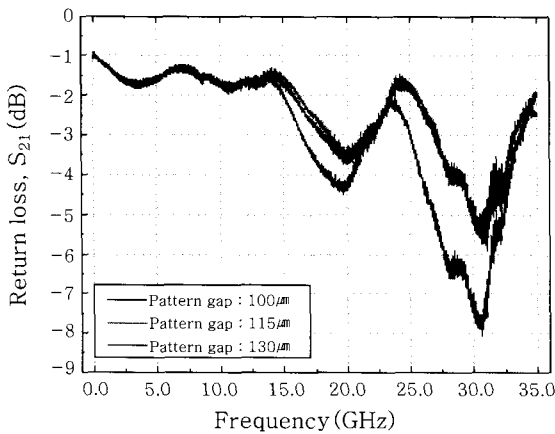
Fig. 10은 동일한 다이와 기판을 NCF를 이용하여

접합한 후 S-parameter를 측정된 결과를 나타낸다. 기본적으로 ACF를 이용하여 제작한 패키지와 동일한 경향을 나타내며, 패턴갭에 따른 경향도 동일한 것을 확인할 수 있다. 하지만 Fig. 9와 Fig. 10에 나타난 S-parameter 값들은 접합된 패키지의 범프 인터커넥트 뿐만 아니라 다이와 기판 신호선의 고주파 특성도 포함하고 있으므로 플립칩 인터커넥트만의 특성이라고 할 수 없다. 따라서 플립칩 인터커넥트만의 고주파 특성을 얻기 위해서는 전체 모듈의 측정치에서 다이 및 기판의 신호선의 영향을 빼야 한다. 이를 위해서는 일종의 디임베딩 알고리즘 (de-embedding algorithm)을 도입하여야 하는데, 그 과정이 매우 복잡하므로 본 고에서는 생략하도록 한다. 이 과정에 대한 자세한 설명은 참고문헌에 자세히 제시되어 있다<sup>2)</sup>.

Fig. 11은 이와 같은 디임베딩 알고리즘을 이용해 추출한 플립칩 인터커넥트만의 임피던스 파라미터를 나타내고 있는데, Fig. 11 (b)는 Fig. 11 (a)에서 사각형으로 표시된 10에서 20 GHz 영역을 확대하여 나타

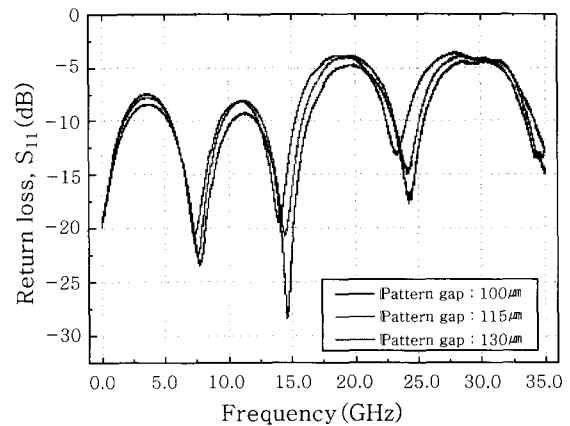


(a)

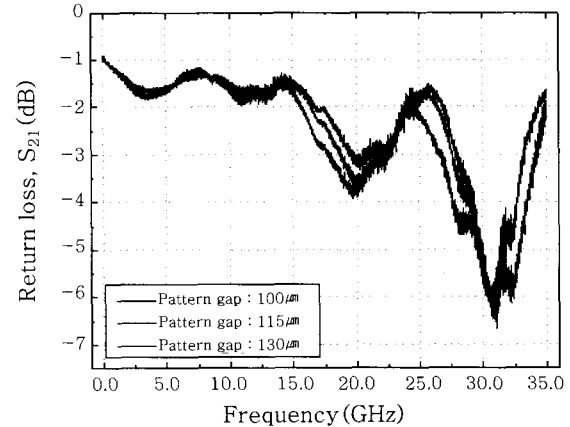


(b)

**Fig. 9** Measured S-parameters of the flip chip module using ACF with different gaps between the signal line and ground plane; (a) return loss, (b) insertion loss

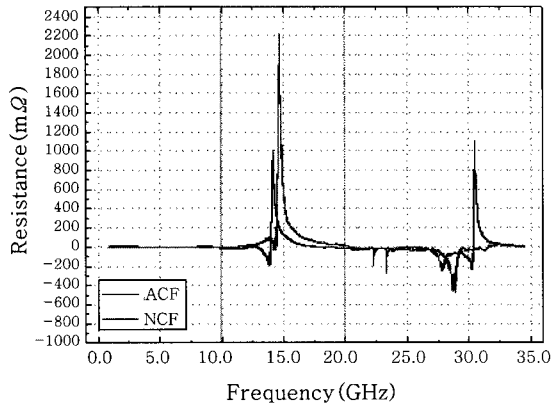


(a)

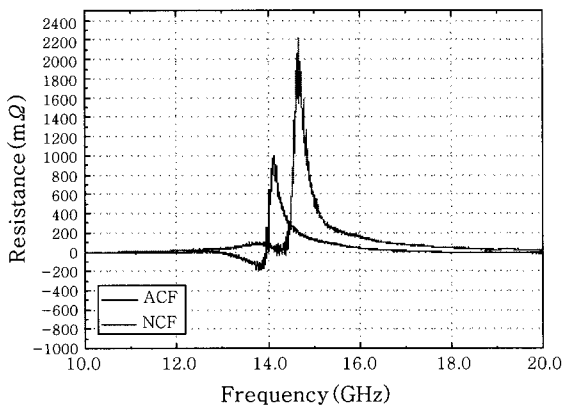


(b)

**Fig. 10** Measured S-parameters of the flip chip module using NCF with different gaps between the signal line and ground plane; (a) return loss, (b) insertion loss



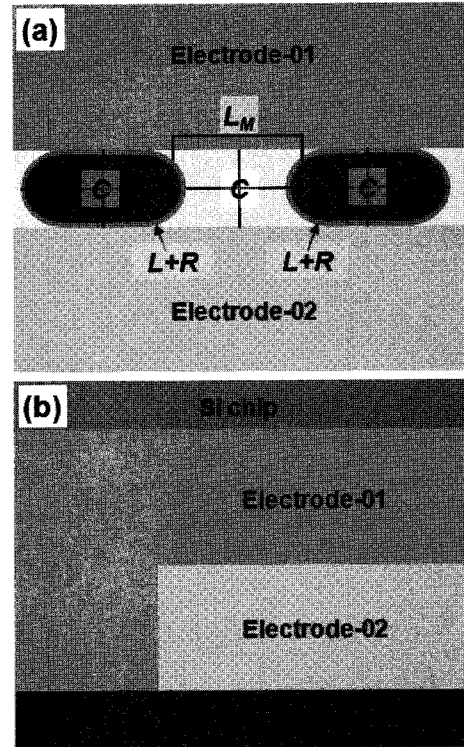
(a)



(b)

**Fig. 11** Comparison of the extracted impedance parameters between ACF and NCF interconnects (pattern gap: 115  $\mu\text{m}$ ): (a) frequency range between 10 MHz and 35 GHz, (b) frequency range between 10 GHz and 20 GHz

낸 것이다. 그림에서 알 수 있듯이 13 GHz 이하에서는 수 $\Omega$ 에서 수십 $\Omega$ 에 머물던 저항 성분이 약 14 GHz를 넘어서면서 크게 증가하는 것을 알 수 있다. 이는 약 14 GHz를 넘어서면서 공진이 발생함을 나타내는 것으로, 이를 통해 본 연구에서 제작한 ACF 및 NCF 인터커넥트의 band width는 약 14 GHz임을 알 수 있다. ACF 및 NCF 플립칩 인터커넥트의 공진 주파수를 비교해보면, NCF의 경우 ACF의 경우보다 약 600 MHz 정도 높은 것을 알 수 있는데, 이는 각각의 인터커넥트에 존재하는 기생성분 (parasitic element)이 다르기 때문이다. Fig. 12에 ACF와 NCF 인터커넥트에 존재하는 기생성분을 모식화하여 나타내었다. 그림에서 알 수 있듯이, ACF 인터커넥트의 경우 범프와 패드 사이에 존재하는 절연층에 의해 캐패시턴스 (capacitance) 성분이 발생하고 도전볼 표면의 금속층에 의해 인덕턴스



**Fig. 12** Equivalent circuit of flip chip interconnects (R: resistance, L: inductance, C: capacitance, and LM: mutual inductance); (a) ACF interconnect, (b) NCF interconnect

스 성분이 발생하며, 도전볼 내부의 폴리머 코어에서도 캐패시턴스 성분이 발생할 수 있다. 반면 NCF 인터커넥트의 경우에는 범프와 패드가 직접 접촉되어 전도가 일어나므로 ACF 인터커넥트에 존재하는 기생성분들이 존재하지 않는다. 이러한 차이가 Fig. 11에서의 공진 주파수 차이를 야기한 것이며, 존재하는 기생성분들의 정확한 수치는 회로 등가모델 구축을 통해 알 수 있다.

#### 4. 결 론

본 고에서는 전자 패키지의 디자인에 있어서 최근 가장 핵심적인 요소로 부각되고 있는 전기적 특성의 측면에서 전자 패키지를 분석하는 기법을 소개하고자 하였으며, 특별히 DC와 고주파 신호 전달 특성 분석 및 해석기법을 따로 소개하여 필요한 기술을 개별적으로 취할 수 있도록 하였다. DC 회로의 평가에서 가장 핵심적인 평가지표는 결국 전기저항 값이 되며, 이 값은 데이지 체인 또는 켈빈 구조를 통하여 취득 가능하다. 반면 고주파 신호를 통과시키기 위해서는 CPW 또는 마이크로스트립 구조의 테스트 모듈 제작이 필요하며, 신호 전달 특성의 향상을 위하여 임피던스 매칭과 같은 작업이 필연적이다. 본 고에서는 ACF 및 NCF를 이용

하여 제작한 테스트 모듈의 평가·비교를 통해 전자 패키지의 전기적 특성 평가 과정을 소개하였으며, 지면 관계상 생략된 많은 세부 사항들은 참고문헌을 통해 취할 수 있도록 하였다.

후 기

이 논문은 2007년도 정부(과학기술부)의 재원으로 한국과학재단의 지원을 받아 수행된 연구임 (No. R01-2007-000-20811-0).

참 고 문 헌

1. M. Datta, T. Osaka, J.W. Schultze : Microelectronic Packaging, CRC Press, 2005, 1-28, 167-200
2. J.H. Lau : Low Cost Flip Chip Technologies, McGraw-Hill, 2001, 1-17, 27-90
3. J.W. Kim, D.G. Kim, W.S. Hong, S.B. Jung : Evaluation of Solder Joint Reliability in Flip Chip Packages during Accelerated Testing, Journal of Electronic Materials, **34**, (2005), 1550-1557
4. J.W. Kim, Y.C. Lee, D.G. Kim, S.B. Jung : Reliability of adhesive interconnections for application in display module, Microelectronic Engineering, **84**, (2007), 2691-2696
5. Y.C. Chan, S.C. Tan, Nelson S.M. Lui, C.W. Tan : Electrical characterization of NCP- and NCF-bonded fine-pitch flip-chip-on-flexible packages, IEEE Transactions on Advanced Packaging, **30**, (2007), 142-147

6. J.W. Kim, D.G. Kim, Y.C. Lee, S.B. Jung : Analysis of failure mechanism in anisotropic conductive and non-conductive film interconnections, IEEE Transactions on Components and Packaging Technologies, [in-press]
7. David M. Pozar : Microwave Engineering, Wiley, 2005, 161-221
8. M.J. Yim, I.H. Jeong, H.K. Choi, J.S. Hwang, J.Y. Ahn, W. Kwon, K.W. Paik : Flip chip interconnection with anisotropic conductive adhesives for RF and high-frequency applications, IEEE Transactions on Components and Packaging Technologies, **28**, (2005), 789-796
9. J.W. Kim, Y.C. Lee, S.S. Ha, J.M. Koo, J.H. Ko, W. Nah, S.B. Jung : Electrical characterization of adhesive flip chip interconnects for microwave application, Journal of Micro/Nanolithography, MEMS, and MOEMS, [in-press]
10. J.W. Kim, Y.C. Lee, S.B. Jung : Reliability of conductive adhesives as a Pb-free alternative in flip-chip applications, Journal of Electronic Materials, **37**, (2008), 9-16
11. J.W. Kim, D.G. Kim, J.M. Koo, J.W. Yoon, S. Choi, K.S. Kim, J.D. Nam, H.J. Lee, J. Joo, S.B. Jung : Characterization of failure behaviors in anisotropic conductive interconnection, Materials Transactions, **48**, (2007), 1070-1078
12. J.W. Kim, Y.C. Lee, J.H. Ko, W. Nah, M.Y. Jeong, H.C. Kwon, S.B. Jung : Microwave performance of flip chip interconnects with anisotropic and non-conductive films, Journal of Adhesion Science and Technology, [in-press]



- 김중웅 (金鍾雄)
- 1978년생
- 성균관대학교 마이크로 전자 및 반도체 패키징 기술개발 사업단
- 전자 패키징, RF 패키징
- e-mail : wyjd@skku.edu



- 노보인 (盧寶仁)
- 1976년생
- 성균관대학교 마이크로 전자 및 반도체 패키징 기술개발 사업단
- 전자 패키징, 패키지 신뢰성
- e-mail : nohbi@skku.edu



- 구자명 (具滋銘)
- 1978년생
- 성균관대학교 마이크로 전자 및 반도체 패키징 기술개발 사업단
- 전자 패키징, 초음파 접합
- e-mail : dolmory@empal.com



- 정승부 (鄭承富)
- 1959년생
- 성균관대학교 마이크로 전자 및 반도체 패키징 기술개발 사업단
- 전자 패키징, 패키지 신뢰성, 마찰교반접합
- e-mail : sbjung@skku.ac.kr



- 윤정원 (尹貞元)
- 1977년생
- 성균관대학교 마이크로 전자 및 반도체 패키징 기술개발 사업단
- 전자 패키징, 패키지 신뢰성
- e-mail : jwy4918@skku.edu