

논문 2008-45TC-2-6

LDPC 부호의 복호를 위한 양자화 성능과 반복 횟수 통계

(Quantization Performances and Iteration Number Statistics for Decoding Low Density Parity Check Codes)

서영동*, 공민한**, 송문규***

(Young-Dong Seo, Min-Han Kong and Moon-Kyou Song)

요약

LDPC 복호기의 성능과 하드웨어 복잡도는 양자화 과정의 설계 변수인 클리핑 임계치(clipping threshold) c_{th} 와 양자화 비트 수 q , 그리고 복호과정의 최대 반복 횟수에 의존한다. 본 논문에서는 이상적인 Min-Sum 알고리즘과 양자화된 Min-Sum 알고리즘을 비교하기 위해서 시뮬레이션을 통해 클리핑 임계치 c_{th} 와 양자화 비트 수 q 에 따른 LDPC 부호의 비트 오류 성능을 평가하였다. 시뮬레이션 결과 클리핑 임계치 $c_{th} = 2.5$, 양자화 비트 수 $q = 6$ 일 경우에 이상적인 Min-Sum 알고리즘에 가장 근접한 비트 오류율이 나타남을 확인할 수 있었다. 또한 반복 횟수의 통계적 분석을 통한 반복 횟수의 확률 밀도 함수를 이용하여 q 와 반복 횟수에 따른 복호 복잡도를 계산하고, 부호어 에러율(word error rate; WER) 성능을 추정하였다. 이상의 결과는 LDPC 복호기 설계에서 부호의 성능과 복호 복잡도 사이의 절충을 위해 사용될 수 있다.

Abstract

The performance and hardware complexity of LDPC decoders depend on the design parameters of quantization, the clipping threshold c_{th} and the number of quantization bits q , and also on the maximum number of decoding iterations. In this paper, the BER performances of LDPC codes are evaluated according to the clipping threshold c_{th} and the number of quantization bits q through the simulation studies. By comparing the quantized Min-Sum algorithm with the ideal Min-Sum algorithm, it is shown that the quantized case with $c_{th} = 2.5$ and $q = 6$ has the best performance, which approaches the idea case. The decoding complexities are calculated and the word error rates (WER) are estimated by using the pdf which is obtained through the statistical analyses on the iteration numbers. These results can be utilized to tradeoff between the decoding performance and the complexity in LDPC decoder design.

Keywords : LDPC codes, Min-Sum algorithm, quantization, message-passing, block codes

I. 서론

LDPC(Low Density Parity Check) 부호는 0이 아닌

원소를 거의 갖지 않는 패리티 검사 행렬 H 에 의해 정의되는 선형 오류정정부호이다. LDPC 부호는 본래 1의 수가 적은 패리티 검사 행렬을 구성하여 복호 복잡도를 낮추고자 고안되었다. 패리티 검사 행렬 H 를 랜덤하게 구성한 부호의 최소거리는 보통 부호의 블록 길이에 따라서 선형적으로 증가하며, 부호의 길이가 충분히 크면 SNR이 증가할수록 비트오율은 지수적으로 감소한다.

LDPC 부호를 터보부호와 비교하면, 블록길이가 짧은 경우 터보 부호가 LDPC 부호보다 우수한 성능을 보이곤 하지만, 블록길이가 증가할수록 LDPC 부호의 성능이 향상된다. LDPC 부호는 부호율을 큰 경우에 적용하기 쉽고, 일반적으로 동일한 블록길이와 부호율에

* 학생회원, 원광대학교 제어계측공학과
(Dept. of Control and Instrumentation Engineering, Wonkwang University)

** 정회원, *** 평생회원, 원광대학교 전기전자및정보공학부

(Dept. of Electrical, Electronic and Information Engineering, Wonkwang University)

※ “이 논문은 2007년 정부(교육인적자원부)의 재원으로 한국학술진흥재단의 지원을 받아 수행된 연구임” (KRF-2007-521-D00322)

접수일자: 2007년10월30일, 수정완료일: 2008년2월18일

대해서 더 낮은 오류 마루를 갖는다. 간섭, 페이딩 등으로 인한 연립 에러에 우수하며, 부호기와 복호기에 인터리버가 필요하지 않다. 그리고 여러 종류의 채널에 대해서 보편적으로 우수하며, 전체 복잡도는 낮은 편이다. 터보 부호에 비해 LDPC 복호기의 반복 횟수가 더 크지만, 반복당 연산의 수가 훨씬 적고, 만족한 성능을 얻기 위해 요구되는 반복 횟수는 여전히 낮은 편이다. 반면에 대부분의 LDPC 부호기는 상당한 양의 메모리를 포함하므로 부호기의 복잡도가 매우 높다. 또한 복호기에서 구성 처리부들간의 연결이 상당히 복잡한 편이고, 복호 복잡도는 통상적으로 부호의 길이에 따라 선형적으로 증가한다.^[1]

LDPC 부호는 데이터 저장, 디지털 가입자선로^[2], DVB-S2^[3], CDMA^[4], IEEE802.16e^[5] 등에 널리 응용되고 있으며, 특히 부호의 가변성으로 인해 안테나의 수나 정보율이 변화하는 시공간 부호화된 OFDM 시스템에 이용되고 있다.^[6]

IEEE 802.16e의 OFDMA 물리계층에서는 6가지 부호율(R=1/2, 2/3A, 2/3B, 3/4A, 3/4B, 5/6)과 19가지 블록길이(n=576, 672, 768, 864, 960, 1056, 1152, 1248, 1344, 1440, 1536, 1632, 1728, 1824, 1920, 2016, 2112, 2208, 2304)를 갖는 총 114가지의 LDPC 부호를 채택하고 있다.^[5]

수신 심볼은 수신기에서 LDPC 복호 이전에 먼저 양자화 과정을 거쳐 디지털 신호로 변환된다. LDPC 복호기의 성능과 하드웨어 복잡도는 양자화 과정의 설계 변수인 클리핑 임계치(clipping threshold) c_{th} 와 양자화 비트 수 q , 그리고 복호화과정의 최대 반복 횟수에 의존한다.

본 논문에서는 IEEE 802.16e의 OFDMA PHY에 채택된 LDPC 부호 중에서 (576, 228)와 (2304, 1152) LDPC 부호를 대상으로 클리핑 임계치 c_{th} 와 양자화 비트 수 q 에 따른 영향을 고찰한다. 또한 반복 횟수의 통계적 분석을 이용하여 q 와 반복 횟수에 따른 복호 복잡도를 계산하고, 이에 따른 WER(Word Error Rate) 성능을 추정하였다.

II. 양자화와 복호화 알고리즘

1. 클리핑과 양자화

양극성 신호를 사용하여 정보를 전송하는 2진 전송에서 수신기에 수신된 심볼은 $[-1 + n_0, 1 + n_0]$ 의 범위를 갖는다. 여기서 n_0 는 잡음이다. 채널을 통해 수신

된 심볼은 양자화를 통해 디지털 심볼로 변환된다. 이때 수신 심볼은 임계치 c_{th} 에 대칭적으로 자르게 되고, $[-c_{th}, c_{th}]$ 의 범위 안에서 균일하게 양자화한다. 양자화 과정에서 양자화 레벨의 수 n_q 는 양자화 비트 수 q 에 의해서 다음과 같이 정의된다.

$$n_q = 2^q \quad (1)$$

양자화 간격 Δ 는 클리핑 임계치 c_{th} 와 양자화 레벨의 수 n_q 에 의해 다음과 같이 결정된다.

$$\Delta = 2c_{th}/n_q \quad (2)$$

결국 수신된 심볼은 양자화를 통해 $[-c_{th}, c_{th}]$ 의 범위 안에서 균일하게 Δ 의 간격으로 양자화 된 값 중 하나의 값을 취하게 된다.

양자화 비트 수 q 가 크면 표현 가능한 양자화 레벨의 수 n_q 가 증가하고 양자화 간격 Δ 가 줄어들어 결과적으로 양자화 잡음이 감소되나 하드웨어의 복잡도가 증가하는 단점을 초래한다. 반대로 q 가 작으면 하드웨어 복잡도는 감소하지만 양자화잡음의 영향으로 인해 신호대 양자화잡음의 전력비가 증가한다.

A/D 변환기에서 수신 심볼은 $[-c_{th}, c_{th}]$ 범위 안의 값만 취하고 이 동적 범위(dynamic range)를 초과하는 값은 $\pm c_{th}$ 값을 취하게 된다. E_b/N_0 가 낮은 환경에서는 잡음 전력이 증가하여 수신 심볼은 $[-c_{th}, c_{th}]$ 의 범위를 벗어날 확률이 증가한다. $[-c_{th}, c_{th}]$ 범위를 벗어난 심볼을 $\pm c_{th}$ 로 취하게 되면 잡음 성분을 줄이는 효과를 갖는다.

2. LDPC 복호화 알고리즘

수신기에서 수신된 LDPC 부호는 이분 그래프(bipartite graph)상에서 여러 가지 복호화 알고리즘을 사용하여 복호될 수 있다. 본 논문에서는 LDPC 복호화 알고리즘 중에서 복잡도가 가장 적고 하드웨어 설계에 적합한 Min-Sum 알고리즘을 복호화 방식으로 가정한다. Min-Sum 알고리즘을 이용한 복호과정은 먼저 초기화과정을 거치는데, 식 (3)을 따른다.

$$\bar{L}(q_{ij}) = \bar{L}(c_i) = y_i \quad (3)$$

여기에서 \bar{L} 은 $2/\sigma^2$ 에 의해서 정규화된 LLR(log-likelihood ratios), c_i 는 수신 비트, y_i 는 수신 심볼, q_{ij} 는 i 번째 비트 노드 x_i 로부터 j 번째 체크 노드 f_j 로 전달

되는 메시지로서 fj를 제외한 모든 체크 노드와 수신 심볼 yi로부터 얻은 정보로 구한 ci=b일 확률과 같다. 여기서 b = 0 또는 1이다.

이후의 과정은 식 (4)와 식 (5)를 이용해서 rji와 qij를 구하고, 식 (6)을 이용해서 복호 심볼을 결정하기 위해 사용할 Qi를 구한다.

$$\bar{L}(r_{ji}) = \left(\prod_{i' \in R_{j \setminus i}} \bar{\alpha}_{i'j} \right) \cdot \min_{i' \in R_{j \setminus i}} \bar{\beta}_{i'j} \quad (4)$$

여기서 $\bar{\alpha}_{ij} \doteq \text{sign}(\bar{L}(q_{ij}))$, $\bar{\beta}_{ij} \doteq |\bar{L}(q_{ij})|$ 와 같고, $R_j \setminus i$ 는 패리티 검사 행렬의 j번째 행에서 i번째 열을 제외하고 1이 위치한 열 위치의 집합을 나타내며, rji는 j번째 체크 노드 fj로부터 i번째 비트 노드 xi로 전달되는 메시지로서 주어진 비트 ci=b이고 다른 비트들이 각각 {qij'}j'≠j에 의해 주어지는 확률분포를 가질 때 j번째 체크 방정식이 만족될 확률과 같다.

$$\bar{L}(q_{ij}) = \bar{L}(c_i) + \sum_{j' \in c_{i \setminus j}} \bar{L}(r_{j'i}) \quad (5)$$

$$\bar{L}(Q_i) = \bar{L}(c_i) + \sum_{j \in c_i} \bar{L}(r_{ji}) \quad (6)$$

식 (6)에서 구한 Qi를 바탕으로 다음과 같이 복호 심볼인 ci-hat을 결정한다.

$$\forall_i \quad \hat{c}_i = \begin{cases} 1 & \text{if } \bar{L}(Q_i) < 0 \\ 0 & \text{else} \end{cases} \quad (7)$$

이제 $\hat{c}H^T = \bar{0}$ 을 만족하는지 검사하여 복호의 성공 여부를 확인한다. 복호가 성공하였다면 복호화 과정을 마치고, 실패하였다면 식 (4)로 돌아가서 정해진 최대 반복 횟수까지 위의 과정을 반복한다.

III. 성능평가

본 절에서는 LDPC 복호기 설계 시 사용되는 클리핑 임계치와 양자화 비트 수의 적정 값을 찾기 위한 시뮬레이션 환경에 대해서 설명하고 시뮬레이션 결과를 평가한다. 시뮬레이션에 사용된 LDPC 부호는 IEEE 802.16e에 정의된 114개의 부호^[5]중 부호율이 1/2이고 부호 길이가 가장 작은 (576, 288) 부호와 부호 길이가 가장 큰 (2304, 1152) 부호를 사용한다. 변조 방식은 BPSK를 가정하였고, 전송 채널은 AWGN 채널을 가정하였다. 부호화 알고리즘은 IEEE 802.16e에서 정의한

세 가지 부호화 방법 중 직렬 부호화를 사용하고, 복호화 알고리즘은 Min-Sum 알고리즘을 사용하였다. 복호 과정의 최대 반복 횟수는 20회로 설정하였고 각각의 Eb/N0에 대해서 복호 에러가 100회 이상 발생하거나 100,000개의 블록을 수신할 때까지 시뮬레이션을 수행하였다. 최대 반복 횟수까지 복호 과정을 반복해도 복호에 성공하지 못하면 복호 에러를 선언한다. 각 부호에 대하여 클리핑 임계치 cth의 범위는 1부터 4까지 0.5 간격으로 7가지, 양자화 비트 수 q는 3, 4, 5, 6의 4가지 등 총 28가지의 경우를 시뮬레이션 하였다.

1. 클리핑과 양자화에 따른 성능분석

그림 1에서 3은 (576, 288) 부호에 대해서 양자화 비트 수 q가 각각 4, 5, 6일 경우 cth에 따른 비트 오류 성능을 보인 것이고, 그림 4에서 6은 (2304, 1152) 부호에 대해서 그림 1에서 3과 마찬가지로 보인 것이다. (576, 288) 부호에서 cth가 1, 1.5, 2일 경우 q의 모든 값에 대해서 오류 마루 현상이 나타난다. cth가 2.5일 경우 이상적인 Min-Sum 알고리즘의 비트 오류에 가장 근접한 성능이 나타나고, cth가 이보다 커질수록 Min-Sum 알고리즘의 비트 오류 곡선과 차이가 증가하는 것을 확인할 수 있다. (2304, 1152) 부호에 대해서도 유사한 결과를 확인할 수 있다. 또한 그림 1에서 6을 통해 q의 값이 증가할수록 이상적인 Min-Sum 알고리즘의 비트 오류에 근접하는 것을 확인할 수 있다. 부호의 길이에 상관없이 최적의 클리핑 임계치와 양자화 비트 수는 각각 2.5와 6의 경우 가장 우수한 성능을 보인다.

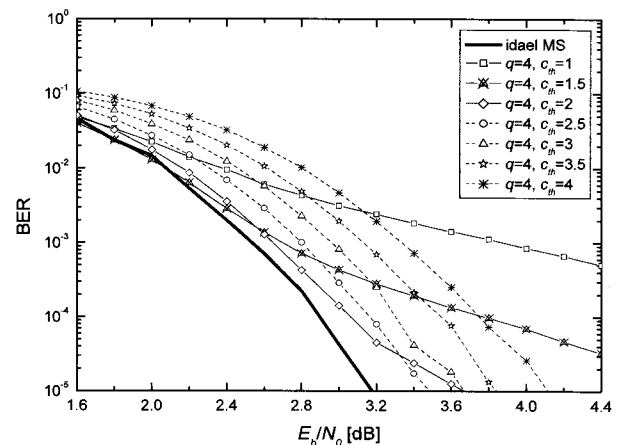


그림 1. q=4일 경우 cth에 따른 (576, 288) LDPC 부호의 비트오율 성능
Fig. 1. BER performances of (576, 288) LDPC codes according to cth with q=4.

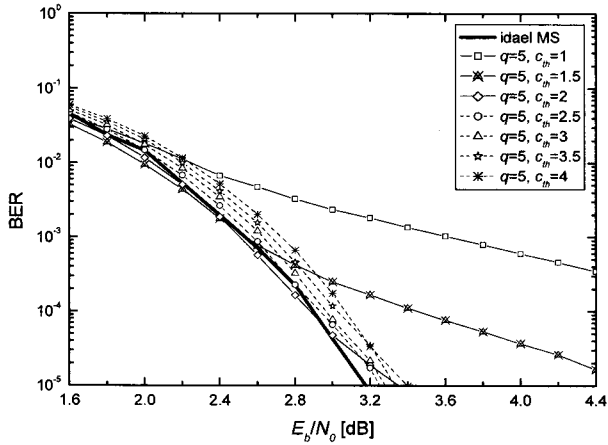


그림 2. $q=5$ 일 경우 c_{th} 에 따른 (576, 288) LDPC 부호의 비트오율 성능
 Fig. 2. BER performances of (576, 288) LDPC codes according to c_{th} with $q=5$.

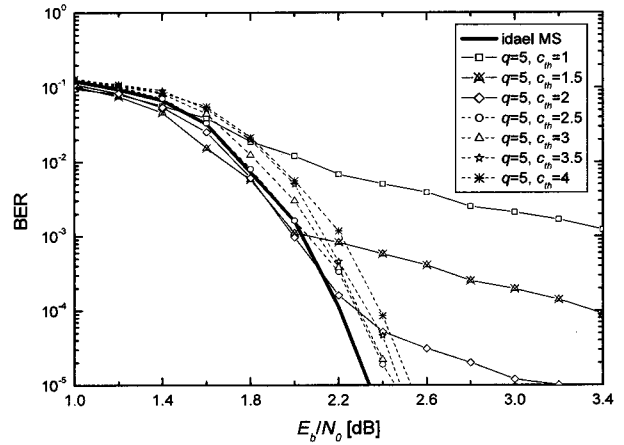


그림 5. $q=5$ 일 경우 c_{th} 에 따른 (2304, 1152) LDPC 부호의 비트오율 성능
 Fig. 5. BER performances of (2304, 1152) LDPC codes according to c_{th} with $q=5$.

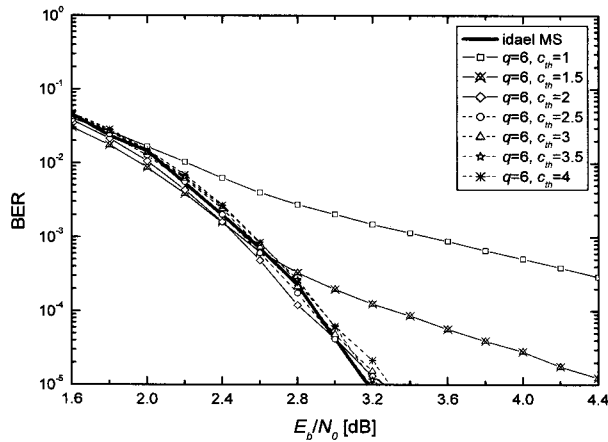


그림 3. $q=6$ 일 경우 c_{th} 에 따른 (576, 288) LDPC 부호의 비트오율 성능
 Fig. 3. BER performances of (576, 288) LDPC codes according to c_{th} with $q=6$.

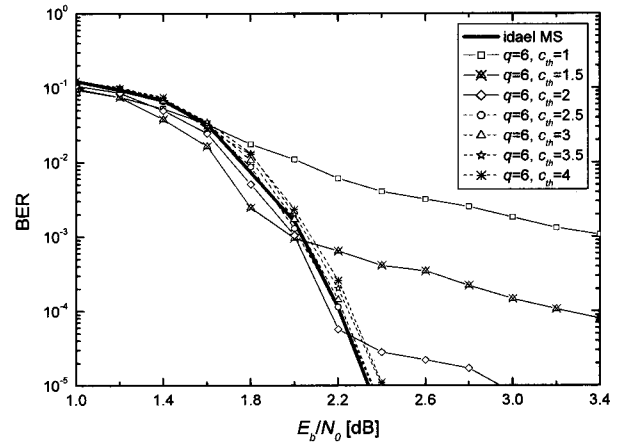


그림 6. $q=6$ 일 경우 c_{th} 에 따른 (2304, 1152) LDPC 부호의 비트오율 성능
 Fig. 6. BER performances of (2304, 1152) LDPC codes according to c_{th} with $q=6$.

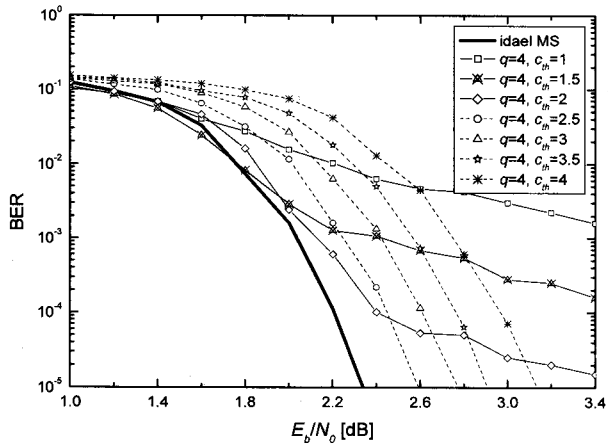


그림 4. $q=4$ 일 경우 c_{th} 에 따른 (2304, 1152) LDPC 부호의 비트오율 성능
 Fig. 4. BER performances of (2304, 1152) LDPC codes according to c_{th} with $q=4$.

2. 복호 복잡도 및 반복 횟수의 통계분석

복호 반복 횟수는 실제 복호기 설계에서 매우 중요한 역할을 하며, 신호대잡음비에 의존한다. LDPC 부호의 복호 복잡도는 이분 그래프 상에서 비트 노드와 체크 노드 간의 연결선의 수 E 와 복호 반복 횟수, 그리고 양자화 비트 수 q 에 비례한다. 공정한 비교를 위해서 메시지 비트 당 복호 복잡도(BC)를 정의하는 것이 합리적이다.^[8]

LDPC 복호 과정에서 복호결과의 판정을 위해 2가지의 복호 정지조건이 사용된다. 첫 번째 복호 정지 조건은 신드롬 확인에 의존한다. 즉, 복호된 블록이 유효한 부호어로 인정되면 복호를 정지하게 된다. 물론 전송된 부호어가 에러에 의해 다른 부호어로 바뀌었을 경우에

대해서 이 조건은 복호가 반드시 성공했음을 보장하지는 못한다. 두 번째 정지조건은 미리 설정한 최대 반복 횟수 I_{MAX} 에 의존한다. 즉, 반복적으로 복호를 수행하여도 신드롬 확인에서 실패하면 무한히 복호를 반복할 수 없으므로, 정해진 최대 반복 횟수 I_{MAX} 에 도달하게 되면 비록 유효한 부호어를 얻지 못하였더라도 복호를 정지하게 된다.

정상적인 동작 영역의 신호대잡음비에서 실제로 수행된 반복 횟수는 종종 최대 설정값보다 훨씬 작기 때문에 다음과 같이 반복 횟수의 최대 설정값 I_{MAX} 와 평균값 I_{AVE} 를 이용한 2가지의 복호 복잡도를 정의할 필요가 있다.^[8] 이분 그래프 상에서 비트 노드와 체크 노드 간의 연결선의 수 E 와 복호 반복 횟수, 양자화 비트 수 q 를 고려하여 메시지 비트 당 복호 복잡도를 정의하면 다음과 같다.

$$BC_1 = \frac{I_{MAX} \cdot E \cdot q}{k} \quad (8)$$

$$BC_2 = \frac{I_{AVE} \cdot E \cdot q}{k} \quad (9)$$

여기서 k 는 메시지 비트의 수이다.

복호 반복 횟수의 확률 밀도 함수(pdf)를 구하면, 보다 더 정확하게 복호 복잡도를 파악할 수 있다. 그림 7은 (576, 288) 부호의 경우 $E_b/N_0 = 1.6\text{dB}$, 3.6dB 에서 이상적인 Min-Sum 알고리즘과 양자화한 Min-Sum 알고리즘을 사용한 복호 과정에서 복호 반복 횟수의 확률 밀도 함수를 보인 것이고, 그림 8은 (2304, 1152) 부호의 경우에 $E_b/N_0 = 1.4\text{dB}$, 2.6dB 에서 이상적인

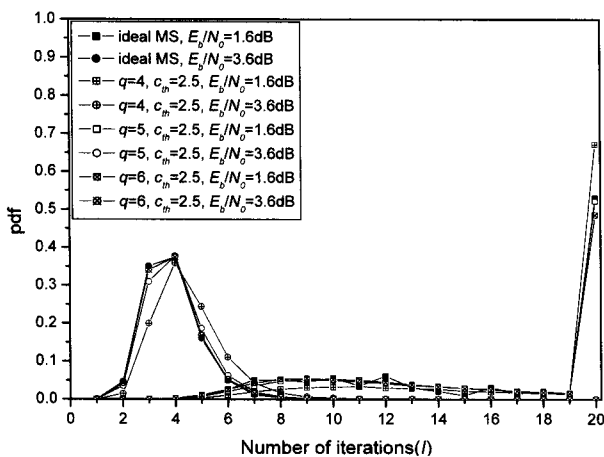


그림 7. (576, 288) LDPC 부호에 대한 반복 횟수의 pdf
Fig. 7. Pdfs of iteration number for (576, 288) LDPC code.

Min-Sum 알고리즘과 양자화한 Min-Sum 알고리즘을 사용한 복호 과정에서 복호 반복 횟수의 확률 밀도 함수를 보인 것이다. (576, 288)과 (2304, 1152) 부호에 대해서 E_b/N_0 가 낮은 경우 q 값에 관계없이 대부분의 복호는 실패한다. (2304, 1152) 부호의 경우 $E_b/N_0 = 1.4\text{dB}$ 에서 $q = 4$ 일 때 약 97%, $q = 5$ 일 때 약 92%, $q = 6$ 일 때 약 88.9%의 복호에서 I_{MAX} 회의 반복이 필요하였다. E_b/N_0 가 증가할수록 작은 값의 복호 반복 횟수에 대한 빈도가 증가하고 결국 평균 반복 횟수 I_{AVE} 값의 감소를 야기한다. 결국 실제 응용에서 관심을 갖는 폭포수(water-fall) 영역의 E_b/N_0 에 대해서 I_{AVE} 의 값은 I_{MAX} 에 비해 훨씬 작은 값을 갖는다. (2304, 1152) 부호에서 $E_b/N_0 = 2.6\text{dB}$ 이고 $q = 6$ 일 경우 식 (8)과 (9)로부터 $BC_1 = 760$ 과 $BC_2 = 299.06$ 를 얻는다. 결국 BC_1 은 BC_2 보다 2.5배 이상 큰 값을 갖는다. 이러한 고찰은 LDPC 부호를 복호 복잡도의 관점에서 다른 LDPC 부호나 기타의 부호와 비교할 때 유용하다.

또한 복호 복잡도는 양자화 비트 수 q 에 비례한다. (2304, 1152) 부호에서 $E_b/N_0 = 2.6\text{dB}$ 이고, $q = 6$ 의 경우 $BC_1 = 760$, $BC_2 = 299.06$ 이지만, $q = 5$ 의 경우 $BC_1 = 633.33$, $BC_2 = 258.08$, $q = 4$ 의 경우 $BC_1 = 506.67$, $BC_2 = 241.43$ 이다. q 가 감소할수록 BC_1 은 I_{MAX} 가 20으로 고정되어 있으므로 양자화 비트 수 q 에 비례하여 감소한다. 그러나 BC_2 는 양자화 비트 수 q 가 감소할수록 I_{AVE} 값이 증가하므로 전체적으로 q 에 의한 복호 복잡도의 감소효과가 상쇄된다.

그림 7과 8의 확률 밀도 함수를 이용하면, 최대 반복 횟수를 I_{MAX} 이하의 임의의 값 I 로 설정하였을 경우

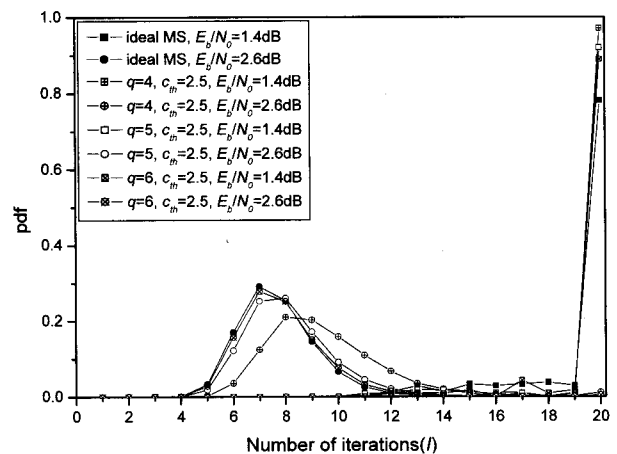


그림 8. (2304, 1152) LDPC 부호에 대한 반복 횟수의 pdf
Fig. 8. Pdfs of iteration number for (2304, 1152) LDPC code.

WER(word error rate)을 다음과 같이 추정할 수 있다.^[8]

$$WER_f(E_b/N_0) = \frac{W_\Delta}{W_{TOT}} \quad (10)$$

여기서 W_Δ 는 I 보다 큰 반복 횟수를 요구하는 부호어의 수이고, W_{TOT} 은 시뮬레이션에 사용된 부호어의 총 수이다.

그림 9는 그림 7의 확률 밀도 함수를 이용하여 $E_b/N_0 = 1.6\text{dB}$, 3.6dB 에서 I 의 변화에 따라 추정된 WER을 보인 것이고, 그림 10은 그림 8의 확률 밀도 함수를 이용하여 $E_b/N_0 = 1.4\text{dB}$, 2.6dB 에서 I 의 변화에 따라 추정된 WER을 보인 것이다.

그림 10의 (2304, 1152) 부호에서 $E_b/N_0 = 2.6\text{dB}$, $q =$

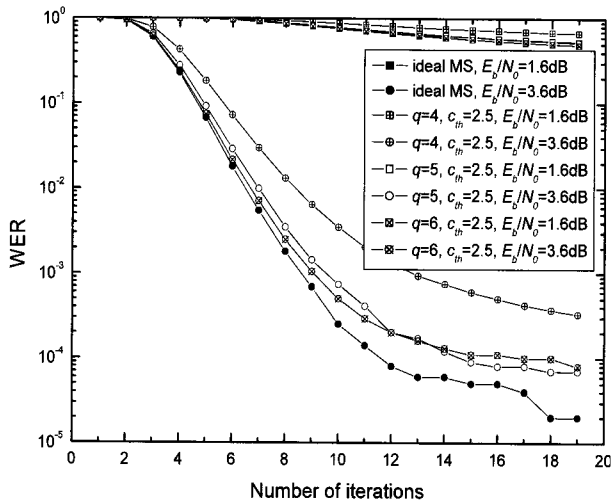


그림 9. (576, 228) LDPC 부호의 추정된 WER

Fig. 9. Estimated WER of (576, 228) LDPC codes.

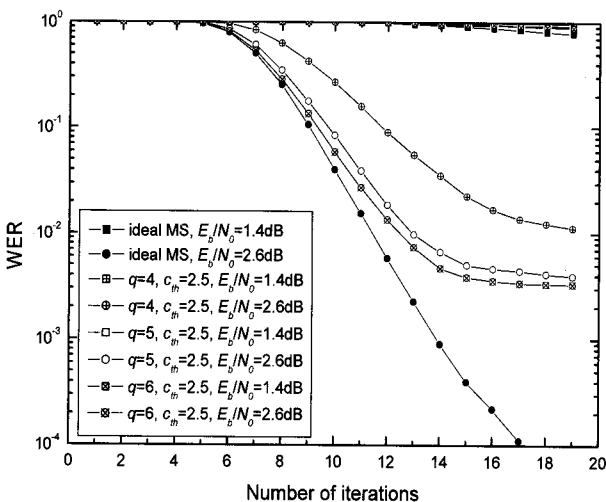


그림 10. (2304, 1152) LDPC 부호의 추정된 WER

Fig. 10. Estimated WER of (2304, 1152) LDPC codes.

6, 최대 반복 횟수 $I = 10$ 회의 경우 $WER_{10}(2.6\text{dB}) = 5.8 \times 10^{-2}$, $I = 15$ 회의 경우 $WER_{15}(2.6\text{dB}) = 3.8 \times 10^{-3}$ 이므로 최대 반복 횟수가 15회인 경우가 10회인 경우보다

WER 성능이 약 15.3배 개선됨을 알 수 있다. 반면에 $I = 10$ 회 및 15회의 경우 각각 식 (8)에 의해서 복호 복잡도는 $BC_I=380, 570$ 으로 반복 횟수 I 에 비례하여 증가한다. 이와 같이 반복 횟수의 확률 밀도 함수, 식 (8)과 식(10)을 이용하여 복호 복잡도를 계산하고, WER을 추정하므로써 복호 복잡도와 부호의 성능을 고려한 최대 반복 횟수의 선정을 위해서 활용할 수 있다.

IV. 결 론

LDPC 복호기의 성능과 하드웨어 복잡도는 양자화 과정의 설계 변수인 클리핑 임계치(clipping threshold) c_{th} 와 양자화 비트 수 q 에 의존한다. 본 논문에서는 IEEE 802.16e의 OFDMA PHY에서 정의한 114가지 LDPC부호 중 (576, 228)과 (2304, 1152) 부호를 사용하여 클리핑 임계치 c_{th} 와 양자화 비트 수 q 에 따른 LDPC 부호의 비트 오류 성능을 분석하였고, 반복 횟수의 통계 분석을 통하여 최대 반복 횟수에 따른 복잡도와 WER을 추정하였다.

클리핑 임계치와 양자화 비트 수에 따른 성능 분석 결과 클리핑 임계치 $c_{th} = 2.5$, 양자화 레벨의 수 $q = 6$ 일 경우에 이상적인 Min-Sum 알고리즘에 가장 근접한 비트 오류율이 나타난다. 또한 반복 횟수의 통계적 분석을 통한 반복 횟수의 확률 밀도 함수를 통해 반복 횟수 및 q 에 따른 복호 복잡도를 파악하고, WER 성능을 추정하였다.

본 논문의 성능 분석 결과 및 반복 횟수의 통계 분석 결과는 최적의 클리핑 임계치 선정과 실제 복호기 설계에서 LDPC 부호의 성능과 복잡도 사이의 절충을 위해서 사용할 수 있을 것으로 사료된다.

참고 문헌

- [1] J. Fan, "Constrained coding and soft iterative decoding for storage," Ph.D. dissertation, Stanford University, December, 1999.
- [2] E. Eleftheriou and S. ÖLçer, "Low-density parity-check codes for digital subscriber lines," *IEEE International Conference on Commun.*, May 2002, pp. 1752-1757.
- [3] P. Urard et al., "A 135Mb/sDVB-S2 Compliant

Codec Based on 64800b LDPC and BCH codes,” Proc. *IEEE Int. Solid-State Circuit Conf.*, Feb 2005, pp. 446-447.

[4] V. Sorokine, F. R. Kschischang and S. Pasupathy, “Gallager codes for CDMA applications-Part I: Generalizations, constructions and performance bounds,” *IEEE Trans. on Commun.*, vol. 48, pp. 1660-1668, Oct. 2000.

[5] IEEE Std 802.16e-2005 and IEEE Std 802.16-2004/Cor1-2005, “IEEE Standard for Local and metropolitan area networks Part 16: Air Interface for Fixed and Mobile Broadband Wireless Access Systems Amendment 2: Physical and Medium Access Control Layers for Combined Fixed and Mobile Operation in Licensed Bands and Corrigendum 1,” February. 28. 2006.

[6] B. Lu, X. Wang and K. R. Narayanan, “LDPC-based space-time coded OFDM systems over correlated fading channels: Performance analysis and receiver design,” *IEEE Trans. on Commun.*, vol. 50, pp. 74-88, Jan. 2002.

[7] Jianguang Zhao, Farhad Zarkeshvari and Amir H. Banihashemi, “On Implementation of Min-Sum Algorithm and Its Modifications for Decoding Low-Density Parity-Check (LDPC) Codes”, *IEEE Transactions. on Commun.*, vol. 53, pp. 549-554, April 2005.

[8] M. Baldi, G. Bosco, F. Chiaraluce, R. Garello, “Decoding Complexity and Iteration Number Statistics in Low Density Parity Check Codes”, *Proceedings 4th International Symposium on Information and Communication Technology*, pp. 81-86, Jan. 2005.

저 자 소 개



서 영 동(학생회원)
 2006년 2월 원광대학교 전기전자
 및정보공학부 졸업
 2008년 2월 원광대학교 제어계측
 공학과 공학석사
 <주관심분야: 디지털 통신시스템
 설계, 채널 부호화>



공 민 한(정회원)
 2001년 2월 원광대학교
 전기공학부 졸업
 2003년 2월 원광대학교 제어계측
 공학과 공학석사
 2007년 8월 원광대학교 제어계측
 공학과 공학박사

2004년 4월~현재 원광대학교 전기전자및정보
 공학부 강의교수

<주관심분야: 디지털 통신시스템 설계, 채널 부호
 화>



송 문 규(평생회원)
 1988년 2월 고려대학교
 전자공학과 졸업
 1990년 2월 고려대학교
 전자공학과 공학석사
 1994년 2월 고려대학교
 전자공학과 공학박사

1994년 3월~현재 원광대학교 전기전자및정보
 공학부 교수

1999년 9월~2000년 8월 캐나다 빅토리아 대학교
 전기및컴퓨터공학과 방문교수

2006년 2월~2007년 2월 미국 스탠퍼드 대학교
 전기공학과 방문교수

<주관심분야: 무선통신, 디지털 통신시스템 설계,
 채널 부호화>