

프레임을 연결하는 전도체의 구조가 EMI 감소에 미치는 영향 분석

EMI Reduction Analysis by a Conductor between Frames

고은광 · 심민규 · 홍은주* · 이재열* · 박승훈* · 객인구* · 나완수

Eun-Kwang Koh · Min-Kyu Shim · Eun-Ju Hong* · Jai-Yeol Lee* · Seung-Hun Park* · In-Gu Kwak* · Wansoo Nah

요 약

본 논문에서는 프레임들을 기계적으로 고정하고 전기적으로 접지시키기 위해 사용하는 전도체의 연결에 의한 전자파 장애의 감소에 대해서 연구하였다. 프레임과 프레임 사이의 전도체의 연결은 두 프레임 사이의 전류의 귀환 통로의 길이에 영향을 미친다. 전도체 연결의 효과를 입증하기 위해서 추가적인 전도체의 연결이 없는 경우와 케이블 하단에 세 가지의 크기가 다른 전도체를 연결해 주었을 때의 결과를 비교 분석하였다. 결과들로부터 전자파 장애가 측정 주파수 범위인 30 MHz~1 GHz에서 약 1~10 dB 감소함을 확인하였다. 네트워크 분석기를 이용하여 S 파라미터를, 또 3 m 무반향실에서의 복사성 방사를 측정하였으며, 두 파라미터 사이의 상관 관계를 공진 주파수의 관점에서 확인하였다. 또한, 복사성 방사의 측정과 시뮬레이션 결과를 비교하였다.

Abstract

In this paper, we investigated EMI(electromagnetic interference) reduction by conductor connection, which was used for fixing and electrical grounding between frames. Conductor connects two frames and then it provides the decrease of return path of signal current. To prove the effect of conductor, we measured/simulated the RE(radiated emission) with/without conductors between the two frames. From the measured/simulated results, we observed that EMI decreased about 1~10 dB at the frequency range of 30 MHz to 1 GHz. VNA(vector network analyzer) was used to measure the S parameters and the RE was measured in a 3 m anechoic chamber. The simulated and measured results are compared and discussed.

Key words : EMI(Electromagnetic Interference), Conductor, Return Path, Slit

I. 서 론

현대 대부분의 제품들 내부에는 인쇄 회로 기판(printed circuit boards)과 FFC(Flexible Flat Cable), cable harness 등이 연결된 구조가 많이 있다. 제품들은 I/O 케이블을 포함하고 있는데, 이러한 기기들의 일반적인 외부 방사의 원인 중 I/O 케이블의 신호와

새시(chassis) 근처에서 발생하는 의도되지 않은 공통 모드 전압(common-mode voltage)이 주된 원인이 된다^[1]. 보드와 새시를 연결할 때 둘 사이에 형성되는 임피던스를 작게 하면, 의도되지 않은 신호들로부터의 방사를 줄일 수 있다. 외부 방사에 대한 기준면은 보드의 ground reference가 아닌 새시에 의한다. 새시와 보드의 접지면 사이의 임피던스의 크기에 따

「이 연구는 2007년 삼성전자의 연구비 지원으로 연구되었음.」

성균관대학교 정보통신공학과(School of Information and Communication Engineering, Sungkyunkwan University)

*삼성전자(Samsung Electronics)

· 논문 번호 : 20071130-24S

· 수정완료일자 : 2008년 2월 5일

라 접지 면과 새시 사이의 전압차가 달라진다. 이와 같은 보드의 기준면과 새시 사이의 연결은 기둥(pillar)과 스크류(screw)의 연결에 의해서 기계적으로 고정될 뿐만 아니라 전기적으로도 연결이 된다. 이러한 기둥의 연결은 방사가 작아지는 위치에 임의적으로 설치를 한다. 보드의 기준면과 새시 사이의 임피던스는 저항과 인덕턴스 성분으로 나타낼 수 있고, 만약 보드와 새시의 연결에서 loop inductance를 고려한다면 가능한 한 loop area를 작게 구성하여 차동 모드 방사(differential-mode radiation)를 감소시킬 수 있다. 본 논문에서는 케이블이 연결된 보드의 프레임(frame)과 또 다른 프레임 사이에 전도성 도체를 연결하여 두 프레임 사이에 형성되어 있는 슬릿(slit)을 작게 하여 current loop area를 작게 한다. 이와 같은 연결이 복사성 방사(radiated emission)가 감소하는데 영향이 있는가에 대해서 연구하였다. 기존에 연구된 보드 상에서의 slit에 대한 접근 방법들을 바탕으로 프레임과 프레임 간에 존재하는 slit에 대해서 접근을 시도하였다. Slit에 대해서는 그동안 많은 연구들이 진행되어 왔는데, Mizuguchi는 접지면(ground plane)의 slit의 모델에 대해서 S_{21} 을 이용하여 전송 특성을 평가하였고^[2], Bruce는 PC board의 접지면의 split의 디자인이 I/O 케이블의 방사를 작게 하는 것에 대한 연구를 하였다^[3]. 본 논문에서는 유효성을 확인하기 위해서 4층 보드(4-layer board)와 프레임 그리고 크기가 다른 전도성 도체를 제작하였다. VNA(Vector Network Analyzer)를 사용하여 S_{11} 을 측정하였고, 3 m 무반향실에서 복사성 방사를 측정하였다. 측정과 동일한 값과 구조로 simulation을 수행하여 측정과 비교를 위한 정확한 값을 확보하였다. 측정값과 시뮬레이션의 결과와는 약간의 차이가 있음을 확인하였다.

II. 해석 및 측정 구조

그림 1^[4]은 신호선 하단의 접지 면에 slit이 생기게 되었을 때, 드라이버(driver)로부터 들어온 신호가 리시버(receiver)로부터 귀환할 때, 리시버 하단의 접지 면을 통해서 되돌아가게 되는데, return current가 진행 중에 접지면의 slit에 도달하게 되면, 일부의 전류가 slit으로 흐르지만, 대부분의 전류는 slit이 없는 곳으

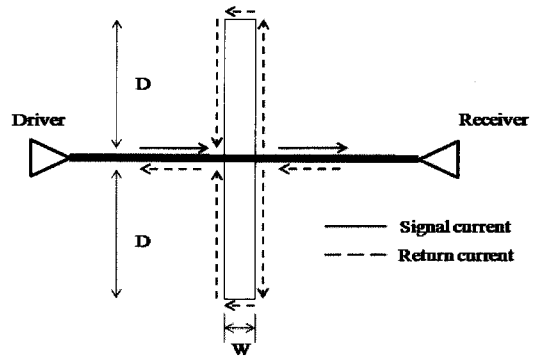


그림 1. 신호 전류와 접지면 상단의 귀환 전류
Fig. 1. Driving and return currents over the ground plane.

로 돌아가게 된다. 이렇게 길게 형성된 current path에 의해서 차동 모드 방사에 영향을 미치는 loop area가 넓어지게 된다. 차동 모드 방사에 대해서 식 (1)에 나타내었다^[5].

$$E_{Dmax} = 1.316 \times 10^{-14} \frac{I_D f^2 L d}{R} \quad [v/m] \quad (1)$$

여기서 I_D 는 차동 모드 전류, f 는 주파수, L 은 선로의 길이, 그리고 d 는 선로 사이의 거리를 나타내고, R 은 측정 시에 선로부터 떨어진 측정 거리이다. 본 논문에서는 그림 2와 같이 프레임과 보드 그리고 케이블이 연결된 복잡한 구조물에 대해서 프레임간의 연결에 의해서 생긴 slit에 대해서 그림 3과 같은 크기가 다른 전도체를 추가함으로써 복사성 방사를 줄이는데 영향이 있는가를 분석하고자 한다.

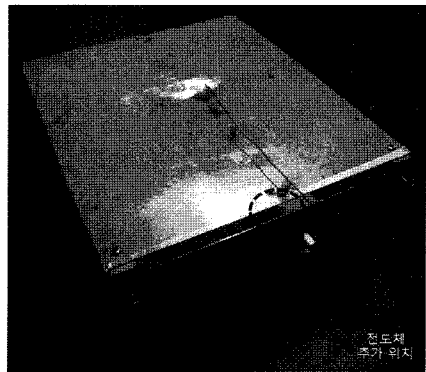


그림 2. 제작된 구조물
Fig. 2. Photo of the fabricated structure.

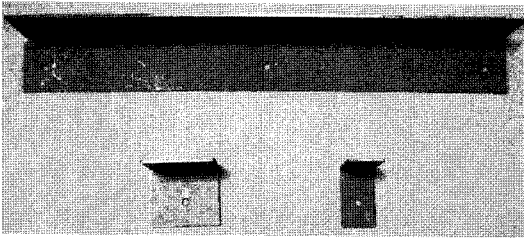


그림 3. 제작된 연결 도체
Fig. 3. Photo of the fabricated conductors.

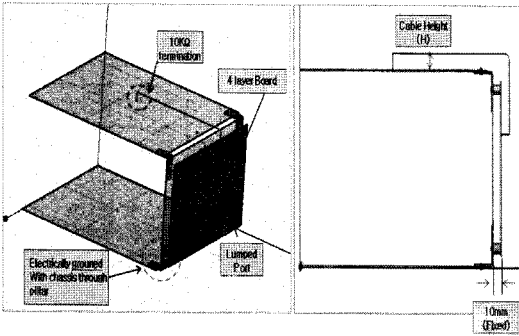


그림 4. 시뮬레이션 모델 구조
Fig. 4. Structure of simulation model.

본 논문에서 언급되는 작은 도체는 폭이 1.5 cm, 중간 크기 도체는 폭이 3 cm이고, 큰 도체의 폭은 24 cm로 큰 도체를 연결했을 때는 케이블 하단의 slit은 없게 된다. 그림 4는 HFSS에서 제작한 구조물과 동일한 재질과 크기로 모델링한 구조물의 모습이다. 구조물의 위와 아래의 프레임은 22×25.5 cm이고, 두께가 1.2 mm로 컴퓨터나 TV 등의 가전 제품에 주로 사용되는 SECC(Steel Electro galvanized Cold-rolled Coil)로 제작하였다. 옆면의 프레임은 동일한 재질과 두께로 크기는 22×12 cm이다. 보드는 옆면의 프레임에 길이가 1 cm인 4개의 기둥(pillar)을 사용하여 보드의 접지 면과 옆면 프레임을 연결하였다. 각각의 프레임들은 기본적으로 작은 크기의 전도체로 연결되었고, 4층 보드에는 VNA(Vector Network Analyzer)를 이용하여 S 파라미터를 측정하기 위해 SMA 커넥터(SMA connector)와 케이블 연결을 위한 케이블 커넥터(cable connector)를 실장하였다. 길이가 20 cm인 케이블을 상단 프레임과 10 mm 떨어지게 고정된 상태에서 측정을 하였다. Cable의 끝에는 10 kΩ 저항을 연결하여, 개방(op-

en) 상태를 만들어 주어 케이블에서 복사성 방사가 많이 일어나게 하였다. Agilent Technology의 4-Port 네트워크 분석기를 사용하여 S_{11} 을 측정하였고, 3 m 무반향실에서 복사성 방사를 측정하였다. 또한, 유한요법(FEM: Finite Element Method)을 사용하는 HFSS를 사용하여 시뮬레이션하여 측정 결과와 비교하였다^[6].

III. 해석 및 측정 결과

이번 장에서는 제작한 구조물에 대한 측정 결과에 대해서 논의하고자 한다. 그림 5는 19×0.5 cm의 slit이 있는 구조물에 대해서 30 MHz에서 1 GHz의 주파수 대역에서 시뮬레이션과 측정의 S_{11} 결과를 비교한 것이다. 크기와 공진 주파수의 차이가 있었지만 전체적인 경향은 매우 유사함을 확인하였다. 시뮬레이션의 결과로부터 290 MHz와 970 MHz에서의 공진은 유전율이 1.2인 길이가 20 cm인 케이블의 파장에 대한 주파수 1.37 GHz의 $\lambda/4$ 홀수 차배 하모닉의 공진 주파수임을 식 (2)의 계산을 통해서 측정과 시뮬레이션의 결과와 잘 일치함을 확인하였다.

$$f = \frac{c}{\lambda \sqrt{\epsilon_r}} \quad (2)$$

그림 6은 720 MHz일 때의 전기장(electric field)의 분포가 slit에서 강하게 나타나는데, 이는 귀환 전류

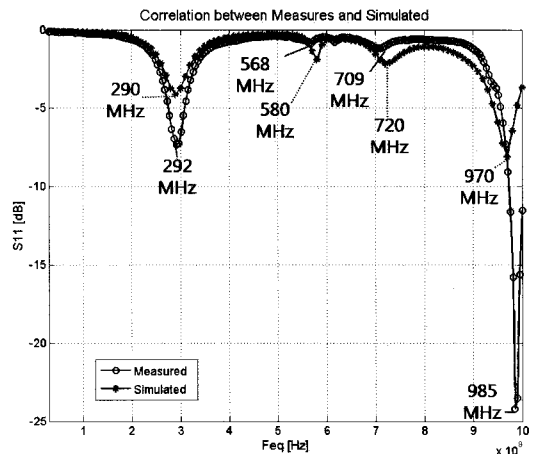


그림 5. 측정과 시뮬레이션 S_{11}
Fig. 5. Correlation between measured and simulated S_{11} .

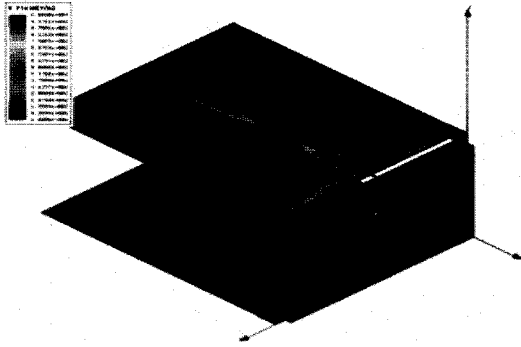


그림 6. 720 MHz에서의 전자장의 분포
Fig. 6. Electric field distribution at 720 MHz.

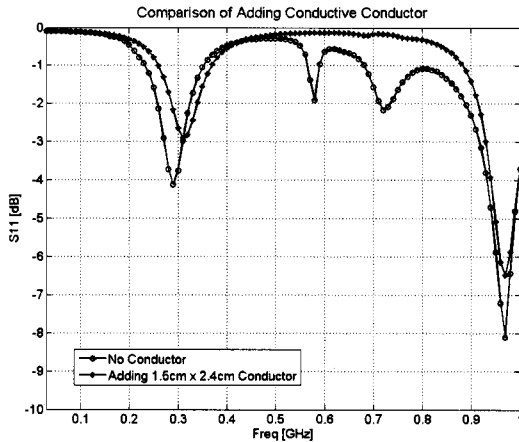


그림 7. 작은 전도체 추가 S_{11} 시뮬레이션 결과
Fig. 7. Comparison of no adding and adding small conductor S_{11} simulated result.

가 slit으로 인해서 return path가 끊어졌기 때문에 전기장이 강하게 나타난다.

그림 7은 1.5x2.4 cm 크기의 전도체를 케이블 하단에 추가로 연결해 주었을 때와 추가하지 않았을 때의 결과를 비교한 시뮬레이션의 결과이고, 그림 8은 동일한 조건의 측정 결과이다. 그림 7과 8에서 보듯이 케이블에 의한 공진을 제외한 보드와 나사 그리고 slit에 의한 공진은 사라졌는데, slit에 의한 공진은 전도체를 추가함으로써 return path가 짧게 형성되었기 때문에 사라지게 된다. 폭이 1.5 cm, 3 cm, 24 cm인 작은, 중간 그리고 긴 크기의 전도체를 연결했을 때의 시뮬레이션과 측정의 결과는 그림 9와 10에 나타내었다. 두 결과를 보면 전도체의 크기에 의한 차이는 시뮬레이션 상에서는 없었고,

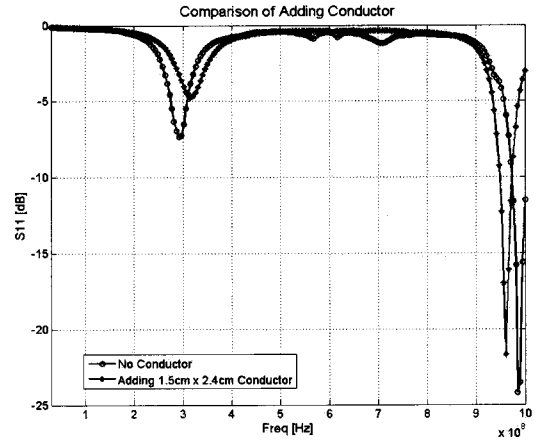


그림 8. 작은 전도체 추가 S_{11} 측정 결과
Fig. 8. Comparison of no adding and adding conductor S_{11} measured result.

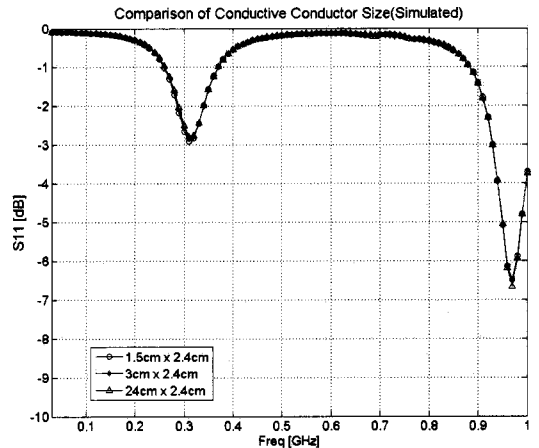


그림 9. 전도체 크기에 따른 S_{11} 시뮬레이션 결과
Fig. 9. Comparison of conductor sizes S_{11} simulated result.

측정 결과에서는 980 MHz 부근의 케이블에 의한 공진 주파수의 변화만 있다. 이 차이는 측정 상에서의 오차로 볼 수 있는 근소한 차이였고, 측정 결과 또한 시뮬레이션의 결과와 동일하게 케이블의 길이에 의한 $\lambda/4$ 홀수 채배 하모닉의 공진을 제외한 나머지 나사, 보드 그리고 slit에 의해 발생되었던 공진 성분들은 사라졌음을 확인하였다.

케이블 하단에 전도체를 추가함으로써 current loop의 return path가 전도체를 추가하지 않았을 경우와 비교해서 어떻게 달라지는지를 확인하기 위해서 HFSS 상에서의 전류 밀도(current density)의 분포를 확인하여

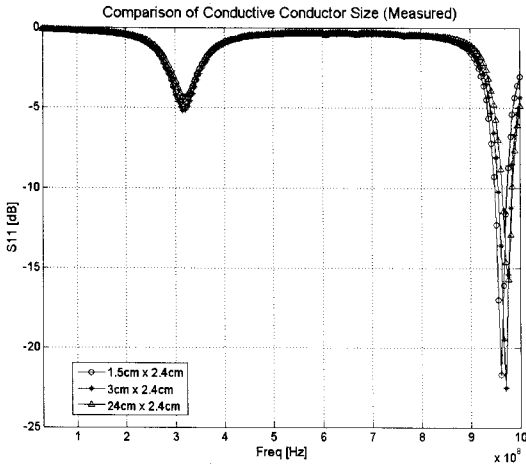


그림 10. 전도체 크기에 따른 S_{11} 측정 결과
Fig. 10. Comparison of conductor sizes S_{11} measured result.

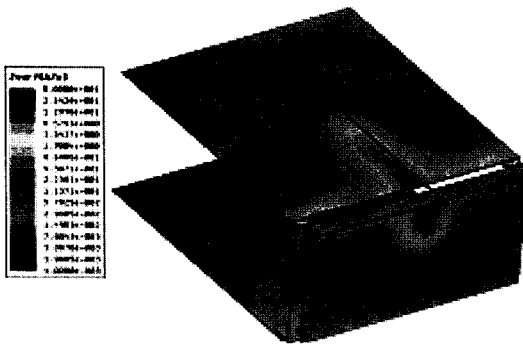


그림 11. 도체를 추가하지 않은 구조물의 전류 밀도 분포
Fig. 11. Current density distribution of no adding conductor structure.

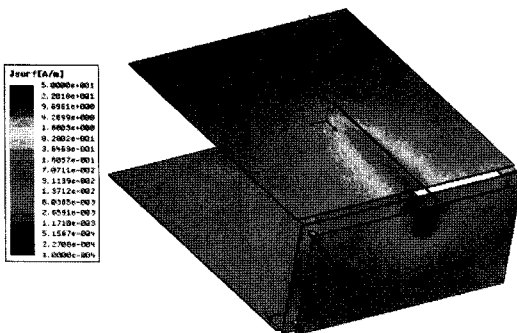


그림 12. 도체를 추가한 구조물의 전류 밀도 분포
Fig. 12. Current density distribution of adding small conductor structure.

slit에 의한 return path가 slit이 없는 곳으로 흐르는 것이 제작한 구조물에서도 동일함을 확인하였다. 그림 11에서 보듯이 케이블 하단에 도체를 추가하지 않았을 경우에는 slit으로 인해서 return current의 path가 옆면 프레임 상단의 두 개의 기둥(pillar)을 통해서 전류 밀도의 분포가 붉은 색으로 두드러진다. 반면에 그림 12를 보면 케이블 하단에 도체를 추가하였을 때 추가해준 도체에 return current의 전류 밀도의 분포가 붉게 집중되어 있는 것을 확인할 수 있다. 그림 11과 12의 결과로부터 도체를 추가해 주면 slit에 의해서 분기되었던 return current path가 도체를 통해서 짧게 형성됨을 확인할 수 있었다. 앞에서 살펴본 바와 같이 return current path를 짧게 하여 slit에 의해 증대된 프레임간의 loop area가 작아진 것이 실제 복사선 방사의 감소에는 어떠한 영향을 미쳤는지를 확인하기 위해서 복사성 방사 측정을 실시하였다. 복사성 방사(radiated emission)에 대한 측정은 3 m 무반향실에서 실시하였다. 이 때 보드에서의 신호를 발생시키기 위해서 트래킹 발생기(tracking generator)를 사용하여 80 dBuV의 신호를 인가해 주었고, 바이로그 안테나(BiLog antenna)의 높이가 각각 110 cm, 180cm일 때 수평(horizontal) 방향과 수직(vertical) 방향에 대해서 최대값(max)을 측정하였다.

그림 13은 도체를 추가하지 않은 구조물에 대해서 측정과 시뮬레이션 결과를 비교한 자료로서 크기

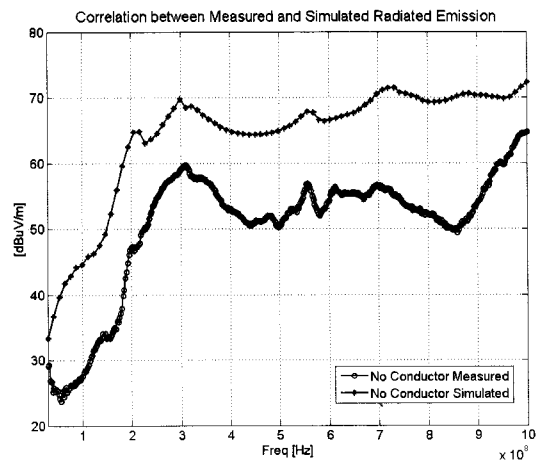


그림 13. 측정과 시뮬레이션 RE 결과
Fig. 13. Correlation between measured and simulated RE results.

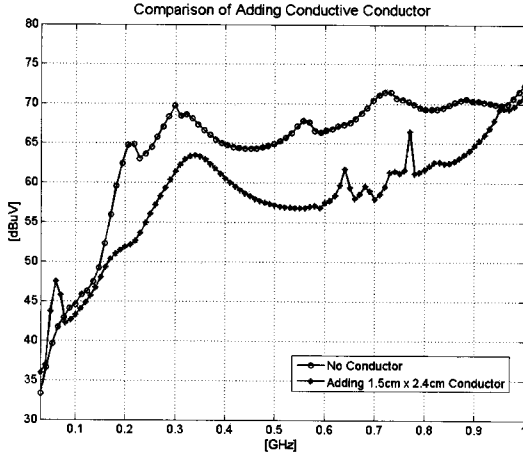


그림 14. 작은 전도체 추가 RE 시뮬레이션 결과
 Fig. 14. Comparison of no adding and adding small conductor RE simulated result.

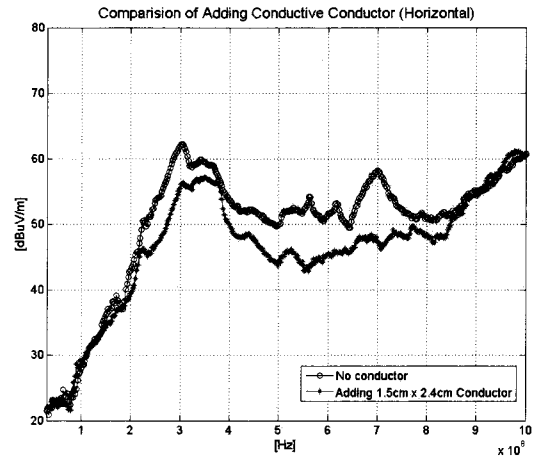


그림 16. 작은 전도체 추가 RE 측정 결과(수평)
 Fig. 16. Comparison of no adding and adding small conductor RE measured results(Horizontal).

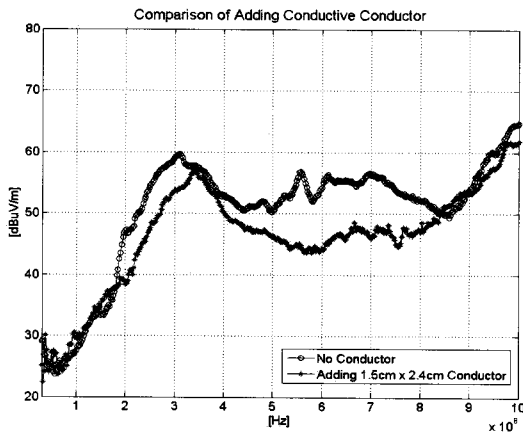


그림 15. 작은 전도체 추가 RE 측정 결과
 Fig. 15. Comparison of no adding and adding small conductor RE measured results.

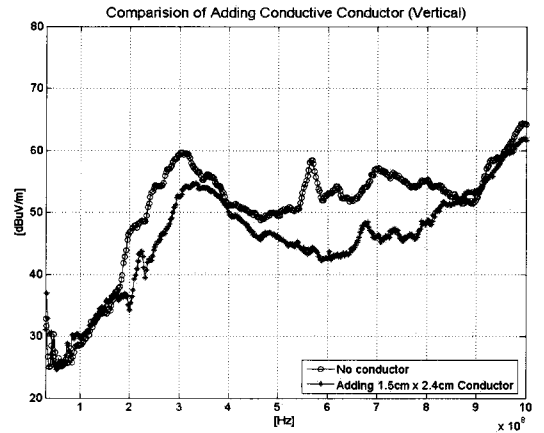


그림 17. 작은 전도체 추가 RE 측정 결과(수직)
 Fig. 17. Comparison of no adding and adding small conductor RE measured results(Vertical).

에 있어서는 약 10 dB 정도의 차이가 있었지만, 전체적인 RE의 결과의 양상은 비슷하였다. 이러한 차이는 측정과 시뮬레이션 상에서의 입력된 신호의 차이로 볼 수 있다.

그림 14는 시뮬레이션 상에서 작은 컨덕터를 케이블 하단에 추가로 연결했을 때의 결과로 도체를 추가했을 때 전체적으로 감소의 효과가 있었고, 최대 약 10 dB 감소하였다.

그림 15는 측정상의 결과로 시뮬레이션과 동일한 감소의 효과가 있었다. 그림 16은 안테나가 수평인

상태에서 전도체를 추가했을 때의 결과이고, 그림 17은 안테나가 수직인 상태에서 전도체를 추가했을 때의 결과이다. 두 결과도 그림 15의 결과와 같이 전체적으로 감소의 효과가 있었고 특별한 차이는 없었다.

전도체 크기에 따른 복사성 방향의 결과는 S 파라미터의 결과에서 보았듯이 차이가 없었다. 그림 16과 그림 17의 측정과 시뮬레이션의 결과로부터 전도체의 크기에 따른 복사성 방향의 차이는 거의 없음을 확인할 수 있다. 추가로 연결해 준 전도체는 slit에

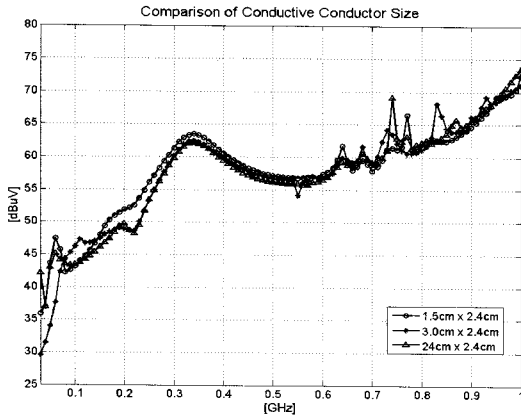


그림 18. 전도체 크기에 따른 RE 시뮬레이션 결과
Fig. 18. Comparison of conductor sizes RE simulated results.

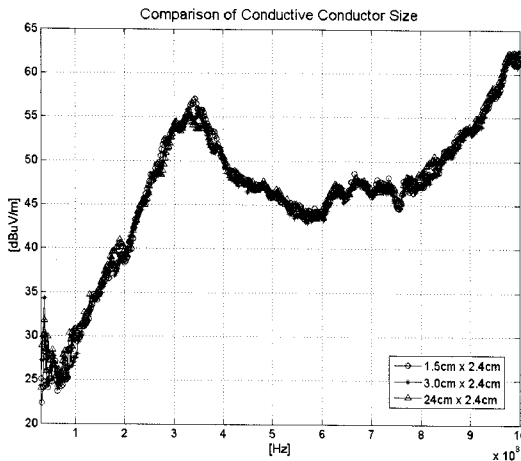


그림 19. 전도체 크기에 따른 RE 측정 결과
Fig. 19. Comparison of conductor sizes RE measured results.

의해서 길게 형성되었던 return current path를 짧게 하여 프레임간의 loop area를 작게 하여 차동 모드 방사를 감소시켰다. 앞서 살펴보았던 결과들로부터 프레임을 연결하는 전도체의 구조가 EMI 감소에 효과가 있음을 확인하였다.

IV. 결 론

본 논문에서는 케이블 하단에 slit이 존재하는 구조물에 대해서 케이블의 하단에 추가적인 전도체를 연결하였을 때 EMI(Electromagnetic Interference)의 저감 효과에 대해서 연구하였다. 분석을 위해서 네트

워크 분석기를 사용하여 S 파라미터를 측정하여 각각의 공진 주파수에 대한 분석을 하였고, 3 m 무반향실의 측정을 통해서 복사성 방사(radiated emission)의 결과를 확인하였다. 케이블 하단의 slit으로 인해서 return current path가 길게 형성되는데, 케이블 하단에 전도체를 추가해 주면 slit에 의해서 길게 형성되었던 return current path가 짧아지게 되어 프레임간의 loop area는 감소하게 된다. HFSS 상에서 전류 밀도의 분포를 통해서 짧아졌음을 확인하였다. 실제 return path가 짧아져서 loop area가 작아진 것이 복사성 방사의 저감의 효과에 영향이 있는지 측정과 시뮬레이션을 통해서 확인한 결과 전체적으로 감소하였고, 최대 10 dB 감소함을 확인하였다.

이 때 도체의 크기에 의한 차이는 측정과 시뮬레이션 상에서 거의 없었다. 프레임간의 slit에 전도체를 추가하여 EMI가 감소함을 확인하였다. 차후 S 파라미터와 RE의 상관 관계에 대한 심도 있는 논의가 필요할 것으로 사려된다.

참 고 문 헌

- [1] B. Archambeault, *PCB Design for Real-World EMI Control*, KAP, pp. 50-67, 2002.
- [2] Y. Mizuguchi, H. Yamamoto, S. Shinohara, and R. Sato, "A study on the model of slit on the ground plane", *IEEE Int'l. Symp. Electromagn. Comp.*, Washington, DC., pp. 575-580, 2000.
- [3] B. Archambeault, "Proper design of intentional splits in the ground plane of PC boards to minimize emissions on I/O wires and cables", *IEEE Int'l. Symp. Electromagn. Comp.*, Denver, Co., pp. 768-773, 1998.
- [4] S. H. Hall, G. W. Hall, and J. A. McCall, *High-Speed Digital System Design*, Wiley, pp. 131-133, 2000.
- [5] C. R Paul, "A comparison of the contributions of common-mode and differential-mode currents in radiated emissions", *IEEE Trans. Electromagnetic Compatibility*, vol. 31, pp. 189-193, May 1989.
- [6] HFSS(High Frequency Simulator Structure), ver 9.0, Ansoft.

고 은 광



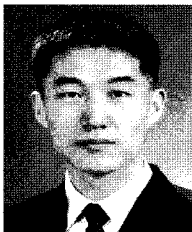
2007년 2월: 홍익대학교 전자전기공학부 (공학사)
2007년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 석사과정
[주 관심분야] EMI/EMC

박 승 훈



2002년 2월: 고려대학교 전기공학과 (공학사)
2004년 2월: 고려대학교 전기공학과 (공학석사)
2004년~현재: 삼성전자 선임연구원
[주 관심분야] SI, PI, EMI/EMC

심 민 규



2001년 2월: 성균관대학교 전기전자 컴퓨터공학부 (공학사)
2006년 3월~현재: 성균관대학교 전자전기컴퓨터공학과 석사과정
[주 관심분야] SI, EMI/EMC

곽 인 구



1992년 2월: 서울대학교 전기공학과 (공학사)
1994년 2월: 서울대학교 전기공학과 (공학석사)
1999년 2월: 서울대학교 전기공학과 (공학박사)
1999년~현재: 삼성전자 책임연구원

[주 관심분야] SI, PI, EMI/EMC

홍 은 주



2000년 2월: 한국항공대학교 항공전자공학과 (공학사)
2000년~현재: 삼성전자 선임연구원
[주 관심분야] SI, PI, EMI/EMC

나 완 수



1984년 2월: 서울대학교 전기공학과 (공학사)
1986년 2월: 서울대학교 전기공학과 (공학석사)
1991년 2월: 서울대학교 전기공학과 (공학박사)
1991년~1993년: SSCL Guest Collaborator

1993년~1995년: 한국전기연구원 선임연구원
1995년~현재: 성균관대학교 정보통신공학부 교수
[주 관심분야] SI, PI, EMI/EMC

이 재 열



1998년 2월: 홍익대학교 전자공학과 (공학사)
2000년~현재: 삼성전자 선임연구원
[주 관심분야] SI, PI, EMI/EMC