

## 13.56 MHz RFID 시스템 설계 및 구현

### Design and Implementation of a 13.56 MHz RFID System

이상훈\*

Sanghoon Lee\*

#### 요약

본 논문에서는 지능형 홈 시큐리티의 도어락 시스템으로 사용될 수 있는 13.56 MHz RFID(Radio Frequency Identification) 시스템 설계 및 구현에 관한 내용을 다룬다. RFID는 리더와 태그 및 호스트 컴퓨터로 구성되는 시스템으로서, 리더와 태그간의 유도성 결합이나 전자기적 결합방식에 의해, 태그의 정보를 주고받는 비접촉 시스템이다. RFID 리더의 송신부, 수신부를 PSPICE를 이용해 설계하고 시뮬레이션을 통해 동작을 검증하였다. 아울러 에러 검출 모듈과 맨체스터 코딩 모듈은 VHDL 언어를 이용해 설계하고 시뮬레이션을 통해 동작을 검증하였다. 데이터처리부의 충돌방지(Anti-collision) 기능은 별도의 컨트롤러를 사용하여 소프트웨어적으로 구현하였다. 구현된 시스템의 성능시험을 위해 5개의 RF 태그 환경에서 실험한 결과 데이터의 충돌 없이 모든 태그의 데이터를 올바르게 인식하였다.

#### Abstract

This paper presents a 13.56 MHz RFID reader that can be used as a door-lock system for smart home security. The RFID reader consists of a transmitter, a receiver, and a data processing block. To verify the operation of the developed RFID reader, we present both a PSPICE simulation for transmitter/receiver and a digital simulation for data processing block. In particular, a CRC block for error detection of received data and a Manchester decoding block for position detection of collided data are designed using VHDL. In addition, we applied a binary search algorithm for multi-tag anti-collision. The anti-collision procedure is carried out by PIC microcontroller on software. The experimental results show that the developed reader can provide the right multi-tag recognition.

**Keywords** : 13.56MHz RFID, reader, tag, transponder, anti-collision, CRC, Manchester coding

#### 1. 서론

최근 유비쿼터스 환경 구현에 있어 핵심적인 기술로 주목받고 있는 RFID(Radio Frequency IDentification) 기술은 RF 신호를 사용하여 물품에 부착된 전자태그(Tag)의 정보를 식별하는 비접촉식 기술로서 인터넷의 지속적인 성장과 전자태그의 저비용화, 식별코드의 표준화에 힘입어 다양한 산업분야에서 실용화 가능한 기술이다[1-2].

RFID 시스템은 리더(Reader)와 태그 및 호스트 컴퓨터로 구성된다. RFID 시스템은 사용 주파수에 따라 135 KHz 이하, 13.56 MHz, 433.92 MHz, 860~960 MHz, 2.45 GHz의 5가지 주파수 밴드를 사용하고 있다. 이 중 가장 많이 사용되고 있는 것이 교통카드나 출입통제시스템에

응용되어 근거리(<10cm)인식에 적합한 13.56MHz 시스템이다. 또한 RFID 시스템은 태그 내에 배터리를 내장하고 있느냐에 따라 능동형 태그(Active tag)와 수동형 태그(Passive tag)로 구분된다. 수동형 태그방식의 13.56 MHz RFID 시스템은 13.56 MHz의 반송주파수를 사용하는 점에서는 공통적이나 변조방식, 데이터 코딩방식, 데이터 율에 따라 동작방식과 응용분야가 상이하다. 13.56 MHz RFID 시스템에 대한 국제표준은 ISO standard 14443(Type A/B), 15693, 18000-3, 18092에서 제시하고 있다[3]. RFID 리더는 일반적으로 디지털 부분과 아날로그 부분으로 구성된다. 디지털 부분은 호스트와의 통신기능 이외에 태그로의 송신 시 비트 스트림 데이터의 인코딩(Encoding)과 태그로부터의 수신 시 복조 데이터의 디코딩(Decoding) 기능을 수행하고, 수신 데이터의 오류검사기능과 멀티 태그 환경에서의 충돌방지(Anti-collision)

\* 경남대학교 전자공학과

논문 번호 : 2007-4-7      접수 일자 : 2007. 9. 3

심사 완료 : 2008. 1. 24

\* 본 연구는 2007년도 경남대학교 학술연구장려금 지원에 의하여 이루어 졌음

기능도 수행한다. 아날로그 부분은 RF신호로의 변조와 수신 RF신호의 복조를 담당한다. 13.56 MHz RFID 시스템에 대한 연구는 주로 태그로도 불리는 트랜스폰더(Transponder) IC의 설계가 주를 이루고 있다[4-5]. 최근에는 저가화를 위해 폴리머(Polymer)나 유기(Organic) 트랜지스터를 이용한 트랜스폰더 IC에 대한 연구도 이루어지고 있다[6]. 한편 13.56 MHz RFID 리더에 대해서는 아날로그 전반부(Front-end)의 변복조 회로 및 IC설계에 국한해서 일부 연구가 이루어지고 있으나[7-8] 디지털 부분까지를 포함하는 전체 시스템 레벨에서의 연구는 부족한 실정이다.

본 논문에서는 ISO standard 14443(Type-A) 규격을 만족하는 13.56 MHz RFID 리더의 설계와 구현을 제시한다. 변복조 회로를 포함하는 아날로그 전반부는 PSPICE 9.2를 이용하여 설계하고 시뮬레이션을 통해 기능을 확인하였다. 변조방식은 변조 깊이(Modulation depth) 100%인 ASK(Amplitude Shift Keying)를 채택하였고, 수신 복조 데이터의 부하변조 방식은 맨체스터 코딩으로 이루어진다. 아울러 디지털 부분에서는 수신데이터의 에러검출을 위한 CRC 블록과 데이터 충돌이 발생한 비트의 정확한 위치 파악을 위한 맨체스터 블록은 VHDL 언어로 설계하고 Synplify 7.3을 이용하여 합성하였으며, Modelsim 5.7C를 이용하여 디지털 시뮬레이션을 수행하였다[9]. 멀티 태그 환경 하에서 반드시 필요한 충돌방지 기능은 RFID 시스템의 응용 측면에서 매우 중요한 요소로 이에 대한 많은 연구가 이루어져 왔다[10-13]. 본 논문에서는 기존 논문들에서 제시하고 있는 충돌방지 알고리즘을 개선하기 보다는 일반적으로 많이 사용하고 있는 이진검색 알고리즘을 채택하였다[14].

13.56MHz RFID 리더 제작은 마이크로칩사의 MCRF455 RFID 태그 칩과 PIC16F876 프로세서를 이용하여 구현하였다[15]. 제작된 시스템의 동작 측정을 위해 Tektronix사의 TDS3034B DSO를 사용하였다.

## II. 본 론

그림 1과 같이 RFID 시스템은 RF 태그, 리더, 호스트 컴퓨터로 구성되어 있다.

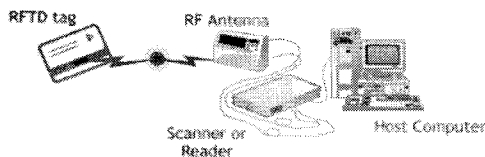


그림 1. RFID 시스템  
Fig. 1. RFID system

RFID 태그는 생산 단계에서 각자 고유의 ID를 갖는데,

RFID 리더는 태그의 고유한 ID 데이터를 수신하게 된다. 태그로부터 수신한 데이터는 호스트 컴퓨터로 전송되어 데이터를 해독하게 된다. 본 논문에서 설계한 13.56 MHz RFID 리더의 기능 블록도는 그림 2와 같다.

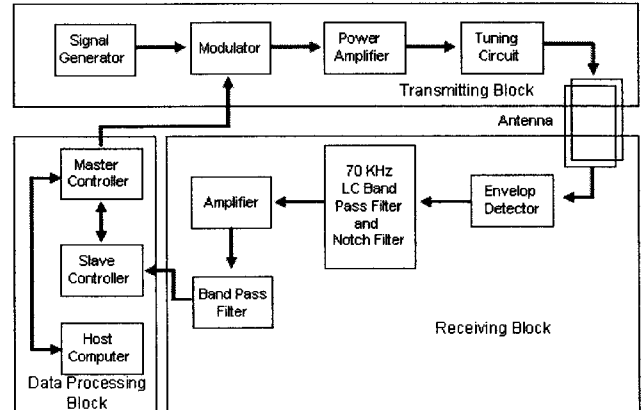


그림 2. 13.56MHz RFID 리더 기능 블록도  
Fig. 2. Block diagram of a 13.56MHz RFID reader

### 2.1 송신부 (Transmitting Block)

송신부는 그림 2에 나타난 것과 같이, 신호발생기, 변조기, 전력증폭기, 공진회로 등으로 구성된다. 신호발생기는 RFID 시스템에 필요한 캐리어 신호를 발생시키는 부분으로 본 논문에서는 13.56MHz의 오실레이터를 사용하였다. 변조기는 송신단의 핵심으로서, 종류에 따라 여러 블록으로 분류된다. 변조를 하는 주요한 목적은 원천신호를 잡음에 강하면서도 멀리 보내고 송신 안테나의 크기를 줄이기 위해서이다. 설계된 변조기는 신호발생기에서 생성된 신호와 데이터 처리부의 제어신호에 따라 고속 동작이 가능한 소자인 Fairchild사의 NC7SZ08을 사용하였다. 전력증폭기는 최종단에서 충분한 전력을 가진 신호를 전송할 수 있도록 변조신호의 전력을 증폭하는 기능을 수행한다. 전력증폭기는 기존 증폭기들과 달리 큰 전류를 구동할 수 있도록 설계하여 출력 상에서 높은 dBm의 전력을 소화할 수 있다. 또한 태그와 리더의 거리에 따라 출력전력의 크기를 가변적으로 조정할 수 있도록 전압 레귤레이터를 사용하여 출력전압을 가변 할 수 있는 전력 증폭회로를 설계하였다. 공진회로는 주파수 선택적 특성을 가지기 때문에 RFID 시스템이 특정 주파수 성분만을 골라 낼 수 있다. 이와 같은 공진의 주파수 선택특성은 입력되는 신호의 주기와 공진구조물이 가진 고유의 주기성이 일치됨으로써 발생한다. L-C 공진 주파수는 식

$$f_r = \frac{1}{2\pi\sqrt{LC}} \quad (1)$$

(1)로 정의되고, L값과 C값을 적절히 조정함으로써 필요

로 하는 주파수를 선택할 수 있다. 그림 3은 설계한 송신부의 회로도를 나타낸 것이다.

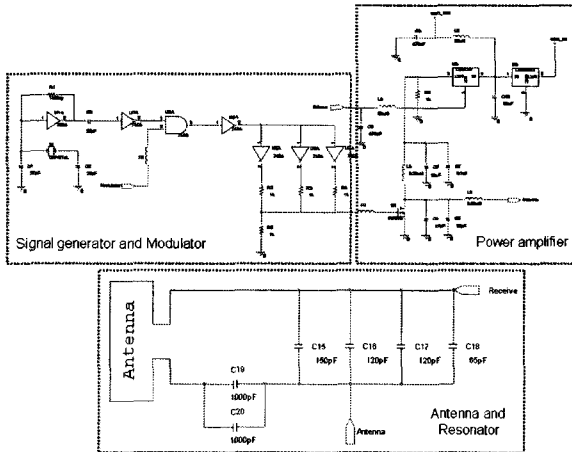


그림 3. 설계한 송신부 회로도  
Fig. 3. Transmitting block schematic

그림 4는 송신부 회로 중 신호발생 및 변조기 출력단의 진폭 변조된 출력파형을 PSPICE 시뮬레이션 결과로 보여준다. 그림(a)는 신호발생기에서 출력되는 13.56 MHz 반송파 신호이고, 그림(b)는 변조될 기저대역(Baseband) 신호, 그림(c)는 진폭 변조된 변조기 출력신호이다.

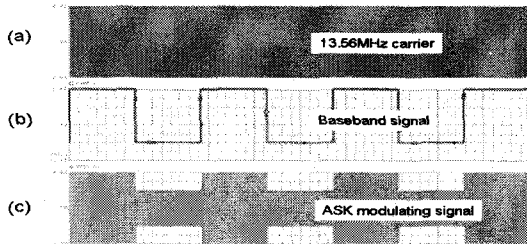


그림 4. 송신부 변조기의 시뮬레이션 결과 : 13.56MHz 반송파(a), 기저대역 신호(b), 진폭변조 신호(c)  
Fig. 4. Simulation results of the modulator : 13.56MHz carrier(a), baseband signal(b), ASK modulating signal(c)

그림 5는 송신부 회로 중 전력증폭기 출력단의 PSPICE 시뮬레이션 결과를 보여준다. 그림(a)는 송신부 전력증폭기단의 입력신호이고, 그림(b)는 MOSFET 드레인단의 가변 출력신호, 그림(c)는 안테나로 전송되는 정합 출력신호를 보여준다.

수신부는 그림 2에서 나타낸 것과 같이 크게 검파기, 필터, 증폭기로 구성된다. 포락선 검파기는 수신부에 들어오는 맨체스터 코딩된 신호를 검파하기 위해 고속 스위칭 소자인 BAS21를 사용해 설계하였다.

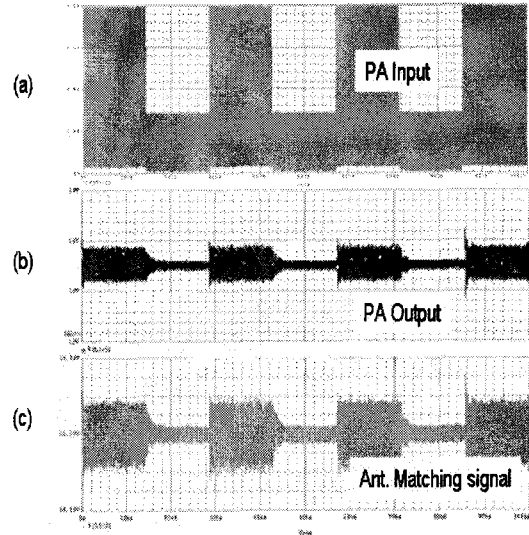


그림 5. 송신부 최종 출력단 시뮬레이션 결과 : 전력증폭기 입력신호(a), MOSFET 출력단 가변출력신호(b), 안테나 정합 출력신호(c)  
Fig. 5. Simulation results of the power amplifier : input signal of power amplifier(a), the variable output signal on the MOSFET output stage(b), antenna matching output signal(c)

안테나로부터 상대적으로 높은 전력의 수신신호를 다룰 수 있고, 입력신호의 제한이 없으며, 신호의 크기가 증가할수록 왜곡이 감소된다는 장점을 이용하기 위해 포락선 검파기를 사용하였다. LC대역통과필터는 태그로부터 수신한 데이터 신호를 필터링하기 위한 부분으로 코일과 커패시터로 구현하고, 신호의 진폭을 제한하기 위해 고속 스위칭 다이오드를 사용하였다. 아울러 캐리어 신호에 의한 잡음을 제거하기 위해 노치(Notch)필터를 사용하였다. 다만 증폭기와 대역통과필터를 사용하여 수신한 데이터 신호를 원하는 이득으로 증폭하고, 원하는 대역의 신호만을 추출하였다. 대역통과필터는 전압이득이 26 dB인 고역통과필터와 전압이득이 29 dB인 저역통과필터를 사용해 구현하였다. 펄스 정형화(Pulse shaping)를 위해 평균값 추출회로와 비교기를 사용하였다. 그림 6은 설계한 수신부의 회로도를 나타낸 것이다.

2.2. 수신부 (Receiving Block)

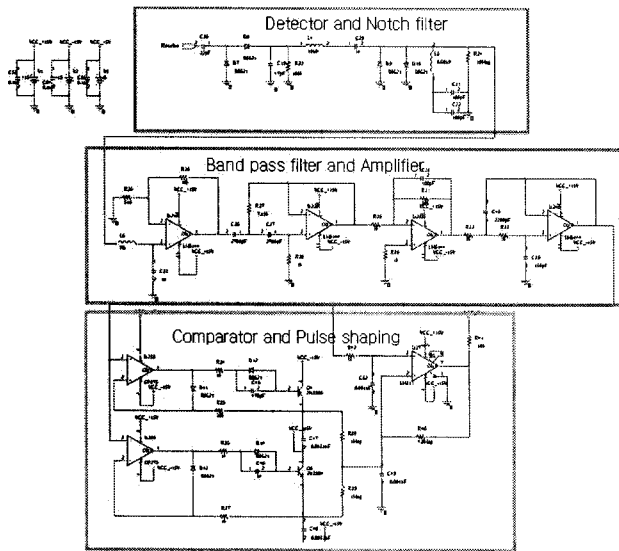


그림 6. 설계한 수신부 회로도  
Fig. 6. Receiving block schematic

그림 7은 안테나를 통해 수신된 신호(a)와 포락선 검파 신호(b)의 파형 시뮬레이션 결과를 보여준다. 안테나를 통해 수신된 데이터 신호는 포락선 검파기(Detector)를 이용하여 검파된 후 잡음 제거를 위해 LC 필터를 통과한다.

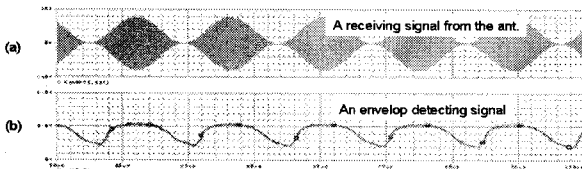


그림 7. 포락선 검파단의 시뮬레이션 결과 : 안테나 수신신호(a), 포락선 검파신호(b)  
Fig. 7. Simulation results of the envelope detector : a receiving signal from the antenna(a), an envelop detecting signal(b)

캐리어 신호에 의한 잡음은 노치 필터에 의해 제거된다. RFID 태그가 전송하는 데이터는 70 KHz 맨체스터 코딩된 데이터이므로 대역통과필터를 이용하여 원하는 신호만을 추출한다. 대역통과 필터는 이득이 26 dB인 고역통과필터와 이득이 29 dB인 저역통과필터로 구성되어 있다. 따라서 그림 8은 수신단 필터회로의 출력파형들로 그림(a)는 노치필터의 출력파형이고, 그림(b)는 고역통과필터, 그림(c)는 저역통과필터, 그림(d)는 최종적으로 펄스 정형화 회로를 거친 출력파형을 보여준다. 그림 9는 그림 8에서의 각각의 필터회로를 통과한 수신신호들을 FFT(Fast Fourier Transform) 수행한 파형으로서 그 결과 70 KHz 대역의 신호가 나타남을 확인할 수 있었고 수신신호의 필터링이 잘 이루어진 것을 확인할 수 있었다.

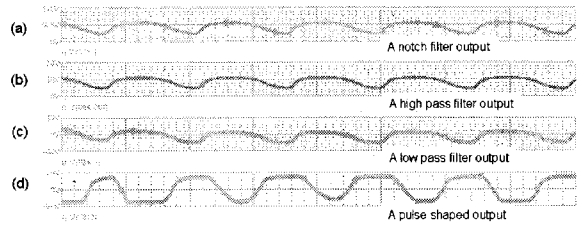


그림 8. 포락선 검파단의 시뮬레이션 결과 : 노치필터 출력(a), 고역통과필터 출력(b), 저역통과필터 출력(c), 펄스 정형 출력(d)

Fig. 8. Simulation results of the envelop detector : a notch filter output(a), a high-pass filter output(b), a low-pass filter output(c), a pulse shaped output(d)

### 2.3 데이터 처리부 (Data processing Block)

데이터 처리부는 두 개의 컨트롤러를 사용하여 구현하였다. 첫 번째 컨트롤러는 명령어를 디코딩하고 호스트 컴퓨터와 통신을 하기 위한 컨트롤러이다.

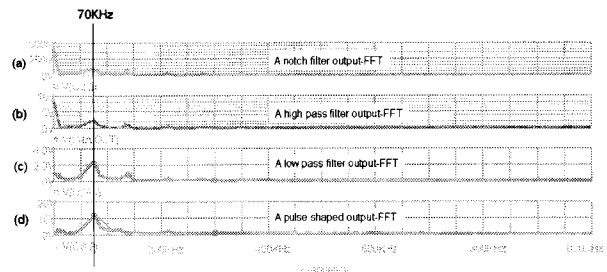


그림 9. 필터 출력신호들의 FFT 결과 : 노치필터 FFT 출력(a), 고역통과필터 FFT 출력(b), 저역통과필터 FFT 출력(c), 펄스 정형 FFT 출력(d)  
Fig. 9. FFT results of the filter output signals : a FFT output of the notch filter(a), a FFT output of the high-pass filter(b), a FFT output of the low-pass filter(c), a pulse shaped FFT output(d)

두 번째 컨트롤러는 데이터의 충돌방지, 오류검출, 맨체스터 코딩된 데이터의 디코딩, CRC(Cyclic Redundancy Check) 프로시저 생성을 위한 컨트롤러이다.

먼저 데이터 코딩을 위해 사용한 맨체스터 코딩 방법은 데이터 비트의 수준 변화 즉, 'high'에서 'low'로 변화하면 '1'로 코딩되고 'low'에서 'high'로 변화하면 '0'으로 코딩된다. 이렇게 코딩된 데이터는 리더의 요청에 의해 리더로 전송되게 되고, 리더는 태그로부터 수신한 데이터의 충돌여부를 판단하여 데이터의 충돌이 발생하지 않았다면, 데이터는 맨체스터 디코더를 이용해 원래 신호로 복구하게 된다.

그림 10은 맨체스터 인코더와 디코더의 블록도를 나타낸 것이다. 일반적인 RFID 리더에서는 디코더 모듈만이 존재하지만 하드웨어적 검증을 위해 인코더 모듈을 설계하고 연

동시성을 하였다. 데이터 신호를 맨체스터 코딩하기 위해서 두 배 빠른 클럭을 사용하였고, 시스템의 동기를 위해 데이터를 래치한 다음 원래 신호보다 두 배 빠른 클럭을 사용하여 맨체스터 인코더를 사용하여 코딩하였다. 맨체스터 코딩된 데이터는 디코더를 이용해 원래의 신호로 복구하고 시스템의 동기를 맞추기 위해 클럭 분주기로 분주한 클럭을 이용하여 데이터를 래치하였다.

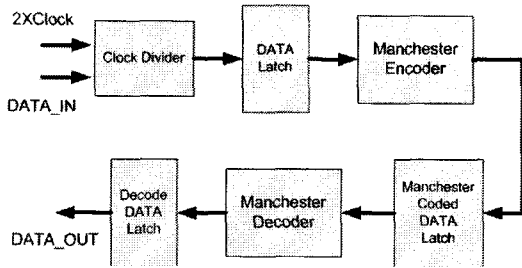


그림 10. 맨체스터 인코더 및 디코더 모듈 블록도  
 Fig. 10. Block diagram of the Manchester encoder and decoder

그림 11은 맨체스터 인코더와 디코더 모듈의 VHDL 합성회로이고, 그림 12는 맨체스터 인코더와 디코더의 시뮬레이션 결과이다. 데이터가 입력되면 한 클럭 후에 맨체스터 부호화되고 이 맨체스터 코딩된 데이터는 다시 디코더에 의해 한 클럭 후에 원래의 신호로 복구되는 것을 확인할 수 있다.

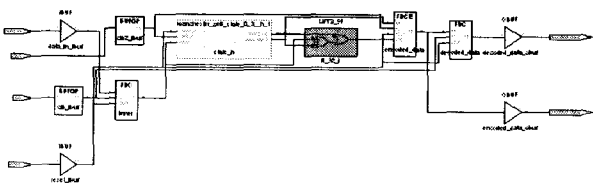


그림 11. 맨체스터 인코더 및 디코더 모듈 VHDL 합성회로  
 Fig. 11. VHDL synthesizing circuit diagram of the Manchester encoder and decoder

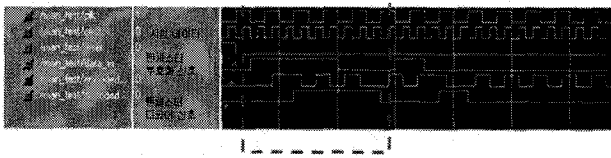


그림 12. 맨체스터 인코더 및 디코더 시뮬레이션 결과  
 Fig. 12. Simulation results of the Manchester encoder and decoder

맨체스터 코딩방법의 특성상 데이터의 변화 없음은 곧 데이터의 충돌을 의미하므로 데이터의 변화가 없는 부분을 검출하면 데이터 충돌이 발생한 비트를 검출할 수 있다. 충돌이 발생한 데이터 비트의 정확한 위치를 추출하

게 되면 이진검색알고리즘으로 설계된 충돌방지 모듈에서는 충돌이 발생한 비트의 값을 '0'으로 하고, 다시 데이터 송신 명령을 태그로 전송하게 된다. 이러한 과정을 반복적으로 수행하면 충돌 없이 태그의 데이터를 수신할 수 있다. 그림 13은 충돌방지 기능의 동작과정을 간단히 나타낸 것이다.

Down link (reader=>tag)	REQUEST <11111111	1 <sup>st</sup> iteration	REQUEST <10111111	2 <sup>nd</sup> iteration
Uplink		1x1x001x		101x001x
Tag 1		10110010		10110010
Tag 2		10100011		10100011
Tag 3		10110011		10110011
Tag 4		11100011		

Down link (reader=>tag)	REQUEST <10101111	3 <sup>rd</sup> iteration	SELECT 10100011	Read/Write
Uplink		10100011		↕
Tag 1				
Tag 2		10100011		10100011
Tag 3				
Tag 4				

그림 13. 충돌방지 기능의 동작 과정  
 Fig. 13. Processing steps for collision-avoidance function

RFID 리더나 태그에서 무선으로 데이터를 전송할 때 간섭으로 인해 전송된 데이터에 오류가 발생할 수 있다. 이러한 전송 오류를 검출하기 위해 CRC(Cyclic Redundancy Check)-16/ITU 모듈을 사용하였다. 생성다항식은  $X^{16} + X^{12} + X^5 + 1$  이며, 레지스터의 초기 값은 "FFFF" 이다. LSB부터 순차적으로 입력된 데이터는 생성다항식에 의해 데이터의 마지막 비트가 들어올 때까지 XOR 연산하여 마지막으로 남는 값이 CRC 값이 된다. 그림 14는 CRC 생성원리를 나타낸 것이다.

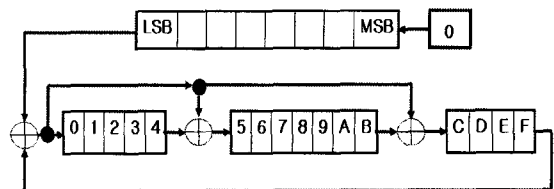


그림 14. CRC-16/ITU의 생성 원리  
 Fig. 14. CRC-16/ITU generation scheme

그림 15는 CRC 생성기 및 검사 모듈의 VHDL 합성회로이고, 그림 16은 시뮬레이션 결과이다. 레지스터 초기 값은 "FFFF"로 설정되어있고, 입력이 '0'으로 들어가면 "EFDF"의 CRC 값이 된다. 생성된 CRC 값은 데이터 프레임의 마지막 부분에 첨부되어 전송되고, 오류가 없다면 수신단에서 계산된 CRC 값은 "0000" 이다. 표 1은 CRC 테이블을 나타낸 것이다. 시뮬레이션 결과와 CRC 테이블의 값을 비교한 결과 올바르게 시뮬레이션이 수행되었음을 알 수 있다.



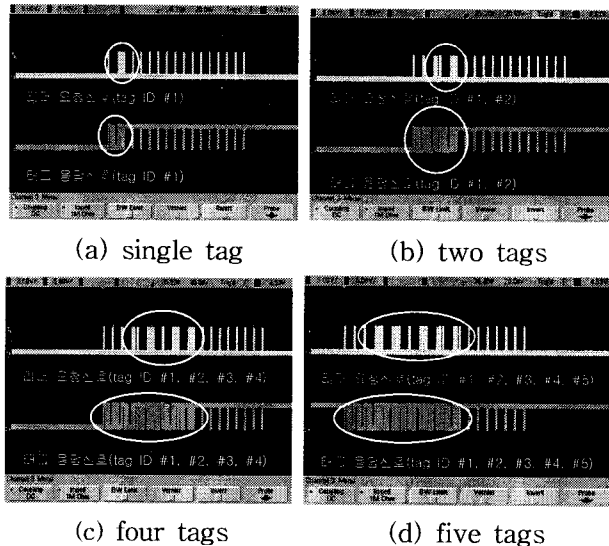


그림 20. 멀티 태그 인식 파형 : 1개의 태그 인식파형(a), 2개의 태그 인식파형(b), 4개의 태그 인식파형(c), 5개의 태그 인식파형(d)

Fig. 20. The measured waveforms with multi-tags : a single tag recognition(a), two tags recognition(b), four tags recognition(c), five tags recognition(d)

### III. 결론

본 논문에서 설계하고 제작된 13.56MHz RFID 리더는 RFID 태그에 데이터를 송수신하기 위한 트랜시버모듈, 그리고 데이터 처리부로 구성되어 있다. 송신부는 신호발생기, 전력 증폭기, 동조회로로 구성되어 있으며, 수신부는 포락선 검파기, 노치필터, 대역통과필터, 평균값 추출기, 비교기로 구성되어 있다. 시스템의 성능을 결정하는 중요한 부분인 데이터 처리부는 시스템의 전체적인 제어를 담당하는 마스터 프로세서와 충돌방지 기능을 수행하기 위한 슬레이브 프로세서로 구성된다. 슬레이브 프로세서는 RFID 태그로부터 충돌 없이 데이터를 수신하기 위해 시간분할 다중접속 방법 중에서 이진검색 알고리즘을 사용하여, 소프트웨어적으로 구현된 충돌방지 기능을 수행한다.

본 논문에서 제안한 RFID 리더의 송신단과 수신단은 PSPICE를 이용하여 모델링하고 기능 시뮬레이션을 수행하여 검증 후 제작하였다. 소프트웨어적 처리 모듈인 맨체스터 코딩모듈과 CRC 발생기 및 검사 모듈은 VHDL 언어로 설계하고 Modelsim을 이용하여 그 기능을 검증 후 제작하였다.

제작된 시스템을 이용해 시험한 결과, 5개의 다중 태그 환경에서 충돌 없이 태그의 데이터를 수신하였다.

### 참고 문헌

- [1] KETI 기술기획실, 유망 전자기기 부품 현황 분석: RFID, 전자정보센터(EIC), 2005
- [2] Klaus Finkenzeller, RFID Handbook: Radio-Frequency Identification Fundamentals and Applications, John Wiley & Son, Ltd., 1999.
- [3] ISO/IEC 14443, 15693, 18000-3, 18092, International Organization for Standardization, <http://www.iso.ch>
- [4] U. Kaiser and W. Steinhagen, "A Low-Power Transponder IC for High-frequency Identification Systems," *IEEE J. of Solid-State Circuit*, vol. 30, no. 3, pp. 306-310, Mar. 1995.
- [5] A. Abrial et al., "A New Contactless Smart Card IC Using an On-chip Antenna and an Asynchronous Microcontroller," *IEEE J. of Solid-State Circuit*, vol. 36, no. 7, pp. 1101-1107, July 2001.
- [6] Eugenio Cantatore et al., "A 13.56-MHz RFID System Based on Organic Transponders," *IEEE J. of Solid-State Circuit*, vol. 42, no. 1, pp. 84-92, Jan. 2007.
- [7] K. W. Min et al., "An Analog Front-End Circuit for ISO/IEC 14443-Compatible RFID Interrogators," *ETRI Journal*, vol. 26, no. 6, pp. 560-564, Dec. 2004.
- [8] Stephane Meillere et al., "13.56 MHz CMOS Transceiver for RFID Applications," *Analog Integrated Circuits and Signal Processing*, vol. 49, no. 3, pp. 249-256, Dec. 2006.
- [9] 최낙권, RFID 시스템 설계 및 구현에 관한 연구, 경남대학교 석사학위논문, 2005.
- [10] Jihoon Myung and Wonjun Lee, "Adaptive Binary Splitting: A RFID Tag Collision Arbitration Protocol for Tag Identification," *Mobile Networks and Applications*, vol. 11, no. 5, pp. 711-722, Oct. 2006.
- [11] Yohei Fukumizu et al., "Back-End Design of a Collision-Resistive RFID System through High-Level Modeling Approach," *IEICE Trans. Electron*, vol. E89-C, no. 11, pp. 1581-1590, Nov. 2006.
- [12] Ji Hwan Choi et al., "Bi-Slotted Tree based Anti-Collision Protocols for Fast Tag Identification in RFID Systems," *IEEE Communications Letters*, vol. 10, no. 12, pp. 861-863, Dec. 2006.
- [13] Wen-Tzu Chen and Guan-Hung Lin, "An Efficient Anti-Collision Method for Tag Identification in a

RFID System," *IEICE Trans. Commun.*, vol. E89-B, no. 12, pp. 3386-3392, Dec. 2006.

- [14] Klaus Finkenzeller, *RFID Handbook: Fundamentals and Applications in Contactless Smart Cards and Identification*, 2nd ed., John Wiley & Son, Ltd., 2002.
- [15] *microID 13.56MHz RFID system design guide*, Microchip Technology Inc, 2004.
- 

### 이 상 훈(Sanghoon Lee)



1984년 고려대학교 전기공학과(학사)  
1987년 고려대학교 전기공학과(석사)  
1998년 고려대학교 전기공학과(박사)  
1987년-1991년 삼성전자(주) 주임연구원  
1991년-1995년 한국전자통신연구원 선임  
연구원

1995년-2001년 한서대학교 전자공학과  
조교수

2008 현재 경남대학교 전자공학과 부교수

관심분야 : 디지털시스템, FPGA설계, 지능형 홈

---