

Emitter Degeneration을 이용한 X-band SiGe HBT 이중 평형형 상향 주파수 혼합기의 선형성 향상에 관한 연구

정회원 채규성*, 김창우

A Study on a Linearity Improvement in X-band SiGe HBT Double-Balanced Frequency Up-converters Using an Emitter Degeneration

Kyu-Sung Chae*, Chang-Woo Kim *Regular Members*

요약

Emitter degeneration에 의한 X-band SiGe HBT 이중 평형형 상향 주파수 혼합기의 선형성 개선 효과를 비교하였다. 시뮬레이션을 통해 출력 전력과 변환 이득을 동시에 고려하여 degeneration 저항값을 최적화 시켰으며 이를 0.35 μm Si-BiCMOS 공정을 이용하여 제작하였다. 제작 및 측정 결과, -5 dBm의 8.0 GHz LO 신호 및 100 MHz의 IF 신호 입력 시, degeneration 저항이 없는 상향 주파수 혼합기는 15.5 dB의 선형 변환 이득과 -13 dBm의 RF 출력 전력 및 3.7 dBm의 OIP₃를 나타내었고, degeneration 저항을 사용한 상향 주파수 혼합기는 9 dB의 선형 변환 이득과 -10 dBm의 RF 출력 전력 및 8.7 dBm의 OIP₃를 각각 나타내었다.

Key Word : Degeneration, X-band, HBT, Double-balanced, Up-converter

ABSTRACT

Effects of the emitter degeneration on linearity have been investigated in SiGe HBT double-balanced up-converters with the Gilbert-cell structure. The emitter-coupled degeneration resistors have been optimized for high P1-dB and IP3 through the nonlinear harmonic-balance simulation. Two types of up-converter MMICs fabricated in 0.35 μm Si-BiCMOS process were measured to verify the simulation results. The up-converter without the degeneration resistors produces a P1-dB of -13 dBm with an OIP3 of 3.7 dBm, while the up-converter with the degeneration resistors produces a P1-dB of -10 dBm with an OIP3 of 8.7 dBm.

1. 서론

무선 통신 시스템에서 상향 주파수 혼합기는 송신단에 위치하여 기저대역(base band)으로부터의 IF 신호를 국부발진기에서 발생된 LO 신호와 결합하여 RF 신호를 만들어 내는 역할을 하는 부품으로 변환 이득(conversion gain), 선형성(linearity), 단자간 격리도(ports isolation) 등의 특성이 중요시된다. 특히,

변조된 신호를 이용하는 디지털 통신 시스템에서 상향 주파수 혼합기의 선형성은 시스템 전체의 특성을 결정하는 중요한 요소로 부각되고 있다. 따라서, 주파수 혼합기의 선형성을 향상시키기 위한 다양한 방법들이 개발되고 있으며 대표적인 예로는 degeneration^[1], feedforward^[2], shunt feedback^[3], AB급 입력단^[4]을 이용한 방법들이 있다. 그러나 이러한 방법들 중 degeneration 방식을 제외한 방법들은 회로의 복잡성

* 경희대학교 일반대학원 전자공학과 (kschae@khu.ac.kr)

논문번호 : KICS2007-03-105, 접수일자 : 2007년 3월 7일, 최종논문접수일자 : 2007년 11월 27일

과 칩 크기의 제약에 기인한 집적화의 어려움 및 낮은 격리도 등의 단점을 가지고 있다. 따라서 본 논문에서는, 변환 이득과 단자간 격리도에서 우수한 특성을 지닌 gilbert-cell 구조^{[1],[5]}를 이용하여 상향 주파수 혼합기의 degeneration 저항에 의한 선형성 개선 효과를 비교하였다. 이를 위해 시뮬레이션을 통해 emitter degeneration 저항값을 최적화 시켰으며, degeneration 저항의 유·무에 따른 두 가지 형태의 8-GHz 대역 이중 평형형 상향 주파수 혼합기를 설계 및 제작하였다.

이중 평형형 상향 주파수 혼합기의 설계 시에는 이중 평형형 구조에 필요한 LO 및 IF balun을 포함하였다. 특히, degeneration 저항의 사용으로 인한 상향 주파수 혼합기의 변환 이득의 감소는 IF balun의 이득을 이용하여 보상할 수 있도록 설계하였다.

상향 주파수 혼합기는 Agilent사의 ADS(Advanced Design System)를 이용하여 설계하였으며, 이를 0.35 μm Si-BiCMOS 공정을 이용하여 제작하였다.

II. 본 론

2.1 SiGe HBT 이중 평형형 상향 주파수 혼합기 설계

<그림 1>에 degeneration 저항(R_1 , R_2)을 사용하여 설계된 이중 평형형 상향 주파수 혼합기를 나타내었다. <그림 1>에 나타낸 바와 같이 이중 평형형 상향 주파수 혼합기는 차동형 구조의 IF balun과 LO balun 및 gilbert-cell 구조의 코어 부분으로 구성되어 있다. 단일 입력 신호를 역위상을 갖는 두 신호로 만들기 위한 LO balun 설계 시에는 월킨슨 전류원으로 구성된 차동증폭기 형태의 active balun을 사용하였으며, IF balun 설계시에는 LO balun의

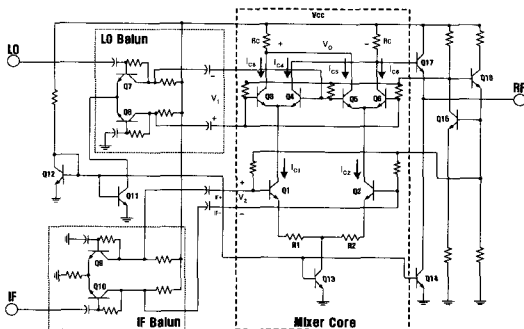
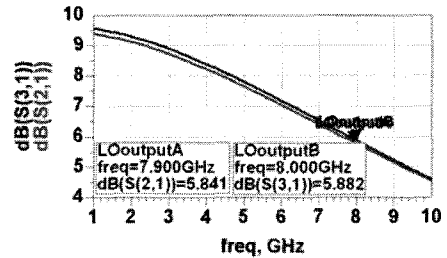


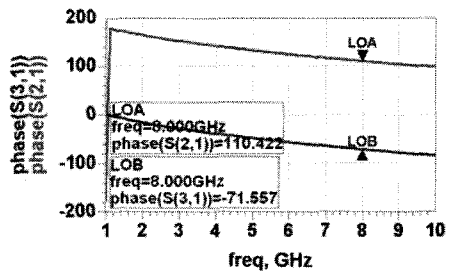
그림 1. 설계된 이중 평형형 상향 주파수 혼합기
Fig. 1 Schematic of a SiGe HBT MMIC double balanced frequency up-converter

월킨슨 전류원을 저항으로 대체하여 설계하였다.

<그림 2>와 <그림 3>에 설계된 LO balun 및 IF balun의 시뮬레이션 결과를 각각 나타내었다.

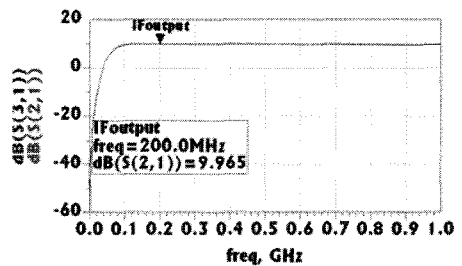


(a) Small signal gain

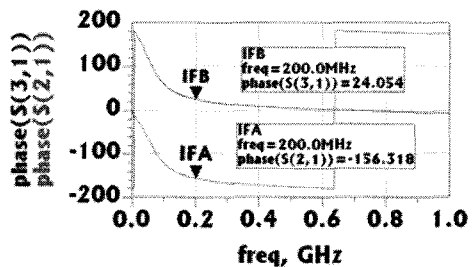


(b) Phase difference

그림 2. LO balun의 시뮬레이션 특성
Fig. 2 Simulation results of the LO balun



(a) Small signal gain



(b) Phase difference

그림 3. IF balun의 시뮬레이션 특성
Fig. 3 Simulation results of the IF balun

<그림 2>에 나타낸 바와 같이 설계된 LO balun은 8 GHz에서 5.8 dB의 동일한 두 단자 이득 특성과 181°의 단자간 위상차를 나타내었으며, <그림 3>에 나타낸 바와 같이 설계된 IF balun은 200 MHz에서 10 dB의 동일한 두 단자 이득 특성과 180°의 단자간 위상차를 각각 나타내었다.

<그림 1>에 나타낸 이중 평형형 상향 주파수 혼합기의 core 부분은 다소 전력 소모는 있더라도, 변환 이득(conversion gain)을 갖고 낮은 LO 전력을 필요로 하며, 뛰어난 단자간 격리도(port isolation), 고선형 이득, 광대역 DR(Dynamic Range) 및 짝수 차수 고조파(even-order harmonic) 성분을 줄여줄 수 있는 장점을 가지고 있는 이중 평형형(double-balanced type)인 gilbert-cell 구조를 이용하여 설계하였다. <그림 1>에 나타낸 상향 주파수 혼합기의 core 부분은 크게 차동쌍의 drive stage(Q₁, Q₂)와 switching stage(Q₃, Q₄, Q₅, Q₆)로 구성되어 있다. 즉, 위상이 반전되어 들어오는 두 IF 신호의 입력에 대하여 동위상과 역위상의 LO 신호를 입력하여 이중적으로 동작시키는 에미터 결합 회로 형태로, LO단에 연결되어 있는 4개의 트랜지스터(Q₃, Q₄, Q₅, Q₆)는 LO 신호의 주기에 따라 트랜지스터를 ON/OFF 시키는 역할을 하여 시간 변이 컨덕턴스 양에 의한 IF 신호와 LO 신호를 혼합하여 RF 신호를 발생시킨다^[6]. 그리고 <그림 1>에서 core 부분의 Q₁₁, Q₁₂는 각각 정전류원을 구성하고 있으며, R₁과 R₂는 각각 Q₁, Q₂의 에미터에 연결되어 선형성을 향상 시키는 degeneration 저항^[7]으로 사용되었다. 이와 같은 구조의 주파수 혼합기는 주로 drive stage에 의해 선형 특성이 결정되므로 emitter degeneration을 이용하여 주파수 혼합기의 선형성을 향상시켰다. 즉, <그림 1>에 나타낸 믹서의 core 부분은 공통 에미터 구조를 기본으로 구성된 구조이므로, 공통 에미터 구조에서 degeneration 저항과 선형성과의 관계를 이용하여 차동형 구조에서의 degeneration 저항과 선형성과의 관계를 쉽게 유추할 수 있다. 이를 위해 공통 에미터 구조에서 emitter degeneration 저항과 선형성의 척도인 IIP₃ 사이의 관계를 표현하면 식 (1) 및 식 (2)와 같다^[8].

$$v_{IIP3} = 2\sqrt{2} V_T \frac{|R_E + r_e|^2}{\sqrt{r_e^3 |2R_E - r_e|}} \quad (1)$$

$$IIP3 [dBm] = 10 \log \left(\frac{v_{IIP3}^2}{2R \times 1 mW} \right) \quad (2)$$

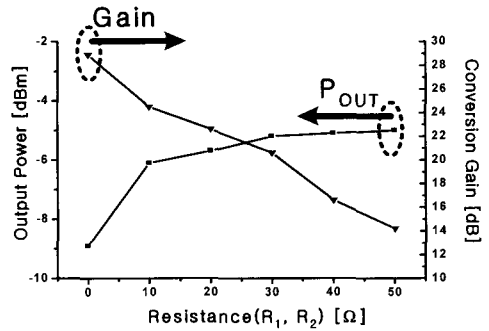


그림 4. R₁, R₂값의 변화에 따른 출력 전력 및 변환 이득
Fig. 4 Output power and conversion gain of the double balanced frequency up-converter as a function of degeneration resistance R₁, R₂

즉, 식(1), (2)에 나타낸 바와 같이 공통 에미터 구조에서 emitter degeneration 저항인 R_E의 사용으로 선형성을 개선할 수 있다.

일반적으로 emitter degeneration은 inductive degeneration의 효과가 noise 및 이득 특성을 비롯한 여러 측면에서 우수하다고 알려져 있으나, degeneration inductor의 크기로 인해 그 사용이 제한적이다. 따라서 본 논문에서는 inductor가 아닌 resistor를 사용하여 degeneration 효과를 극대화 시켰다. 또한, resistor의 사용으로 인한 변환 이득의 감소는 IF balun의 이득을 이용하여 보상할 수 있도록 설계하였다. 이때 사용된 degeneration 저항 값은 simulation을 통하여 출력 전력과 변환 이득을 동시에 고려한 최적화 된 저항 값을 사용하였다. <그림 4>에 최적화된 degeneration 저항을 구하기 위한 시뮬레이션 결과를 나타내었다.

<그림 4>에 나타낸 바와 같이, 상향 주파수 혼합기는 30 Ω의 degeneration 저항을 사용했을 때, 변환 이득이 8.3 dB 감소됨과 더불어 3.7 dBm의 출력 전력이 개선됨을 알 수 있다. 이때 감소된 변환 이득은 <그림 3>에 나타낸 바와 같이 10 dB의 이득을 갖는 IF balun을 이용하여 효과적으로 보상시킬 수 있다. 이와 더불어 <그림 1>의 상향 주파수 혼합기의 코어 부분에서 LO+ 신호가 Q₄, Q₅의 입력으로 들어오고, LO- 신호가 Q₃과 Q₆의 입력으로 들어온다고 가정하면, Q₄로 들어온 LO+ 신호와 Q₆으로 들어온 LO- 신호가 컬렉터 부분에서 서로 교차되어 있기 때문에 상쇄를 일으켜서 출력 RF 포트에는 나타나지 않게 된다. 마찬가지로 Q₃로 들어온 LO- 신호와 Q₅로 들어온 LO+ 신호도 서로 상쇄를 일으켜 출력단에 나타나지 않게 된다. 마찬가

지로 IF 신호도 IF+ 신호가 Q₁의 입력으로 들어오고 IF- 신호가 Q₂의 입력으로 들어온다면, Q₃와 Q₄에 Q₁의 IF+ 신호가 흐르고 Q₅, Q₆에는 Q₂의 IF 신호가 흘러 출력단에서는 서로 상쇄를 일으켜 출력단에 IF 신호가 나타나지 않게 된다. 따라서 이중 평형형 구조의 주파수 혼합기는 단자간 격리도 즉, LO - RF 격리도와 IF - RF 격리도에서 우수한 성능을 나타낸다.

2.2 이중 평형형 상향 주파수 혼합기의 제작 및 측정

설계된 이중 평형형 상향 주파수 혼합기를 0.35 μm Si-BiCMOS 공정을 이용하여 제작하였다. <그림 5>에 emitter degeneration 저항을 사용하지 않은 상향 주파수 혼합기와 emitter degeneration 저항을 사용하여 제작한 상향 주파수 혼합기를 각각 나타내었다.

<그림 5>에 나타낸 두 가지 형태의 상향 주파수 혼합기는 emitter degeneration 저항의 유·무를 제외하면 동일한 레이아웃을 가지고 있다. 제작된 상향 주파수 혼합기의 크기는 1.0 × 0.87 mm이다.

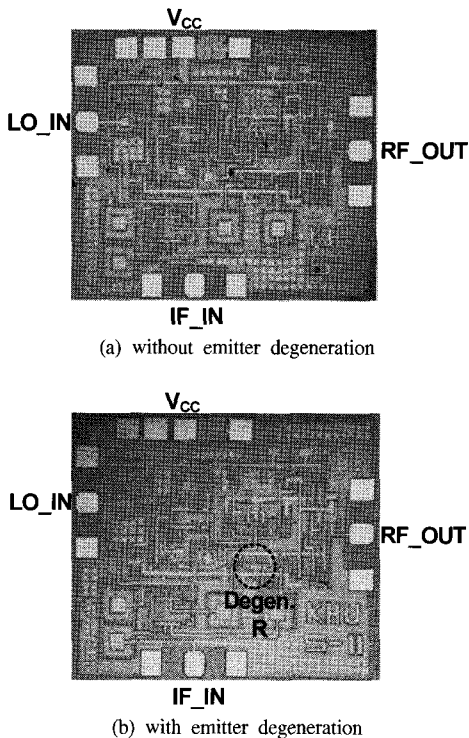
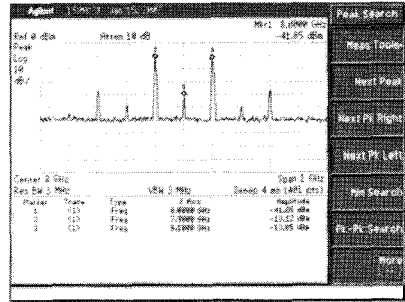
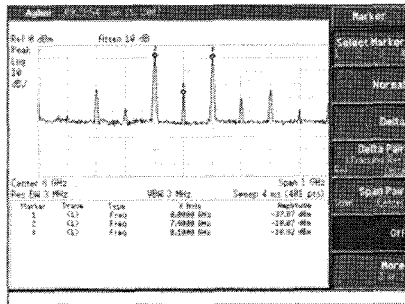


그림 5. 제작된 이중 평형형 상향 주파수 혼합기
Fig. 5 Microphotograph of the double balanced frequency up-converter MMIC chips



(a) without emitter degeneration



(b) with emitter degeneration

그림 6. 제작된 이중 평형형 상향 주파수 혼합기의 RF 출력 주파수 스펙트럼 특성

Fig. 6 Output spectrum of the double balanced frequency up-converter MMIC chips

제작된 이중 평형형 상향 주파수 혼합기의 P_{1-dB}에서의 RF 출력 주파수 스펙트럼 특성을 <그림 6>에 나타내었다.

<그림 6>의 (a)로부터 degeneration 저항을 사용하지 않은 이중 평형형 상향 주파수 혼합기는 8.0 GHz의 -5 dBm LO 신호와 100 MHz의 -28 dBm IF 신호 입력에 대하여, 7.9 GHz의 주파수에서 -13.1 dBm의 RF 출력 전력과 36.8 dB의 LO-RF 단자간 격리도를 나타내었다. 이때, 상향 주파수 혼합기에 가해진 바이어스 조건은 V_{CC} = 3.5 V, I_{DC} = 50 mA 이다. 또한 <그림 6>의 (b)로부터 degeneration 저항을 사용한 이중 평형형 상향 주파수 혼합기는 8.0 GHz의 -5 dBm LO 신호와 100 MHz의 -18 dBm IF 신호 입력에 대하여, 7.9 GHz의 주파수에서 -10 dBm의 RF 출력 전력과 32.6 dB의 LO-RF 단자간 격리도를 나타내었다. 이때, 상향 주파수 혼합기에 가해진 바이어스 조건은 V_{CC} = 3.5 V, I_{DC} = 47 mA 이다.

<그림 7>에 제작된 두 가지 형태의 상향 주파수 혼합기에 대한 IF 입력에 따른 RF 출력 전력 및 IF to RF의 변환 이득에 대한 측정 결과를 비교하여 나타내었다.

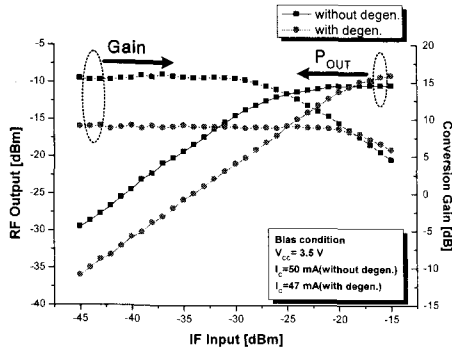


그림 7. 제작된 상향 주파수 혼합기의 RF 출력 전력 및 IF to RF 변환 이득 특성
Fig. 7 Output power and conversion gain characteristics of the double balanced frequency up-converters as a function of IF input power

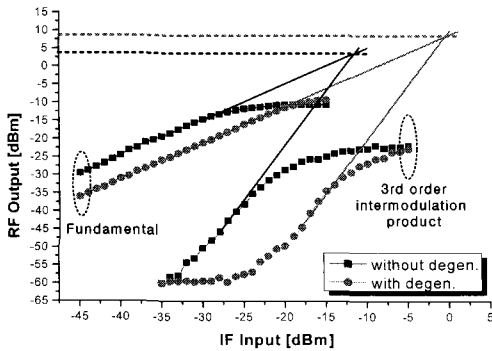


그림 8. 제작된 상향 주파수 혼합기의 IMD₃ 성분과 IP₃ 특성(IF₁=100 MHz, IF₂=140 MHz)
Fig. 8 IMD₃ and IP₃ characteristics of the double balanced frequency up-converters as a function of IF input power(IF₁=100 MHz, IF₂=140 MHz)

<그림 7>로부터 degeneration 저항을 사용하지 않은 이중 평형형 상향 주파수 혼합기는 8.0 GHz의 -5 dBm LO 신호 및 100 MHz의 -28 dBm IF 신호 입력에 대하여, -13.1 dBm의 P_{1-dB}와 15.5 dB의 IF to RF 선형 변환 이득을 나타내었으며, degeneration 저항을 사용한 이중 평형형 상향 주파수 혼합기는 8.0 GHz의 -5 dBm LO 신호 및 100 MHz의 -18 dBm IF 신호 입력에 대하여, -10 dBm의 P_{1-dB}와 9 dB의 IF to RF 선형 변환 이득을 나타내었다.

<그림 8>에 제작된 두 가지 형태의 이중 평형형 상향 주파수 혼합기에 IF₁=100 MHz, IF₂=140 MHz의 두 신호 입력시, 3차 상호 변조 성분(IMD₃)과 선형성의 지표인 IP₃ 특성에 대한 측정 결과를 비교하여 나타내었다. <그림 8>에 나타낸 바와 같

표 1. 제작된 이중 평형형 상향 주파수 혼합기의 주요 특성 비교
Table 1. Comparison of the measured results

	without emitter degen.	with emitter degen.
Bias Condition(V _{cc} /I _{bc})	3.5 V / 50 mA	3.5 V / 47 mA
LO signal	8.0 GHz / -5 dBm	
IF signal	100 MHz/-28 dBm	
RF Signal	7.9 GHz/-13.1 dBm	
LO-RF Isolation	36.8 dB	32.6 dB
Conversion Gain	15.5 dB	9 dB
OIP ₃	3.7 dBm	8.7 dBm
Chip size	1.0 × 0.87 mm ²	

이 degeneration 저항을 사용하지 않은 이중 평형형 상향 주파수 혼합기는 약 3.7 dBm의 OIP₃ 특성을 나타내었고, degeneration 저항을 사용한 이중 평형형 상향 주파수 혼합기는 8.7 dBm의 OIP₃ 특성을 각각 나타내었다. 따라서 degeneration 저항을 사용한 상향 주파수 혼합기가 degeneration 저항을 사용하지 않은 상향 주파수 혼합기 보다 OIP₃ 측면에서 5 dBm의 선형성이 개선되었음을 확인할 수 있다.

<표 1>에 제작된 두 가지 형태의 이중 평형형 상향 주파수 혼합기에 대한 주요 측정 결과를 비교하여 나타내었다.

III. 결론

본 논문에서는 8 GHz 대역의 Transceiver에 응용할 수 있는 두 가지 형태의 SiGe HBT 이중 평형형 상향 주파수 혼합기를 설계 및 제작하였다. 주파수 혼합기의 core 부분은 선형 이득과 넓은 dynamic range 및 우수한 단자간 격리도 특성을 갖는 gilbert-cell 구조를 이용하였으며, emitter degeneration 저항을 사용하여 선형성 개선 효과를 비교하였다. 제작 및 측정 결과, emitter degeneration 저항을 사용하지 않은 상향 주파수 혼합기는 8.0 GHz의 -5 dBm LO 신호 및 100 MHz의 -28 dBm IF 신호 입력에 대하여, -13.1 dBm의 P_{1-dB}와 15.5 dB의 IF to RF 선형 변환 이득 및 3.7 dBm의 OIP₃ 특성을 나타내었으며, emitter degeneration 저항을 사용하여 제작된 상향 주파수 혼합기는 8.0 GHz의 -5 dBm LO 신호 및 100 MHz의 -18 dBm IF 신호 입력에 대하여, -10 dBm의 P_{1-dB}와 9 dB의 IF to RF 선형 변환 이득 및 8.7 dBm의 OIP₃ 특성을 각각 나타내었다. 따라서 emitter degeneration 저항을 사용함으로써, OIP₃ 측면에서 5 dBm의 선형성 개선 효과를 나타내었다.

참 고 문 헌

[1] Keng Leong Fong et al, "Monolithic RF Active Mixer Design," IEEE Trans. on Circuits and Systems-II : Analog and Digital Signal Processing, vol 46, no. 3, pp. 231-239, March 1999.

[2] M. Chongcheawchamnan and I.D. Robertson, "Linearised microwave mixer using simplified feedforward technique," Electronics Letters, vol 35, no. 9, pp. 724-725, April 1999.

[3] B. A. Xavier, "A shunt feedback technique for improving the dynamic range of a balanced mixer," technical report, Pacific Communication Science, Inc.

[4] B. Gilbert, "The micromixer: A highly linear variant of the Gilbert Mixer using a bisymmetric class-AB input stage," IEEE J. Solid-State Circuits, vol. 32, no. 9, Sept. 1997.

[5] Stephen A. Mass, "Microwave mixer" Artech House, 1993.

[6] Kiran Nimmagadda "A 1.9 GHz double balanced subharmonic mixer for direct conversion receivers", IEEE, Radio frequency integrated circuits symposium, pp. 253-256, 2001.

[7] Keng Leong Fong et al, "High-Frequency Nonlinearity Analysis of Common-Emitter and Differential-Pair Transconductance Stage," IEEE Journal of Solid-State Circuits, vol. 33, no. 4, pp. 548-555, April 1998.

[8] John Rogers and Calvin Plett, "Radio Frequency Integrated Circuit Design," ARTECH HOUSE, 2003.

채 규 성 (Kyu-Sung Chae)

정회원

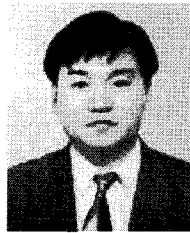


1998년 2월 경희대학교 우주과
학과 졸업
2001년 2월 경희대학교 전파공
학과 석사
2007년 8월 경희대학교 전파공
학과 박사

2007년 8월~현재 (주)D&S Techno-
logies 부설 기술 연구소 책임연구원
<관심분야> 초고주파 능동소자 모델링, RF SoC 설계,
RFID/USN용 SoC 설계

김 창 우 (Chang-Woo Kim)

정회원



1984년 2월 한양대학교 전자공
학과 졸업
1986년 2월 한양대학교 전자공
학과 석사

1992년 3월 일본 Shizuoka 대학
원 전자 과학 연구과 공학박사
1992년 4월~1996년 2월 (주)日
本電氣(NEC) 마이크로 일렉트로닉스 연구소 연구부
주임연구원
1996년 3월~현재 경희대학교 전자정보대학 교수
<관심분야> 초고주파 능동소자 모델링, RF SoC 설계,
RFID/USN용 SoC 설계