차량 전원 안정성 향상을 위한 Diagnosis System 채택 Intelligent Smart Junction Box 개발

論 文
57-2-20

Development of Diagnosis System Adopted Intelligent Smart Junction Box for Improving Vehicular Power Safety

鄭 民 守† · 金 文 兼* · 朴 英 煥* · 方 瞬 榮*
(Min-Soo Jeong · Mun-Gyeom Kim · Young-Hoan Park · Soon-Young Bang)

Abstract - These days the automobile industry, which has rapidly progressed, has been an indispensable part in social and economic activities as well as its research and development have been activated in response to various needs of consumers and markets. The second and third generation control system, getting count on safety and convenience differently than early circuits, cause the hypertrophy of wire harness. The J/Box(Junction Box), which distributes power and wires, was developed to solve the problem. As vehicles have been better in quantity and intelligence, however, environment-friendly electric apparatus system has continuously increased and ITS(Intelligent Transport System) has been introduced in earnest. In result, wires got complicated and multilateral and also there has been a stronger probability that vehicles are out of order due to various problems including mechanical failure. In this study, ISJB(Intelligent Smart Junction Box) was introduced to solve the problem. The diagnosis system was applied to prevent the overload and short of ISJB. Also, the state of vehicles displayed so that drivers monitor it in motion. Likewise error data are saved in the memory so that such data can be analyzed retrospectively. The busbar was adopted in to the main power terminal and the part of power pattern was coverd by lead. Because ISJB is more sensitive to heat in comparison to the busbar type J/Box. With regard the circuits related with safe, alternative circuits were set up in order that electronic devices may be normally operated even when an error arises. ISJB is expected to improve the safety and quality of vehicles.

Key Words : Smart Junction Box, IPS, Thermal, Diagnosis System

1. 서 론

과거의 자동차는 단지 운송수단으로 간주되었지만 자동차 산업의 발전으로 현대인의 필수품이 되었다. 따라서 자동차에서 보내는 시간이 많아져 안전성과 편리성을 갖춘 고성능 제품이 요구되었다. 이러한 요구는 자동차의 전장시스템 증가를 초래하였고, ITS의 적용으로 전장부품들을 연결하는 wire harness가 비대화되어 중량의 증가가 불가피하게 되었다.

초기에는 전원분배기능 및 배선정리기능을 가지는 fuse-relay Box가 등장하였으나 wire harness의 분할과 joint흡수에 부적합하고 조립공수에도 불리하여, joint흡수와 적층화 및 compact화를 실현한 J/Box가 개발되었다. J/Box는 제어 unit의 증가에 따른 회로수의 증가에 탑재부품의 일체화 및 통합화하여 중복된 전원선과 신호선을 줄이고 wire harness의 경로를 좀 더 세분화 시켜 더 많은 space를 확보할 수 있었다(대 전류 흡수 및 전원분배기능..). 또한, wire harness의 생산성 및 조립작업성의 향상(조립 공수감소)과 품질안정성 도모, 생산라인의 자동화 용이성이 장점으로 부각되었다.[1]

그러나 자동차가 지능화, 고급화, 환경 친화적으로 발전되면서 전장시스템의 지속적 증가를 초래하였고 이러한 현상은 wire harness와 J/Box를 더욱 복잡화, 다양화시켜 전선 길이 및 접속점 수의 증가에 따른 전선의 효율적인 배치가 어려워지고 고장 확률을 증가시켜 탑승자의 안전을 위협하며, 전자장치의 비 집적화로 analog 부품의 이상발생시 각각의 동작시험을 통해야만 고장진단을 할 수 있고, 각각의 부품이 독립된 동작으로 사용자가 고장과 오작동을 인지하지 못하는 문제점이 발생한다.

따라서 본 연구에서는 J/Box의 이러한 문제점을 개선하고자 fuse 및 기계식 relay와 동등한 기능을 가지는 반도체 소자인 IPS(Intelligent Power Switch)의 적용과, PWM(Pulse Width Modulation)신호의 제어와 관련시스템의 최적화를 위해 MCU을 적용하여 접점 수를 감소시키고, diagnosis system의 도입으로 오류검출과 error data의 Display를 구현하였다. 안전과 관련된 회로에 대체회로를 추가하여 자동차의 안전성향상과 J/Box의 자체품질(중량, 크기, 가격 등)을 향상시킨 ISJB에 관하여 기술하고자 한다.

† 교신저자, 正會員 : 東海電裝 技術硏究所 硏究員
E-mail : msjung@dong-hae.com
* 正 會 員 : 東海電裝 技術硏究所 硏究員

接受日字 : 2007年 10月 31日
最終完了 : 2007年 12月 25日

2. J/Box

초기의 Box는 connector와 부품(fuse, relay, diode..)을 연결하는 간단한 Box형태로 시작되었다. 이러한 Box는 가장 전통적인 Box형태로 fuse Box와 relay Box로 구분되어 wire harness에 일괄조립으로 단기개발이 가능하지만, 필요에 따라 여러 곳에 분산되어 있고 Wire에 압착된 단자를 삽입하여 고정하는 형태로 되어있으며 joint다양화에 따른 부품수의 증가, 회로수 증가, 조립공수 증가, Cost 및 중량 상승, 품질 불안정 등의 단점이 있다.[1][2]

이러한 단점을 보완하기위하여 각각 분리된 fuse Box, relay Box, joint Box를 하나의 Box에 통합 설계한 것이 J/Box이다. 통합 설계된 J/Box는 Wiring의 단순화로 Wire의 중량이 감소되고, connector 접속방식으로 J/Box와 wire harness의 세분화가 가능해져 A/S향상 및 전자장치의 집적화로 부품의 품질과 조립성이 향상되었다.[1]

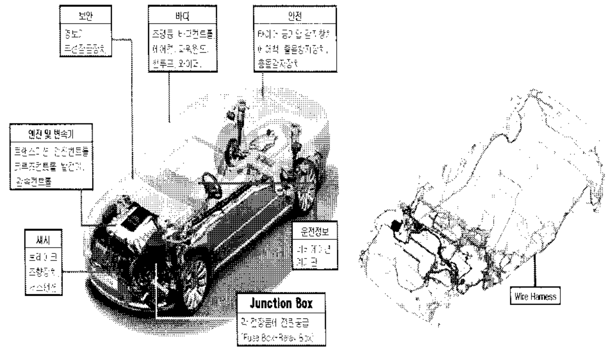
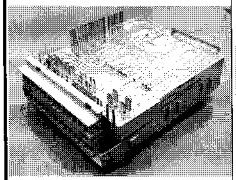
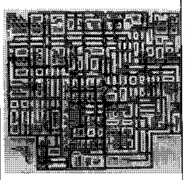
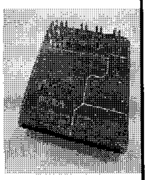


그림 1 자동차 주요부문 전장 장치와 wire harness
Fig. 1 Electronic device of a car and wire harness

J/Box는 type에 따라 busbar type, 전선압접 type, PCB type으로 구분된다.

표 1 type별 J/Box 형상
Table 1 J/Box shape by type

type / 구분	busbar type	전선압접 type	PCB type
탑재부			

Busbar type은 가장 일반적이고 전통적인 형태로 busbar에 의한 joint흡수 및 busbar의 적층화로 compact화가 가능하고, 전기전도율이 높은 비철금속을 원재료로 사용하여 대전류회로에 많이 적용된다. 전선압접 type은 저 전류에 적용된 busbar를 전선으로 대체하여 다양화된 시스템에 대해 유동적인 설계가 가능하게 하였다. 또한 회로증가 및 회로변경이 까다로운 busbar의 금형삭감이라는 장점을 가지게 되었다. PCB type은 PCB 기판에 회로를 구성하기 때문에 유동적인 설계가 가능하고, relay 및 fuse의 집적화로 compact화, 경량화를 이루었다.[1]

표 2에서 J/Box의 장·단점을 구분하였다.

표 2 J/Box의 장·단점 비교
Table 2 J/Box's advantage and shortcoming comparison

설명	busbar type (금형 Stamp)	전선압접 type (전선/동선)	PCB type (인쇄기판)
회로 변경 대응성	제한적	우수	우수
Tooling Cost(설변후)	높음	보통	보통
회로 조립 단계수	우수	보통	우수
전장품 사양 증가 대응	부분적 가능	부분적 가능	부분적 가능
설변 대응 기간	3개월	1~2개월	1~2개월
회로수 감소율	우수	우수	우수
Splice 감소율	우수	우수	우수
평균 선경 Size 감소율	우수	보통	보통
생산성	우수	보통	우수
품질 개선 효과	우수	우수	우수
회로 최적 설계	보통	보통	우수
장착 위치	엔진/실내	실내	엔진/실내
내구성	우수	보통	보통
Harness 자동화	부분가능	부분가능	우수
차지 면적 및 중량	큼	작음	최적화
비고	wire harness 분활화 (콘넥터 접속)	wire harness 분활화 (콘넥터 접속)	wire harness 분활화 (콘넥터 접속)
	설계, 회로변경 난이	전원 회로부 busbar 회로설계 변경 유리	전원 회로부 busbar
	busbar 가공 한계 (min 1sq)	전선회로 한계 (0.5/0.85sq)	기판 Cost 高
	ECU (Plug in)	ECU (Plug in)	ECU (Plug in) 내포 가능

표 2에서 나타낸 특징으로 busbar type이 가장 많이 사용되어 지고, 중량과 부피의 문제로 인하여 각 type의 장점을 취합하여 전원부와 같이 대전류가 흐르는 곳은 Bubar를, 소전류가 흐르는 곳에는 PCB나 전선 압접 type을 사용한

type혼용 J/Box를 개발하고 있는 것이 현 추세이다.

3. Propose ISJB

J/Box는 busbar type, PCB type 또는 type 혼용 J/Box로 제품화되고 있으나 전자장치의 비 집적화로 전장품의 고장이 발생한 경우 문제점 진단의 어려움이 있으며, 각각의 부품이 독립된 동작으로 사용자가 고장, 오동작을 인지 못하는 경우도 발생한다. 이를 위해 J/Box에 MCU를 채용하여 정보의 저장, 판독, 실행 data의 모니터링으로 실시간 고장진단이 가능하도록 설계하였다.

자동차의 전자솔루션 콘텐츠의 증가로 고성능 시스템의 구현이 자동차 산업의 주요 동향 가운데 하나이다. 이러한 동향으로 수많은 어플리케이션을 겨냥하고자 저·중·고 전력관리에 적용되는 정교하고 고성능인 저가형 실리콘 디바이스(IPS)들이 개발되었다. 전력관리용 디바이스는 서로 다른 부하(모터, 벨브, 램프 등)를 구동하기 위해 전기기계식 릴레이 대신 사용량이 점점 더 증가하고 있다. 이들 디바이스는 부하 스위칭의 기본 기능과 더불어 과부하 및 단락 보호, 진단 기능, 전자기 호환성 향상 등의 추가 이점을 제공하고 동시에 솔더링 할 수 있는 SMD 디바이스를 지원하여 다른 전자부품보다 제조비용 이점을 가진다.[3][4]

대다수의 어플리케이션(예: 모터제어 또는 조명)에서는 릴레이로는 실행 불가능한 PWM 신호에 의해 IPS를 구동하도록 되어 있다.[3] 따라서 마이크로 컨트롤러에 대한 진단 피드백 등의 특정 요구사항 준수와 모터와 램프 등의 부하 구동에 널리 사용되는 PWM 작동과 호환가능하게 설계 하였다.

IPS와 MCU는 PCB에만 탑재할 수 있다. IPS로 부하제어를 수행하면 fuse와 relay의 기계적 접점이 불필요하게 되므로 Arc 발생 등의 고장원인을 최소화할 수 있고 부품 Size의 소형화로 차량 탑재성이 향상된다. MCU를 적용하여 현재 상태를 모니터링 하고 분석하며 부하단 및 기타 시스템으로의 상황통제 기능을 구현하였다.

자동차용 반도체는 자동차 내•외부의 정보를 측정하는 장치인 센서, 엔진, 트랜스미션 등의 ECU(Electronic Control unit)와 모터 등의 구동 장치(actuator)에 사용되는 반도체이다. 이러한 차량용 반도체는 PC 및 일반 가전제품 등에 사용되는 반도체와 차별화된 기술과 고기능성이 요구되며 운전자의 생명과 직결되기 때문에 높은 수준의 신뢰성이 요구되어 내고열, 고내압, 내진동의 엄격한 기준이 적용되어야 한다.

그림 2의 그래프에서 자동차 시스템에서 가장 문제가 많이 발생되고 있는 분야는 전기•전자 장치임을 알 수 있다. 자동차용 파워 디바이스 및 제품의 안전성과 신뢰성을 확보하기 위한 정책적인 대안으로서 시행되고 있는 제조물 책임법(PL)의 대응 방안으로서도 반드시 신뢰성 기술의 현장접목은 필수 불가결한 사항이다.[3] 신뢰성 기술의 현장적용에 있어 기존에 적용된 QS9000으로는 광범위한 현장의 신뢰성 문제를 극복하는데 한계가 있기 때문에 이러한 한계극복을 위한 새로운 대안으로 논의되고 있는 방법들을 적용하였다.

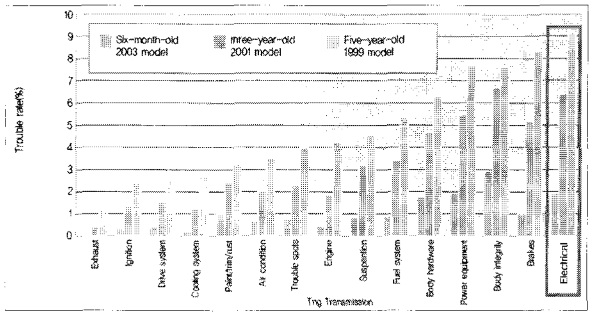


그림 2 자동차 부품 고장 비율

Fig. 2 Breakdown ratio of auto-component

기존의 busbar type의 분해도와 개발한 ISJB의 분해도 및 실차 장착 모습을 그림 3, 그림 4, 그림 5에 나타내었다. busbar type은 6층의 busbar와 7층의 절연판으로 구성된다. 이러한 busbar type을 2장의 PCB기판을 이용하여 ISJB를 설계하였다. 모든 기계식relay(18개)는 FET로, 32개의 fuse 중 4개를 전류센서로 대체하여 하였다. ISJB는 busbar type보다 compact(부피, 중량)한 설계하였지만 실차 테스트를 위하여 양산차종의 busbar type과 동일 크기로 제작하였다. 또한 반도체 스위치와 MCU의 적용으로 접점 수가 줄었고, 과부하 및 단락보호를 위하여 회로진단에 필요한 전류검출 회로를 적용하여 오류검출 및 오류 data를 display하였고, 안전과 관련된 회로는 대체 회로를 추가 구성하였다. Battery에서 PCB기판에 순간적으로 대전류가 유입되는 것을 방지하기위해, 1개의 Box에 PCB기판과 별도로 절연이 가능한 insert 사출 기법을 도입하여 근본적으로 대전류와 소전류의 충돌을 방지하는 2원화 구조를 갖는 J/Box를 설계하였다.

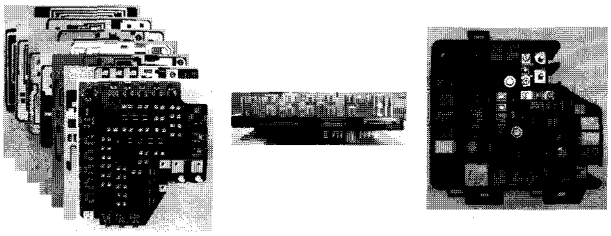


그림 3 버스바 타입

Fig. 3 busbar type

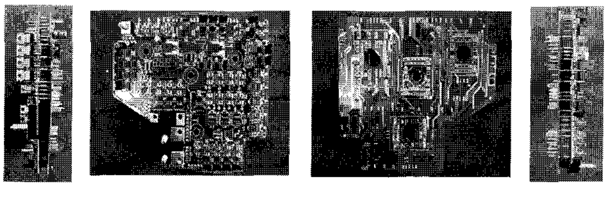


그림 4 ISJB 분해도

Fig. 4 ISJB's deal drawing

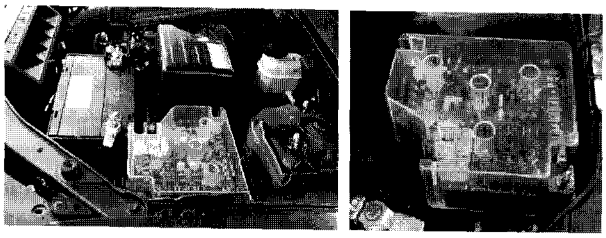


그림 5 ISJB 실차 장착 모습
Fig. 5 ISJB installation image

표 3 busbar type J/Box와 Smart J/Box 비교
Table 3 Comparison of busbar type J/Box and Smart J/Box

설명	busbar type J/Box	ISJB
회로 변경 대응성	제한적	우수
전장품 증가에 대한 대응성	제한적	우수
설계변경 대응 기간	보통	짧음
회로 최적 설계	보통	짧음
공간 활용도	낮음	높음
초기 투자비	적음	적음
생산성(BOX)	낮음	높음
장착성(자동차)	우수	우수
장착위치에 따른 방수성 확보	보통	우수
Power Switching	릴레이	FET
Intelligent	없음	MCU
회로보호 (Battery)	fuse	FET
중량	보통	최적
집적도	낮음	높음
발열	우수	보통
단자수	과다	최소
단자 접촉 불량	내포	최소
부품수명(relay)	제한적	반영구적
부품교체	우수	보통
진동불량(회로간 절연성)	높음	낮음

4. Simulation

4.1 IPS

종형 구조는 고내압화/저on 저항화에 적합한 구조이며, 현재 중/고내압(VDSS=200V 이상의 소자)의 많은 디바이스에 적용되고 있다. 종형 구조에서도 저내압(100V 이하) 소자에서는 다시 플레이너와 트렌치의 2종류가 제조되고 있지만 일반적으로 저용량(저Qg, 저Qgd), 고속 스위칭 특성 면에서는 플레이너가 유리 하고, 저on 저항 특성에서는 트렌치가 유리하다고 할 수 있다. 그러나 최근에는 프로세스나 제조장치의 진보에 의해 트렌치 구조에서 저용량화가 상당히 진행되어 그 차이는 사용하는 응용기기 측에서 볼 때 거의 구별할 수 없는 레벨로 발전 되었다.

이상과 같은 점에서 종형 구조의 파워 MOSFET는 고내압, 대전류, 저on저항이라는 특징으로 스위칭 소자로서 최적이다. 그리고 스위칭손실을 줄이기 위해 저 Q_{gd} 특성뿐만 아니라 게이트 내부저항(Rg)이 낮은 플레이너 구조를 채택하였다.

표 4 파워 MOSFET의 구조와 특징
Table 4 Power MOSFET's structure and characteristic

구조 / 구분 / 특성	종형구조			횡형구조	
	저내압 (100V 이하)		고내압 (플레이너)	저내압	고내압
	플레이너	트렌치			
고내압화	–	–	◎	–	△
저on저항화	○	◎	△	△	×
저 Q_g	○	○	○	◎	◎
저 Q_{gd}	◎	○	○	◎	◎
특징	고내압, 대전류, 저on 저항			고속, 고주파 특성	
응용분야 용도	• DC, DC컨버터 • 소형 모터 구동 • 자동차 전장 기기		• AC/DC스위칭전원 • UPS 전원 • 인버터	• RF 엠프 출력 (수MHz ~ 수GHz)	• 고주파 전력증폭 (기지국 방송기기)

$* Q_{gd} = FET\ Gate - Drain$ 동작점

또한, 에너지절감이나 배출가스저감 등의 환경에 대응해야하고, 사용되는 환경이 고온이므로 저손실, 즉 저on저항 특성의 소자가 바람직하지만 부하단락 등의 파괴 내량을 확보해야 한다. 파괴 내량을 확보하기 위하여 intelligent 회로 내장, 보호회로의 간략화, 고신뢰성을 목적으로 하는 부하단락보호+diagnosis 출력단자 장착, 온도 검출기능+전류검출 회로를 개발하였다.

파워 MOSFET는 자동차의 battery 전원인 DC12V를 on/off하여야 하고 전류값이 높으므로 파워 MOSFET의 선정에서 전압/전류/on저항이 매우 중요하다. 따라서 다음과 같은 기준으로 IR사의 IRF1503을 선정하였다.

표 5 IRF1503의 사양
Table 5 IRF1503's specification

구분	IRF1503	선정기준
전압 (VDSS)	30V	DC12V의 1.5배 - DC18V이상
전류 (ID)	78A	최대 전류의 1.5배 - FET 통전 전류에 의존 - J/B에 흐르는 40A 기준(60A이상).
저항 (on-RDS)	3.3mΩ	열문제로 인하여 최대한 작은 것.

파워 MOSFET를 on/off하기 위해서는 source핀의 전위보다 10V정도 높은 전위의 전원이 필요하므로 DC/DC 컨버

터로 DC12V를 승압하여 DC24V를 만들어 파워 MOSFET의 구동전압으로 사용하였고, on/off는 포토커플러(PC817)를 적용하였으나 고속 on/off가 불가능하므로 고속으로 안전하게 on/off가 필요하면 전용 driver IC의 채택이 필요하다.

4.2 전류검출 System

전류를 검출하기 위한 전류 검출부의 내부 저항은 전류값과 함께 발열과 밀접한 관계가 있다. 따라서 전류 검출부의 내부저항이 매우 작은 것을 선정하였다.

본 연구에서 각 파워 MOSFET에 흐르는 전류를 검출을 위해 내부저항이 매우 작은 Allegro사의 전류센서를 사용하였는데, 15A이하에는 ACS706ECL-05C를 선정하였고, 15A보다 큰 전류가 흐르는 곳에는 ACS754KCB-150을 선정하였다.

표 6 전류센서
Table 6 Current sensor

구분	ACS706ECL-05	ACS754KCB-150
측정범위	-15A ~ +15A	-150A ~ +150A
출력	133mv/A	13.3mv/A
내부저항	1.5mΩ	0.1mΩ

4.3 Diagnosis System

각 부분의 전류값, 과전류상태, 파워 MOSFET의 고장상태, 파워 MOSFET의 on/off상태 등을 key조작으로 표시부에서 확인/감시가 가능하게 하였고, 모든 relay를 FET로, 4개의 fuse를 전류센서로 대체하여 MCU가 모니터링 하도록 하였다.

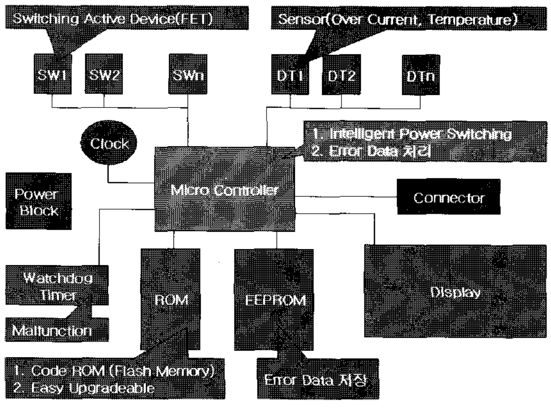


그림 6 Smart J/Box 블럭도
Fig. 6 Smart J/Box Block

그림 7은 모니터링시스템의 구성도이다.

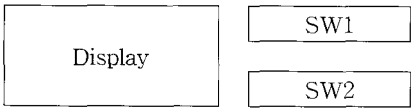


그림 7 표시부와 Switch부
Fig. 7 Indication department and Switch department

[SW2]를 누르면 표시가 c_F r_F t_L t_R 의 순서대로 바뀐다.

c_F : CON FAN
r_F : RAD FAN
t_L : TAIL LH
t_R : TAIL RH

표시가 깜빡이면 해당 파워 MOSFET가 고장 상태 (단, 고장검출은 해당 파워 MOSFET가 off상태인데 전류가 흐르고 있을 때이다. 해당 파워 MOSFET가 on상태일 경우에는 FET의 고장유무를 판단할 수 없다.)

c_F 표시 상태에서 [SW1]을 누르면 표시가 00.0 on c_F 의 순서대로 바뀌고 각 상태는 다음과 같다.

00.0 : 숫자가 나타나면 해당부위를 통해 흐르는 전류의 값을 의미한다. 여기서 파워 MOSFET의 on/off신호가 on인 상태에서 과전류가 흐르면 표시가 oc 로 바뀌며, 이는 over current(즉, fuse 단선)를 의미하고, 이 상태에서는 파워 MOSFET의 출력을 강제로 off시킨다. 파워 MOSFET의 on/off신호가 off상태로 바뀌면 over current상태는 해제되고, 표시가 다시 숫자로 바뀐다.

on : 해당 파워 MOSFET의 on/off신호가 on인 상태를 나타내고, off인 상태에서는 표시가 off 로 된다. (이는 파워 MOSFET의 출력상태가 아니고, 파워 MOSFET의 on/off 신호의 상태를 나타낸다.)

r_F or t_L or t_R 표시 상태에서 [SW1]을 누르는 경우도 위와 같은 roof로 동작하게 구성하였다.

특히 안전과 관련 있는 ABS 및 에어백과 연결된 회로에 오류가 발생하여 과전류가 흐를 경우 부품이나 회로가 파괴되어서는 안 된다. 또한, 단락상태에서 회복했을 때 정상 동작을 재개할 필요가 있다. 즉 단락 등으로 사양에서 요구되는 전류에 비해 더 큰 전류가 흐를 때에는 보호회로가 필요하다[4].

이러한 보호회로는 출력 전류를 측정하여 검출하고, 검출된 출력 전류가 허용된 값을 초과하면 과전류 보호회로가 동작하게 된다.

과전류 보호회로는 과전류가 발생했을 때 허용 전류를 초과하여 전류가 흐르지 않도록 PWM회로에 작용하여 최우선적으로 펄스폭이 줄어들게 설계하였다. 여기서 최우선적으로 동작한다는 것이 보호회로의 포인트이고 MCU에서 출력 전류가 일정해지도록 PWM의 펄스폭을 제어하도록 설계하였다. 회로를 파괴로부터 지키기 위해 과전류 보호회로가 동작되는 전압은 일반적으로 사양에서 결정되지만 과부하에 가장 약한 디바이스의 출력 전류를 보호회로의 동작 전압으로 선택하였다. 따라서 장치가 고유의 기능을 할 수 있도록 구성하여 안정성을 높였으며, 발생된 error data는 그림 6의 EEPROM에 저장하여 필요시 reading하여 과거차 문제점 및 A/S 반영이 가능하도록 설계하였다.

4.4 개발기술 평가방법 및 평가항목

개발목표의 조건과 범위는 다음과 같다.

표 7 정량적 개발 목표 항목
Table 7 Quantitative development target item

개발항목	단위	개발목표	비고
Operation voltage	V	12 ± 10%	- ES91820-05 Spec 기준 - JASO D001-94 Spec 기준
전압 강하	mV/A	초기 : 3mV/A (1접촉당)이하	
Current Consumption	mA	500이하	
Leak Current	mA	3이하	
과전류 통전	-	135%이상에서 차단 및 대체회로 통전	
Operation Temperature	℃	-40 ~ +140	
열충격	℃	-40 ~ +120	
전자파 평가	V/m	60, Region Ⅱ	
내절연성	Mohm	100이상	
커넥터 삽발력	kgf	20p : 18	
내충격	-	자연낙하(1m) 후 파손 없음	
PCB 패턴 내구	-	소자의 용량 1.5배 초과 변형 없을 것	

높은 신뢰도가 요구되는 자동차 시스템에 있어서 온도인자는 전자부품이 전자장비 내에 탑재된 후 부품의 작동 온도에 따라 변화하므로 신뢰도에 영향을 준다. 따라서 신뢰도를 높이기 위해 발열에 대해 전자장비의 최적 설계와 시스템의 특성 예측에 필요한 시뮬레이션 data의 검증이 필요하다. 그리고 주요 발열 부품인 FET와 전류센서는 이 문제를 고려하여 선정하였으나 필요한 경우 방열을 위해 heat sink를 설치하거나, 적절한 방열 대책을 세워야 하기 때문에 온도 분포에 관한 해석이 선행되어야 한다.

relay를 IPS로 대체하기위해 대전류의 적정분배 및 제어, 전류 흐름으로 방열의 효과적 대체 기법 등이 발열에 대한 설계 기법의 주요 point이다. 또한 각 작업에 대해 데이터 추출, 요소 분할, IPS, 경계 조건의 입력, 접촉점의 설정 등이 실제의 작업 요소이고 열 해석의 순서는 그림 9와 같다.

본 논문에서 열 해석은 첫째 실 장기부하 조건 입력, 둘째 탑재부품간의 고유 발열량 입력, 셋째 원소재의 고유 물성치 입력, 넷째 포화상태의 조건에서 열해석 온도분포와 실 평가 data 비교분석의 순서로 전개하였다.

현재 전자장비의 신뢰도 예측에는 BellCore를 비롯하여 CNET, MIL-STD-217F, HRD5 그리고 China 299B등 다양한 신뢰도 모델이 사용되고 있다. 온도에 의한 시간실패율(time-to-failure)의 예측을 위해 온도 가속인자(Temperature acceleration factor) π_T는 일반적으로 Arrhenius 모델의 형태를 가진다.[3]

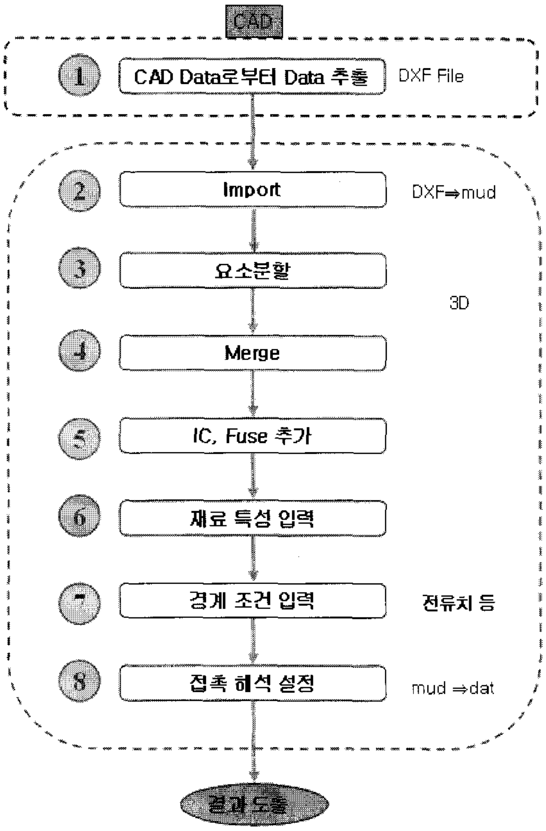


그림 8 열 해석 순서
Fig. 8 Thermal analysis

표 8은 각 신뢰도 모델마다의 π_T를 나타낸다. 따라서 신뢰도를 높이기 위하여 가장 먼저 작동 온도를 낮추거나 고열점을 제거하는데 초점을 두어야 한다. [3]

표 8 신뢰도 모델별 온도가속 인자 (π_T)
Table 8 Temperature accelerator

Model	π_T(온도 가속인자)
HRD5	$26000 \cdot \exp\left[\frac{-3500K}{T_{junc}}\right] + 1.8\times10^{13} \cdot \exp\left[\frac{-11600K}{T_{junc}}\right]$, $T_{junc} \le 70℃$
CNET	$A_1 \cdot \exp\left[\frac{-3500K}{T_{junc}}\right] + A_2 \cdot \exp\left[\frac{-11600K}{T_{junc}}\right]$
MIL-HD BK-217F	$0.1\exp\left[-A \cdot \left[\frac{1}{T_{junc}} - \frac{1}{298K}\right]\right]$

부품들이 실장된 PCB기판의 면적은 $170mm \times 180mm$이다. 또한 PCB는 2온스의 양면 구리층과 FR4-에폭시 층으로 구성되었으며 두께는 $1.6mm$이다.

전장품의 전자부품들은 모두 PCB위에 장착되므로 PCB의 열전도도(thermal conductivity)가 모델링 되어야 한다. 일반적으로 구리와 에폭시의 열전도 특성 차이가 크기 때문에 PCB의 열전도는 일반적으로 이방성(anisotropic) 구조를 갖게 된다. 이러한 이방성은 전도성을 계산하는데 많은 어려움이 따른다. 그러므로 PCB를 온도에 대해 등방적(isotropic) 전도 성질로 가정하여 보드의 수평 성분과 수직성분에 대해 근사화하는 유효 전도도 계산방법이 사용된다.[4]

수식(1)은 유효 평면(parallel) 성분 수식이다. N_c는 구리층의 개수이며, N_g는 에폭시(glass-epoxy) 층의 개수이다. 이때 t는 PCB의 총 두께이며 $t_{c,i}$와 $t_{g,i}$는 i 번째 구리와 유리층의 두께를 나타내며 k_c와 k_g는 구리와 유리의 전도도 (conductivity)를 나타낸다. 그리고 t는 PCB 전체의 두께를 나타낸다.[7]

$$k_{p,e} = \frac{\sum_{i=1}^{N_c} k_c t_{c,i} + \sum_{i=1}^{N_g} k_g t_{g,i}}{t} \tag{1}$$

그러나 AT&T의 Bell 연구소에서 발표된 논문에서 실험 결과를 토대로 이방성을 가지는 PCB의 전도특성을 보드-평균(board averaged)화 하여 아래와 같은 수식을 유도하였다.[8]

$$K_p = 0.8 + 350\left(\frac{Z_{cu}}{Z}\right) \tag{2}$$

이때 K_p는 PCB 평면의 전도도이다. Z_{cu}는 보드내의 구리층의 총 두께를 합한 값이며 Z는 PCB 보드의 전체 두께가 된다. AT&T의 논문에는 위의 수식으로 계산된 열전도율과 실제 측정 전도율의 값이 10% 오차내외 임을 보여준다.[4]

하지만 위 식은 PCB의 구리층의 구리비율이 반영되지 않다. 구리의 비율에 따라 전도도가 다르기 때문에 구리의 가중치(weight factor)를 고려하여야 한다. 따라서 식(2)의 Z_{cu}에 구리의 가중치를 이용한 수식을 적용하였다.[9]

$$K_{PCB} = 0.8 + 350 \times \left[\frac{\sum_{i=1}^{m} t_i \times w}{\sum_{i=1}^{m} t_i + \sum_{j=1}^{n} t_j}\right] \tag{3}$$

한편 위 수식에서 m은 PCB를 구성하는 구리층의 개수이며 n은 에폭시층의 개수이다. 본 논문에서는 식(3)와 같이 가중치를 고려하여 열전도도를 계산하였다. 위의 방법으로 구한 열전도도와 상용프로그램인 Frigus Primore사의 Bcond를 이용하여 구한 전도도의 차이는 1% 오차 범위를 가진다. 사용되는 PCB를 대상으로 위 수식을 이용하여 계산하면 열전도도는 6.925[W/mK]이며 Bcond 프로그램으로 계산된 열전도도는 7[W/mK]이다.

본 논문에서는 read-in 방식을 사용하여 CAD로 설계한 3차원 모델을 입력하였고 PCB와 부품의 기하학적 구조로 인해 복잡해진 열전도도 모델에 비해 간단히 계산할 수 있는 기법을 활용하였으며 발열체(heat source)인 각 소자에 의해 소자 상호간의 열적 전도 영향을 계산하기 위하여 열력(thermal force) 모델을 이용하였다. 그리고 전체 모델을 자동요소분할 하였고, 퓨즈와 FET 및 전류센서와 패턴의 경계 부분은 GLUE기능을 사용하여 서로 절점을 공유하였다.

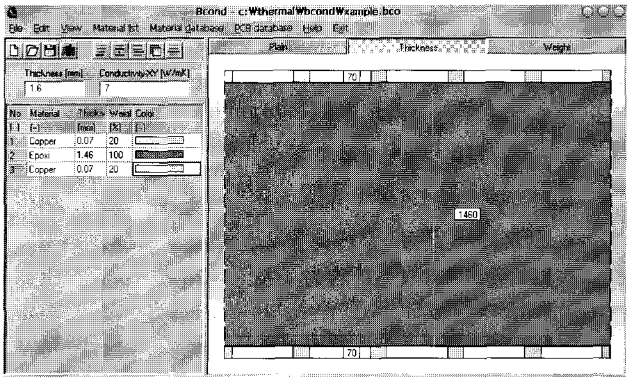


그림 9 PCB 열전도도 계산 결과 - Bcond 프로그램
Fig. 9 PCB's thermal conduction result

upper와 lower PCB의 퓨즈와 FET 및 전류센서 쪽의 component 패턴은 3D Solid 모델로 electric thermal solid 요소를 사용하였고, 안쪽 Solder 패턴은 electric thermal shell요소를 사용하여 유한요소 모델을 구축하였다.

upper와 lower PCB의 패턴은 jumper pin으로 연결시켰으며, 상·하 PCB 각각의 component 패턴과 solder 패턴은 via hole을 모델링하여 연결시켰다. 이러한 유한요소 모델링에 electric thermal link요소를 사용하였다.

표 9 탑재부품 및 기타 접촉부 경계조건 입력
Table 9 Boundary conditionv

부품	접점부 명칭	가용부 저항[mΩ]	접촉부 저항[mΩ]	전류치 [A]	접촉 발열량[W]
fuse	A	0.32	0.32	100.26	6.433
	I	2.49	0.40	23.85	1.645
	L	5.77	3.00	5.91	0.306
	C	2.97	0.40	4.64	0.072
	F	8.95	3.00	3.82	0.174
	J	2.97	0.40	5.15	0.089
	B	2.49	0.40	12.12	0.425
	E	5.77	3.00	4.54	0.181
전류센서	E		3.00	0.66	0.003
	F		0.40	12.78	0.560
	H		0.40	18.87	1.199
	D		3.00	2.14	0.55
FET	L		0.040	5.91	0.091
	C		0.040	4.64	0.052
	F		0.040	3.82	0.038
	D		0.040	4.81	0.060
	E		0.040	4.54	0.054
	F		0.040	6.39	0.107
	K		0.040	18.87	0.929
볼트 체결부	A		0.10	100.26	0.079

표 10 PCB 열해석에 사용된 소자
Table 10 Parts for thermal analysis

소자 규격	소모 전력(W)	비고
PIC18F2420	1	MCU
IRF1503	330	FET
ACS754KCB-150	0.05	전류센서(대전류용)
ACS706ECL-05C	0.05	전류센서(소전류용)
LM3524	1	PWM IC

표 11 발열량 계산
Table 11 Heating value calculation

내용		비고
fuse 사양 입력 발열량 계산	fuse 입력. 전류치 입력.	모델의 종류 명확히 표기.
전류센서 사양 입력 발열량 계산	전류센서 입력. 전류치 입력.	모델의 종류 명확히 표기.
FET 사양 입력 발열량 계산	FET 입력. 전류치 입력. 접점 사용법 지정.	모델의 종류 명확히 표기.
PCB pattern 데이터 입력 발열량 계산	Pattern width/분할 No./형상 치수 입력. 전류치 입력.	
체결부 데이터 입력 발열량 계산	Nut등 입력. 분할 No. 입력. 전류치 입력.	
기타부품 발열량 입력	기타 부품의 명칭/사이즈/발열량 입력. V.Flux 계산. 대류량, 방사열, 고유체적 저항	부품 사이즈 입력이 없으면 V.Flux가 에러 표시 된다.
Point current 설정용 입력 데이터의 기록	전선을 연결한 ISJB로 Joule 열해석.	전선을 출구마다 묶은 모델을 작성할 때 어느 전선이 어디에 접속 했는지 명확히 표기.
간이 발열량 계산서 작성 완료		

탑재 부품의 열 분포계산에 필요한 소자들과 탑재 부품 및 기타 접촉부 경계조건 및 발열량 계산은 표 9, 10, 11과 같다.

PCB에 장착된 한 개 이상의 IPS의 열관리는 actuator나 lamp 구동을 위한 주요 쟁점 가운데 하나이다. actuator나 lamp의 PWM은 PCB뿐만 아니라 IPS의 과열을 방지하기 위해 올바른 PCB 열 layout에서 고려하지 않으면 추가 전력 손실을 초래한다.[10]

IPS에 의한 총 평균 전력 손실(P_{avg})은 다음 공식으로 구할 수 있다.

$$P_{avg} = \delta P_{DC} + f(E_{swon} + E_{swoff}) \tag{4}$$

P_{DC} : ON상태중에 소비된 전력
E_{swon} : 스위치가 켜져 있는 동안 소비된 에너지
E_{swoff} : 스위치가 꺼져있는 동안 소비된 에너지
f : PWM주파수
δ : duty cycle

주어진 주변 온도(T_{amb})에서 IPS의 평균 접합 온도(T_{javg})는 다음공식으로 구할 수 있다.

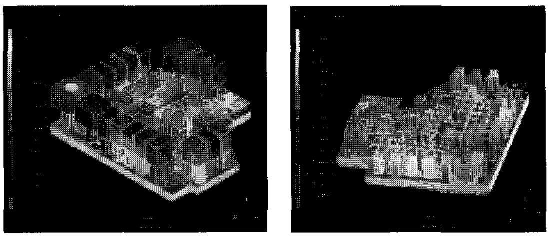
$$T_{javg} = T_{amb} + R_{thj-amb} \times P_{avg} \tag{5}$$

$R_{thj-amb}$: 접점과 주변사이의 열저항

$R_{thj-amb}$는 PCB의 패키지 및 열 레이아웃(구리의 냉각 면적 및 구리 레이어의 수에 따라 달라질 수 있다.

식 (4), (5)로 구한 IPS의 접합온도를 참고하여 PCB pattern을 설계했으며 다음과 같은 simulation 결과를 구하였다.

해석Tool은 ANSYS를 사용하였고 busbar type과 ISJB의 열해석 결과를 그림 10에 나타내었다.



busbar type 열해석 결과   ISJB 열해석 결과

그림 10 열해석 결과 비교
Fig. 10 Thermal analysis comparison

그림 10의 해석결과에서처럼 두 가지 type의 온도분포가 비슷하게 나타났으며, 따라서 방열에 대해 ISJB가 busbar type보다 나쁘지 않음을 확인할 수 있다.

접촉점에 대한 열해석 결과는 그림 11과 같다.

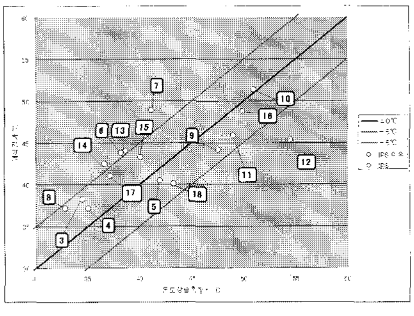


그림 11 접촉점 열해석 결과
Fig. 11 Thermal analysis result for point of contact

그림 11에서 접촉점에 대하여 가상의 열해석 결과와 실제 시험 data를 비교한 결과 오차가 5℃이내였지만 그림 12의 도달 온도에서는 가상의 열해석 결과와 시험 data의 오차가 큰 것을 알 수 있다.

ISJB의 발열에 대한 열해석온도와 실평가온도를 비교하여 그림 12에 나타내었다.

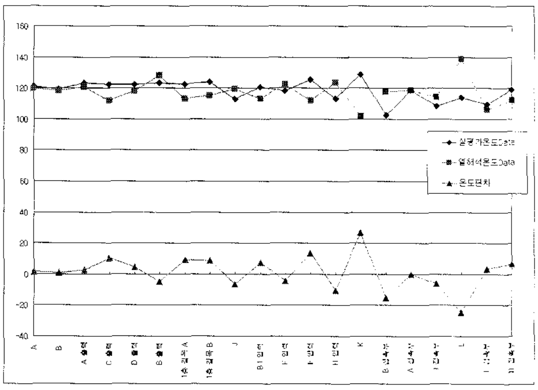


그림 12 도달온도 비교

Fig. 12 temperature rating comparison

그림 12에서 각각의 도달온도와 상승온도를 비교한 결과 일부 측정 data에서 오차가 크게 형성된 것을 알 수 있다. 따라서 열해석결과와 실제평가에 대한 현상의 평가치가 동등하다는 보장은 할 수 없으나 현상의 수치 해석으로 결과를 도출하여 제품 제작전에 사전성능확인을 실시하여 문제점을 파악하고 목적편차를 줄일 수 있다. 따라서 수치해석 결과와 평가결과의 검증을 실시해 열전달율을 최적화하는 방법으로 열해석과 실제평가의 온도상승결과를 비교하면 상대적으로 열해석 온도분포가 실제평가보다 온도분포가 낮았다. 이것은 요소 분할, 재료의 특성, 주위온도와 경계조건 및 기타상황에 따른 조건이 상이하여 편차가 발생하였다. 이러한 편차를 줄이기 위해 입력 조건을 좀 더 밀화 하여 정확하게 기입할 필요가 있다.

표 12 온도 상승치 비교

Table 12 Rise temperature comparison

NO	측정 회로명	실 평가 온도 data	열해석 온도 data	차이
1	A	121.2	119.7	1.5
2	B	119.46	118.5	0.96
3	A 출력	123.36	120.7	2.66
4	C 출력	122.26	112	10.26
5	D 출력	122.47	118	4.47
6	B 출력	123.34	128.2	-4.86
7	1층 길목 M	122.54	113.3	9.24
8	1층 길목 N	124.06	115.2	8.86
9	J	112.78	119.3	-6.52
10	B1 입력	120.61	113.3	7.31
11	E 입력	117.99	122.3	-4.31
12	F 입력	125.53	111.8	13.73
13	H 입력	113.16	123.7	-10.54
14	K	128.81	101.8	27.01
15	B 접촉부	102.53	117.8	-15.27
16	A 접촉부	118.86	118.9	-0.04
17	I 접촉부	108.42	114.3	-5.88
18	L	113.96	138.8	-24.84
19	F 접촉부	109.57	106.04	3.53
20	H 접촉부	119.1	112.2	6.9

특히 과전류 상태에서 전류가 150A이상 흐를 수 있고 분위기온도(80℃)의 포화조건으로 140℃까지의 온도분포가 확인되는 전원 입력단과 A회로에 발열문제가 우려되어 전원단은 busbar로 joint화하여 보강하고, A회로에는 PCB공정에서 pattern에 solder mask를 풀어 할(납을 입히는 공정)처리로 pattern을 보강하였다.

5. 결 론

본 연구에서는 자동차의 전자솔루션 콘텐츠 증가로 고성능 시스템을 구현하였을 때 발생하는 여러 가지 문제점 해결과 전장품의 중량과 부피의 감소 및 생산성증대와 원가절감을 위하여 기존의 busbar type을 PCB type으로 대체하고 절연판을 제거함으로써 중량을 줄였다.

차량용 반도체를 적용하여 부품의 network화하여 정보의 재가공이 가능하게 되었고, 부품이나 pattern의 고밀도 배치로 소형화하였고, 기판에 의한 회로변경이 용이하여 고밀도 실장이 가능하게 되었다. 또한 전장품 증가로 인한 차량내 전기에너지의 효율적인 발생 및 저장 그리고 분배의 관리가 가능하여 전류검출 및 diagnosis system을 내장하고 고장이나 오작동에 대하여 운전자에게 정보를 전달하여 위급 상황에 대처할 수 있도록 정보를 Display 하고 안전과 관련된 회로는 대체회로를 구성하였다. 그리고 PCB와 자동차용 반도체들이 busbar와 기계식 relay 및 fuse 보다 열에 민감하여 열해석 결과와 시험data에서 발열량이 더 높게 나타나 부분적인 busbar사용과 pattern에 할 작업을 하여 차량의 안전성과 품질의 향상을 기대할 수 있다.

현재 양산차종에 사용되는 busbar type J/Box의 정보를 바탕으로 ISJB를 설계하여 부하테스트 방법으로 각각의 부하에 대한 특성분석 및 제어만을 진행하였지만, 차량에서 집약된 성능 테스트 및 필드에서의 테스트 항목을 거치지 않아 차량 장착 시 발생할 문제점에 대해 미리 예상하여 대처할 수 있는 대책이 필요하다.

최근 들어서 제품의 개발납기 단축과 설계 및 시작품의 결함을 신속하게 추출하고, 문제점을 짧은 기간 내에 제거하기 위한 방법의 개발을 위한 초가속 신뢰성 시험 및 초가속 스크리닝 등의 기법 개발 활동이 활발히 전개되고 있으므로 제품 평가기술을 도입하여 테스트할 것이다. 향후 고온 및 저온에서의 안정성에 보다 유리한 metalcore 기판의 module화 방식을 추가 검토하고, 최소공간에서 최대의 전류를 흘릴 수 있고, device의 상태를 드라이버 회로에 실시간으로 센싱, 제어 가능하여 과전류, 회로단락, 온도감지, 정전기, 고속 switching 등의 부가기능을 수행할 수 있는 IGBT(Insulated Gate Bipolar Transistor)로 대체하고, ISJB와 부품간의 결선에 CAN(Controller Area Network)을 도입하여 부품들을 Network화함으로써 배선의 단순화와 무게 절감 및 고부가 가치를 창출하여 자동차 부품의 IT화에 대비하고자 한다.

참 고 문 헌

[1] 요시하키 사와키, “일본 내 Junction Box Trend", 후루카와 내부 연구 보고서, pp1-35, January 2004

[2] 박원장 “자동차용 전장부품의 기술동향 및 경쟁력 분석", 산업연구원, pp1-101, April 1987

[3] 오영관, “자동차용 반도체 '가속페달'을 밟아라", 자동차용 반도체 및 전자부품 선택 가이드, pp34-39, 2006

[4] 김병우, “미래형 자동차의 반도체 동향", 자동차용 반도체 및 전자부품 선택가이드, pp40-45, 2006

[5] Pradeep Lall, "Tutorial: Temperature As an Input to Microelectronics-Reliability Models," IEEE Trans. on Reliability, Vol. 45, no. 1, pp.3-9, March 1996.

[6] Allan D. Kraus and Avram Bar-Cohen, Thermal Analysis and Control of Electronic Equipment, Hemisphere Publishing Co., p573, 1983.

[7] Younes Shabany, "Component Size and Effective thermal conductivity of Printed circuit boards," in Proc. of ITHERM 2002, pp. 489-494, San Diego, USA, May 2002.

[8] K. Azar and J. E. Graebner, "Experimental Determination of Thermal Conductivity of Printed Wiring Boards," in Proc. of Twelfth IEEE SEMI-THERM Symposium, 1996, pp.169-182, Austin, USA, March 1996.

[9] 김주년, 김보관, “열전도 환경을 고려한 전장탑재물의 소자 열 해석", 대한 전자공학회 논문지, 제 43권 SC편, pp.60-67, 2006.09

[10] Luigi Guarrasi & Doriana Montella, “자동차 환경의 벌브용 PWM", 자동차용 반도체 및 전자부품 선택 가이드, pp46-52, 2006

[11] 이재춘, “지능형 세탁기용 인버터 전력모듈 설계에 관한 연구", 한양대학교 학위논문, pp.1-61,2000.08

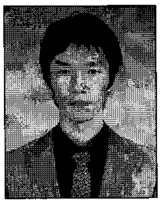
[12] 임상진, 이형철 “차량용 Permanent-magnet synchrinous motor 제어 시스템의 센서고장 진단", 한국자동차 공학회, pp1429-1434, 2006

[13] Mark L. Montrose, “EMC를 고려한 PCB 설계기술" 진안엠엔비, 2006

[14] 구자원, 신승우, 김병수, “전장품 열 분석 및 시험 기법", 한국자동차 공학회, pp1263-1268, 2005

[15] Dept of FEA, " Selected Problems for ANSYS Users", Ohmsa, pp85-90, 2005

저 자 소 개



정 민 수 (鄭 民 守)

1978년 12월 27일생. 2004년 대구대 통신공학과 졸업. 2006년 동 대학원 정보통신공학과 졸업(석사). 2007~현재 동해전장 기술연구소 연구개발팀 연구원

Tel : 031) 460-8664

Fax : 031) 454-3040

E-mail : msjung@dong-hae.com

김 문 겸 (金 文 兼)

1961년 8월 27일생. 1988년 성균관 대학 전자공학과 졸업. 2004~현재 동해전장 기술연구소 연구개발팀 책임 연구원

Tel : 031) 460-8661

Fax : 031) 454-3040

E-mail : mmshkim@hanmail.net

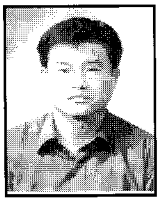
박 영 환 (朴 英 煥)

1958년 10월 25일생. 1977년 춘천기계공고 졸업. 1995년~현재 동해전장 기술연구소 연구개발팀 책임 연구원

Tel : 031) 460-8662

Fax : 031) 454-3040

E-mail : parkyh@dong-hae.com



방 순 영 (方 舜 榮)

1971년 2월 23일생. 1996년 영남 이공대학 금속공학과 졸업. 1996년~현재 동해전장 기술연구소 연구개발팀 선임 연구원

Tel : 031) 460-8663

Fax : 031) 454-3040

E-mail : bsy3851@empal.com