

# Fence 전극을 가진 ac PDP의 방전전압특성에 미치는 돌기 전극의 영향

論 文  
57-2-18

## Effect of Hump Electrode on the Discharge Voltage of ac PDP with Fence Electrode

董 殷 鏞\* · 玉 政 于\*\* · 尹 초 롬\*\*\* · 李 海 準§ · 李 晧 駿§§ · 朴 正 后†

(Eun-Joo Dong · Jung-Woo Ok · Cho-Rom Yoon · Hae-June Lee · Ho-Joon Lee · Chung-Hoo Park)

**Abstract** - One of the most important issues in fence-type PDP is low luminance and luminous efficiency. To improve luminance and luminous efficiency, new sustain electrode structure which contains long discharge gap is necessary. However, it causes rise of firing voltage. In this paper, a new fence electrode structure is proposed in order to solve these problems. To drop the firing voltage, tow hump shaped electrodes is added on the main discharge electrode, and distance between two humps is controlled. The experimental results show that the test panel with the narrow horizontal gap (40um) between two humps shows low firing voltage by 17V compared with 80um gap in spite of similar luminance and luminous efficiency.

**Key Words** : PDP, Cell structure, Firing voltage, Fence electrode, Luminous efficiency

### 1. 서 론

AC PDP (Plasma Display Panel)는 40-inch에서 100-inch 사이의 대형 FPD (Flat Panel Display)중에서 가장 각광받는 소자중의 하나이다. 많은 연구자들과 제조사들은 이러한 AC PDP의 성능향상을 위하여 노력하여 왔고, 최근 LCD (Liquid Crystal Display)와의 시장점유 경쟁이 가열되면서 더욱 더 연구에 박차를 가하고 있다.[1~4] 그러나 PDP가 대형 FPD시장에서 경쟁력을 확보하기 위해서는 휘도 및 효율의 개선, 제조단가 저감 등에 대한 연구가 필요하다.[5~8] 현재 시판되고 있는 PDP의 제조단가 중 약 70~80%가 구동회로 부분인데 이러한 구동회로부의 저감에 관한 연구가 현재 활발히 진행되고 있으며[9-11], 아울러 패널 제작단가의 저감을 위해서도 재료의 국산화 및 공정의 단순화 등의 측면에서 많은 연구가 수행되고 있다.[12-14] 본 논문에서는 ITO (Indium Tin Oxide)전극을 이용한 구조보다 휘도는 다소 낮지만 PDP의 가격저감과 제조공정의 단순화를 위해서 ITO전극을 사용하지 않는 fence전극구조에 관해 연구하였다.

이러한 fence전극구조를 도입할 경우 ITO전극보다 휘도가 감소하므로 휘도증가를 위해 sustain전극 간 gap을 증가

시키는 것이 불가피 하게 된다. 그러나 이처럼 sustain전극 간 gap이 증가하면 방전개시전압이 상승한다.[15,16]

본 연구에서는 fence전극구조의 방전개시전압을 저하시키기 위하여 sustain전극 간 gap을 증가시키되 방전개시전압을 저하시킬 수 있는 돌기 전극 구조의 특성에 대하여 고찰하였다.

### 2. 실험 방법

그림 1은 현재 널리 이용되고 있는 AC-PDP의 개략도를 나타내고 있다. AC-PDP는 3mm 두께의 2장의 유리로 구성되고, 이 중 상판에는 방전을 유지할 수 있도록 한 쌍의 투명 ITO전극을 형성하며 이 투명 전극의 저항을 낮추기 위해 금속 Bus전극을 프린팅 법으로 형성한다. 그러나 본 연구를 위해 제작된 4inch test panel에서는 투명전극을 사용하지 않고 Bus전극만을 이용한 fence전극구조를 사용하였다.

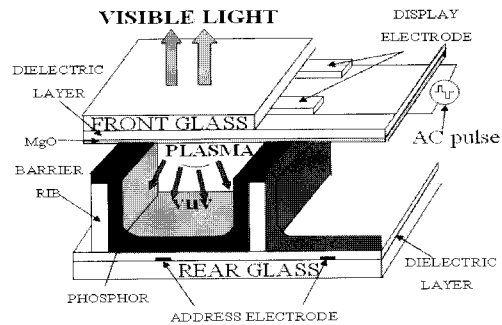


그림 1 ac-PDP의 개략도

Fig. 1 Schematic diagram of AC PDP

\* 正 會 員 : 韓 國 電 力 公 社 中 釜 山 支 店 配 電 補 修 part 長

\*\* 正 會 員 : 釜 山 大 工 大 電 氣 工 學 科 博 士 課 程

\*\*\* 正 會 員 : 釜 山 大 工 大 電 氣 工 學 科 碩 士 課 程

§ 正 會 員 : 釜 山 大 工 大 電 氣 工 學 科 教 授 · 理 博

§§ 正 會 員 : 釜 山 大 工 大 電 氣 工 學 科 教 授 · 工 博

† 교 신 저 자 , 正 會 員 : 釜 山 大 工 大 電 氣 工 學 科 教 授 · 工 博

E-mail : parkch@pusan.ac.kr

接 受 日 字 : 2007 年 11 月 20 日

最 終 完 了 : 2007 年 12 月 17 日

전극이 형성된 상판에는 스크린 프린팅법으로 유전층을 도포하고 경화후 상, 하판 접합 시 접착제 역할을 하는 저융점 sealing paste를 상판 테두리에 도포한다. 마지막으로 상판 위에 MgO 보호막을 E-beam 증착법에 의해 증착한다.

하판의 제조공정에서는 먼저 Address전극을 형성시키고 난 후 가시광이 반사되기 쉽게 흰색 유전층을 도포한다. 각 셀을 구분 지어주는 격벽은 Sandblast 방법으로 형성하며 [17], 방전에 의해 발생된 진공 자외선(VUV, Vacuum Ultra Violet)을 가시광으로 변환시키기 위해 R, G, B 삼원색의 형광체를 도포한다.

상,하판 공정이 끝나면, 상판 공정 시 도포한 저융점 sealing paste를 소성하여 상,하판을 합착한다. 합착한 panel은 MgO보호층의 활성화를 위해 300℃ 고온의 진공시스템에 연결하여 장시간 배기한 후, 마지막으로 Ne(base)-Xe(8%) 400torr의 동작가스를 주입하여 tip-off한다.

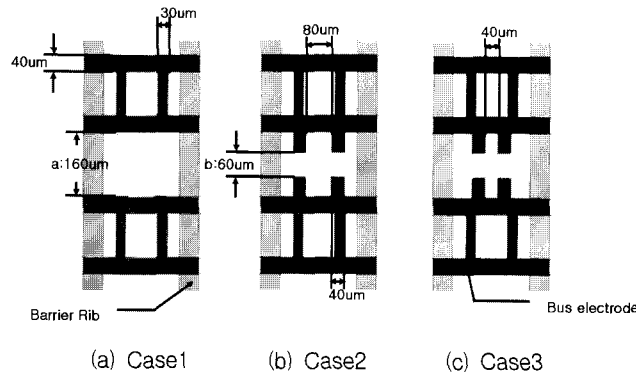


그림 2 실험에 사용된 구조의 개략도

Fig. 2 Schematic diagram of Case1 structure (a), Case2 structure (b) and Case3 structure (c)

표 1 테스트용 패널의 사양

Table 1 Specifications of test panels

Front Panel		Rear Panel	
Electrode width	30~40um	Address electrode width	100um
Discharge gap	a:160um	White back thickness	20um
	b:60um	Rib width	60um
Dielectric thickness	40um	Rip height	130um
MgO thickness	5000 Å	Phosphor thickness	20um
Working gas		Ne(base) + Xe(8%),	400Torr

그림 2의 (a)Case1, (b)Case2 그리고 (c)Case3은 본 실험에 쓰인 돌기형 유지전극 형상을 나타낸 것이다. 세 전극구조는 주 방전gap이 160um로 일정하고, (b)Case2와 (c)Case3에서는 넓은 gap을 유지하면서 방전이 용이하도록 가로 40um, 세로 50um의 돌기형 전극을 도입하였다. 부가적으로 도입된 돌기형 전극(이하 '돌기'라 칭함)은 두 sustain전극에 각각 두 개씩 형성하였으며, 이 두 돌기간의 수평간격은 그림 2의 (b)Case2인 경우가 80um, (c)Case3인 경우가 40um

이다. 참고로 이 간격을 제외한 모든 전극 간격과 폭은 세 경우 모두 동일하다. 본 연구에서는 이 세가지 경우의 시료를 제작하여 이러한 돌기형 전극의 도입과 돌기간 수평간격의 변화가 방전개시전압, 소비전력, 휘도, 효율, 동마진, 방전 늦음시간 및 Addressing Jitter 특성에 미치는 영향을 고찰하였다. 표 1은 실험용 제작 시료의 세부 사양이며, 그림 3은 시료의 방전 특성을 측정하기 위한 실험장치의 구성도이다. 실험장치는 크게 signal발생부분(Time 98)과 구동회로부분, 그리고 digital 오실로 스코프로 구성되어 있다. 오실로 스코프는 본 실험에서 전압과 전류, 주사 시간(addressing time)을 측정하기 위해 사용하였고(LeCroy,LT224), 휘도측정기(Luminance Colormeter, BM-7)는 실험 시 휘도를 측정하기 위해 사용하였다. 실험 시 휘도 측정과 전류 측정 결과를 이용하여 각 조건에서의 소비전력 및 발광효율을 다음과 같이 구하였다.

$$\text{소비전력}[W] = \frac{1}{T} \int_0^T i(t)v(t)dt \quad \text{식(1)}$$

$$\text{발광효율}[lm/W] = \frac{\pi \times \text{휘도}(cd/m^2) \times \text{면적}(m^2)}{\text{소비전력}(W)} \quad \text{식(2)}$$

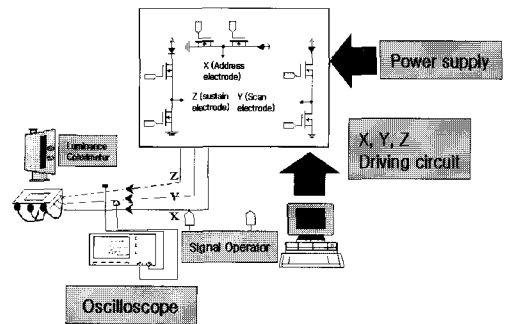


그림 3 실험장치 구성도

Fig. 3 Schematic diagram of the experimental system

그림 4는 동마진 및 Addressing jitter를 측정하기 위해서 사용된 ADS구동 파형으로 상업용 구동파형과 같다.

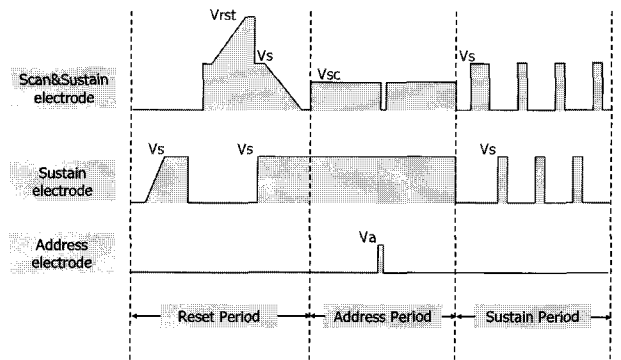


그림 4 인가파형(ADS)의 개략도

Fig. 4 Schematic diagram of the ADS pulse

### 3. 실험 결과 및 고찰

표 2는 Case1, Case2 그리고 Case3 전극구조의 정마진 특성을 나타낸 것이다. 이 표에서  $V_{fmin}$ 은 panel에 전압을 인가할 경우 방전셀이 처음 on되는 전압이며(이하 방전개시 전압이라 칭함),  $V_{fmax}$ 는 모든 셀이 on되는 전압이다. 그리고  $V_{smax}$ 는 on 된 모든 셀의 전압을 점차 낮추었을 때 최초로 셀이 off될 때의 전압이며  $V_{smin}$ 은 모든 셀이 off될 때의 전압이다. 이 경우 정마진 전압은  $V_{fmax}-V_{smin}$  으로 주어진다.

표 2 정마진 특성

Table 2 Static margin characteristics

	$V_{fmax}$ [V]	$V_{fmin}$ [V]	$V_{smax}$ [V]	$V_{smin}$ [V]	중간 전압 [V]	정적 마진 [V]
Case1	280	277	244	191	260.5	33
Case2	278	267	230	162	248.5	37
Case3	271	260	227	158	243.5	33

표 2에서 방전개시전압을 비교해보면 돌기를 도입한 Case2구조가 돌기가 없는 Case1구조에 비하여 방전개시전압이 10V감소하였고, 이 Case2구조의 경우보다 돌기간 수평간격을 40um만큼 줄인 Case3구조가 방전개시전압이 7V 더 감소하는 것을 알 수 있다. 전자는 돌기를 도입함으로써 주방전gap(160um)을 줄이지 않고도 방전개시전압을 감소시킬 수 있었으며, 후자는 돌기 전극간의 간격이 좁아짐에 따라 좁은 간격내에 방전 플라즈마가 모이게 되어 두 돌기의 중심부에 강한 플라즈마가 형성되기 때문에 방전 개시 전압이 감소하는 것으로 예상 할 수 있었다. 그러나 돌기전극간격이 40um이하에서는 이러한 효과는 저하하였다.

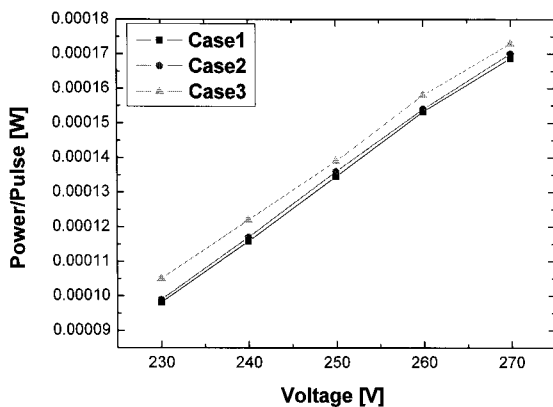


그림 5 인가전압에 따른 펄스 당 소비전력의 변화  
Fig. 5 Power per pulse characteristics

그림 5는 세 전극구조의 sustain 전압을 변화시켰을 때 각각의 단위 펄스당 소비전력을 비교한 것으로 주파수가

10kHz인 Sustain pulse를 인가하고, 두 전극구조의 정마진 내의 전압범위를 10V단위로 나누어서 소비전력을 측정, 비교하였다. 그 결과 Case1, Case2의 경우 소비전력이 거의 동일하였으며, 돌기가 있는 구조의 경우 Case2 보다 Case3의 펄스당 소비전력이 약 2% 증가하였다.

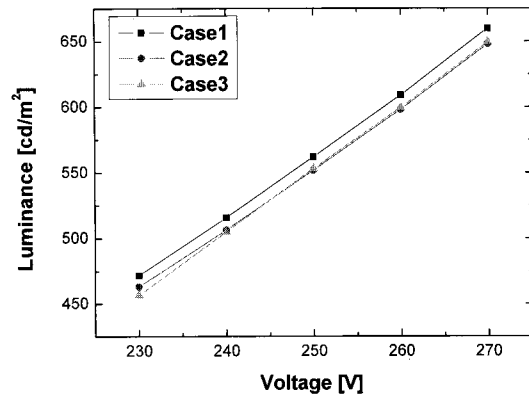


그림 6 인가전압에 따른 휘도 변화  
Fig. 6 Luminance characteristics

그림 6은 세 전극구조의 sustain 전압을 변화시켰을 때 각각의 휘도를 비교한 것으로 측정은 그림 5의 경우와 동일하게 이루어졌다. 그 결과 돌기가 있는 Case2, Case3의 경우가 돌기가 없는 Case1의 경우보다 휘도가 약2%감소하였고, Case2인 경우와 Case3인 경우의 휘도는 거의 동일하였다. 이 원인은 돌기 때문에 가시광 출력이 저하하기 때문으로 생각된다.

그림 7은 세 전극구조의 sustain 전압을 변화시켰을 때 각각의 효율을 비교한 것으로 측정은 그림 5의 경우와 동일하게 이루어졌다. 그 결과 돌기가 있는 Case2, Case3의 경우가 돌기가 없는 Case1의 경우보다 효율이 약 3% 감소하였고, Case2인 경우와 Case3인 경우의 효율 차이는 약 2% 정도로, 돌기 유무에 따라서 약간의 효율이 감소함을 알 수 있었다.

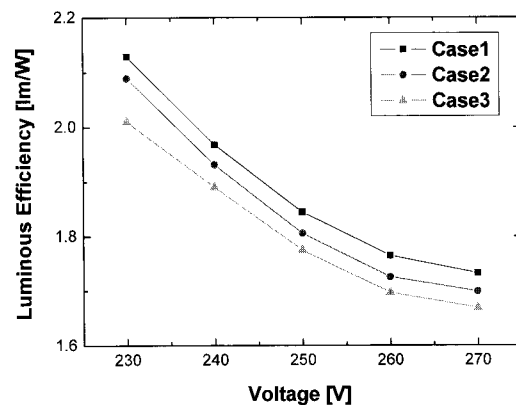
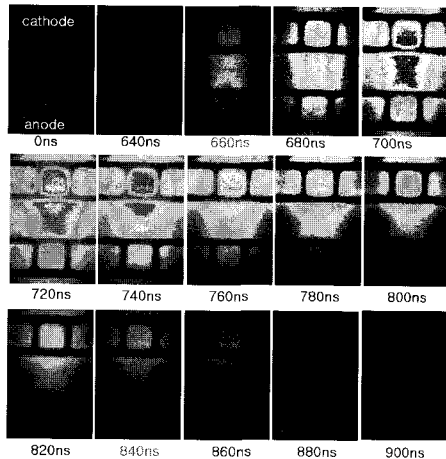
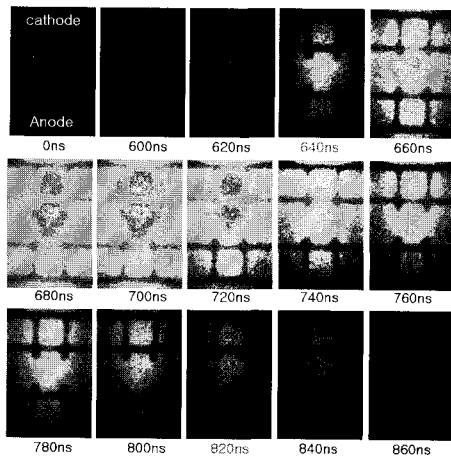


그림 7 인가전압에 따른 효율 변화  
Fig. 7 Luminance efficiency characteristics

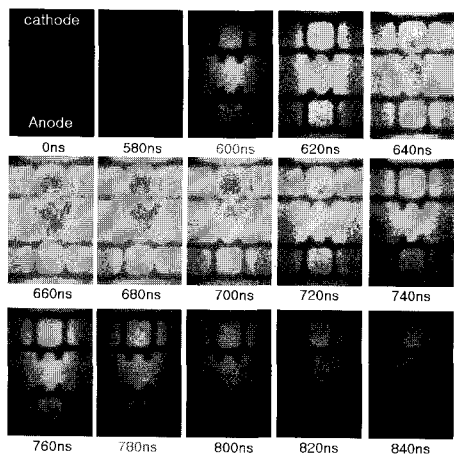
그림 8의 (a),(b),(c)는 각각 Case1, Case2 그리고 Case3에 대하여 전압 인가후의 시간에 따른 방전 형상을 ICCD(Intensified Charge Coupled Device)로 찍은 사진이다.



(a) Case1



(b) Case2



(c) Case3

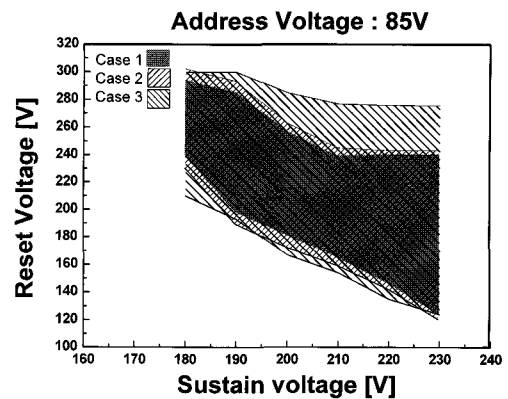
그림 8 (a)Case1, (b)Case2와 (c)Case3의 ICCD 이미지  
Fig. 8 ICCD images for (a)Case1, (b)Case2 and (c)Case3

표 3은 ICCD측정 결과에서 전극구조의 방전시작시간, 방전지속시간, peak방전시간을 구하여 표로 나타낸 것이다. 여기서 peak방전시간이란 두 전극간에 방전이 개시되고부터 방전의 강도가 가장 강하게 일어날 때까지의 시간을 의미한다. 돌기가 있는 Case2, Case3의 경우가 돌기가 없는 Case1의 경우보다 방전시작시간이 빨랐고, 방전지속시간은 20nsec 증가하였다. 그리고 돌기간 수평간격이 80um에서 40um로 감소하는 경우에는 방전지속시간은 동일하나, 방전개시 시점이 40nsec빨라지는 것을 알 수 있다.

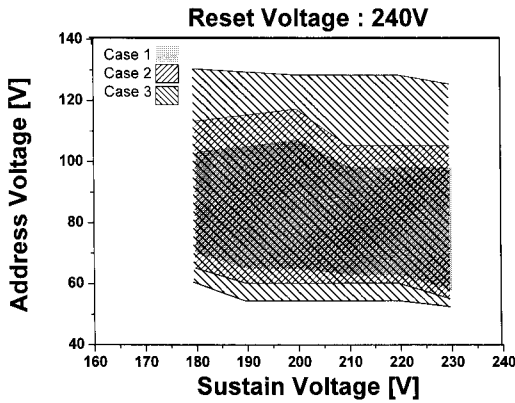
표 3 (a)Case1, (b)Case2와 (c)Case3의 ICCD 분석결과  
Table 3 The analysis of ICCD images for (a)Case1, (b)Case2 and (c)Case3

	Case 1 [nsec]	Case 2 [nsec]	Case 3 [nsec]
방전시작시간	660	640	600
방전지속시간	160	180	180
Peak 방전시간	60	60	80

그림 9는 세구조에 대한 동마진 특성을 비교한 것이다. 본 실험은 그림 4와 같은 ADS(Address Display Seperate) 구동파형을 인가하여 측정하였다.[18~19] 그림 9(a)는 소거(Reset전압)와 방전(Sustain전압)에 대한 상관관계를 나타낸 것으로서, Reset 및 Sustain전압을 변화시키면서 방전셀의 소거 및 점등의 영역을 표시한 것이다. 경계부의 안쪽 부분은 셀이 방전되는 부분으로 실제 구동에서 PDP가 안정적으로 동작할 수 있는 전압영역이다. 그림에서 보는 바와 같이 돌기를 도입하거나 돌기간 수평간격이 80um에서 40um으로 좁혀질수록 안정적 동작영역이 넓어지는 것을 알 수 있다. 그림 9(b)는 주사(Address전압)와 방전(Sustain전압)에 대한 상관관계를 나타낸 것이다. 측정 및 검토방법은 그림 10(a)와 동일하며, 이 또한 돌기를 도입하거나 돌기간 수평간격이 80um에서 40um으로 좁혀질수록 안정적 동작영역이 넓어지는 것을 알 수 있다.



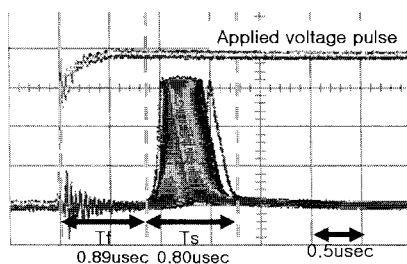
(a) Reset 및 Sustain 전압변화에 따른 동마진 특성  
(a) Dynamic margin characteristic of Reset & Sustain Voltage



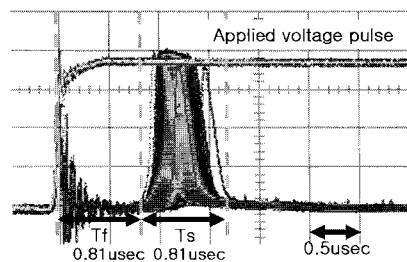
(b) Address 및 Sustain 전압변화에 따른 동마진 특성  
 (b) Dynamic margin characteristic of Address & Sustain Voltage

그림 9 동마진 특성  
 Fig. 9 Dynamic margin characteristics

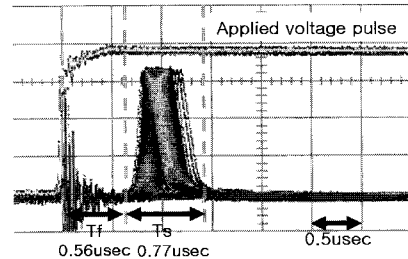
그림 10은 그림 4와 같은 인가파형(ADS)으로 구동했을 때 Case1(a), Case2(b) 그리고 Case3(c)의 주사(addressing) 구간에서 측정된 광파형을 검출한 것으로 측정시의 Address 전압은 75V가 인가되었다. 그 결과 돌기가 있는 Case2의 경우가 돌기가 없는 Case1의 경우보다 형성늦음(Formative time lag)이 0.89usec에서 0.81usec로 감소하여 10% 감소하였고, 통계적 방전 늦음(Statistic time lag)은 각각 0.80usec, 0.81usec로 거의 동일하였다. 그리고 돌기간 수평간격이 80um에서 40um로 좁혀질수록 형성늦음(Formative time lag)이 0.81usec에서 0.56usec로 감소하여 30% 개선되었고, 통계적 방전 늦음(Statistic time lag) 역시 0.81usec에서 0.77usec로 감소하여 5% 개선되었다.



(a) Case1



(b) Case2



(c) Case3

그림 10 Case1(a), Case2(b), Case(c)의 주사시간에서의 광파형 분산

Fig. 10 Light waveform of addressing jitter for Case1(a), Case2(b) and Case(c)

#### 4. 결 론

Fence 전극을 가진 ac PDP의 방전 전압 특성에 미치는 돌기전극의 영향을 요약하면 다음과 같다.

1. Fence 전극구조에 돌기전극을 도입하면 방전개시전압이 277V에서 260V로 17V(약6%) 저하하였으며 방전유지전압은 244V에서 227V로 17V(약14%) 저하하여 유지하였다.
2. 돌기전극을 도입하면 동마진 특성이 향상되었으며 Address Jitter 특성이 개선(약30%) 되었다.
3. 돌기간격이 있는 경우 방전지속시간이 증가(약20nsec)하고 방전개시시점이 빨라졌다.(약40nsec)
4. 그러나 돌기전극을 도입하면 돌기 전극 면적만큼 가시광선 출력을 방해하게 되므로 ac PDP의 휘도 및 효율이 다소(2~3%) 저하하였다.

#### 감사의 글

This research was partly supported by a grant (F0004151-2007-22) from the Information Display R&D Center, one of the 21st Century Frontier R&D Program funded by the Ministry of Commerce, Industry and Energy of the Korean Government.

#### 참 고 문 헌

[1] J.D. Scherhorn, E. Anderson, D. Levison, and C. Hammon, J. S. Kim, "A controlled Lateral Volume Discharge for High Luminous Efficiency AC-PDP", SID'00, pp106-109, 2000

[2] W.J. Chung, B. J. Shin, T. J. Kim, H. S. Bae, J. H. Seo, and K. W. Whang, "Mechanism of High Luminous Efficiency Discharges with High Pressure and Xe-Content in AC PDP" IEEE Trans. Plasma Sci, Vol. 31, no.5, pp1038-1043, 2003

[3] G. Oversluizen, T. Dekker, M. F. Gillies, and S. T.

Dezwardt, "High Efficacy PDP", SID'03 DIGEST, pp28-31, 2003

[4] J. P. Beouf, "Plasma display panels; physics, recent developments and key issues", J. Phys. D: Appl. Phys, 36 (2003) R53-69

[5] Bee-Su Kwon, Jung-Woo Ok, Hyun-jong Kim, Don-Kyu Lee, Dong-Hyun Kim, Ho-Jun Lee and Chung-Hoo Park, "A Study on the improvement of the luminous Efficiency in ac-PDP with New Fence Structure" KIEE 추계학술대회. pp201-203. 2005

[6] Cho Rom Yoon, Hyun-Jong Kim, Jung-Woo Ok, Sung-yong Cho, Chung-Hoo Park and Ho-Jun Lee "The Asymmetry Electrode Fence Structure for a high luminance and luminous efficiency of AC-PDP" KIEE 하계학술대회. 2006

[7] Jung-Woo Ok, Hae June Lee, Dong-Hyun Kim, Chung-Hoo Park, Ho-Jun Lee, Jae-Sung Kim, and Kwang-Yeol Choi, Appl. Phys. Lett. 89, 181501 (2006)

[8] Cha-Soo Park, Joon-Young Choi, Jeong-Eun Heo, Young-Kwon Lee, Chung-Hoo Park, Trans. KIEE, Vol. 53C, No.9, Sep, 2004

[9] T. Kishi et al, "A New Driving Technology for PDPs with Cost Effective Sustain Circuit", SID01 Digest, pp1236-1239, 2001

[10] M. Ishii et al, "Driving of PDPs with 208 Sub-Fields Using a Grouped Address-While-Display Scheme", SID01 Digest, pp1134 -1137, 2001

[11] M. Ishii et al, "Reducing the Number of Scan Drivers in AC PDPs by and Order of Magnitude Using Gas-Discharge AND Logic", SID98 Digest, pp283-286, 1998

[12] H. K. Jung et al, "High Luminance Zn<sub>2</sub>SiO<sub>2</sub>:Mn phosphor Prepared by Homogenous Precipitation Method", Journal of Information Display, vol. 1, no. 1, pp36-41, 2000

[13] M. S. Chang et al, "Fabrication and Characterization of Dielectric Materials of Front and Back Panel for PDP", Journal of Information Display, vol. 2, no. 3, pp39-43, 2001

[14] D. J. Lee et al, "Vacuum Packaging Technology of AC PDP using Direct Joint Method", Journal of Information Display, vol. 2, no. 4, pp34-38, 2001

[15] J. Ouyang, T. Callegari, B. Caillier, and J.P Boeuf, "Large-Gap AC Coplanar Plasma Display Panel Cell: Macro-Cell Experiments and 3-D Simulations" IEEE Trans. Plasma Sci, Vol. 31, no.3, pp422-428, 2003

[16] J. H. Lee, B. J. Kim, S. M. Hong, K. C. Choi, "Discharge Characteristics of the AC PDP with Coplanar long-gap Electrodes", SID'03 DIGEST, pp426-430, 2003

[17] M. Sawa. H.Uchiike. S.Zhang. and K.Yoshida. "Direct observation of VUV rays for surface-discharge ac

plasma displays by using an ultra-high-speed electronix camera." SID 98 DIGEST. Pp361-364.1998

[18] T. shinoda et al., "High level gray scale for AC plasma display panels using address-display period-seperated sub-field method", Trans. IEICE, vol. C-2, no.3, pp.349-355, 1998.

[19] Chung-Hoo Park, Sung-Hyun Lee, Dong-Hyun Kim, Jae-Hwa Ryu, and Ho-Jun Lee, "A New Driving Waveform to Improve Dark Room Contrast Ratio in AC Plasma Display Panel", IEEE Trans. Electron Devices, Vol. 49, no.7, pp1143-1150, July, 2002

## 저 자 소 개



### 동 은 주 (董 殷 鏞)

1968년 9월 14일생. 1994년 부경대 공대 전기공학과 졸업. 1996년 8월 동의대학교 산업대학원 전기 및 전자공학과 졸업(전력계통공학 전공). 현재 한국전력공사 부산사업본부 중부산지점 배전보수과과장  
Tel : 051-240-3271  
Fax : 051-240-3279  
E-mail : rokmc616@kepco.co.kr



### 옥 정 우 (玉 政 于)

1976년 7월15일생. 2004년 부산대 공대 전기공학과 졸업. 2006년 동 대학원 전기공학과 졸업(석사). 2006~2007년 현재 동 대학원 전기공학과 공학박사과정 재학중  
Tel : 051-510-1544  
Fax : 051-510-1498  
E-mail : jwok@pusan.ac.kr



### 윤 초 림 (尹 초 림)

1984년 1월 29일 생. 2006년 부산대 전자 전기통신공학부 졸업. 현재 동 대학원 전자전기공학과 석사과정  
Tel : 051-510-1544  
Fax : 051-510-1498  
E-mail : divine52@hanmail.net



**이 해 준 (李海準)**

1972년 2월 25일생, 1994년 서울대학교 원자핵공학과 졸업, 1996년 포항공대 물리학과 대학원 석사, 1998년 포항공대 물리학과 박사, 현재 부산대학교 공과대학 전기공학과 조교수

Tel : 051-510-3516

Fax : 051-513-0212

E-mail : haejune@pusan.ac.kr



**이 호 준 (李明駿)**

1966 10월 14일생, 1989 서울대 공대 전기공학과 졸업 1991 동대학원 전기공학과 졸업(석사), 1996 서울대공대 대학원 전기공학부 졸업 (공학), 현 부산대 공대 전자전기통신공학부 부교수

Tel : 051-510-2301

Fax : 051-513-0212

E-mail : hedo@pusan.ac.kr



**박 정 후 (朴正后)**

1945년 4월 8일생. 1968년 부산대 공대 전기공학과 졸업. 1974년 동 대학원 전기공학과 졸업(석사). 1980~1983년 일본 구주 대학대학원 졸업 (공학). 현재 부산대 공대 전기공학과 교수.

Tel : 051-510-2369

Fax : 051-513-0212

E-mail : parkch@pusan.ac.kr