

## 고속전단 시험을 이용한 Sn-37Pb BGA solder joints의 기계적 신뢰성 특성 평가

장진규 · 하상수 · 하상욱 · 이종근 · 문정탁<sup>1</sup> · 박재현<sup>2</sup> · 서원찬<sup>3</sup> · 정승부\*  
성균관대학교 신소재공학부, <sup>1</sup>엠케이 전자, <sup>2</sup>포항산업과학연구원, <sup>3</sup>부경대학교 신소재공학부

### Mechanical reliability of Sn-37Pb BGA solder joints with high-speed shear test

Jin-Kyu Jang, Sang-Su Ha, Sang-Ok Ha, Jong-Gun Lee, Jung-Tak Moon<sup>1</sup>,  
Jai-Hyun Park<sup>2</sup>, Won-Chan Seo<sup>3</sup> and Seung-Boo Jung\*

School of Advanced Materials Science & Engineering, Sungkyunkwan University

<sup>1</sup>MK ELECTRON CO.,LTD

<sup>2</sup>Reserach Institute of Industrial Science & Technology, Pohang 790-600, Korea

<sup>3</sup>School of Advanced Materials Science & Engineering, Pukyong National University, Pusan 608-737, Korea

**초 록:** 본 연구에서는 BGA (Ball Grid Array) 솔더 접합부에 high impact가 가해졌을 경우 접합부의 기계적 특성에 대해서 연구하였다. 시편은 ENIG (Electroless Nickel Immersion Gold) 표면 처리된 FR-4 기판 위에 직경이 500  $\mu\text{m}$ 인 Sn-37Pb 솔더볼을 BGA 방식으로 배열하고 리플로우 (Reflow)를 통하여 제작하였다. HTS (High Temperature Storage) 테스트를 위해, 시편을 일정한 온도의 120°C에서 250시간 동안 시효처리 (Aging)를 실시하였다. 시효처리 후, 각각의 시편은 고속 전단 시험기 (Dage-4000HS)를 이용하여 속도 변수는 0.01, 0.1, 1, 3 m/s로 설정하여 고속전단 시험을 실시하였다. 전단시험 후, 솔더 접합 계면과 파면을 주사전자현미경 (Scanning Electron Microscope, SEM)을 통하여 관찰하였다. 솔더 접합 계면에는  $\text{Ni}_3\text{Sn}_4$ 의 금속간 화합물이 성장하였으며, 시효처리 후, 솔더 접합 계면에 생성된 금속간 화합물의 두께가 증가하는 것을 관찰 할 수 있었다. 전단 시험 결과, 전단 속도가 빨라짐에 따라 전단 강도 값은 증가하는 경향을 나타내었다. 솔더 접합부의 파단은 전단 속도와 시효처리 시간에 따라 다양한 파괴 모드로 진행됨을 알 수 있었다. 또한, 파괴 모드는 연성파괴 형상을 보이다가 전단속도가 증가함에 따라 취성 파괴 형상으로 변하는 것을 알 수 있었다.

**Abstract:** The mechanical shear strength of BGA (Ball Grid Array) solder joints under high impact loading was investigated. The Sn-37Pb solder balls with a diameter of 500  $\mu\text{m}$  were placed on the pads of FR-4 substrates with ENIG (Electroless Nickel Immersion Gold) surface treatment and reflowed. For the High Temperature Storage (HTS) test, the samples were aged a constant testing temperature of 120°C for up to 250h. After the HTS test, high speed shear tests with various shear speed of 0.01, 0.1, 1, 3 m/s were conducted.  $\text{Ni}_3\text{Sn}_4$  intermetallic compound (IMC) layer was observed at the solder/Ni-P interface and thickness of IMC was increased with aging process. The shear strength increased with increasing shear speed. The fracture surfaces of solder joints showed various fracture modes dependent on shear speed and aging time. Fracture mode was changed from ductile fracture to brittle fracture with increasing shear speed.

**Keywords:** Sn-37Pb, Ball Grid Array, High Temperature Storage test, High Speed Shear Test

\*Corresponding author

E-mail: sbjung@skku.ac.kr

## 1. 서 론

최근 전자전기 산업은 고성능, 다기능화라는 시대적 요구에 대응할 수 있는 고성능 마이크로프로세서와 대용량 저장 매체를 보다 작은 공간에 집적시키려는 노력을 기울이고 있다.<sup>1)</sup> 이를 가능하게 하기 위해서는 새로운 시스템 설계 기술과 더불어 설계된 마이크로 칩의 성능을 극대화할 수 있는 다양한 전자 패키징 기술 개발이 필수적으로 요구된다.<sup>2)</sup> 이러한 전자 패키지의 경박단소화의 요구에 따라 기존의 와이어 본딩 (wire bonding) 기술에서 BGA (Ball Grid Array), 플립칩 (flip chip)과 같은 새로운 패키징 기술이 많이 연구되고 있다. 솔더볼은 interconnection으로 뿐만 아니라 신호 전달, 열 방출, 칩을 외부의 충격으로부터 지지해주는 중요한 역할을 하고 있다.<sup>3)</sup> 지금까지 솔더 접합부의 기계적인 신뢰성을 테스트하기 위해서 일반적으로 전단 시험 방법을 많이 사용하였다. 최근 휴대용 전자기기의 사용이 증가하면서, 휴대기기가 바닥에 떨어질 때 발생하는 drop 충격이 전자기기의 신뢰성 저하에 큰 요인으로 작용하게 되는데 기존에 사용되었던 전단 시험 방법으로는 drop 신뢰성을 테스트 하기에는 부족하다. 일반적으로 이러한 drop 충격 신뢰성을 테스트하는 방법으로는 board level drop test가 사용되고 있다.<sup>4,5)</sup> 그러나 board level drop test의 경우 몇 가지 단점을 가지고 있다. 첫째, drop 테스트를 진행 할 때 마다 사용되는 board의 경우 패키지뿐만 아니라 수 백개의 솔더볼이 사용된다. 이것은 테스트를 하는데 많은 비용을 요구하게 된다. 둘째, 테스트에 요구되는 고가의 비용뿐만 아니라 그 시편을 제작하기 위해서 많은 시간이 소요된다. 셋째, 테스트 장비 자체가 매우 고가이기 때문에 전체적인 실험에 많은 비용이 요구된다. 따라서 이러한 단점들을 보완하기 위해 고속전단 시험 (high-speed shear test), 볼 충격 시험(ball impact test), 고속 볼 당김 시험 (high-speed ball pull test) 등이 제안 되고 있다.<sup>6)</sup> 이 중에서, 고속전단 시험의 경우 시편을 제작하는 시간이 짧고, 실험 방법이 간단하며, 테스트 시간이 매우 짧은 장점을 가지고 있다. 기존의 저속전단 시험 (low-speed shear test)의 경우 일반적으로 5 mm/s 이하의 최대 전단 속도를 가졌기 때문에 drop 충격에 대한 솔더 접합부의 신뢰성을 예측하

기에는 부적절했다. 최근에, 기존의 전단 시험기에서 개선된 고속 전단 시험기는 drop 테스트에서의 충격 속도까지 가능한 수 m/s의 전단속도까지 테스트가 가능하게 개선되었다. 이에 따라 JEDEC (Joint Electronic Device Engineering Council) 솔더볼 전단 테스트 규격도 JESD22-B117에서 JESD22-B117A로 업그레이드 되었다.<sup>7)</sup>

개선된 JEDEC 규격의 경우 고속전단 시험에 대한 것이 추가 되었지만, 전단 테스트에서 중요한 변수인 전단 속도와 전단 높이에 대해서는 완전히 규명되어있지 않다. 또한, 전단 속도는 0.01~1 m/s로 전단 높이는 솔더볼 높이의 25% 이하로 명시되어 있는 등, 테스트 규격이 명확하지 않아 테스트 수행에 혼란을 유발할 수 있는 단점을 가지고 있다.

따라서, 본 연구에서는 고속전단 시험 시 BGA 솔더 접합부의 전단강도에 미치는 전단 속도의 영향에 대하여 살펴 보았다.

## 2. 실험 방법

### 2.1. 시편 준비

본 연구에서는 직경이 500  $\mu\text{m}$ 인 Sn-37Pb (wt.%)의 조성을 갖는 BGA 솔더볼을 사용하였다. 사용된 기판은 Cu pad 위에 ENIG 표면처리가 되어있는 FR-4 기판이 사용되었다. FR-4 기판의 패드 직경은 460  $\mu\text{m}$ 이고, pitch size는 1 mm로 Fig. 1(a)에 간단한 모식도로 나타내었다.

RMA (Rosin Mildly Activated) 플럭스를 도포한 FR-4 기판 상에 BGA 솔더볼을 올려놓은 후, IR-reflow machine (RF-430-N2, Japan Pulse Laboratory Ltd. Co.)을 이용하여 솔더볼과 기판을 접합하였다. 이때, 리플로우 최대 온도는 225°C였으며, 리플로우 시간은 60초로 하였다. 접합된 기판은 플럭스 제거제를 이용한 초음파 세척을 통하여 기판 상의 플럭스 잔사를 제거하였다. 그리고 고속전단 시험 시 계면에 생성된 금속간 화합물의 두께에 따른 강도 값의 변화와 파면을 관찰하기 위하여, Sn-37Pb 솔더 접합부를 120°C에서 25시간 동안 고온시효처리 하였다.

### 2.2. 조직 관찰

리플로우 및 시효처리 한 시편들의 미세구조를 관찰하기 위하여 시편을 epoxy로 마운팅 후, SiC

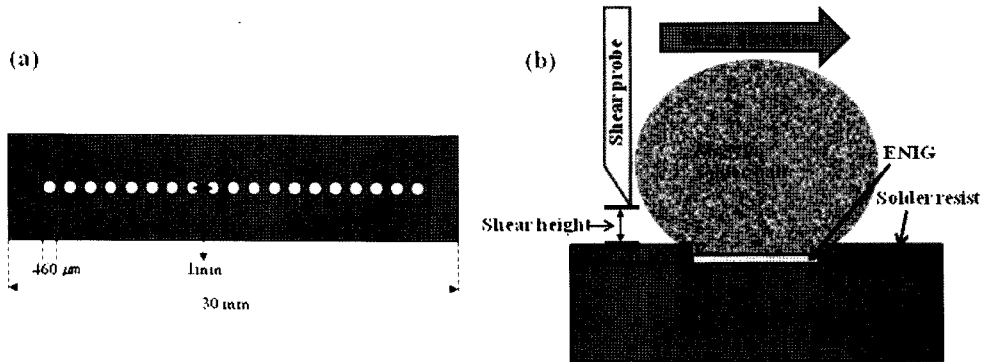


Fig. 1. Schematic illustration of (a) substrate and (b) BGA solder ball shear test

paper로 폴리싱 (polishing) 하였다. 솔더 접합부 계면을 정확하게 관찰하기 위하여 에칭액 (95 vol% C<sub>2</sub>H<sub>5</sub>OH: 4 vol% HNO<sub>3</sub> 1 vol% HCl)을 이용하여 선택적으로 에칭(etching) 후, SEM (Scanning Electron Microscope)을 사용하여 미세 조직을 관찰하였다. 계면에 생성된 금속간 화합물의 조성은 EDS (Energy Dispersive Spectrometer)를 통하여 분석하였다.

### 2.3. 고속전단 시험

솔더 접합부의 기계적 특성을 평가하기 위하여, 고속전단 시험기 (Dage-4000HS, Richardson Electronics Ltd.)를 이용하여 고속 전단 시험을 시행 하였다. Fig. 1(b)에 볼 전단 시험의 간단한 모식도를 보여준다. 전단 강도에 미치는 전단 속도의 영향을 연구하기 위해서 전단 높이는 50 μm로 고정하였고, 전단 속도는 0.01, 0.1, 1, 3 m/s 조건에서 고속 전단 시험을 시행하였다. 전단 시험 후, 파편은 SEM을 이용하여 관찰하였다.

## 3. 결과 및 고찰

Fig. 2(a)와 (b)는 as-reflow 상태인 Sn-37Pb 솔더 접합부의 계면 사진을 SEM으로 관찰한 사진이다. 일반적으로 알려진 바와 같이 Sn-37Pb는 Pb-rich 상과 Sn-rich 상들의 공정조직으로 이루어져있음을 알 수 있었다. 리플로우 공정 후, Sn-37Pb와 Ni-P 사이의 계면에는 Ni-Sn계 금속간 화합물이 생성되었는데, EDX 분석 결과 Ni<sub>3</sub>Sn<sub>4</sub>임을 알 수 있었으며, 그 두께는 약 3 μm 정도로 계면에 생성되었다. 또

한, Ni<sub>3</sub>Sn<sub>4</sub> 금속간 화합물과 Ni-P UBM 사이에 어두운 색의 얇은 층을 관찰 할 수 있었는데, EDX 분석 결과 P-rich 층인 Ni<sub>3</sub>P 층인 것으로 사료된다. Fig. 2(c)와 (d)는 120°C에서 250시간 동안 시효 처리 후의 Sn-37Pb 솔더 접합부의 계면 사진을 보여준다. 시효처리를 함에 따라 Pb-rich 상과 Sn-rich 상들의 공정조직들이 조대화 된 것을 확인 할 수 있었고, Ni<sub>3</sub>Sn<sub>4</sub>의 금속간 화합물 층은 그 두께가 약 3.7 μm 정도로 두꺼워진 것이 관찰되었다.

Fig. 3은 Sn-37Pb 솔더 접합부의 전단 속도에 따른 전단 강도 값의 변화를 나타낸 것이다. As-reflow 상태와 시효 처리한 시편 모두의 경우, 전단강도는 전단 속도가 0.01, 0.1, 1, 3 m/s로 증가함에 따라 증가하는 것을 관찰 할 수 있었고, 3 m/s의 최대 속도에서 가장 큰 값을 나타내었다. 전단 속도가 0.01, 0.1 m/s의 경우, 시효 처리한 시편의 전단 강도가 시효처리 전의 시편보다 전단 강도 값보다 높게 측정되었고, 1, 3 m/s의 경우, 시효처리 전 시편의 전단 강도가 더 높게 측정되었는데, 이것은 시효 처리 과정에서 계면에 성장한 금속간 화합물의 두께 증가로 인하여, 고속전단 시험 시 영향을 주었을 것이라고 사료된다.

일반적으로 금속의 경우 인장 시험이나, 전단 시험 시 속도가 증가함에 따라 강도 값이 증가하나, 솔더 접합부의 경우 전단속도 증가에 따른 전단강도의 증가율이 이보다 훨씬 크게 나타난다. 일반적인 저속전단 시험의 경우 솔더 접합부의 파괴가 솔더 내부에서 일어났으므로, 그 파괴의 원인을 솔더 자체의 물성에서 예측해 볼 수 있다. 일반적으로 솔더의 경우 homologous temperature가 0.5

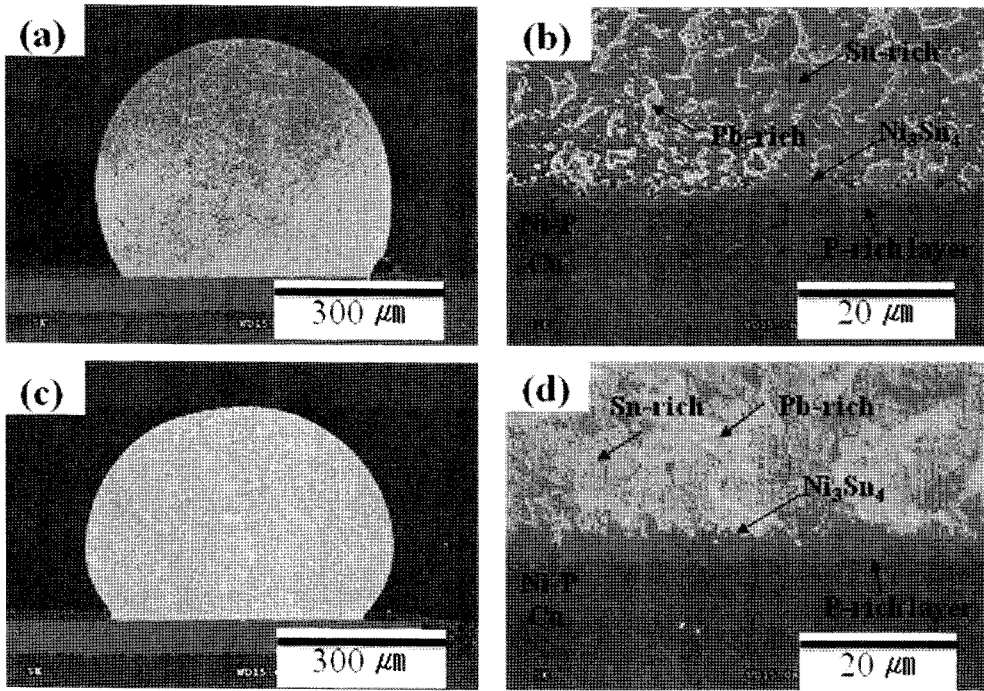


Fig. 2. SEM micrographs of Sn-37Pb solder joints of (a), (b) as-reflow and (c),(d) 250h aging

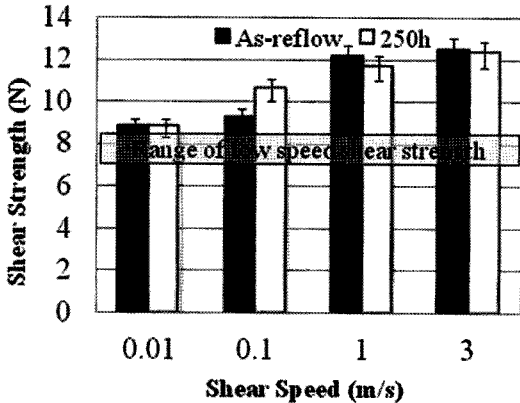


Fig. 3. Shear strength variation with shear speed ranged from 0.01 to 3 m/s (shear height : 50 μm)

이상이 되고, Nadai의 이론에 따르면 homologous temperature가 0.5 이상일 때, 기계적 시험 시 강도 값이 크립 (creep) 특성의 영향을 더 받게 된다.<sup>8)</sup> 따라서 솔더의 변형 속도 또는 전단 속도가 솔더 접합부의 유동 응력에 큰 영향을 주는 중요한 인자로 작용하게 된다. Sn-37Pb 솔더 합금을 속도를 변수로 한, 인장 시험을 결과, 속도가 증가할수록 솔

더 자체에 가해지는 응력이 증가하였으며, 인장 시험 시에도 변형 속도에 따라 솔더 합금의 응력 값에 큰 영향을 주는 것을 확인할 수 있었다.<sup>9)</sup> 본 연구에서 수행한 저속 전단 시험의 경우 모두 솔더 내부에서 파괴가 일어나는 연성 파괴가 관찰되었기 때문에 저속 전단 시험의 경우 위와 같은 이론이 잘 적용된다고 할 수 있겠다. 솔더의 경우, 점소성 물성을 갖기 때문에 전단 속도가 느려질수록 시험 시간이 증가하고, 이에 따라서 크립 특성이 미치는 효과도 증가하기 때문에 전단강도는 감소하게 된다. 한편, 전단 속도가 증가함에 따라 솔더의 가공경화 효과와 크립 특성 저하로 인하여 전단 강도는 증가하게 된다. 접합부의 파괴가 솔더 내부가 아닌 금속간 화합물이나 UBM층에서 파괴가 일어날 경우에는 위에 설명한 이론에 맞지 않을 수 있기 때문에, 전단 속도의 변화에 따라 솔더 접합부의 파괴 모드의 변화에 대한 충분한 고찰이 필요하다.<sup>10)</sup>

Fig. 4는 고속전단 시험을 수행한 후, SEM을 통해 파단면을 관찰한 사진이다. Fig. 4(a)는 솔더 내부에서 파괴가 일어나 패드 위에 다량의 솔더가 남아있는 연성파괴(ductile)를 나타내고, Fig. 4(b)

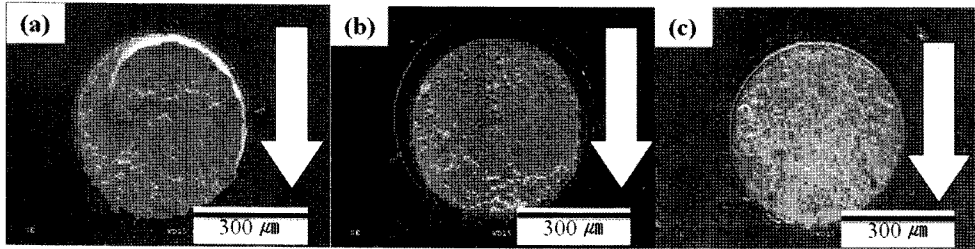


Fig. 4. Fracture surfaces of the BGA solder joints after high speed shear test: (a) ductile mode (b) mixed mode (c) brittle mode

는 패드 위에 솔더와 금속간 화합물이 동시에 존재하는 혼합 파괴 모드를 Fig. 4(c)는 솔더와 Ni-P 층 사이 계면에서 파괴가 일어나 패드 위에 전체적으로 금속간 화합물이 관찰되는 취성 파괴 (brittle) 모드를 나타내고 있다.

Fig. 5는 고속전단 시험을 수행한 후 Force vs Displacement 그래프를 나타낸 것이다. 그래프의 왼쪽 부분의 면적은 전단 에너지 값을 나타내어 준다. Force-Displacement 곡선과 파괴 모드에 대해서 그 연관성에 대해서 비교 분석해 보았다. 시효처리 전 시편의 경우, Fig. 5(a)에 보인 바와 같이, 전단 속도가 0.01 m/s일 때 솔더의 소성 변형이 100% 이상 일어나 대부분 연성 파괴 모드가 발생하였고 전단속도가 빨라짐에 따라 완전한 연성 파괴에서 보다는 전단 에너지가 감소하고 테스트 거리가 감소하여 파괴모드는 혼합 파괴 모드와 취성 파괴 모드가 발생하는 빈도가 높아졌다. 시효 처리를 250시간 실시한 경우, Fig. 5(b)와 같이, 비슷한 경향을 나타내었지만, 전단 속도가 빨라질수록

혼합 파괴 모드와 취성 파괴 모드가 발생하는 비율이 시효처리 전 시편의 경우보다 높아진 경향을 보였다. 따라서, 전단 속도가 1, 3 m/s의 경우, 시효 처리된 시편의 전단 강도 값이 시효처리 전 시편의 전단 강도 값보다 작게 나온 이유는 계면에 생성된 금속간 화합물의 두께 증가로 볼 수 있겠다. 전단 속도가 0.01, 0.1 m/s인 경우, 파괴가 대부분 솔더 내부에서 일어났지만, 전단 속도가 증가하면서 파괴 모드가 취성 파괴로 바뀌면서 과도하게 성장한 금속간 화합물이 솔더 접합 계면의 전단 강도를 떨어뜨린 걸로 생각된다. 솔더 접합 계면에서 취성파괴가 발생하는 또 다른 요인으로써 솔더 범프 주위에 존재하는 솔더의 댐 (dam) 역할을 하는 솔더 레지스트의 존재를 들 수 있다. 이 솔더 레지스트로 인하여 전단 속도가 빨라짐에 따라 솔더 접합부의 모서리 부분과 솔더의 댐이 만나는 부분에서 응력 집중 현상이 발생하여 이러한 응력 집중이 솔더 접합부에 크랙을 발생시키고 전파의 경로로써 작용하여 취성 파괴의 요인으로 작용하

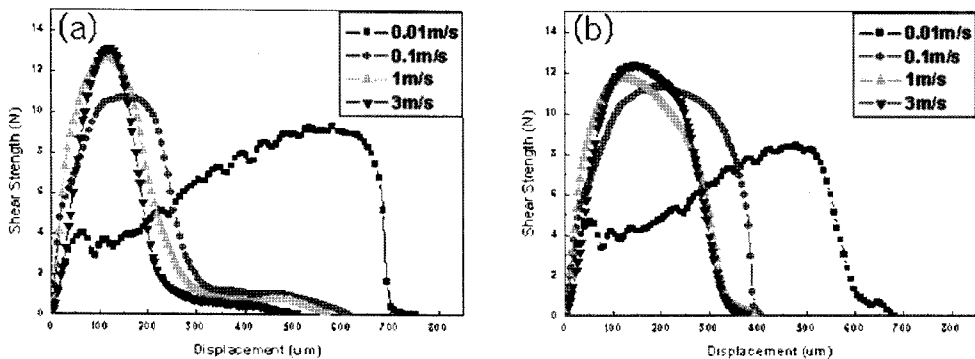


Fig. 5. Force-displacement curves of Sn-37Pb solder joints variation with shear speed ranged from 0.01 to 3 m/s (shear height : 50 μm) : (a) As-reflow, (b) 250h aging

였다고 생각된다.<sup>10)</sup>

솔더 접합부에서 생성되는 금속간 화합물 또한 접합부의 신뢰성에 영향을 미치는 중요한 요소로 작용하고 많은 연구가 진행 되어 왔다. 금속간 화합물의 성장은 그 두께에 따라서 접합부의 특성에 영향을 미친다. 일정 두께의 금속간 화합물이 성장하면 접합부의 기계적 특성은 향상되는 반면, 과도하게 성장한 금속간 화합물은 접합부의 기계적 특성을 떨어뜨리고 크랙 전파의 경로로써 취성 파괴의 원인으로 작용하게 된다. 따라서 향후 이러한 금속간 화합물의 성장이 고속 전단 실험에 미치는 영향과 그에 따른 솔더 접합부의 파괴 모드 변화에 대해서 더 많은 연구가 필요할 것으로 사료된다.<sup>11)</sup>

#### 4. 결 론

본 연구에서는, BGA 솔더 접합부의 기계적 강도와 파괴 형상에 전단 속도 변화가 고속전단강도에 미치는 영향에 대해서 연구하였으며, 다음과 같은 결론을 얻을 수 있었다.

1) Sn-37Pb 솔더 접합부에는  $Ni_3Sn_4$ 의 금속간 화합물이 관찰되었고,  $Ni_3Sn_4$  금속간 화합물과 Ni-P UBM층 사이에는 P-rich 층인  $Ni_3P$ 층이 관찰되었다. 시효처리 한 후, 금속간 화합물의 두께는 증가하였다

2) 고속전단 시험에서의 전단 강도는 저속전단 시험에서의 전단강도 값보다 더 높게 측정되었고, 전단 속도가 빨라짐에 따라 전단 강도 값은 점점 증가하는 경향을 나타내었다.

3) 고속전단 시험에서 전단 속도가 빨라질수록, 파괴 모드는 연성파괴에서 취성 파괴로 바뀌는 것을 관찰할 수 있었고, 파괴에너지는 점점 감소하는 경향을 나타내었다.

4) 고속전단 시험 시, 솔더 합금 자체의 물성도 중요한 역할로 작용하지만, 계면에 형성된 금속간 화합물 또한 접합 신뢰성에 많은 영향을 미치는 것으로 사료된다.

#### 감사의 글

본 연구는 지식경제부의 부품소재기술개발사업

(2007-0657-000)의 도움을 받아 진행되었으며, 이에 감사드립니다.

#### 참고문헌

1. W. -M. Chen , P. McCloskey , S. C. O'Mathuna , "Isothermal aging effects on the microstructure and solder bump shear strength of eutectic Sn37Pb and Sn3.5Ag solders", *Microelectronics Reliability*. 46, 896 (2006)
2. M. O. Alam , Y. C. Chan, K. C. Hung , "Reliability study of the electroless Ni-P layer against solder ally", *Microelectronics Reliability*. 42, 1065 (2002)
3. J. M, Koo , D. G. Kim , S. B, Jung , "Reliability of Electroplated Sn-37Pb Solder Bumps with Different Under Bump Metallizations(UBMs) during High Temperature Storage Test", *Solid State Phenomena Vols.* (2007)
4. D. S, Liu , C. Y, Kuo , C. L, Hsu , G. S, Shen , Y. R, Chen , K. C, Lo , "Failure mode analysis of lead-free solder joints under high speed impact testing" , *Materials Science and Engineering A* , 494, 196 (2008)
5. F. Song, S. W. R, Lee, K. Newman, B. Sykes, S. Clark , "High-speed solder ball shear and pull tests vs. Board level mechanical drop tests : Correlation of failure mode and loading speed" , 2007 Electronic Components and Technology Conference. IEEE (2007)
6. S. J, Jeon , S. M, Hyun , H. J, Lee , J. W, Kim , S. S, Ha , J. W, Yoon, S. B, Jung, H. J, Lee , "Mechanical reliability evaluation of Sn-37Pb solder joint using", *Microelectronic Engineering*. 85, 1967 (2008)
7. JESD22-B117, JEDEC Solid State Technology Association (2006)
8. A. Nadai , "Theory of Flow and Fracture of Solids", McGraw-Hill, New York (1950)
9. F. Zhu , H. Zhang , R. Guan , S. Liu , "The effect of temperature and strain rate on the tensile properties of a Sn99.3Cu0.7(Ni) lead-free solder alloy", *Microelectronic Engineering*. 84, 144 (2007)
10. J. W, Kim , J. K, Jang , S. O, Ha, S. S, Ha , D. G, Kim , S. B, Jung , "Effect of high-speed loading conditions on the fracture mode of the BGA solder joint" , *Microelectronics Reliability*. (2008)
11. J. M, Koo , J. W, Kim , D. G, Kim , J. W, Yoon , C. Y, Lee , S. B, Jung , "Evaluation and Test Method Characterization for Mechanical and Electrical Properties in BGA Package", *Journal of the Microelectronics & Packaging Society*.