

DGS 구조를 이용한 소형 가변 대역 억제 필터

Compact Tunable Bandstop Filter Using DGS Section

성 영 제

Youngje Sung

요 약

본 논문에서는 넓은 저지 대역(stopband)을 갖는 대역 억제 필터(bandstop filter)를 구현하고자 한다. 이를 위해 바랙터 다이오드(varactor diode)를 대역 억제 필터에 적용하여 저지 대역을 가변할 수 있는 특성을 얻었다. 제안한 대역 억제 필터의 기본 구조는 이미 잘 알려진 DGS 구조를 바탕으로 설계하였다. 바랙터 다이오드의 캐패시턴스 성분에 의해 제안한 가변 대역 억제 필터는 상당히 큰 크기 감소 효과를 얻을 수 있었다. 또한, 측정 결과를 통해 제안한 대역 억제 필터의 공진 주파수는 42.9 % (1.01 GHz에서 1.99 GHz까지)의 넓은 가변 특성을 보임을 알 수 있었다. 사용한 DGS의 수가 증가할수록 대역 내에서 억제하는 레벨이 증가하였다. 두 개의 DGS로 구현된 가변 대역 억제 필터는 가변 대역 내에서 억제 레벨이 20 dB 이상이었으며, 최대 삽입 손실은 0.5 dB였다.

Abstract

In this paper, RF varactor diode are applied to the design of miniaturized and tunable bandstop filter. The proposed bandstop filter is based on a Defected Ground Structure(DGS) section topology. The designed tunable bandstop filter can achieve a significant size reduction by with loading capacitance component of varactor diode. It is observed from the measured results that the proposed tunable bandstop filter shows a wide tuning range of 42.9 % from 1.01 GHz to 1.99 GHz. The rejection level in the stopband is higher as the number of DGS section increases. In case of the proposed tunable bandstop filter with two DGS sections, the rejection level of the filter is better than 20 dB in the stopband during the tuning. In this case, the maximum insertion loss in the lower passband is 0.5 dB.

Key words : Tunable Filter, DGS

I. 서 론

초고주파 대역 억제 필터는 무선 이동 통신 시스템에서 원치 않는 신호들을 걸러내는 매우 중요한 부품이다^[1]. 원치 않는 신호는 스푸리어스 신호, 송수신간의 crosstalk interference 그리고 다른 통신 시스템으로부터 들어오는 노이즈 등을 말한다^[2]. 선택도(selectivity), 민감도(sensitivity), dynamic range와 같은 중요한 수신 파라미터들을 고려해 볼 때, 통과 대역에서의 손실은 최소로 하며, 원치 않는 대역을 강하게 억제할 수 있는 대역 억제 필터가 요구되는 실

정이다^[3].

무선 이동 통신 서비스가 발달함에 따라 단일 필터로는 이러한 요구들을 충족하기 어렵고, 반면에 다중 필터는 많은 공간을 차지하는 문제점이 있다. 이러한 문제를 해결하기 위한 대안책으로 넓은 저지 대역 특성을 갖는 필터를 구현하기 위해 전기적으로 가변이 가능한 필터가 고려되고 있다^[4]. 이러한 가변 필터는 많은 분야에 응용이 가능하다는 장점이 있다. 최근 들어, 압전체(piezoelectric transducer), MEMS, 강유전체와 같은 물질을 사용하여 다양한 형태의 가변 필터가 연구되고 있다^{[5]~[8]}.

경기대학교 전자공학과(Dept. of Electronics Engineering, Kyonggi University)

· 논문 번호 : 20080806-102

· 수정완료일자 : 2008년 11월 6일

참고문헌 [5]에서는 스텐브(stub)를 가진 마이크로 스트립 라인에 압전체를 적용하여 저지 대역이 가변 가능한 대역 억제 필터를 구현하였다. 저지 대역의 가변성이 25 %였고, 가변되는 동안 억제 레벨이 30 dB을 유지하는 좋은 특성을 나타내었다. 그러나, 압전체 구조의 섭동(perturbation) 크기가 크고, 필터와의 이격 거리를 확보를 위해 필요한 높이가 요구된다. 이에 따라, 실제 필터를 위한 설계 공간이 커지는 단점이 있다. 참고문헌 [6]에서는 본 논문과 유사하게 DGS 구조를 사용한 가변 대역 억제 필터를 제안하였다. 참고문헌 [6]에서 제안한 구조는 DGS 구조와 스위칭 소자인 MEMS 구조가 결합된 구조이다. 참고문헌 [6]과 본 논문의 차이는 스위칭 소자를 DGS 구조 자체에 적용하지 않고 DGS와 DGS 사이에 존재하는 라인에 적용했다는 점이다. 이러한 방법은 많은 스위칭 소자의 개수를 필요로 하고, 가변 대역폭 또한 그리 넓지 않은 문제점을 보였다. 참고문헌 [7]과 [8]에서 제안한 구조는 모두 BST 재질을 사용한 구조이다. 이러한 구조는 넓은 인가 전압을 적용할 수 있고, 그 크기가 작다는 장점이 있으나, 두 논문에서 제안한 구조는 모두 가변 대역폭이 10 % 미만으로 매우 좁은 문제점이 있다.

II. 기본 구조 이중 모드 여파기의 설계

그림 1은 본 논문에서 제안하는 가변 대역 억제 필터로 접지면에서 바라본 모습을 나타내고 있다. 제안한 구조는 그림 1에서 흰색으로 표현된 접지면 슬롯과 접지면 반대편에 존재하는 점선 부분의 50 Ω 마이크로스트립 라인으로 구성되어 있다. 슬롯의 기본 구조는 2001년 안달 교수님에 의해 제안된 ‘H’자 모양이나 다이오드의 효율적인 바이어스 인가를 위해 갭 g_1 의 위치를 변형하여 ‘U’자 모양을 띠게 되었다. 유전율 2.2, 두께 1.575 mm인 기판을 사용하였고, 사용한 기판의 50 Ω에 해당하는 마이크로스트립 라인의 폭은 4.84 mm이다. 가변 대역 억제 필터로 사용한 접지면의 전체 크기는 30×24 mm이다.

접지면에 구현된 ‘U’자 슬롯은 좌우 대칭인 구조로 좌, 우에 각각 직사각형 모양의 슬롯 2개와 가운데 부분에 다이오드가 놓일 갭 g_1 으로 구성되어 있다. 직사각형 슬롯의 크기는 $W \times L$ 이다. g_2 는 g_1 에 놓

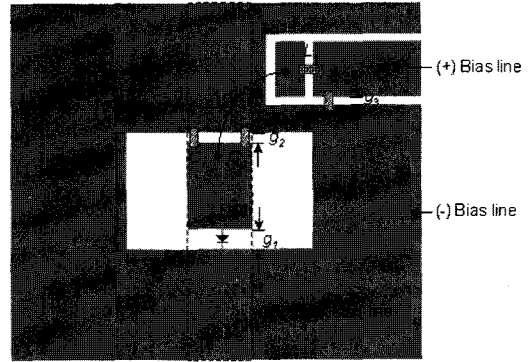


그림 1. 제안한 저지 대역 필터를 밑에서 본 그림
Fig. 1. Bottom view of the proposed tunable bandstop filter.

일 다이오드의 동작을 위해 필요한 구조로 bypass 특성을 갖는 캐패시터 C_1 와 C_2 가 놓여진다. 그러므로, RF적으로는 캐패시터가 단락이 되어 g_2 사이에 둔 금속 부분이 연결된 구조가 되어 슬롯은 ‘U’ 모양을 띠게 된다.

오른쪽 상단에 보여지는 구조는 DC bias 회로로써 갭 g_3 으로 균일하게 구현되었고, RF choke 역할을 하는 L_1 과 DC block 캐패시터 역할을 하는 C_3 로 구성되어 있다. (+) bias를 ‘U’자 슬롯에 적절히 인가하기 위해 wire를 사용하여 ‘U’자 형태의 슬롯 부분과 DC(+) bias 부분을 연결하였다. 슬롯 부분에 집중된 필드와 wire의 영향을 최소화하기 위해 슬롯 부분을 피해 그림과 같이 wire의 경로를 설정하였다. 또한, 길이는 8 mm로 최대한 짧게 구현하였다.

그림 2는 박준석 교수님에 의해 2003년에 제안된 ‘H’자 형태의 슬롯을 갖는 접지면 구조의 등가회로이다^[9]. 본 논문에서 사용하는 ‘U’자 모양의 슬롯을 갖는 접지면 구조와는 갭 g_1 의 위치만 다르기 때문에 등가적으로는 동일하다. 갭 g_1 의 위치를 변경한 이유는 다이오드에 인가되는 DC bias의 효율적인 구성을 위해서이다.

그림 2에서 L_g 와 C_g 는 각각 직사각형 슬롯에 의해 발생하는 인덕터 성분과 슬롯 부분의 갭 g_1 에 의해 발생하는 캐패시터 성분을 의미한다. 인덕터 성분 L_g 는 직사각형 슬롯의 면적이 증가함에 따라 커지고, 캐패시터 성분 C_g 는 g_1 의 거리가 감소함에 따라 증가한다. 일반적인 ‘U’자 슬롯을 가진 접지면 구조나 ‘H’ 슬롯을 가진 접지면의 경우 등가회로를 통해 추

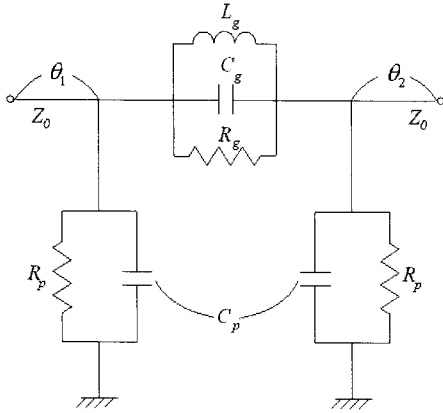


그림 2. 기존 DGS의 등가회로^[9]
Fig. 2. Equivalent circuit of a conventional DGS^[9].

출한 C_g 의 값이 최대 0.6 pF로 매우 작았다. 앞에서 언급했듯이 C_g 값은 갭 g_1 의 거리에 반비례하는 값으로 큰 C_g 값을 얻기 위해서는 g_1 을 최소화하여 구현하여야 하나, 구현 가능한 갭 g_1 이 제한되어 있으므로 일반적인 ‘U’자 슬롯을 가진 접지면 구조의 경우 큰 C_g 값을 기대하기 어렵다.

캐패시터 소자를 그림 1의 g_1 의 위치에 놓는다면 일반적인 갭 구조를 통해 구현할 수 있는 C_g 보다 큰 값을 손쉽게 얻을 수 있다. 슬롯 구조를 갖는 접지면의 공진 주파수는 $\sqrt{L_g C_g}$ 에 반비례하기 때문에 C_g 가 증가하면 필터의 공진 주파수를 낮출 수 있다. 따라서, 일반적인 슬롯을 갖는 접지면 구조의 경우 캐패시터 소자를 적용하여 공진 주파수를 낮출 수 있어 필터의 소형화를 얻을 수 있다.

III. 시뮬레이션 및 측정 결과

그림 3은 ‘U’자 슬롯을 갖는 접지면 구조의 소형화 아이디어를 검증하기 위해 구현한 대역 억제 필터이다. 좌, 우 직사각형의 크기($W \times L$)는 8×4.5 mm이고, g_1 은 0.5 mm를 갖는 슬롯을 접지면에 구현하였다. 다이오드 대신에 캐패시터 소자가 사용되므로 DC bias 회로의 구현이 필요하지 않으므로 제작시 이 부분으로 고려치 않았다. 따라서, g_2 와 g_3 는 0 mm이고, $C_1 \sim C_3$ 와 L_1 의 소자는 사용하지 않는다. 그림 4는 그림 3의 구조에서 g_1 에 적용된 캐패시터의 값을 변경해가면서 얻은 S_{21} 의 실험 결과이다. 그림 3의 g_1 에 1 pF를 갖는 캐패시터를 적용하면 ‘U’ 슬롯을 갖는 접

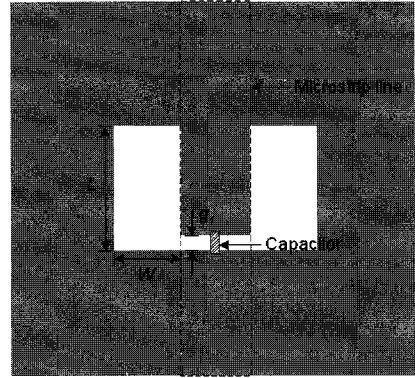


그림 3. 집중 소자 캐패시터를 적용한 소형화된 DGS 구조

Fig. 3. Layout of miniaturized DGS with lumped capacitor.

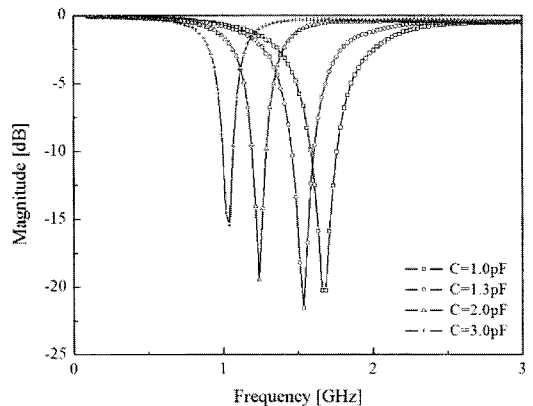


그림 4. 캐패시터의 변화에 따른 S_{21} 의 측정 결과
Fig. 4. Measured transmission coefficients(S_{21}) with different capacitor values.

지면 구조의 공진 주파수가 4.61 GHz에서 1.69 GHz로 감소하였다. 실험 결과를 통해 캐패시터의 값을 3 pF까지 증가시키기에 따라 대역 억제 필터의 공진 주파수가 1.04 GHz까지 내려감을 알 수 있었다. 주어진 크기의 슬롯 구조를 갖는 일반적인 접지면의 측정 결과를 통해 공진 주파수는 4.61 GHz임을 알 수 있었다. 그러므로, 3 pF의 capacitor가 적용된 구조의 경우 일반적인 슬롯을 가진 접지면 구조보다 77.4%의 소형화가 가능하였다.

그림 1에서 갭 g_1 은 varactor diode의 크기에 맞게 1.2 mm로 구현하였다. g_2 는 g_1 에 놓일 다이오드의 동작을 위해 필요한 구조로 그 크기는 0.5 mm이며,

bypass 특성을 갖는 캐패시터 C_1 과 C_2 가 놓여진다. 이 때, 구조적인 대칭을 유지하기 위해 C_1 과 C_2 는 같은 값인 400 pF를 사용하였다. DC bias를 위한 회로에는 RF choke 역할을 하는 L_1 (110 nH)과 DC block 캐패시터(200 pF) 역할을 하는 C_3 로 구성되어 있다. DC bias 회로에 적용되는 갭 g_3 는 0.5 mm로 동일하게 유지되도록 하였다. 또한, (+) bias를 'U'자 슬롯에 인가하기 위해 wire를 사용하여 'U'자 형태의 슬롯 부분과 DC bias 부분을 연결하였다.

그림 5는 그림 1에서 보여지는 가변 대역 억제 필터의 등가회로이다. 그림 5에서 보여지고 있는 등가회로의 점선 부분은 그림 2에서 C_g 에 해당하는 부분으로 varactor 다이오드의 등가회로를 의미한다. Varactor diode에 인가되는 전압에 따라 C_j 가 변하게 되어 결국 그림 2에서 C_g 에 해당하는 값이 가변되는 현상을 보이게 된다. 그림 5에서 C_p 는 슬롯 부분에서 발생하는 fringing field를 나타내고 있으며, 이 부분에서 발생하는 RF field가 wire를 통해 DC bias로 커플링될 경우 문제가 될 수 있으므로 wire의 길이를 8 mm로 최대한 짧게 하고, 슬롯의 최대한 피해가기 위해 그림 1에서와 같은 경로로 구현하였다.

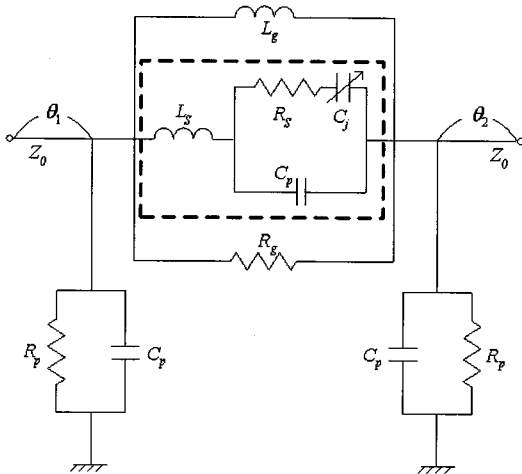


그림 5. 제안한 저지 대역 필터의 등가회로. 점선으로 표시된 부분이 바랙터 다이오드의 등가회로

Fig. 5. Equivalent circuit of the proposed tunable band-stop filter with slotted ground plane. The part shown in dotted line represents equivalent circuit of varactor diode.

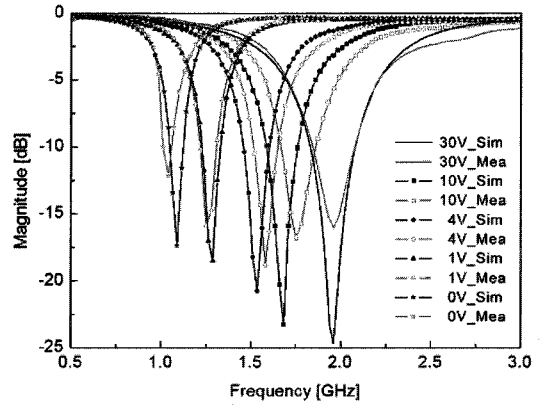
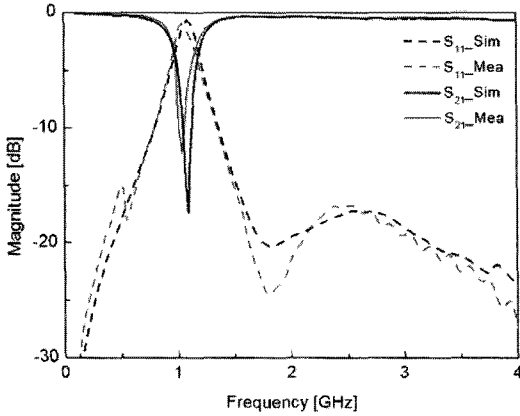


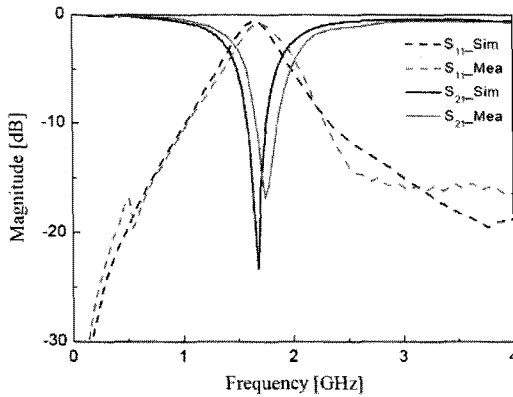
그림 6. 인가 전압의 변화에 따른 S_{21} 의 시뮬레이션 및 측정 결과

Fig. 6. Simulated and measured transmission coefficients(S_{21}) for tunable band-stop filter obtained under different bias voltages.

그림 6은 바이어스 전압을 30 V에서 0 V까지 감소시켰을 때 제안한 가변 대역 억제 필터의 삽입 손실 특성을 보여주고 있다. 시뮬레이션 결과는 그림 5의 구조를 사용하여 도출하였다. 가변 대역 억제 필터의 성능 예측을 위해 Zeland사에 IE3D를 사용하였다. 효율적인 구조 해석을 위해 유한한 접지면을 가진 'U'자형 슬롯 구조를 EM적으로 해석한 후, varactor diode와 DC bias 라인을 고려하여 circuit 시뮬레이션을 하였다. 그림 5의 등가회로에서 $C_p=0.05$ pF, $L_s=0.5$ nH, $R_s=0.08$ Ω 이다. 실험 결과로부터 30 V가 인가되었을 때 공진 주파수가 1.99 GHz였고, 0 V일 때 1.09 GHz였다. 측정은 총 12개의 다른 전압에 대하여 측정하였으나, 본 논문에서 5개의 전압에서의 결과만을 도시하였다. 그림 6에서 보듯이 외부 인가 전압에 따라 등가 캐패시턴스의 값이 바뀌고, 이에 따라 저지 대역 필터의 공진 주파수가 조절되게 된다. 바랙터 다이오드는 일반적으로 역바이어스에서 동작을 하기 때문에 인가 전압이 30 V에서 0 V로 감소함에 따라 저지 대역 필터의 공진 주파수가 1.99 GHz에서 1.01 GHz로 감소하게 된다. 일반적인 DGS 구조의 경우, 공진 주파수가 4.61 GHz인 것을 감안하면 최대 75%까지 크기 감소 효과를 얻을 수 있었다. 전기적인 가변성(electrical tunability factor)은 사용한 바랙터 다이오드의 가변 캐패시턴스의 범위에 따라 결정된다. 본 논문에서 제안한 구조는 42.9



(a) $V_b=0$ V



(b) $V_b=10$ V

그림 7. 제안한 저지 대역 필터의 시뮬레이션 및 측정 결과의 비교

Fig. 7. Comparison between the simulated and measured results of the proposed tunable band-stop filter.

의 가변성을 얻을 수 있었다. 공진 주파수가 낮아 질수록 억제 레벨은 줄어드는 것을 알 수 있었다. 통과 대역에서는 10 dB 이하의 반사 손실 특성을 보였으며, 통과 대역에서 삽입 손실은 대략 0.6 dB였다. 그림 7은 바이어스 전압이 각각 0 V와 10 V일 때 가변 대역 억제 필터의 시뮬레이션과 측정 결과를 비교한 그림이다. 시뮬레이션과 측정 결과는 매우 유사하였다. 시뮬레이션과 측정 결과에서 나타나는 차이는 시뮬레이션시 사용된 등가회로의 단순화 때문으로 사료된다.

저지 대역에서 더 큰 억제 레벨을 얻기 위하여 2개의 DGS 구조를 사용하여 저지 대역 필터를 구현

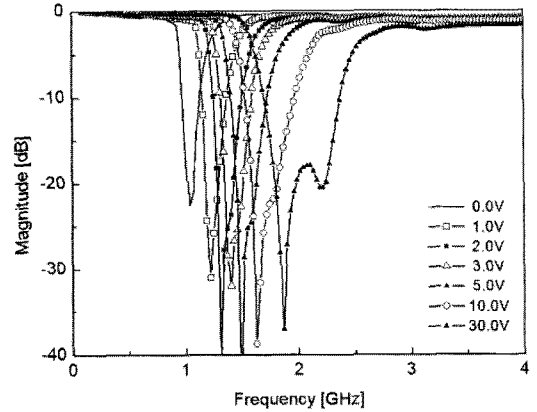


그림 8. 2개의 DGS 구조를 사용하여 구현된 저지 대역 필터를 측정된 S_{21}

Fig. 8. Measured transmission coefficients(S_{21}) for tunable band-stop filter with two cells.

하였다. DGS간의 간격은 28 mm였다. 그림 8은 앞에서 제안한 DGS 구조를 2개 사용하였을 때의 측정 결과이다. 공진 주파수는 DGS가 1개일 때와 동일하게 1.09 GHz에서 1.99 GHz였다. 그러나, DGS가 증가함에 따라 대역 억제 레벨이 증가함을 알 수 있었다. 1개의 DGS 구조를 사용하여 구현한 저지 대역 필터의 경우 저지 대역이 20 dB 이상으로 억제하는 대역의 거의 없었으나, 2개의 DGS 구조를 사용하는 경우 20 dB 이상의 억제를 나타내는 대역폭은 48 %였다.

IV. 결 론

집중 소자 캐패시터를 사용하여 기존에 제안된 DGS 구조의 크기를 줄일 수 있었다. 측정 결과로부터 기존 구조와 비교하여 삽입 손실의 감소 없이 최대 75 %의 크기 감소 효과를 얻을 수 있었다. 또한, 본 논문에서는 RF varactor diode를 사용하여 소형화된 가변 대역 억제 필터를 제안하였다. 측정 결과를 통해 제안한 가변 필터는 42.9 %의 넓은 가변 억제 범위를 나타내었다. 2개의 DGS 구조를 사용하여 구현한 저지 대역 필터는 억제 레벨이 20 dB 이상되는 대역폭이 48 %였다. 양면 및 다층 기판 제작이 가능하므로 본 논문에서 제안한 광대역 튜닝 대역 억제 필터의 구현이 어렵지 않을 뿐더러 본 논문에서 사용된 와이어 본딩을 기판 상에 선로로 변경하면 좀 더 실용적이고 심플한 구조로 구현되어 다양한 이동

통신 시스템이 사용이 가능할 것으로 기대된다.

참 고 문 헌

[1] H. Shaman, Jia-Sheng Hong, "Wideband bandstop filter with cross-coupling", *IEEE Trans. Microwave Theory Tech.*, vol. 55, no. 8, pp. 1780-1785, Aug. 2007.

[2] A. Takacs, D. Neculoiu, D. Vasilache, A. Muller, P. Pons, L. Bary, P. Calmon, H. Aubert, and R. Plana, "Tunable bandstop MEMS filter for millimetre-wave applications", *Electron. Lett.*, vol. 43, no. 12, pp. 600-602, Mar. 2000.

[3] J. S. Hong, M. J. Lancaster, *Microstrip Filters for RF/Microwave Applications*, New York: Wiley, 2001.

[4] E. Pistono, P. Ferrari, L. Duvillaret, J. -M. Duchamp, and R. G. Harrison, "Hybrid narrow-band tunable bandpass filter based on varactor loaded electromagnetic-bandgap coplanar waveguides", *IEEE*

Trans. Microwave Theory Tech., vol. 53, no. 8, pp. 2506-2514, Aug. 2005.

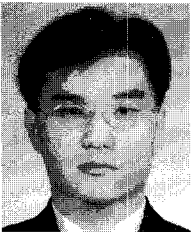
[5] Lung-Hwa Hsieh, Kai Chang, "Piezoelectric transducer tuned bandstop filter", *Electron. Lett.*, vol. 38, no. 17, pp. 970-971, Aug. 2002.

[6] M. F. Karim, A. Q. Liu, A. B. Yu, and A. Al-phones, "MEMS-based tunable bandstop filter using electromagnetic bandgap(EBG) structures", in *Proc. 2005 Asia Pacific Microwave Conf.*, Dec. 2005.

[7] Young-Hoon Chun, Jia-Sheng Hong, Peng Bao, T. J. Jackson, and M. J. Lancaster, "Tunable bandstop filters using BST varactor chips", in *Proc. 2007 European Microwave Conf.*, Oct. 2007.

[8] Young-Hoon Chun, Jia-Sheng Hong, Peng Bao, T. J. Jackson, and M. J. Lancaster, "BST varactor tuned bandstop filter with slotted ground structure", in *Proc. IEEE MTT-S. Symp. Dig.*, pp. 1115-1118, 2008.

성 영 제



2000년 2월: 고려대학교 전기전자 전파공학부 (공학사)

2002년 2월: 고려대학교 전파공학과 (공학석사)

2005년 2월: 고려대학교 전파공학과 (공학박사)

2005년 3월~2007년 2월: 삼성전자 무선사업부 안테나개발팀 선임연구원

2007년 3월~2008년 2월: 삼성전자 무선사업부 안테나개발팀 책임연구원

2008년 3월~현재: 경기대학교 전자공학과 전임강사

[주 관심분야] Reconfigurable Antenna, Circular Polarization Antenna, Dual-Mode Filter, Cell-Phone Antenna