

Frequency Characteristics of Spiral Planar Inductor without Underpass for LAM Process

LAM 공정을 위한 Underpass를 갖지 않는 나선형 박막 인덕터의 주파수 특성

Jae-Wook Kim**

김재욱**

Abstract

In this study, we propose that the structures of spiral inductors have the environment advantage utilizing direct-write and LAM(Laser Ablation of Microparticles) processes without process step of lithography and etching etc. of existing semiconductor process. The structures of inductors have Si thickness of $540\mu\text{m}$, SiO_2 thickness of $3\mu\text{m}$. The width of Cu coils and the space between segments have $30\mu\text{m}$, respectively, using for direct-write and LAM processes. The performance of spiral planar inductors was simulated to frequency characteristics for inductance, quality-factor, SRF(Self-Resonance Frequency) using HFSS. The inductors without underpass and via have inductance of 1.11nH over the frequency range of 300 to 800 MHz, quality-factor of maximum 38 at 5 GHz, SRF of 18 GHz. Otherwise, inductors with underpass and via have inductance of 1.12nH over the frequency range of 300 to 800 MHz, quality-factor of maximum 35 at 5 GHz, SRF of 16 GHz.

요약

본 논문에서 기존 반도체공정들이 갖는 리소그래피와 식각 등의 공정단계를 배제하는 direct-write 공정과 LAM(Laser Ablation of Microparticles) 공정을 이용하여 친환경적인 이점을 가질 수 있는 나선형 인덕터의 구조를 제안하고 주파수 특성을 확인하였다. 인덕터의 구조는 Si를 $540\mu\text{m}$, SiO_2 를 $3\mu\text{m}$ 으로 하였으며, Cu 코일의 폭과 선간의 간격은 LAM 공정과 direct-write 공정을 이용할 수 있도록 각각 $30\mu\text{m}$ 으로 설정하여 2회 권선하였다. 나선형 박막 인덕터의 성능을 나타내는 인덕턴스, quality-factor, SRF에 대한 주파수 특성을 HFSS로 시뮬레이션 하였다. Underpass와 via가 제거된 인덕터는 300-800MHz 범위에서 1.11nH 의 인덕턴스, 5GHz에서 최대 38 정도의 품질계수를 가지며, SRF는 18GHz로 시뮬레이션 결과를 얻었다. 반면에 underpass와 via를 가지는 일반적인 인덕터는 300-800MHz 범위에서 1.12nH 의 인덕턴스, 5GHz에서 최대 35 정도의 품질계수를 가지며, SRF는 16GHz로 시뮬레이션 결과를 얻을 수 있었다.

Key words : Spiral, Planar, Inductor, LAM, Quality-factor

1. 서론

* 남서울대학교 電子工學科
(Dept. of Electronics Engineering, Namseoul University)

★ 교신저자 (Corresponding author)

※ 감사의 글 (Acknowledgment)

이 연구는 2006학년도 남서울대학교 대학 연구비의 지원
으로 연구 되었음

接受日:2008年 6月 22日, 修正完了日: 2008年 9月 26日

최근의 정보기술의 도래와 더불어 이러한 자성소자들의 소형 경량화 및 고주파수화가 요구되고 있다. 인덕터는 고집적 RF 회로에서 필수적인 수동 소자 중의 하나로써, 커패시터와 결합한 LC 필터, 트랜지스터를 위한 AC 초크, 회로정합과 EMI 필터 등에 적용하여 개인통신서비스, 무선 LAN, 위성통신과 GPS에 등에 사용된다[1-5].

Si VLSI 기술의 극적인 진보로 인해 실리콘 기반의 고주파 집적회로는 급격히 성장한 무선통신 어플리케이션을 만족시키기 위한 대안으로 최근에 대두되고 있다[6,7]. 그리고 실리콘을 기반으로 한 고주파 집적회로들은 0.9GHz의 GSM(Global System for Mobile) 시스템과 1.8GHz의 DCS(Digital Cordless System), 그리고 2.4GHz 대역의 블루투스 시스템과 같은 저 GHz의 주파수 범위에서 광범위하게 사용되고 있다[8,9].

그러나 자성소자들의 제조공정의 복잡성 때문에 손쉽게 제조할 수 있는 공정의 개발 또한 요구되고 있다. 한편 최근에 direct-write 기술은 저항, 커패시터, 인덕터, 안테나 등의 미소 전자 부품의 제조공정을 단순화 하는데 공헌하고 있다. Direct-write 기술은 리소그래피(lithography), 식각 등의 기존 반도체공정에 의해 요구되는 공정단계들을 배제함으로써 친환경적 이점을 제공한다.

본 논문에서는 LAM 공정과 direct-write 공정에 적용 가능한 underpass와 via를 제거한 나선형 박막 인덕터의 구조를 제시하고, 그에 따른 인덕터의 성능을 나타내는 인덕턴스, Quality-factor, SRF(자기공진 주파수)에 대한 주파수 특성을 HFSS로 시뮬레이션하여 기존의 일반적인 형태인 underpass와 via를 가지는 나선형 인덕터와 비교 분석하였다.

II. 인덕터의 설계

그림 1은 나선형 박막 인덕터의 단면을 나타낸다. 인덕터는 2층 금속 공정을 기반으로 하고 있다. 인덕터의 구조는 300 μm 두께의 Si에 3 μm 두께의 SiO₂를 적층하였다. 인덕터는 direct-write 공정과 LAM 공정을 적용할 수 있도록 금속선 간의 간격은 공정에서 허용하는 간격인 30 μm 으로, 금속선의 폭과 높이는 30 μm 과 1 μm 으로 하였다.

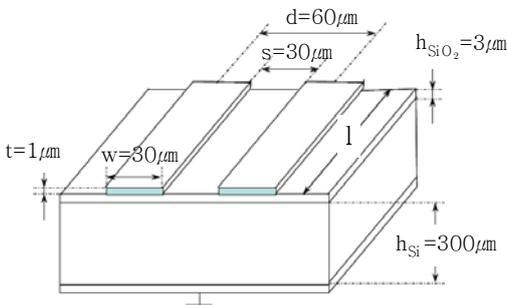


Fig. 1 Cross-sectional view of spiral planar inductor

그림 1 나선형 박막 인덕터의 단면

그림 2는 LAM 공정과 direct-write 공정을 적용할 수 있도록 underpass와 via를 제거한 형태의 인덕턴스 레이아웃을 나타낸다. LAM 공정을 사용하여 나노입자(Nanoparticles) 적층 챔버에서 Ag 나 Cu 나노입자가 형성된다. 이때 Ag 나 Cu 나노입자들은 supersonic 노즐(nozzle)을 통과하면서 팽창하게 되고 노즐로부터 2mm정도 떨어져있는 기판위에 적층되는데 이때 기판이 놓여있는 sample stage는 컴퓨터의 명령 아래 x축과 y축 방향으로 움직여 정사각형이나 이중 직사각형 모양의 나선형 형태 코일 패턴을 형성시킨다.

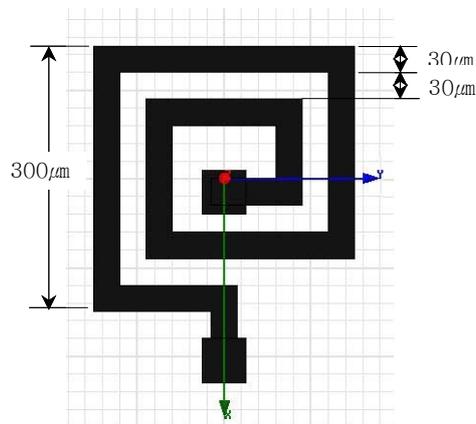


Fig. 2 Layout structure of spiral planar inductor for LAM process without underpass and via

그림 2 underpass와 via를 갖지 않는 LAM 공정을 위한 나선형 박막 인덕터의 레이아웃 구조

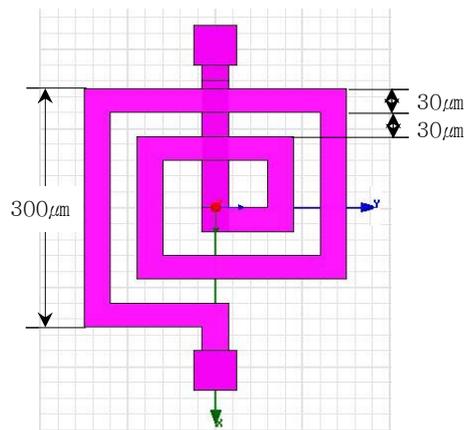


Fig. 3 Layout structure of spiral planar inductor for LAM process with underpass and via

그림 3 underpass와 via를 갖는 일반적인 나선형 박막 인덕터의 레이아웃 구조

그림 3은 일반적인 형태인 underpass와 via를 가지고 있는 인덕터의 레이아웃을 나타낸다. 그림 2와 3에서 알 수 있는 바와 같이, 인덕터의 레이아웃은 간단하며, 2층 금속 공정을 기반으로 하고 있다. 두 종류의 인덕터 최외각 크기는 $540\mu\text{m}$ 으로 고정하였다. RF 주파수에서는 금속층의 두께가 품질계수를 결정짓는 주요 요소 중의 하나이며, 인덕터 중심의 공간은 품질계수를 향상시키는데 있어 도움을 준다.

III. 시뮬레이션 및 분석

시뮬레이션을 위하여 안소프트사의 HFSS를 사용하였다. 그림 4는 HFSS를 이용한 underpass와 via를 갖지 않는 LAM 공정을 위한 나선형 박막 인덕터의 시뮬레이션 구조를 나타낸다. 그림 5는 underpass와 via를 갖는 일반적인 나선형 박막 인덕터의 시뮬레이션 구조를 나타낸다.

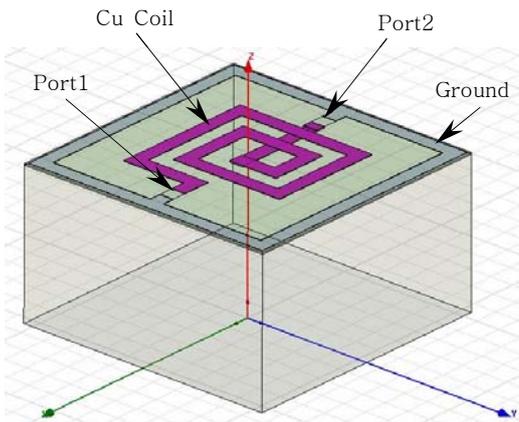


Fig. 4 Simulation structure of spiral planar inductor for LAM process without underpass and via

그림 4 underpass와 via를 갖지 않는 LAM 공정을 위한 나선형 박막 인덕터의 시뮬레이션 구조

그림 4와 5에 대하여 음영부분은 Cu로 이루어진 나선형 코일을 나타내며, 외각의 회색 패턴은 시뮬레이션을 위하여 바이어스를 인가하기 위한 접지 (ground)로 설정하였다. 포트는 2-포트의 lumped port를 사용하였다. 우선 인덕터의 설계 변수로써는 권선수, 도체폭, 도체간의 간격, 도체 두께, 유효 면적 등이 있다. 여기에서는 우선 외부 크기와 도체폭, 그

리고 도체간의 간격, 권선수 (Number of turns)를 고정하고, LAM 공정과 direct-write 공정의 적용을 위한 underpass와 via의 유무에 따른 인덕턴스, Q (Quality-factor) 값과 SRF를 비교 분석하였다.

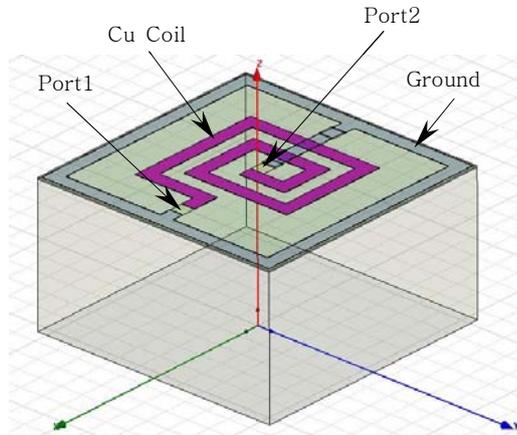


Fig. 5 Simulation structure of spiral planar inductor for LAM process with underpass and via

그림 5 underpass와 via를 갖는 일반적인 나선형 박막 인덕터의 시뮬레이션 구조

1. 인덕턴스

인덕터의 외부 크기를 $300\mu\text{m}$, 도체폭과 도체간의 간격을 각각 $30\mu\text{m}$ 과 $30\mu\text{m}$ 으로 고정하고, $10\Omega\text{-cm}$ 실리콘 기판을 사용하였으며 기판 두께를 $300\mu\text{m}$ 으로 하였다. 기판과 spiral 사이의 유전물질의 두께를 $3\mu\text{m}$ 으로 하였다. 도체 두께를 $1\mu\text{m}$ 으로 하여 2회 권선하였다.

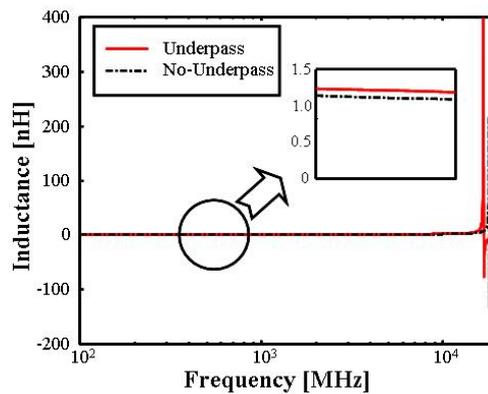


Fig. 6 Inductance-frequency characteristics of spiral planar inductors

그림 6 나선형 박막 인덕터의 인덕턴스-주파수 특성

그림 6은 LAM 공정을 위한 underpass와 via를 갖지 않는 나선형 박막 인덕터와 underpass와 via를 갖는 일반적인 나선형 박막 인덕터의 인덕턴스-주파수 특성을 나타낸다. 그림으로부터 300MHz~800MHz 주파수에서 underpass를 갖지 않는 인덕터의 경우는 1.11nH, underpass를 갖는 인덕터의 경우는 1.12nH 정도의 인덕턴스를 가지며, 비슷한 특성을 나타낸다. 그림에서 인덕턴스가 양의 값으로부터 음의 값으로 전위되며 0인 지점을 지나는 주파수가 SRF를 나타낸다. underpass를 갖지 않는 인덕터의 경우는 18GHz, underpass를 갖는 인덕터의 경우는 16GHz 정도에서 SRF가 발생한다.

인덕턴스는 Greenhouse 방법을 이용하여 간단히 계산할 수 있다. Greenhouse 방법은 spiral의 전체 인덕턴스가 각 선로 세그먼트의 자기 인덕턴스와 모든 가능한 선로 세그먼트 쌍의 양, 음의 상호 인덕턴스의 합으로서 계산될 수 있다. 두 선로 사이의 상호 인덕턴스는 교차점, 길이, 갈라진 틈의 각도에 의존한다. 서로 다른 수직인 두 선은 그들의 자속이 결합되어 있지 않으므로 상호 결합이 없다. 선로에서 전류 흐름 방향이 결합 부호를 결정한다. 두 선로에서 전류가 같은 방향이면 결합은 양이고, 방향이 다르면 음이다. N-turn 사각 나선형 인덕터의 전체 인덕턴스를 계산하기 위해서, 그것은 4N의 자기 인덕턴스 형태와 2N(N-1)의 양의 상호 인덕턴스 형태, 그리고 2N²의 음의 상호 인덕턴스 형태로 나타난다. 비록 다양한 실험식이 나선형 인덕터의 인덕턴스를 추정하기 위해 문헌에 존재할지라도 Greenhouse 방법이 우수한 정확성을 제공한다. 여기서 인덕턴스 계산을 위한 Greenhouse 방법을 사용한다[10].

Greenhouse의 자기 인덕턴스 식을 보면 아래와 같다[11].

$$L_{self} = 2l[\ln(2l/GMD) - 1.25 + AMD/l + (\mu/4) T] \quad (1)$$

여기서, L_{self} 는 자기 인덕턴스로 단위는 nH이고, GMD 과 AMD 는 각각 도체 단면적의 기하학적 평균 거리와 산술적 평균거리이다. l 은 선로의 길이로 단위는 cm이며, μ 는 도체의 투자율이고 T 는 주파수 보정 파라미터로 고주파수에서는 1의 값을 갖는다.

두 개의 병렬 선로 사이에서 상호 인덕턴스는 식 (2)를 사용하여 계산할 수 있다.

$$M = 2lQ \quad (2)$$

여기서, M 은 nH 단위를 가지는 상호 인덕턴스이고, l 은 선로 길이로 단위는 cm, 그리고 Q 는 상호 인덕턴스 파라미터로 아래와 같이 계산된다.

$$Q = \ln \left[\frac{l}{GMD} + \sqrt{1 + \left(\frac{l}{GMD} \right)^2} \right] - \sqrt{1 + \left(\frac{GMD}{l} \right)^2} + \frac{GMD}{l} \quad (3)$$

식 (3)에서 GMD 는 선로 사이의 기하학적 평균 거리를 의미하며 여기에서는 선로의 정점과 거의 같다. GMD 에 대한 더 정확한 표현은 다음과 같다.

$$\ln GMD = \ln d - \left[\frac{w^2}{12d^2} + \frac{w^4}{60d^4} + \frac{w^6}{168d^6} + \dots \right] \quad (4)$$

여기서 w 와 d 는 각각 선로의 폭과 정점간의 거리로 단위는 cm이다.

그러므로 나선형 박막 인덕터의 전체 인덕턴스는 자기 인덕턴스와 상호 인덕턴스의 합으로 다음과 같이 나타낼 수 있다.

$$L = L_{self} \pm M \quad (5)$$

표 1은 Mathcad를 이용한 나선형 박막 인덕터의 기하학적 수치를 나타낸다. 표의 Total Inductance는 Greenhouse 식을 이용한 계산 결과로써, HFSS를 이용한 시뮬레이션 결과와 거의 일치함을 알 수 있다.

Table 1 The geometric values of spiral planar inductor from Mathcad

표 1 Mathcad를 이용한 나선형 박막 인덕터의 기하학적 수치

| | |
|--|---------|
| Thickness t (μm) | 1 |
| Space between segments s (μm) | 30 |
| Width w (μm) | 30 |
| Outer length l (μm) | 300 |
| Number of turns | 2 |
| Total Inductance L (nH) | 1.03017 |

2 품질계수(Quality-factor)

그림 7은 LAM 공정을 위한 underpass와 via를 갖지 않는 나선형 박막 인덕터와 underpass와 via를 갖는 일반적인 나선형 박막 인덕터의 Q-주파수 특성을 나타낸다. 인덕터의 성능을 평가하는 요소로 Q-factor

를 들 수 있다. 그림으로부터 underpass를 갖지 않는 인덕터의 경우는 5GHz에서 약 38, underpass를 갖는 인덕터의 경우는 5GHz에서 약 35 정도의 최대 Q 값을 가진다. underpass를 갖지 않는 인덕터가 underpass를 갖는 인덕터보다 더 나은 특성을 나타내는데, 이는 underpass와 via에서 발생할 수 있는 저항 손실을 제거함으로써 underpass와 via를 갖지 않는 인덕터가 더 우수한 품질계수를 나타낸다.

Q-factor에 대한 일반적인 정의를 살펴보면, 인덕터에서 한 주기당 저장하는 에너지에 대한 소비하는 에너지의 비로 나타내며, 다음 식으로 주어진다 [12,13].

$$\begin{aligned}
 Q &= \frac{W_S}{W_D} \\
 &= 2\pi \frac{\text{peak magnetic energy} - \text{peak electric energy}}{\text{energy loss in one oscillation cycle}} \\
 &= 2\pi \frac{\text{energy loss in one oscillation cycle}}{\text{stored energy}} \\
 &= -\frac{\text{Im}(Y_{11})}{\text{Re}(Y_{11})}
 \end{aligned}
 \tag{6}$$

여기서 W_S 는 인덕터가 한 주기당 저장하는 에너지이고 W_D 는 인덕터가 한 주기당 소비하는 에너지이다. 저장하는 에너지를 자계와 전계의 에너지 차로 나타낸 것은 인덕턴스가 자속과 전류의 비이므로 인덕터는 자계에 의해 에너지가 저장된다. 그러나, 실제 인덕터에서는 기생 커패시턴스가 발생하므로 이 커패시턴스에 저장되는 전계 에너지가 인덕터에 역효과를 준다. 따라서 자계에 저장되는 에너지와 전계에 의해 저장되는 에너지의 차이가 정확하게 고려된 저장 에너지가 되는 것이다. 그리고 Y_{11} 은 측정된 S 파라미터로부터 변환시킬 수 있다. 또한 시뮬레이션에서 Q 값을 어드미턴스로 구한다.

그림에서 보면 Q 값이 0이 되는 지점이 SRF를 나타낸다. underpass를 갖지 않는 인덕터의 경우는 18GHz 정도에서 0의 값을 가지며, underpass를 갖는 인덕터의 경우는 16GHz 정도에서 0의 값을 가지므로, 이때의 주파수가 SRF를 의미한다. 이는 앞선 그림 5에서의 결과와도 잘 일치함을 알 수 있다.

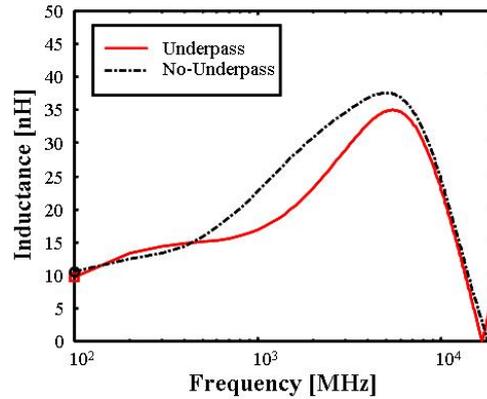


Fig. 7. Q-frequency characteristics of spiral planar inductors
그림 7. 나선형 박막 인덕터의 Q-주파수 특성

IV. 결론

본 논문에서 실리콘 상에 이루어진 평면 나선형 박막 인덕터를 LAM 공정과 direct-write 공정에 적용할 수 있도록 underpass와 via를 제거하여 설계하였다. 이에 대하여 안소프트사의 HFSS를 이용하여 시뮬레이션을 수행하였다. 시뮬레이션 결과인 인덕턴스, Q-factor, SRF에 대하여 기존의 일반적인 형태와 비교하여 LAM공정과 direct-write 공정에 적합한 인덕터의 형태를 도출하고자 하였다.

우선 외부 크기(300 μ m)와 도체폭(30 μ m), 도체간의 간격(30 μ m), 도체의 두께(1 μ m), 권선수는 2회로 고정하고 underpass와 via를 제거한 인덕터와 underpass와 via를 갖는 인덕터에 대하여 비교하였다. underpass를 제거한 인덕터의 경우는 L(인덕턴스)=1.11nH, Q=38, SRF=18GHz이고, underpass를 갖는 인덕터의 경우는 L=1.12nH, Q=35, SRF=16GHz 정도를 가진다. 이는 underpass와 via를 제거함으로써 저항 손실을 감소할 수 있으며, 따라서 품질계수와 SRF가 향상되게 된다.

참고문헌

- [1] Minda Denesh, John R. Long, "Differentially Driven Symmetric Microstrip Inductors", IEEE Trans. on Microwave Theory and Techniques, vol. 50, no. 1, pp. 332-341, Jan. 2002.
- [2] Rob Groves, David L. Hareme, Dale Judus, "Temperature Dependence of Q and Inductance in Spiral Inductors Fabricated in a Silicon-Germanium /BiCMOS Technology", IEEE Journal of Solid-State Circuits, vol. 32, no. 9, pp. 1455-1459, Sep. 1997.
- [3] I. Wolff and H. Kapusta, "Modeling of Circular Spiral Inductors for MMICs", IEEE MTT-s Digest, pp. 123-126, 1987.
- [4] Chong H. Ahn, Mark G. Allen, "Micromachined Planar Inductors on Silicon Wafers for MEMS Applications", IEEE Trans. on Industrial Electronics, vol. 45, no. 6, pp. 866-876, Dec. 1998.
- [5] Myung-Hee Jung, Jae-Wook Kim, Eui-Jung Yun, "Development of High-Performance Solenoid-Type RF Chip Inductors", Jpn. J. Appl. Phys, vol. 39 (2000), pp. 4772-4776, Part 1, No. 8, August 2000.
- [6] Gray PR, Meyer RG, "Future Directions in Silicon IC's for RF Personal Communications", Proc. IEEE Custom Integrated Circuits Conference, pp.83-90, May 1995.
- [7] Larson Le, "Integrated Circuit Technology Options for RFIC's Present Status and Future Directions", IEEE J. Solid-State Circuits, vol. 33, pp. 387-399, 1998.
- [8] Shaeffer DK, Less TH, "A 1.5-V, 1.5-GHz CMOS Low Noise Amplifier", IEEE J. Solid-State Circuits, vol. 32, pp. 745-759, 1997.
- [9] Mikkelsen JH, Kolding TE, "RF CMOS Circuits Target IMT-2000 Applications", Microwave & RF, pp. 99-107, July 1998.
- [10] C. Patrick Yue, S. Simon Wong, "Physical Modeling of Spiral Inductors on Silicon", IEEE Transactions on Electron Devices, vol. 47, no. 3, pp. 560-567, March 2000.
- [11] H. M. Greenhouse, "Design of Planar Rectangular Microelectronic Inductors", IEEE Transactions Parts, Hybrids, Pack, vol. PHP-10, pp. 101-109, June 1974.
- [12] C. Patrick Yue, S. Simon Wong, "On-Chip Spiral Inductors with Patterned Ground Shields for Si-Based RF IC's", IEEE Journal of Solid-State Circuits, vol. 33, no. 5, pp. 743-752, May 1998.
- [13] Ali M. Niknejad, Rober G. Meyer, "Analysis, Design, and Optimization of Spiral Inductors and Transformers for Si RF IC's", IEEE J. Solid-State Circuits, vol. 33, pp. 1470-1481, Oct. 1998.

저자 소개

김재욱 (정회원)



1993년 : 호서대학교 전자공학과 졸업 (공학사)
 1998년 : 호서대학교 대학원 전자공학과 (공학석사)
 2003년 : 호서대학교 대학원 전자공학과 (공학박사)
 2006년 3월~현재 : 남서울대학교 전자공학과 전임강사
 <주관심분야> 자동제어, 퍼지제어, chip inductor 개발, 자성박막 재료 및 소자의 개발