
탄소 주입 실리콘 산화 절연박막에서 전위장벽과 온도 변화에 대한 상관성

오데레사*

Correlation between the Potential Barrier and Variation of Temperature on SiOC thin film

Teresa Oh*

요 약

탄소 주입실리콘 산화막으로서 SiOC 박막은 화학적 증착 방법에 의해 성막되었으며, 박막의 분석기법으로 FTIR 분석기와 I-V 측정과 표면분석으로 전자현미경을 이용하였다. 증착된 샘플들은 유량비의 변화에 따라서 화학적 이동현상이 나타났으며, 표면에서의 그래인은 유기물 특성과 무기물 특성의 SiOC 박막샘플에서 나타났다. 그러나 하이브리드 특성의 박막에서는 그래인이 형성되지 않았다. 하이브리드 특성의 박막샘플에서 온도가 증가할수록 누설전류는 감소하였다. 누설전류는 온도가 증가함에 따라 감소하였는데 전위장벽이 증가하기 때문에 감소하는 것으로 나타났다.

ABSTRACT

The SiOC films as the carbon doped silicon oxide film were prepared with the variation of flow rater ratios by plasma enhanced chemical vapor deposition. The sampels were analyzed by the fourier transform infrared spectroscopy, I-V measurement and scanning electron microscopy. The samples were shown the chemical shift according to the flow rate ratios, and the grain did not formed at the sample with hybrid properties. The leakage currents decreased according to the increasing of the substrate temperature at the sample with hybrid properties, but the potential barrier increased.

키워드

누설전류, low-k materials, C-H bond elongation, C-H bond condensation, chemical shift

I. 서 론

반도체 산업은 집적도가 높아지고, 소자의 크기가 작아짐에 따라 패턴의 미세화는 단위 트랜지스터 혹은 셀(cell)의 고속화, 저손실화에 결정적인 도움을 주었다. 하지만 전송속도의 고속화는 패턴의 미세화만으로는 극복할 수 없는 RC지연 같은 문제에 의해서 제한을 받음에 따라 현재 반도체 소자의 소형화는 한계에 달해 있는

상태이다^{[1][5]}. 이를 극복하기 위해서는 신호를 전송하는 알미늄 배선을 구리배선으로 바꾸고 증가되는 정전용량을 감소하기 위하여 기존에 사용되어온 k=4.0인 실리콘 산화막(SiO₂) 대신에 절연특성이 더 우수한 low-k 절연막을 사용해야 할 것으로 예상하고 있다. 배선 절연층의 정전용량의 최소화는 공정기술면에서는 배선면적의 최소화로 접근할 수 있다. 한편 절연층 두께를 키우면 정전용량은 줄어들지만, 이 방법은 고집적화의 방해요

소로 작용하므로 결코 좋은 해결책이 될 수 없다. 궁극적인 해결책은 재료기술, 즉 유전율의 최소화에서 찾을 수 밖에 없으며, 반도체 소자의 층간 절연물로 가능한 낮은 비유전율(유전상수 k)의 유전체(low- k)로서 탄소 주입 실리콘 산화 절연박막이 있다. 탄소 주입 실리콘 산화 절연막은 SiOC 박막으로 널리 알려져 있으며, 화학적 기상증착 방법과 스펀 코팅 방법에 의해서 만들어지고 있는데 화학적 기상증착법이 우수한 결과가 얻어진다는 연구보고서들이 있다^{[6]-[9]}. SiOC 박막은 알킬기가 많으면 기공이 형성되고 반대로 산소가 많으면 기공이 없는 비정질 결합구조의 SiOC 박막이 만들어진다. CVD 방법에 의한 low- k 절연막은 기공을 포함하지 않더라도 결합구조를 변화시킬 수 있는 방법에 의해 비정질도가 높은 결합을 형성시킴으로써 유전상수가 낮아질 수 있다. SiOC low- k 박막은 공정 변수에 의해서 기공을 갖거나 분극성이 상실된 비정질 결합구조가 된다. 유전상수가 낮아지기 위해서 기공을 형성하기 위해서는 알킬기를 많이 필요로 하므로 수소성을 갖게 되면서 자연히 분극이 커진다. 반면에 무 분극성의 비정질 결합구조는 기공을 포함할 수가 없으며 박막내의 적은 양의 탄소에 의해서 WBC(weak boundary condition)효과를 만들어내고 박막표면의 에너지를 약화시켜서 표면을 평탄하게 만든다^{[10]-[13]}. 결합구조는 비정질이 되면서 절연막의 필수조건을 갖추게 된다. 고기능 소형화 디바이스 실현을 위해 필수적인 우수한 절연특성을 갖는 신소재 SiOC 박막의 개발은 반도체 산업에서의 가장 중요한 핵심부품인 트랜지스터의 성능향상이 예측되고 디스플레이 및 통신소자 등의 기술이 우수해질 수 있는 가능성을 충분히 만족시킬 수 있을 것으로 예측되고 있다^{[14]-[15]}. SiOC 박막은 유기물을 포함하고 있어서 실리콘 반도체 위에서 새로운 유기반응에 대하여도 중요하게 연구되어지고 있는데, SiOC 박막을 만들어내는데 있어서 요구되는 중요한 화학적 반응이 있다. CH결합에 의한 수소반응과 핵반응이다. 이러한 반응을 하기 위해서는 기본적으로 C=C 혹은 C=O 이중결합을 하고 있는 사이트가 요구된다. C=O 이중결합은 친핵성 반응을 유도해 내고 CH결합의 늘어지는 효과에 의해 최대한 많은 탄소를 비정질 결합내로 유도해 내면서 결합구조의 변화에 유전상수가 낮아지게 된다. 그래서 얻은 유전상수는 2.1까지 낮게 얻어지고 있다는 연구결과가 있다^{[6]-[18]}.

본 연구에서는 화학적 기상 증착법에 의해 얻은 SiOC

박막의 유량에 따른 표면의 특성에 대하여 알아보기 위해서 펜타센을 증착한 뒤 표면이미지를 분석하였다 그리고 표면의 평탄도가 우수한 하이브리드 특성을 갖는 샘플에 대하여 온도에 따른 전기적인 특성에 대하여 조사하였다. FTIR에 의한 화학적 변화와 표면의 물리적인 특성을 비교하고 또한 누설전류에 대한 전위장벽의 변화에 대하여 알아보았다.

II. 실험

탄소 주입 실리콘 산화막은 p-type(100)Si 기판 위에 플라즈마를 이용한 화학적 기상증착 방법에 의해서 증착되었다. 증착시 RF파워는 13.56Mhz에서 450W이고 bistrimethylsilylmethane (BTMSM)과 산소의 혼합 가스에 의한 플라즈마를 유도하고 이온화된 원자들의 재결합이 이루어지면서 박막을 증착하였다. 산소의 유량은 60sccm으로 고정하였으며, BTMSM의 유량은 23sccm~30sccm까지 변화시키면서 증착하였다. 샘플의 번호는 BTMSM의 유량에 따라 B23~B30으로 나타내었다. 개스라인은 증착이 이루어지는 동안 35도를 유지하면서, 10초 동안 증착하였다. SiOC 박막의 특성을 확인하기 위해서 펜타센을 증착하여 표면에서 펜타센분자의 증착상태에 따라 달라지는 그레이의 성장상태를 살펴보았다. 펜타센과 BTMSM 프리커서는 어플라이 머티리얼사의 것을 이용하였다. SiOC 박막의 표면의 특성 변화는 유량비를 변화시키면서 증착한 박막표면의 화학적 변화를 관측하기 위해서 고배율 현미경(OLS-3000, OLYMPUS)과 FTIR (Fourier transform infrared) 분석기를 이용하였다. 누설전류는 반도체파라미터 분석기(4156A)를 이용하여 실험 데이터를 얻은 뒤 전위장벽을 계산하였다.

III. 본 론

그림 1은 유량비에 따른 SiOC 박막의 FTIR 스펙트라를 보여주고 있다. 그림 1(a)에서 2310 cm^{-1} 에서 2380 cm^{-1} 까지 나타나는 피크는 Si-CH₃ 결합이며 증착시에 BTMSM프리커서가 약하게 해리된 상태임을 보여주고 있다. 약 이온화된 플라즈마에 의해 형성된 박막에서

890 cm^{-1} 에서 1290 cm^{-1} 까지의 SiOC 박막의 주된 결합의 강도가 약한 것을 보여주고 있다. 그림 1(b)는 890 cm^{-1} 에서 1290 cm^{-1} 까지의 협대역을 살펴보면 1110 cm^{-1} 근처에서 화학적 이동이 일어나는 것을 알 수 있으며, B27과 B25 샘플 사이에서 화학적 이동은 가장 크게 일어나는 것을 확인할 수 있다.

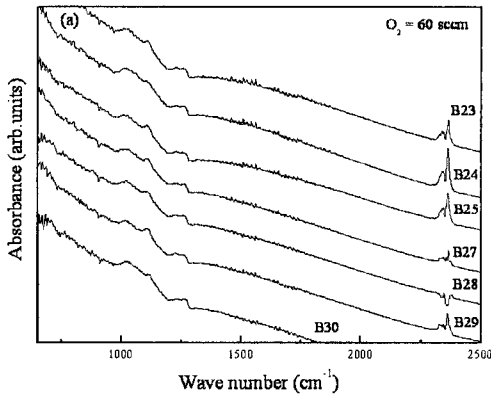


그림 1(a). 유량비에 따른 SiOC 박막의 FTIR 스펙트럼.

Fig. 1(a). FTIR spectra of SiOC film with various flow rate ratios.

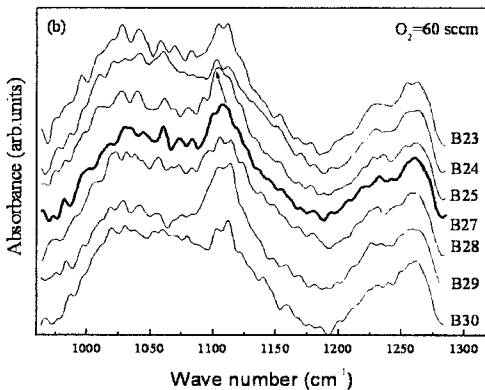


그림 1(b). 890 cm^{-1} 에서 1290 cm^{-1} 까지의 협대역에서의 FTIR 스펙트럼.

Fig. 1(b). Narrow band FTIR spectra with range of 890 cm^{-1} 에서 1290 cm^{-1} .

B27은 blue shift를 인데 반하여 B25는 red shift를 나타낸다. BTMSM의 유량이 적을수록 전기음성도가 큰 산소의 영향이 커지면서 C-H 수소결합의 전자밀도가 약해지기 때문에 red shift가 일어나는 것을 알 수 있다.

red shift는 C-H 수소결합의 결합길이가 길어짐에 따라 FTIR 분석에 의하면 주파수가 낮은 쪽으로 이동하는 현상이다. 화학적 이동은 박막의 내부구조의 변화를 의미하며, 이온결합의 변화를 구분할 수 있는 중요한 단서를 제공하며, 물질의 화학적 특성을 결정하게 해준다. 샘플 B27은 화학적 변화가 급격히 일어나는 특이한 박막이며, 온도에 의존성이 없는 일반적인 SiOC 박막에 대하여 차이점을 다음의 전기적 특성에서 확인할 수 있다.

그림 2는 B27 샘플에 대한 누설전류를 기판의 온도를 변화시키면서 측정하였다. 1190 cm^{-1} 에서 1290 cm^{-1} 까지의 영역은 Si-CH₃ 결합이며, 역시 강한 결합을 나타낸다. 890 cm^{-1} 에서 1190 cm^{-1} 까지의 영역은 Si-O-C 결합을 나타내며, 1.5V까지는 누설전류가 1×10^{-8} A까지 낮은 특성을 나타내지만 전압이 올라갈수록 누설전류가 증가하는 것을 알 수 있다. 그러나 기판온도가 증가할수록 누설전류의 크기는 감소하였다. 온도가 증가할수록 누설전류가 감소하는 이유는 증착시에 존재하였던 OH 그룹들이 사라지면서 절연특성이 더 좋아지기 때문이며, 누설전류가 감소하는 효과를 얻을 수 있게 되었기 때문이다.

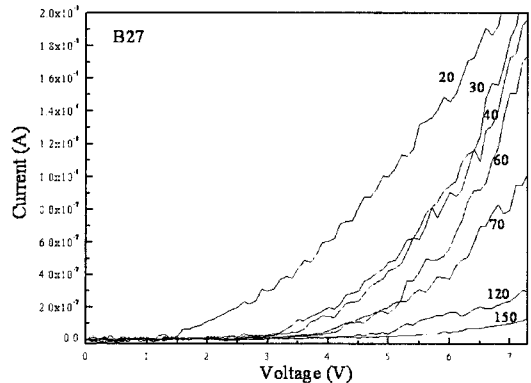


그림 2. B27 샘플의 기판온도변화에 따른 누설전류.
Fig. 2. Leakage current of sample B27 with various substrate temperatures.

그림 3은 유량비에 따른 고배율 광학현미경을 이용한 이미지들을 보여주고 있다. B23, B24, B25, B29 와 B30 샘플들은 그레이이 생성된 것을 확인할 수 있다. 그러나 B26, B27과 B28 샘플들에서는 그레이의 크기가 상당히 줄어들거나 거의 사라진 모습을 확인할 수 있다. SiOC 박막의 특성에 따라 페타신 분자의 말단부분이 기판표

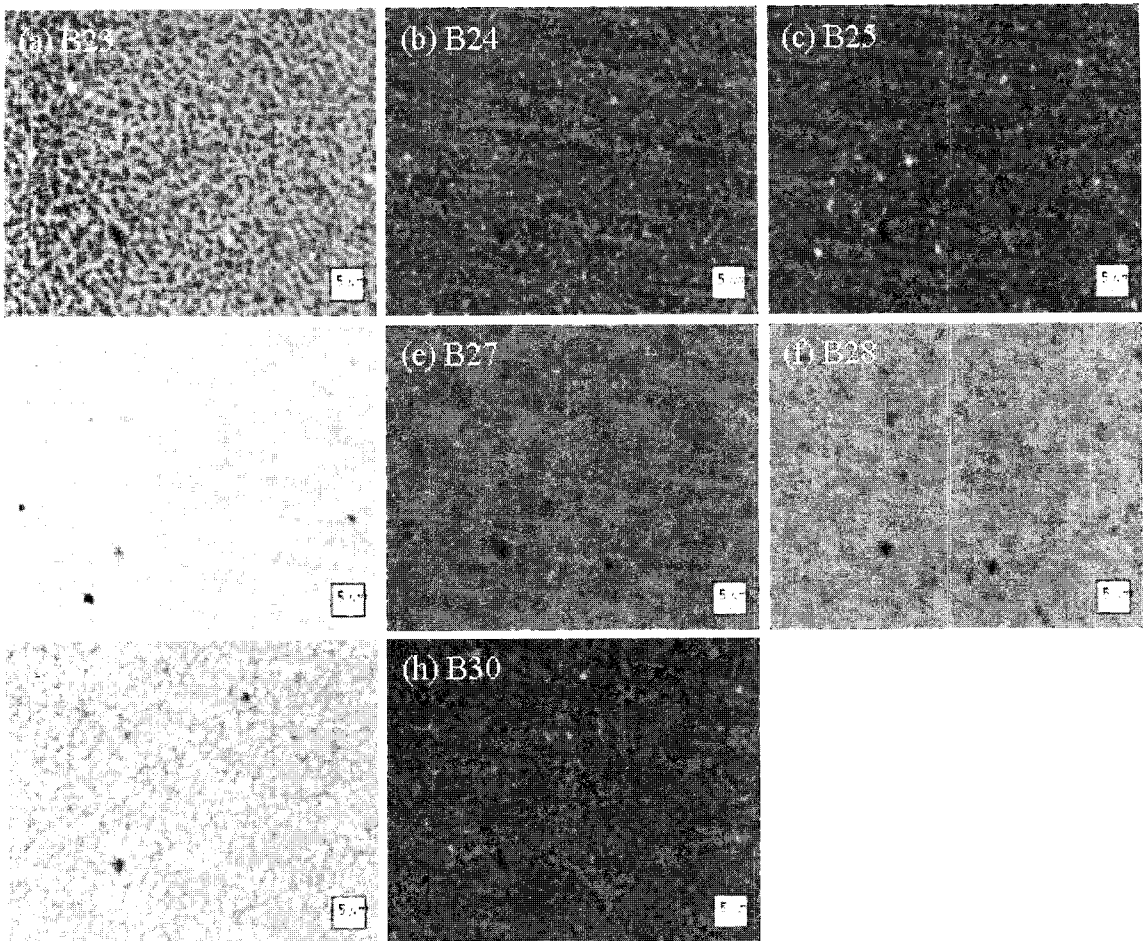


그림 3. 펜타센을 증착한 뒤 고배율 광학현미경을 이용한 표면 사진, (a) B23, (b) B24, (c) B25, (d)B26, (e) B27, (f) B28, (g) B29, (h) B30.

Fig. 3. Surface images using optic microscope of high resolution after pentacene deposition, (a) B23, (b) B24, (c) B25, (d)B26, (e) B27, (f) B28, (g) B29, (h) B30.

면과 친핵성 반응을 일으켜 수직성장의 구조를 갖게 되었으며, 잘 정렬된 펜타센 분자들의 수직성장은 그레이의 크기를 점점 줄어들게 하였으며, 결국에는 그레이의 크기가 알아볼 수 없을 정도로 그레이가 생성되지 않았다는 것을 알 수 있다. 무기물 특성을 갖는 B23, B24, B25 박막들과 유기물 특성의 B29, B30 박막에서 보여지는 그레이들은 펜타센을 전도체로 사용하게 될 경우 전자들의 이동을 방해하여 전송속도를 떨어뜨리는 원인이 된다[12,14,16].

그림 4는 하이브리드 특성의 B27 샘플에 대한 전위장벽을 보여주고 있다. SiOC 박막의 온도가 높을수록 전위장벽이 높아지게 되므로 결국 전하들의 흐름을 방해한다고 볼 수 있다. 전계가 높아질수록 전위장벽은 작아지고 있으나 온도가 높을수록 장벽의 높이는 커지기 때문에 SiOC 박막의 증착 후 열처리 공정이 중요하다는 것을 알 수 있다. B27 샘플의 경우 150도 온도에서 $1 \times 10^{-8} A$ 정도의 우수한 절연특성이 나오는 것을 알 수 있으며, 차세대 절연막으로 손색이 없음을 알 수 있다.

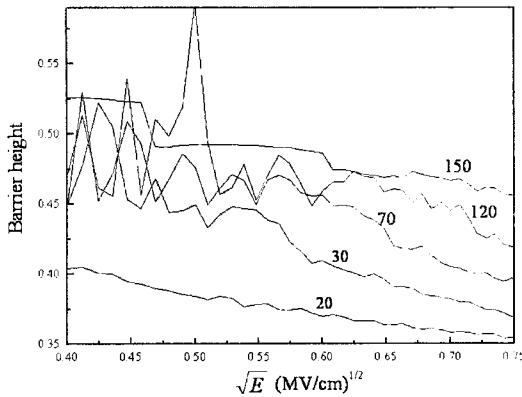


그림 4. B27 샘플에서 온도의 변화에 따른 전위장벽.
Fig. 4. Potential barriers of sample B27 with various substrate temperatures.

IV. 결론

화학적 기상증착 방법에 의한 SiOC 박막은 유량비에 따라서 화학적 이동현상이 나타나는데 화학적 이동이 나타나는 원인은 C-H 수소결합의 구조가 변하기 때문이다. C-H 수소결합은 주변의 전기음성도가 큰 산소에 의해서 산소가 많이 존재할 경우 C-H 수소결합 길이가 늘어나는데 표면의 가장자리효과의 약해짐 현상으로 평탄도가 우수해지게 된다. B23~B30까지의 샘플들 중에서 중간영역에 해당하는 B27 샘플에서 blue shift가 가장 강하게 나타났고 펜타센 증착후 그래린이 거의 보이지 않았으며, 누설전류 역시 1×10^{-8} A 정도로 작았다. 누설전류의 특성은 기판 온도가 증가하면 감소하였으며, 150도에서 누설전류가 가장 작은 값을 나타내며, 전위장벽은 가장 높았다.

참고문헌

- [1] J. K. Choi, D. H. Kim, J. Lee and J. B. Yoo, "Effects of process parameters on the growth of thick SiO₂ using plasmaenhanced chemical vapor deposition with hexamethyldisilazane," *Surface and Coatings Technology*, Vol.131, pp.136-140, 2000.
- [2] Y. L. Cheng, Y. L. Wang, J. K. Lan, H. C. Chen, J. H.

- Lin, Y. L. Wu, P. T. Liu, Y. C. Wu and M. S. Feng, "Effect of carrier gas on the structure and electrical properties of low dielectric constant SiCOH film using trimethylsilane prepared by plasma enhanced chemical vapor depositeion," *Thin Solid Films*, Vol.469-470, pp.1787-183, 2004.
- [3] T. Oh, " Investigation on electrical properties of low-dielectric constant fluorinated amorphous carbon film" *Jpn. J. Appl. Phys.* Vol.45, pp. 7871-7875, 2006.
- [4] P. de Rouffignac, Z. Li, and R. G. Gordon, "Sealing porous Low-k dielectrics with silica," *Electrochemical and Solid State Letters*, Vol. 7, pp. G360-G308, 2004.
- [5] J. Widodo, W. Lu, S. G. Mhaisalkar, J. L. L. Sudijono, L. C. Hsia, L. Shen and K. Y. Zeng, "Effects of CO₂ and O₂ on the property of tetra methyl tetra cyclo siloxanes based low-k film," *Thin Solid Films*, Vol.472, pp.195-202, 2005.
- [6] J. Widodo, W. Lu, S. G. Mhaisalkar, L. C. Hsia, P. Y. Tan, L. Shen and K. Y. Zeng, "Characterization of tetra methyl cyclo tetra siloxanes-based low-k dielectric film" *Thin Solid Films*, Vol.475, pp.213-218, 2004.
- [7] C. S. Yang, Y. H. Yu, H. J. lee, K. M. Lee and C. C. Choi, "The effect of the CH₄ plasma treatment on deposited SiOC(-H) films with lowdielectric sonstant prepared by using TMS/O₂ PECVD, " *Thin Solid Films*, Vol.475, pp.150-154, 2005.
- [8] L. Plantier, Y. Le Friec, A. Humbert, G. Imbert, E. Sabouret, M. Sardo, V. Girault, D. Delille, S. Jullian, K. Junker, "Material and electrical characterization of TMS-based silicidation of the Cu-dielectric barrier interface for electromigration improvement of 65 nm interconnects," *Microelectronic Engineering*, Vol. 83, pp.2407-2411, 2006.
- [9] T. Oh, "Organic Thin Film Transistors Using Pentacene and SiOC film," *IEEE transactions on Nanotechnology*, Vol. 5, pp.23-29, 2006.
- [10] M. Damayanti, J. Widodo, T. Sritharan, S. G. Mhaisalkar, W. Lu, Z. H. Gan, K. Y. Zeng and L. C. Hsia, "Adhesion study of low-k/Si system using 4-point bending and nanoscratch test," *Materials Science and Engineering B*, Vol.121, pp.193-198, 2005.

- [11] Ioannis Kymissis, C. D. Dimitrakopoulos and Sampath Purushothaman, "High-Performance Bottom Electrode Organic Thin-Film Transistors," IEEE TRANSACTIONS ON ELECTRON DEVICES, Vol.48, pp.1060-1064, 2001.
- [12] D. J. Gundlach, Y. Y. Lin, T. N. Jackson, S. F. Nelson and D. G. Schlom, "Pentacene Organic Thin-Film Transistors-Molecular Ordering and Mobility," IEEE ELECTRON DEVICE LETTERS, Vol.18, pp.87-89, 1997.
- [13] D. Knipp, R. A. Street, "Pentacene thin film transistor on large arge compatible gate dielectrics," J. Non-crystalline Solids, Vol. 338-340, pp.595-598, 2004.
- [14] 정חק기, "나노구조 이중게이트 MOSFET에서 전도 중심의 파라미터 의존성", 해양정보통신학회, 제 12권 3호, pp.541-546, 2008.
- [15] 이태영, 박정훈, 김정훈, 김태훈, 카오투안부, 김정호, 반형진, 양권, 김형근, 하판봉, 김영희, "OLED Display Moudule 용 DC-DC 변환기 설계", 해양정보통신학회, 제 12권 3호, pp.517-516, 2008.
- [14] Chung-Kun Song, Bon-Won Koo, Sang-Back Lee and Do-Hyun Kim, "Characteristics of pentacene organic thin film transistors with gate insulator processed by organic molecules," Jpn. J. Appl. Phys. Vol.41, pp.2730-2734, 2002.
- [15] J. Endo, T. Matsumoto and J. Kido, "Organic electroluminescent devices with a vacuum-deposited lewis-acid-doped hole-injecting layer," Jpn. J. Appl. Phys. Vol.41, pp.L358-L360, 2002.
- [16] Max Shtein, Jonathan Mapel, Jay B. Benziger and Stephen R. Forrest, "Effects of film morphology and gate dielectric surface preparation on the electrical characteristics of organic-vapor-phase-deposited pentacene thin-film transistors," Applied Physics Letters, Vol.81(2), pp.268-270, 2002.

저자소개



오데레사 (Teresa Oh)

2000년 제주대학교 통신공학과 박사
2005년 창원대학교 산업기술연구소
전임연구원

2006년 ~ 현재 청주대학교 반도체
설계공학과 전임강사

※ 관심분야: 반도체소자, 유기물반도체