

왜곡된 전원 전압 하에서 삼상 PWM 컨버터의 전류 보상 기법

朴內春^{*}, 睦亨洙^{**}, 池俊根^{***}, 金相勳[†]

Current Compensation Method of a Three Phase PWM Converter under Distorted Source Voltages

Nae-Chun Park, Hyung-Soo Mok, Jun-Keun Ji and Sang-Hoon Kim

요 약

본 논문에서는 왜곡된 전원전압 하에서 삼상 PWM 컨버터의 전류 보상 기법을 제안하였다. PWM 컨버터의 제어에 있어서 전원단 전압의 정확한 위상각 정보는 필수적이다. 동기좌표계 PLL 기법을 이용하여 고조파 전압이 포함되어 있는 전원단의 위상각을 검출하는 경우 전원 전압의 고조파로 인해 왜곡된 위상각을 얻게 된다. 이러한 왜곡된 위상각으로 컨버터를 제어하는 경우 입력 전류는 순수 정현파가 되지 않고 고조파가 포함된다. 본 논문에서는 왜곡된 전원단 전압 조건에 대해서도 입력 전류의 고조파를 IEEE Std. 519 규정인 5% 이내로 제한할 수 있도록 하는 전류 보상기법을 제안하였다. 시뮬레이션과 실험을 통하여 제안된 기법의 타당성을 검증하였다.

ABSTRACT

This paper proposes a current compensation method of a three phase PWM converter. The phase angle of utility voltage is essential to control a PWM converter. In the case of using synchronous reference frame PLL to detect the phase angle of the distorted source, harmonics of source voltage cause the phase angle to be distorted. PWM converter control by the distorted phase angle results in input current harmonics. This paper proposes a current compensation method which can limit THD of input currents below to 5% that is the harmonic current requirements by IEEE std. 519. Its validity is verified by simulation and experiment.

Key Words : Distorted source voltage, Current compensation, PWM converter, PLL

1. 서 론

최근까지 AC/DC 변환회로로는 저가이고, 간단하며 제어가 용이한 다이오드 정류기나 사이리스터 정류기

가 주로 사용되어 왔다. 다이오드 정류기의 경우, 선전압 최대치 부근에서 단상인 경우에는 선전류 실효치의 2~3배, 3상인 경우에는 1.6~1.8배의 돌입성 전류를 야기시켜 교류 입력 전류에 많은 고조파를 함유시킨다. 위상제어 정류기의 경우는 점호각의 증가에 따라 고조파 함유량이 증가되며, 역률 또한 낮아진다.

이러한 단점을 극복하기 위하여 전동기 가변속 구동이나 UPS 등의 많은 시스템에서 AC/DC 전력변환장치로서 원하는 직류출력전압을 제어할 수 있고 교류 입력측 전류를 정현적으로 제어할 수 있을 뿐만 아니

[†]교신저자 : 정희원, 강원대 전기전자공학부 교수

E-mail : kshoon@kangwon.ac.kr

^{*}학생회원, 강원대 대학원 전기전자공학부 석사과정

^{**}정회원, 건국대 전기공학과 부교수

^{***}정회원, 순천향대 정보기술공학부 교수

접수일자 : 2008. 6. 16 1차 심사 : 2008. 7. 30

심사완료 : 2008. 8. 15

라 역률제어 및 양방향 전력전달이 가능한 PWM 컨버터의 채용이 점차 늘어나고 있다^[1].

전원전압이 이상적인 경우 PWM 컨버터의 직류출력전압은 스위칭 주파수에 의한 리플성분만을 가지고 전원전류도 정현파가 된다. 그러나 실제 3상 전원 시스템에서 전원전압은 비선형부하나 단상 부하가 공통 접속점에 연결되기 때문에 왜곡되게 된다. 이러한 왜곡된 전원전압이 PWM 컨버터의 입력 측에 연결된다면 위상각에 왜곡이 발생하며, 교류 입력측 전류는 저차 고조파 성분을 포함하게 된다.

본 논문에서는 왜곡된 전원전압 하에서도 교류 입력측 전류를 정현적으로 제어할 수 있도록 하는 전류 보상기법을 제안하였다. 기존에 방법들은 고조파 성분을 전향 보상하거나 저차 고조파 성분 전압을 주입하여 고조파를 상쇄시켜 고조파 전류를 제거 했지만, 제안된 방법은 왜곡된 전원전압에 의한 왜곡된 제어위상각으로부터 왜곡성분을 추출하여 이를 d-q축 동기좌표계 기준전류에 보상하는 방법이다. 시뮬레이션과 실험을 통하여 제안된 기법으로 전원전압의 THD가 12.6%인 조건에 대해서도 입력 전류의 고조파를 IEEE Std. 519 규정인 5% 이내로 제한할 수 있음을 확인하였다.

2. 동기좌표계 PLL기법

PWM 컨버터 제어에 있어서 전원단 전압의 정확한 위상각 정보는 필수적이다. 위상각 검출기의 민감도가 전력 품질 보상을 전력 변환 장치의 전압, 전류의 지령치에 고조파 성분을 발생시켜 배전 계통에 고조파 전압과 전류를 포함시킬 수 있기 때문에 왜곡된 전원전압 조건에 대해서도 위상각 검출기는 빠르고 장인한 특성을 지녀야만 한다.

전원단 전압의 위상각을 검출하기 위하여 주로 동기좌표계 PLL 기법이 사용된다^[2]. 동기좌표계 PLL 기법은 그림 1과 같이 PI 제어기를 이용하여 동기좌표계의 d축 전압을 0으로 제어함으로써 위상각을 검출하는 방법이다.

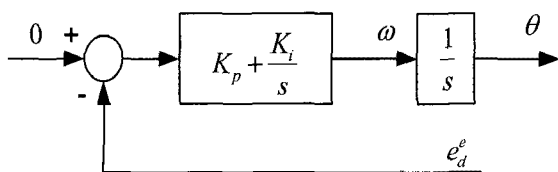
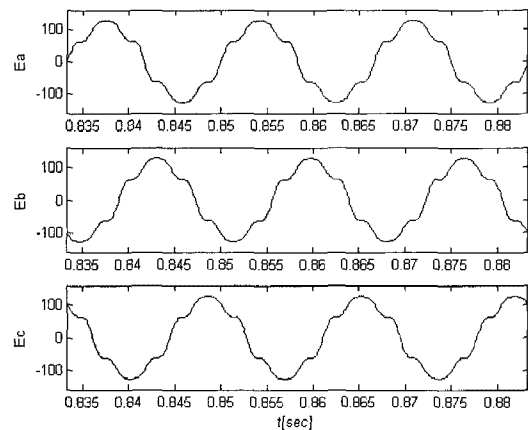


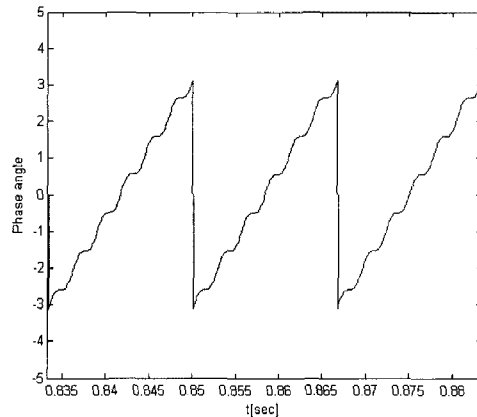
그림 1 동기좌표계 PLL기법의 구조
Fig. 1 Composition of synchronous PLL method

3. 전원전압 왜곡시 문제점

동기좌표계 PLL기법을 사용하여 검출된 위상각은 그림 2(a)와 같이 전원전압에 왜곡성분이 존재하는 경우에는 선형적으로 증가하지 못하고 그림 2(b)와 같이 고조파 성분이 포함되어 리플이 발생하게 된다.



(a) 왜곡된 전원전압



(b) 위상각

그림 2 왜곡된 전원전압으로 인한 위상각
Fig. 2 Phase angle by distorted source voltage

이러한 왜곡된 위상각이 입력 전류에 미치는 영향을 살펴보기 위해 동기좌표계 지령 전류를 정지좌표계로 변환하면 식(1)과 같다.

$$\begin{aligned}
 \begin{bmatrix} i_d^{s*} \\ i_q^{s*} \end{bmatrix} &= \begin{bmatrix} \cos(\theta + \Delta\theta) & -\sin(\theta + \Delta\theta) \\ \sin(\theta + \Delta\theta) & \cos(\theta + \Delta\theta) \end{bmatrix} \begin{bmatrix} i_d^{e*} \\ i_q^{e*} \end{bmatrix} \\
 &= \begin{bmatrix} i_d^{e*} \cos(\theta + \Delta\theta) - i_q^{e*} \sin(\theta + \Delta\theta) \\ i_d^{e*} \sin(\theta + \Delta\theta) + i_q^{e*} \cos(\theta + \Delta\theta) \end{bmatrix} \quad (1)
 \end{aligned}$$

정지좌표계 전류에는 왜곡성분이 포함된다. 동기좌표계 전류제어기를 사용하는 경우 지령전류가 일정한 직류로 주어지는데, 이를 왜곡된 위상각을 사용하여 정지좌표계로 변환하면 순수 정현파가 되지 않고 왜곡 성분을 포함하는 전류지령으로 된다는 것을 알 수 있다. 따라서 이를 사용하여 전류제어를 하는 경우 그림 3에 보이듯이 입력 전류의 왜곡을 피할 수 없다.

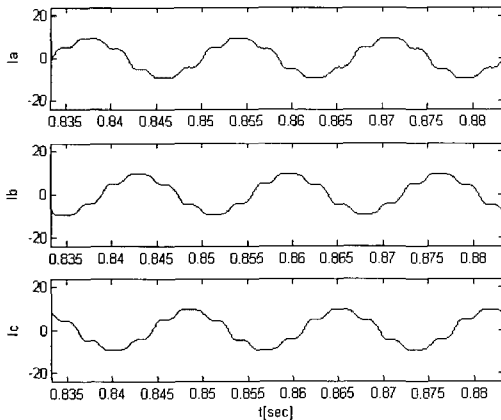


그림 3 전원전압 왜곡시 입력 전류
Fig. 3 Input currents under distorted source voltage

4. 전류 보상 기법

그림 4에 제안된 전류보상기법의 구성도가 보인다. 동기좌표계 전류제어기에서 지령전류가 일정한 직류로 주어지는 경우 왜곡된 위상각으로 인해 정지좌표계 전류가 왜곡된다. 이러한 문제를 해결하기 위해 본 논문에서는 정지좌표계 전류가 순수 정현파가 되도록 동기좌표계의 지령전류에 보정하는 기법을 제안한다.

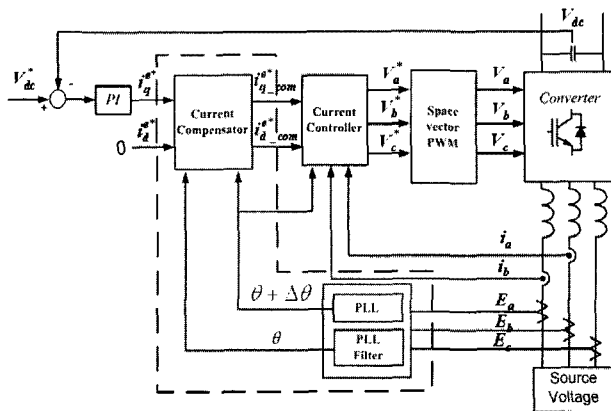


그림 4 제안된 전류 보상기법 구성도
Fig. 4 Composition of proposed current compensation method

제안된 방법에서는 왜곡된 위상각($\theta + \Delta\theta$)에서 왜곡성분($\Delta\theta$)를 추출하여 d-q축 동기좌표계 기준전류를 보상한다. 이러한 왜곡성분을 추출하기 위해서는 기본파 성분의 위상각(θ) 검출이 필요하다. 기본파 성분의 위상각(θ)은 기존방법인 동기좌표계 PLL 기법에 저역 통과필터(LPF)를 사용하여 검출할 수 있다. 차단 주파수가 5[Hz]인 LPF를 거친 동기좌표계 PLL 기법으로 추출한 기본파 성분의 위상각이 그림 5에 보인다.

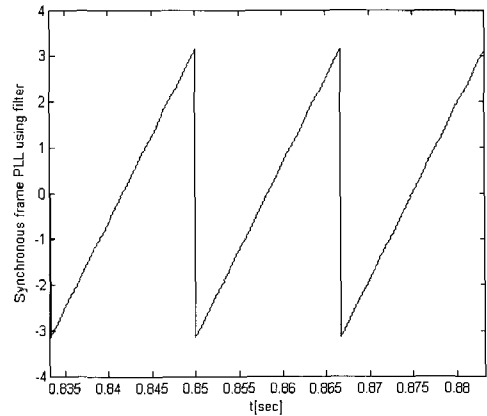


그림 5 저역통과필터를 사용한 동기좌표계 PLL
Fig. 5 Phase angle by Synchronous frame PLL using LPF

이렇게 검출한 기본파 성분의 위상각에는 왜곡성분이 제거되지만 이를 3상 PWM 컨버터의 제어위상각으로 사용하게 되면 그림 6에 보이듯이 위상각 검출기의 낮은 차단 주파수로 인한 느린 응답특성 때문에 PWM 컨버터의 제어에 사용하는 경우 동특성에 문제가 발생된다. 따라서 본 논문에서는 기본파 성분의 위상각은 왜곡성분을 추출하는 보상용으로만 사용한다.

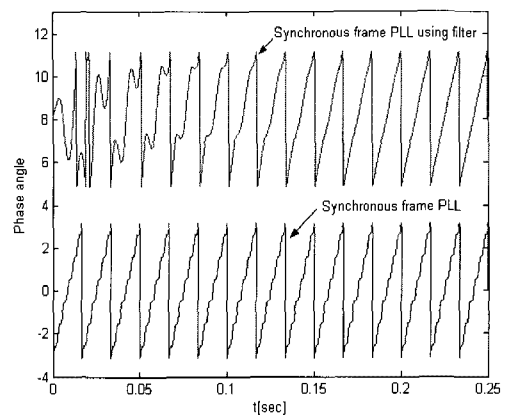


그림 6 위상각 검출기의 동특성
Fig. 6 Dynamic response characteristics of a phase angle detector

제안된 전류 보상이기 그림 7에 보인다. 전류 보상의 구성은 왜곡성분을 포함하는 위상각과 기본과 성분의 위상각을 검출하기 위한 두개의 PLL 부분, 검출된 위상각을 이용하여 왜곡성분을 추출하는 부분과 동기좌표계 기준전류에 왜곡성분을 보상하는 부분으로 구성된다.

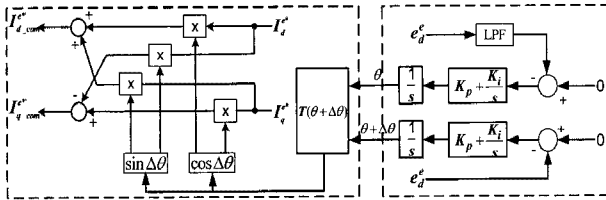


그림 7 전류보상기의 구성도
Fig. 7 Block diagram of a current compensator

검출된 왜곡성분을 포함하는 위상각($\theta + \Delta\theta$)과 기본과 성분의 위상각(θ)을 이용하여 식(2)와 같이 위상각의 왜곡 성분($\sin\Delta\theta, \cos\Delta\theta$)을 추출할 수 있다.

$$\begin{aligned}
 [T(\theta + \Delta\theta)] &= \begin{bmatrix} \cos(\theta + \Delta\theta) & \sin(\theta + \Delta\theta) \\ -\sin(\theta + \Delta\theta) & \cos(\theta + \Delta\theta) \end{bmatrix} \begin{bmatrix} \cos\theta \\ \sin\theta \end{bmatrix} \\
 &= \begin{bmatrix} \cos\theta \cos(\theta + \Delta\theta) + \sin\theta \sin(\theta + \Delta\theta) \\ -\cos\theta \sin(\theta + \Delta\theta) + \sin\theta \cos(\theta + \Delta\theta) \end{bmatrix} \\
 &= \begin{bmatrix} \cos\Delta\theta \\ -\sin\Delta\theta \end{bmatrix}
 \end{aligned}
 \tag{2}$$

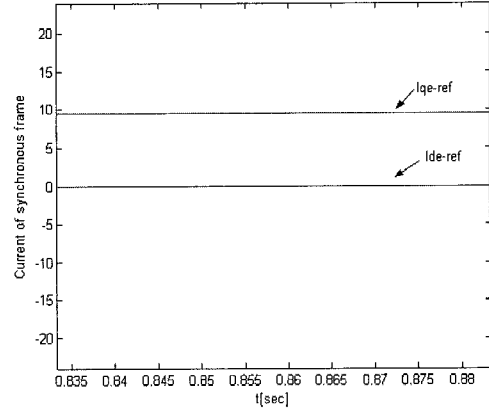
위상각의 왜곡 성분으로부터 식(3)과 같이 정현파 전류가 되기 위한 새로운 동기좌표계 기준전류 (i_{dq-com}^{e*})는 식(3)과 같이 구할 수 있다.

$$\begin{bmatrix} i_{d-com}^{e*} \\ i_{q-com}^{e*} \end{bmatrix} = \begin{bmatrix} \cos\Delta\theta & \sin\Delta\theta \\ -\sin\Delta\theta & \cos\Delta\theta \end{bmatrix} \begin{bmatrix} i_d^{e*} \\ i_q^{e*} \end{bmatrix}
 \tag{3}$$

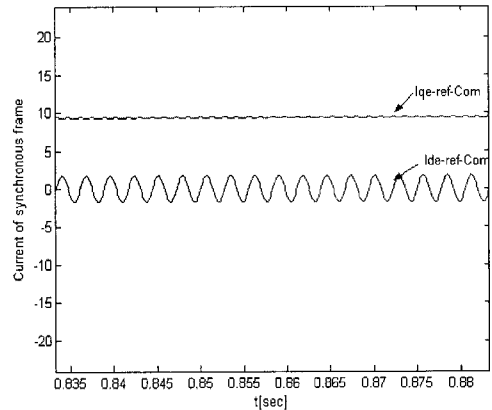
새로운 동기좌표계 기준전류(i_{dq-com}^{e*})를 왜곡된 제어위상각으로 정지좌표계로 변환하게 되면 식(4)와 같이 왜곡성분이 사라지고 순수 정현파의 정지좌표계 전류지령으로 된다는 것을 알 수 있다.

$$\begin{aligned}
 \begin{bmatrix} i_d^{s*} \\ i_q^{s*} \end{bmatrix} &= \begin{bmatrix} \cos(\theta + \Delta\theta) & -\sin(\theta + \Delta\theta) \\ \sin(\theta + \Delta\theta) & \cos(\theta + \Delta\theta) \end{bmatrix} \begin{bmatrix} i_{d-com}^{e*} \\ i_{q-com}^{e*} \end{bmatrix} \\
 &= \begin{bmatrix} i_d^{e*} \cos\theta - i_q^{e*} \sin\theta \\ i_d^{e*} \sin\theta + i_q^{e*} \cos\theta \end{bmatrix}
 \end{aligned}
 \tag{4}$$

그림 8은 보상 전·후의 기준전류를 나타내고 있다. 보상후 기준전류는 왜곡 성분의 보상성분이 포함되어 직류값이 아닌 교류값이 됨을 알 수 있다.



(a)



(b)

그림 8 동기좌표계 기준전류
(a) 보상전 (b) 보상후

Fig. 8 Reference current of synchronous frame
(a) Before compensation (b) After compensation

5. 시뮬레이션

전원전압 왜곡시 제안한 3상 PWM 컨버터의 전류 보상기법의 효용성을 고찰하기 위하여 시뮬레이션을 수행하였다.

5.1 시뮬레이션 조건

전원 전압은 5차, 7차 고조파를 각각 10%, 7% 주입하여 전원전압의 THD를 12.6%로 왜곡하였고, 입력단 인덕턴스는 0.5[mH], 직류 출력단 커패시터는 2700[uF], 부하저항은 30[Ω]이다. 시뮬레이션은 동기

좌표계 PLL 기법을 사용한 경우와 필터를 사용한 동기좌표계 PLL 기법을 사용한 경우, 그리고 동기좌표계 PLL 기법에 제안한 보상기법을 적용한 세 가지의 경우에 대하여 수행하여 비교하였다.

5.2 시뮬레이션 결과

위의 조건으로 시뮬레이션을 수행한 결과는 그림 9와 같다.

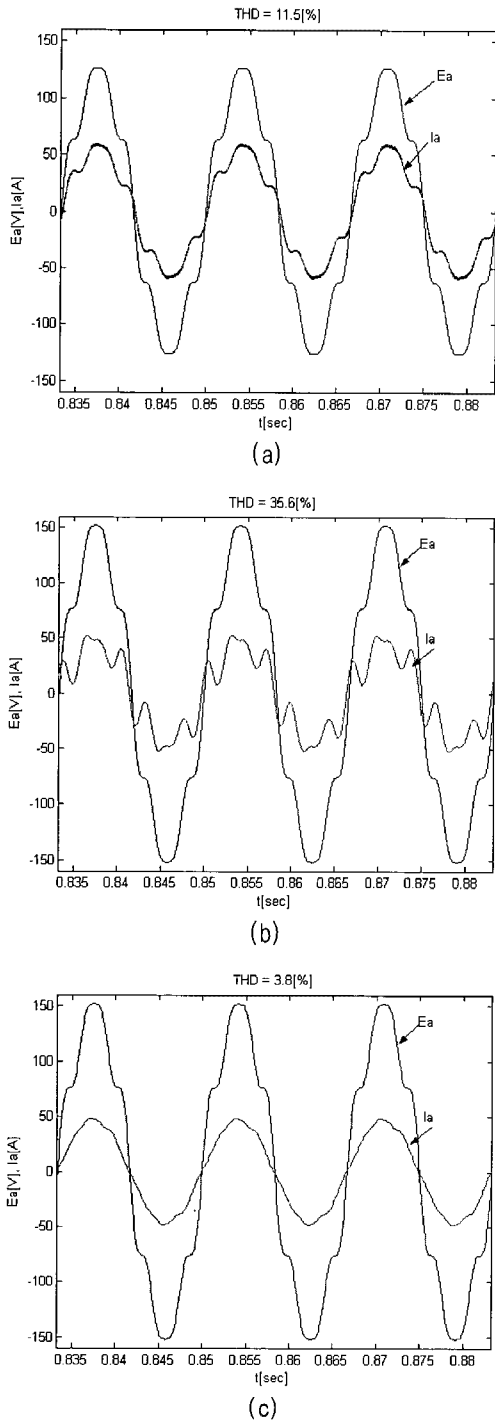


그림 9 전원전압 왜곡시 a상 전압과 전류
(a) 동기좌표계 PLL (b) 필터를 사용한 동기좌표계 PLL (c) 제안된 기법

Fig. 9 a-phase voltage and current under distorted source voltage
(a) Synchronous frame PLL
(b) Synchronous frame PLL using LPF
(c) Proposed compensation method

동기좌표계 PLL 기법을 사용한 그림 9(a)의 경우 왜곡된 전원전압의 왜곡 성분과 같은 왜곡 성분이 포함되어 전류의 THD는 11.5%가 되고, 필터를 사용한 동기좌표계 PLL의 경우인 그림 9(b)는 전원전압단의 위상각을 추종하지 못하여 전류의 THD가 35.6%로 더욱 나빠짐을 알 수 있다. 이에 비해 그림 9(c)의 동기좌표계 PLL 기법에 제안한 보상기법을 적용한 경우 전원전압의 왜곡 성분이 보상되어 거의 정현파의 전류를 얻을 수 있다. 이때의 전류의 THD는 3.8%로 IEEE std.가 규제하는 5% 이하로 저감되는 것을 확인하였다.

6. 실험 결과

제안한 전류보상기법의 타당성을 검증하기 위하여 실험을 수행하였다. 제안한 보상기법을 적용하기 위하여 TMS320VC33 DSP를 이용하여 디지털 제어 시스템을 구현하였다.

전원전압은 시뮬레이션 조건과 동일하고, 인터페이스 인덕터에 대한 특성을 확인하기 위하여 인덕턴스를 3.12[mH]에서 0.5[mH]로 가변하여 실험하였다. 직류 출력단 커패시터는 2700[uF]이고, 스위칭 주파수는 10[kHz]로 설정하였다. 그림 10은 3상 PWM 컨버터의 제어시스템 구성을 보여준다.

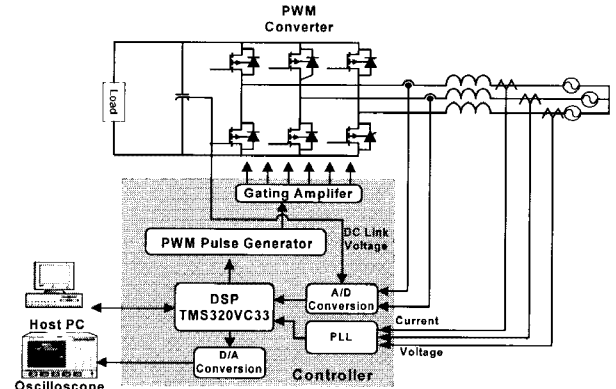
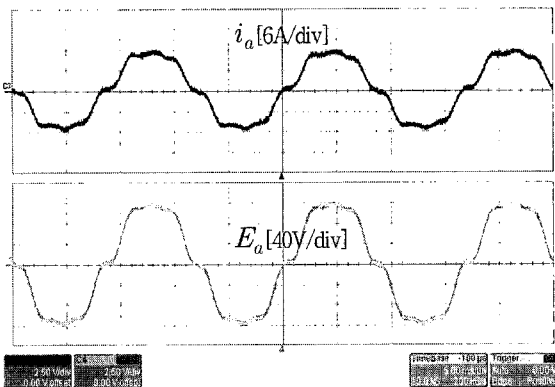
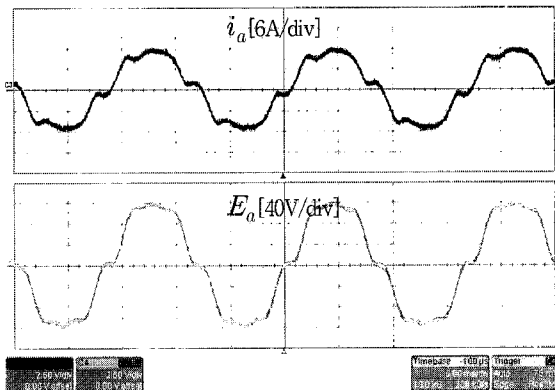


그림 10 실험장치의 구성
Fig. 10 Configuration of experimental sets

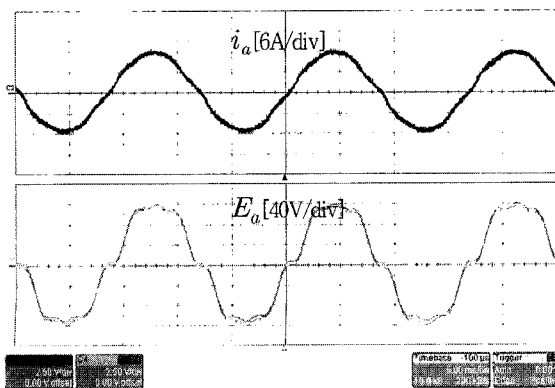
그림 11은 입력단 인덕턴스가 0.5[mH]일 경우 a상의 전압과 전류의 파형을 나타내고 있다. 동기좌표계 PLL기법을 사용한 그림 10(a)의 경우에는 전원전압의 고조파 성분이 전원전류에 포함되어 전류에 왜곡이 발생하게 되고, 저역통과필터를 사용한 동기좌표계 PLL 기법을 사용한 그림 10(b)의 경우에는 위상각 검출기가 전원전압의 위상각을 제대로 추정하지 못하여 전원전류에 가장 많은 고조파 성분이 포함되게 된다. 동기좌표계 PLL 기법과 제안한 전류보상기법을 사용한 그림 10(c)의 경우에는 전원전압의 고조파 성분을 포함하지 않는 정현파의 가까운 전류를 얻을 수 있다.



(a)



(b)

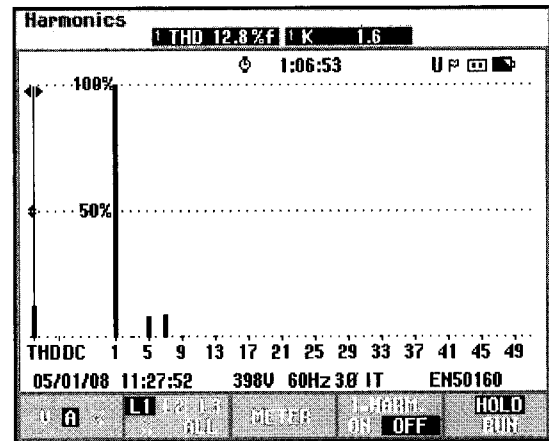


(c)

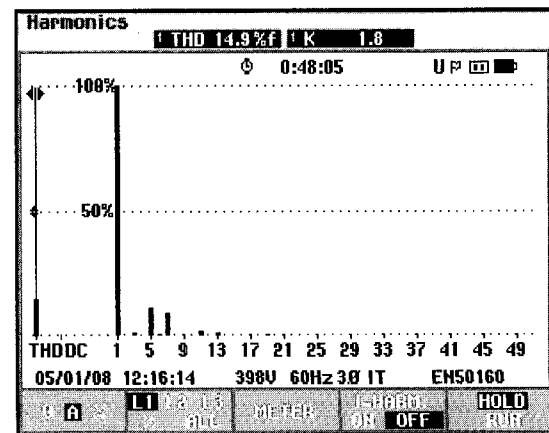
그림 11 입력 인덕턴스 0.5[mH]에서 a-상 전압과 전류
(a)동기좌표계 PLL (b)필터를 사용한 동기좌표계 PLL
(c)동기좌표계 PLL + 전류보상기법

Fig. 11 A-phase voltage and current at input inductance 0.5[mH]
(a)Synchronous frame PLL
(b)Synchronous frame PLL using LPF
(c)Synchronous frame PLL + compensation method

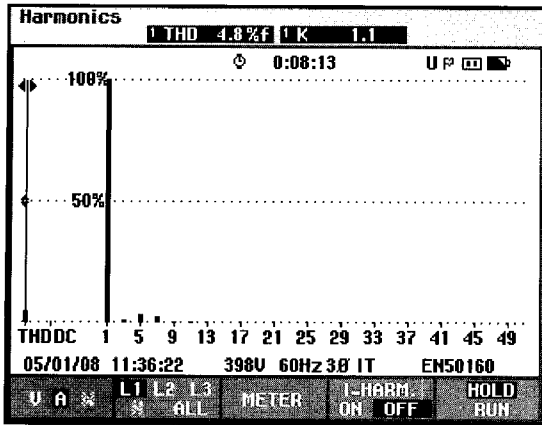
그림 12에 이 경우에 전류의 THD 및 고조파 분석이 보이고 있다. 실험결과 동기좌표계 PLL 기법만을 사용한 그림 12(a)의 경우 전류의 THD가 12.8%이고, 필터를 사용한 동기좌표계 PLL 기법인 그림 12(b)의 경우에는 14.9%이지만, 보상기법을 적용한 그림 12(c)의 경우에는 전류의 THD가 4.8%로 저감되는 것을 확인하였다.



(a)



(b)



(c)

그림 12 입력 인덕턴스 0.8[mH]에서 a-상 전류 고조파 분석
 (a) 동기좌표계 PLL (b) 필터를 사용한 동기좌표계 PLL
 (c) 동기좌표계 PLL + 전류보상기법

Fig. 12 Harmonics analysis of a-phase current at input inductance 0.8[mH]

- (a) Synchronous frame PLL
- (b) Synchronous frame PLL using filter
- (c) Synchronous frame PLL + compensation method

그림 13은 인터페이스 인덕턴스에 대한 a상 전류의 THD의 비교를 나타내고 있다. 입력 인덕턴스에 대한 전류의 THD를 비교한 결과 동기좌표계 PLL 기법만을 사용한 경우에는 전원전압의 고조파 성분이 전류를 왜곡시켜 높은 전류의 THD를 나타내고, 필터를 사용하여 기본파 성분의 위상각을 추출하여 제어위상각으로 사용한 경우에는 저역통과필터에 의한 느린 동특성으로 인덕턴스 값을 감소시킬수록 위상각을 제대로 추종하지 못하여 전류의 THD가 높아지게 된다. 하지만 동기좌표계 PLL 기법에 제안한 전류보상기법을 적용할 경우에는 인덕턴스 값을 감소시켜도 0.5[mH]까지 전류의 THD가 5[%]이하로 저감하는 것을 확인하였다.

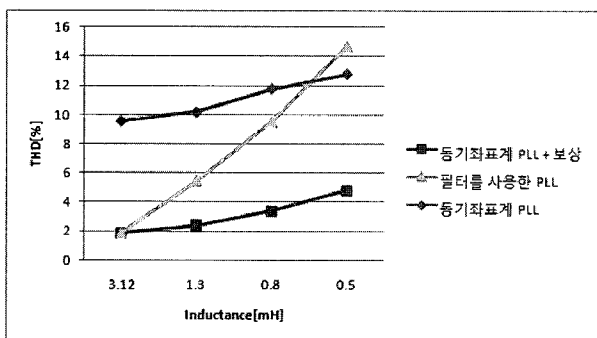


그림 13 입력 인덕턴스에 대한 a상 전류의 THD비교
 Fig. 13 THD comparison of a phase current as a function of a input inductance

7. 결 론

3상 PWM 컨버터의 제어시 전원전압에 왜곡이 있는 경우 제어위상각에 왜곡이 발생한다. 이로 인하여 교류 입력측 전류에 고조파가 발생될 뿐만 아니라 직류 출력전압에 리플이 발생한다.

본 논문에서는 왜곡된 전원전압 하에서 제어위상각의 왜곡 성분을 추출하여 d-q축 동기좌표계 기준전류를 보정함으로써 교류 입력측 전류의 고조파를 저감시키는 전류 보상기법을 제안하였다. 시뮬레이션과 실험을 통해 입력 인덕턴스가 0.5[mH]까지 전류의 THD가 IEEE Std. 519에서 규제하는 5[%]이하로 저감시키는 효과를 확인하였다.

참 고 문 헌

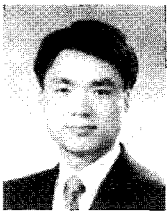
- [1] J. W. Dixon, B. T. Ooi, "Indirect current control of a unity power factor sinusoidal boost type 3-phase rectifier", *IEEE Trans. on Ind. Elec.*, Vol. 35, pp. 508-515, 1988, Nov.
- [2] Vikaram Kaura, Vladimir Blasko, "Operation of a phase locked loop system under distorted utility conditions", *IEEE Trans. on Ind. App.*, Vol. 33, No. 1 pp. 58-63, 1997.
- [3] H. S. Song, K. Nam, "Dual current controller PWM converter under unbalanced input voltage conditions", *IEEE Trans. on Ind. Elec.*, Vol. 46, No. 5, pp. 953-959, 1999.
- [4] 이상준, "순간 전압 강하 보상용 직렬 보상기를 위한 새로운 PLL 및 전압 제어기에 관한 연구", 서울대학교 전기·컴퓨터 공학부, 공학박사학위논문, 2003.
- [5] Takaharu Takeshita, Nobuyuki Mastsumi, "Current waveform control of PWM converter system for harmonic suppression on distribution system", *IEEE Trans. on Ind. Elec.*, Vol 50, No. 6, pp. 1134-1139, 2003, Dec.
- [6] 박내춘, 지준근, 목형수, 김상훈, "전원전압 왜곡시 삼상 PWM 컨버터의 전류 보상 기법", 2008 연구회합동 학술 발표회 논문집, pp. 85-87, 2008.
- [7] 장정익, 이동춘, 김홍근, "전원전압의 불평형 및 왜곡시 3상 PWM 컨버터의 전류제어", *전력전자학회 논문지*, 제 12권, 제1호, pp. 27-36, 2007. 2.
- [8] H.S. Mok, S.H. Kim, Y.H. Cho, "Reduction of PMSM torque ripple caused by resolver position error", *IEE Electron Letters.*, Vol. 43, No. 11, pp. 646-647, 2007, May.

저 자 소 개



박내춘(朴內春)

1982년 1월 24일생. 2006년 강원대 전기 전자공학부 졸업. 현재 강원대 대학원 전기전자공학부 석사과정.



목형수(睦亨洙)

1963년 10월 31일생. 1986년 서울대 전기 공학과 졸업. 1988년 동 대학원 졸업(석사). 1992년 동 대학원 졸업(공학). 1992년~1996년 서울산업대 제어계측공학과 조교수. 1997년~현재 건국대 전기공학과 부교수. 현재 당 학회 조사이사.



지준근(池俊根)

1964년 8월 13일생. 1986년 서울대 전기 공학과 졸업. 1988년 동 대학원 전기공학과 졸업(석사). 1994년 동 대학원 전기공학과 졸업(공학). 1994년~현재 순천향대 정보기술공학부 교수.



김상훈(金相勳)

1964년 9월 11일생. 1987년 서울대 전기 공학과 졸업. 1989년 동 대학원 졸업(석사). 1994년 동 대학원 전기공학과 졸업(공학). 1994년~1996년 대우 중공업 철도차량 연구소 선임연구원. 1997년~현재 강원대 전기전자공학부 교수. 현재 당 학회 학술위원.