

# 비동기식 CMOS IR-UWB 수신기의 설계 및 제작

## A Design of Non-Coherent CMOS IR-UWB Receiver

하민철 · 박영진\* · 어윤성

Min-Cheol Ha · Young-Jin Park\* · Yun-Seong Eo

### 요약

본 논문에서는 IR-UWB 통신에 적합한 저전력, 저복잡도의 CMOS RF 수신기를 제작하였다. 제안된 IR-UWB 수신기는 비교적 구조가 간단한 non-coherent demodulation 방식으로 설계, 제작되었다. 설계된 IR-UWB 수신기는 LNA, envelop detector, VGA, comparator로 구성되어 있으며, envelop detector, VGA, comparator는 0.18  $\mu\text{m}$  CMOS 공정 기술을 이용하여 단일 칩으로 설계, 제작하였다. 측정 결과 data rate이 1 Mbps일 때 sensitivity가  $-70$  dBm 이며, 이때 BER은  $10^{-3}$ 의 값을 가진다. 외부의 LNA를 제외한 단일 칩 CMOS IR-UWB 수신기의 전류 소모는 전압이 1.8 V일 때 5 mA이다.

### Abstract

In this paper presents a CMOS RF receiver for IR-UWB wireless communications is presented. The impulse radio based UWB receiver adopts the non-coherent demodulation that simplifies the receiver architecture and reduces power consumption. The IR-UWB receiver consists of LNA, envelop detector, VGA, and comparator and the receiver including envelop detector, VGA, and comparator is fabricated on a single chip using 0.18  $\mu\text{m}$  CMOS technology. The measured sensitivity of IR-UWB receiver is down to  $-70$  dBm and the BER  $10^{-3}$ , respectively at data rate 1 Mbps. The current consumption of IR-UWB receiver except external LNA is 5 mA at 1.8 V.

Key words : Impulse Radio UWB, Ultra Wide Band(UWB) Receiver, Non-Coherent, Envelop-Detector

### I. 서론

최근 제안된 impulse 기반의 IR-UWB(Impulse Radio Ultra Wide Band) 통신 방식은 중심 주파수의 20% 이상의 fractional bandwidth 또는 500 MHz 이상의 RF 대역폭을 갖는 시스템으로 정의하고 있다. IR-UWB 통신 방식은 작은 power density를 사용하고 데이터 전송률을 높게 할 수 있으며, 시스템이 기존의 RF 시스템에 비해 간단하여 가격의 저렴화, 저전력화가 가능하다. 또한, 근거리 무선 통신에 유리하며 기존의 무선 통신 방식들과 상호 간섭 없이 주파수

자원을 효율적으로 사용할 수 있어 최근 WPAN(Wireless Personal Area Network)용 통신 시스템으로 관심을 받고 있다. UWB 통신 방식의 통과 대역 주파수는 그림 1과 같이 3.1~10.6 GHz로 정의되고 있지만, 5~6 GHz를 사용하는 무선 LAN의 통과 대역 주파수와 겹치기 때문에 이 주파수를 제외한 3.1~5 GHz의 저주파 통과 대역과 6~10 GHz의 고주파 통과 대역으로 구분된다<sup>[1]</sup>. 본 논문에서는 3~10 GHz의 초광대역 특성을 보이면서 충분한 이득을 갖는 LNA의 설계에 한계가 있어, 하위 대역인 3.1~5 GHz의 주파수 대역을 사용하는 수신기를 목표로 하

「이 연구는 한국전기연구원 연구비의 지원으로 연구되었음.」

광운대학교 전자공학과(Department of Electronic Engineering, Kwang Woon University)

\*한국전기연구원(Korea Electro Technology Research Institute)

· 논문 번호 : 20080620-078

· 수정완료일자 : 2008년 8월 12일

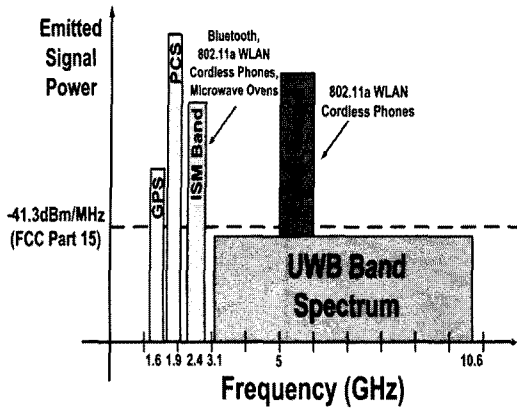


그림 1. UWB 통신에 할당된 주파수 대역  
Fig. 1. The spectrum allocated for UWB communication.

였다. 입력 신호와의 동기 여부에 따라 일반적으로 동기 방식의 수신기는 비동기 방식의 수신기보다 좋은 시스템 성능을 나타낸다. 하지만 동기 방식의 수신기는 송신기와와의 정확한 동기화가 필요하여 BB (Base Band) digital에서 control이 필요하고 clock generator, pulse generator, synchronizer 등의 추가 회로들이 필요하게 된다. 따라서 추가적인 회로에 의해 시스템의 전력 소모와 복잡성이 증가하는 결과를 나타낸다. 그러나 비동기 방식의 수신기는 구조가 매우 간단하여 저비용으로 구현할 수 있으며, low data rate의 경우 저전력으로 구동이 가능하다는 장점이 있다<sup>[2],[3]</sup>.

본 논문에서는 3.1~5 GHz 주파수 대역에서 동작하는 OOK(On-Off Keying) 방식의 비동기식 IR-UWB 수신기를 설계 및 제작하였다. 신호의 bandwidth는 500 MHz 정도의 대역폭을 갖는 IR-UWB 신호를 사용하게 된다. 제안된 수신기는 LNA(Low Noise Amplifier)와 envelop detector, VGA(Variable Gain Amplifier), comparator로 이루어져 있으며, LNA의 경우는 칩 외부의 소자를 사용하여 구현하였다. LNA를 제외한 envelope detector, VGA, comparator는 0.18  $\mu$ m CMOS 공정을 이용하여 단일 칩으로 구현하여 chip on board(COB) 형태로 PCB 위에 구현하였다.

## II. UWB 수신기 구조

그림 2은 제안된 IR-UWB 수신기 구조를 나타낸

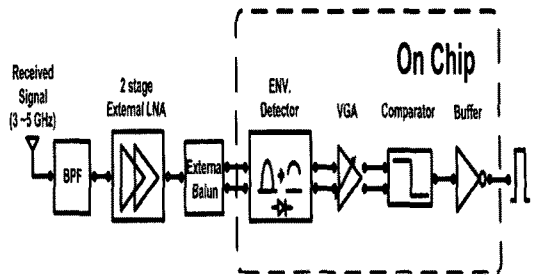


그림 2. IR-UWB 수신기 구조  
Fig. 2. Architecture of IR-UWB receiver.

그림이다. 송신기에서는 3~5 GHz의 UWB 신호를 OOK 방식으로 변조하여 송신하면 송신된 UWB 신호는 수신 안테나에 수신되어 수신기의 입력으로 인가된다. 수신된 신호는 광대역 특성과 충분한 이득 특성을 가지는 LNA를 거쳐 증폭된 뒤 carrier 신호를 제거한 impulse 형태의 envelop 신호를 검파하기 위해 envelop detector로 입력된다. 본 연구에서 설계된 고감도의 envelop detector를 통해 추출된 impulse 형태의 envelope 신호는 시스템의 충분한 dynamic range를 확보하기 위해 설계된 VGA의 입력으로 인가된다. VGA에서 적당한 크기로 증폭된 impulse 신호는 comparator에 인가되어 일정한 문턱 전압 이상의 신호가 감지되면 일정한 시간 폭을 갖는 digital pulse로 출력된다.

FCC 규정에 의하면 3~5 GHz 주파수 대역의 EIRP(Effective Isotropically Radiated Power)는 1 MHz 주파수 대역폭에 대해 -41.3 dBm 미만으로 허용되고 있다. 따라서 2 GHz 주파수 대역폭에 대해 송신기에서는 -8.3 dBm 이상의 전력을 방사할 수 없다<sup>[1],[2]</sup>. 무선 송수신이 가능한 목표 거리를 10 m, 송수신 antenna gain을 0 dBi라고 가정했을 때 path loss를 계산하면 다음과 같다<sup>[1]</sup>.

$$10\log(4\pi fc/C) + 20\log(10) = 64.5 \text{ dB} \quad (1)$$

여기에서 계산된 path loss는 free space에 가까운 환경이므로 실제 실험 환경에서는 계산된 값보다 더 큰 path loss를 가지게 된다. 결국 송수신기의 거리가 10 m일 때 수신기는 -72.8 dBm 이하의 수신 전력을 RF 수신기가 검파할 수 있어야 한다. LNA가 증폭하는 총 대역폭을 2 GHz로 가정할 경우, 수신되는 자연 잡음의 크기는 -81 dBm 가량이 되며, 이는 수

신 입력 신호의 크기인  $-72.8$  dBm에 비해  $8$  dB 가량 작은 크기이다. 비동기식 방식의 수신기의 경우 BER  $10^{-3}$ 에 대해 필요로 하는 SNR이  $-9$  dB이므로 이를 위해 수신기의 NF는 총  $17$  dB가 되어야 한다<sup>[4]</sup>. 그리고 수신기의 앞단의 LNA의 이득이  $30 \sim 40$  dB 이상의 이득을 확보하여야 하고, envelope detector의 경우도 LNA의 이득이  $33$  dB일 경우  $-40$  dBm의 감도를 가져야 한다.

### III. UWB 수신기 설계

#### 3-1 LNA(Low Noise Amplifier)

LNA는 수신기의 제일 앞에 위치하여 잡음 성분은 억제하고 원하는 신호만 증폭하는 역할을 한다. 제안된 IR-UWB 수신기는  $2$  GHz의 주파수 대역폭과 충분한 이득 특성을 갖는 광대역 LNA가 요구된다.

$3 \sim 5$  GHz 대역에서 충분한 이득을 확보하여 안정적인 수신 특성을 얻기 위해 external LNA를 이용하여 수신기를 설계하였다. External LNA를 설계하기 위해 고려되어야 할 사항은 LNA의 통과 주파수 대역, 이득 특성, 잡음 지수, 선형성, 전력 소모 등이 있으며, 서로 trade-off 관계이므로 적절한 선택이 필요하다. IR-UWB 수신기에는 광대역 특성을 가지면서 충분한 이득 특성과 낮은 잡음 특성을 가지는 LNA (Avago's MGA-86576)를 PCB상에서 Cascade로 연결하여 수신기 전체의 sensitivity를 향상시켰다. 설계된 LNA는  $3 \sim 5$  GHz 주파수 대역에서  $35$  dB 이상의 이득 특성과  $-15$  dB 이하의 반사 손실 특성,  $2.5$  dB 이하의 잡음 지수 특성을 나타낸다.

#### 3-2 Envelop Detector 회로 설계

UWB 신호는 envelop 신호와 carrier 신호의 곱으로 이루어져 있으며, carrier 신호를 제거함으로써 envelop 신호를 검파할 수 있다. 비동기식 수신기에서 RF 신호를 복조(demodulation)하기 위해 energy detection을 수행하는 envelop detector 같은 회로가 필요하다. 그림 3은 제안된 envelop detector 회로를 나타낸 그림이다. Envelop detector는 잡음 특성이 좋은 differential 구조를 이용하여 self bias가 되도록 설계하였다<sup>[5]</sup>. 입력  $In_p$ 와  $In_n$ 으로 인가된 UWB 신호는 M1~M4 트랜지스터에 의해 증폭된다. Envelop 신호

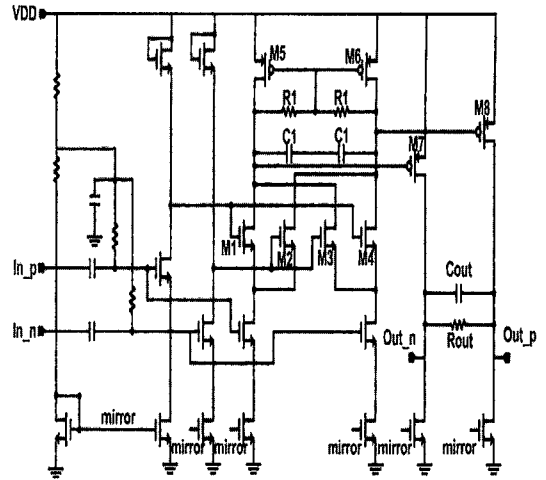


그림 3. Envelop detector 회로도

Fig. 3. Schematic of envelop detector.

를 검파하기 위해서 R1 저항과 C1 커패시터에 의한 1차 RC low pass filter와 Rout 저항과 Cout 커패시터에 의한 2차 RC low pass filter를 이용하여 고주파의 carrier 신호를 제거한다. Carrier 신호가 제거된 impulse envelop 신호는 주파수가 down conversion 되어 baseband의 신호로 변환된다. 설계된 envelop detector의 최소 감도는 impulse의 peak 전압 기준으로  $7$  mV이며, 이는 RF 전력으로 환산하면 대략  $-44$  dBm이 된다.

#### 3-3 VGA(Variable Gain Amplifier) 회로 설계

수신기가 수신하는 신호의 세기는 기지국과의 상대적 위치와 시간에 따라 변화하므로 baseband에 일정한 세기의 신호를 주기 위해서는 가변 이득 특성을 갖는 VGA가 필요하다. VGA는 수신기의 dynamic range를 극대화시키기 위해 사용되는 회로이다.

제안된 VGA는 Isolation의 향상과 수백 MHz의 높은 동작 주파수 특성을 얻기 위해 cascode 구조를 이용해서 설계하였다. 또한, common mode rejection 기능을 가지며 좋은 잡음 특성을 가지는 differential 구조를 이용해서 설계하였다<sup>[5]</sup>. 그림 4는 VGA의 회로를 나타낸 그림이다. M1과 M2 트랜지스터는  $V_{DS1}$ 과  $V_{DS2}$ 에 비례하여 동작하기 때문에 선형적인 가변 이득 특성을 얻기 위해 triode region에서 동작한다<sup>[6]</sup>. VGA의 이득은 대략  $gm \times R1$ 으로 표현될 수 있으며, M3과 M4 트랜지스터의 gate 전압( $V_{cont}$ )을 조절해

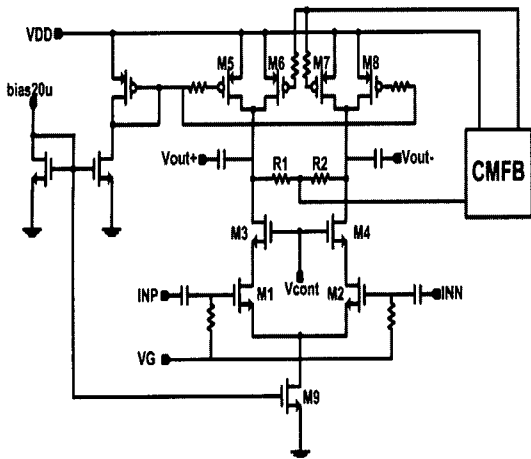


그림 4. VGA core 회로도  
Fig. 4. Schematic of VGA core.

서 VGA의 이득을 선형적으로 제어할 수 있다. 또한, VGA는 differential 구조를 이용해서 설계되었기 때문에 differential mode 신호 처리에 영향을 미치는 common mode 출력 레벨이 안정되어야 한다. R1과 R2 저항은 common mode 전압을 감지하여 common mode feedback(CMFB) 회로를 통해 설계 시 설정된 기준 DC 전압으로 조절해 주는 역할을 한다. M5~M8 PMOS 트랜지스터는 active load로 사용되었다.

### 3-4 Comparator 회로 설계

Comparator는 보통 2개의 아날로그 입력을 가지며, 그 입력을 비교해 binary 출력을 만들어 내는 회로이다<sup>[7]</sup>. 제안된 comparator는 LNA에서 VGA까지 연산된 RF 및 아날로그 신호를 디지털 신호로 바꿔주는 역할을 하며, differential amplifier와 buffering inverter

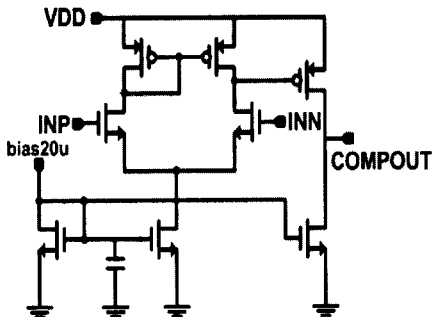


그림 5. Comparator core 회로도  
Fig. 5. Schematic of comparator core.

로 구성되어져 있다. Differential amplifier의 positive (+) 입력에는 VGA 출력을, negative (-) 입력에는 기준 전압을 인가하여 두 신호를 비교한다. Positive 입력이 negative 입력보다 더 클 경우 high가 출력되며, 반대로 더 낮을 경우에는 low가 출력된다. 기준 전압은 가변 저항을 이용해 가변할 수 있도록 하였다. 그림 5는 comparator 회로를 간단히 나타낸 그림이다.

## IV. 측정 결과

제작된 IR-UWB 수신기는 2 stage external LNA와 0.18  $\mu\text{m}$  CMOS 공정 기술을 이용한 CMOS chip으로 이루어져 있다. 그림 8은 제작된 IR-UWB 수신기 그림이다. CMOS chip 크기는 bonding pad를 포함하여 1×0.5 mm이다. 2 stage external LNA 측정 결과 3~5 GHz 주파수 대역에서 35 dB 이상의 이득 특성과 -15 dB 이하의 반사 손실 특성, 2.5 dB 이하의 잡음 지수 특성을 나타낸다. Envelop detector가 검파할 수 있는 최소의 전압은 7 mV이며, 그림 6은 envelop detector의 출력 파형을 측정한 그림이다. VGA는 Vcont를 0.6~1.2 V까지 가변했을 경우 가변 이득 특성은 -20~16 dB으로 36 dB의 가변 이득 특성 범위를 나타낸다. IR-UWB 수신기와 송신기의 무선 통신 실험을 통해 data rate이 1 Mbps일 때 sensitivity가 -70 dBm이며, 이때 BER(Bit Error Rate)은  $10^{-3}$ 이다. 2 stage external LNA를 제외한 IR-UWB 수신기의 전류

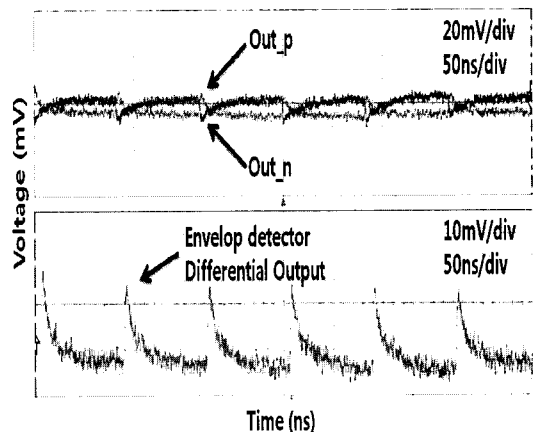


그림 6. 수신기 측정 결과(envelop detector 출력)  
Fig. 6. Measured of IR-UWB receiver output signal (envelop detector output).

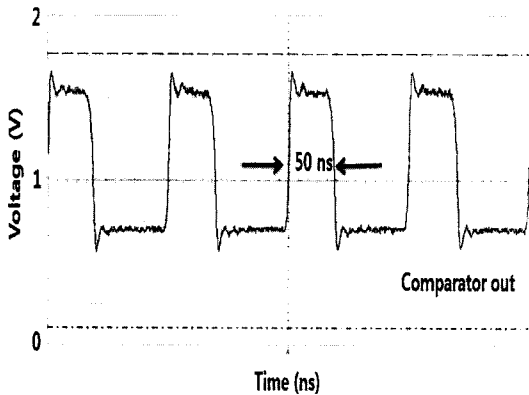


그림 7. 수신기 측정 결과(comparator digital output)  
Fig. 7. Measured of IR-UWB receiver output signal (comparator digital output).

표 1. IR-UWB 수신기 성능

Table 1. Summary of IR-UWB receiver performance.

Parameter	Results
Technology	TSMC 0.18 $\mu\text{m}$ CMOS
BW[GHz]	3.1~5.1
Rx noise figure(Rx front-end)	<2.5 dB
Front-end gain(MAX)	35 dB
VGA gain(MAX)	16 dB
VGA gain range	36 dB
Sensitivity @ BER $10^{-3}$	-70 dB
Rx power consumption @ excluding external LNAs	1.8 V@ 5 mA
Pulse width	50 ns
Chip area[mm]	1 $\times$ 0.5

소모는 전압이 1.8 V일 때 5 mA이다. 그림 7은 digital 모델에 인가되는 comparator digital 출력을 측정한 그림이며, comparator digital 출력은 50 ns의 펄스 폭을 가지는 신호로 이루어져 있다.

표 1은 본 논문에서 설계된 IR-UWB 수신기에 대한 측정 결과를 정리한 것이다.

## V. 결 론

본 논문에서는 0.18  $\mu\text{m}$  CMOS 공정 기술을 이용해서 IR-UWB 수신기를 단일 칩으로 설계, 제작하였다. 수신기의 LNA는 안정된 특성을 위해 칩 외부에서 연결하였고, 단일 칩 수신기는 impulse 신호 감지

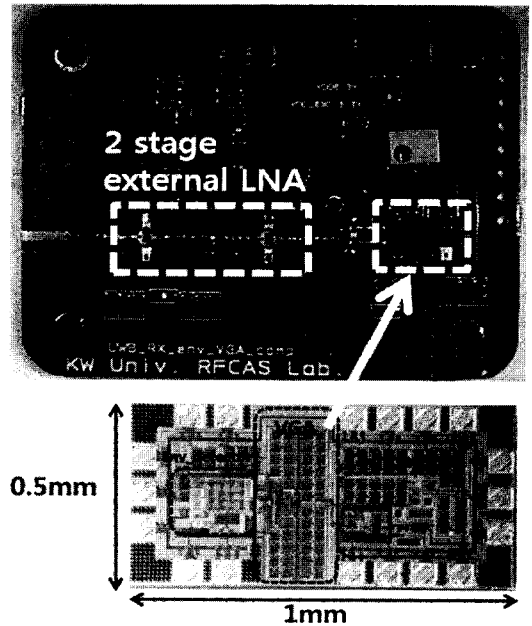


그림 8. IR-UWB 수신기 사진  
Fig. 8. Photographs of IR-UWB receiver.

를 위한 envelope detector와 가변 이득을 위한 VGA, 그리고 일정한 문턱 신호 크기 이상이 될 경우 digital 신호로 전환하기 위한 comparator로 구성이 되어 있다. 전체 IR-UWB 수신기는 송신기와의 무선 통신 실험에서 약 7 m의 거리에서 무선 통신이 가능한 것을 확인하였으며, data rate이 1 Mbps일 때 sensitivity -70 dB를 나타내었고, 이때 BER은  $10^{-3}$ 이다. 그리고 앞단의 off chip의 LNA를 제외한 수신기의 전체 전류 소모는 1.8 V 전원에서 5 mA에 불과하다. 제안된 IR-UWB 수신기는 low power wireless sensor network 802.15.3a 규정에 만족하는 것을 확인하였다.

## 참 고 문 헌

- [1] "FCC notice of proposed rule making, revision of part 15 of the commission's rule regarding ultra-wideband transmission systems", FCC, Wasgubgtin DC, ET-docket, pp. 98-153.
- [2] S. Tiuraniemi, L. Stoica, A. Rabbachin, and I. Oppermann, "Front-end receiver for low power, low complexity non-coherent UWB communication system", *Ultra-Wideband, ICU 2005. 2005 IEEE Interna-*

tional Conference, pp. 339-343, Sep. 2005.

- [3] Yuanjin Zheng, Yan Tong, Jiangnan Yan, Yong-Ping Xu, Wooi Gan Yeoh, and Fujiang Lin, "A low power noncoherent CMOS UWB transceiver ICs", *Radio Frequency Integrated Circuits(RFIC) Symposium 2005, Digest of Papers, 2005 IEEE 12-14*, pp. 347-350. Jun. 2005.
- [4] Alberto Rabbachin, Ian Oppermann, "Synchronization analysis for UWB systems with a low-complexity energy collection receiver", *Ultra Wideband Systems, 2004 International Workshop on 18-21*, pp.

288-292, May 2004.

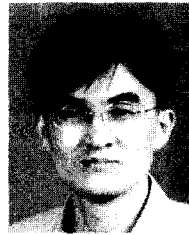
- [5] Behzad Razavi, *Design of Analog CMOS Integrated Circuit, McGraw-Hill International Edition*, pp. 100-134, 2001.
- [6] Hui Dong Lee, Kyung Ai Lee, and Songcheol Hong, "Wideband VGAs using a CMOS transistor in triode region", *Microwave Conference. 2003 36th European*, pp. 1449-1452, Sep. 2006.
- [7] David A. Johns, Ken Martin, *Analog Integrated Circuit Design*, Wiley, pp. 304-333, 1996.

하 민 철



2007년 2월: 광운대학교 전자재료 공학과 (공학사)  
 2007년 3월~현재: 광운대학교 전자 공학과 석사과정  
 [주 관심분야] CMOS RF 회로 설계, UWB Receiver 설계, High Power RF System

어 윤 성



1993년 2월: 한국과학기술원 전기 및 전자공학과 (공학사)  
 1995년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)  
 2001년 2월: 한국과학기술원 전기 및 전자공학과 (공학박사)  
 2000년 8월~2002년 8월: LG 전자 기술원 RF Team 선임연구원  
 2002년 9월~2005년 8월: 삼성종합기술원 Chip Solution Center 책임연구원  
 2005년 9월~현재: 광운대학교 전자공학과 조교수  
 [주 관심분야] CMOS RF Transceiver 설계, CMOS Power Amp 설계

박 영 진



1997년 2월: 중앙대학교 전자공학과 (공학사)  
 1999년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)  
 2002년 2월: University of Karlsruhe 전기전자과 (공학박사)  
 2002년 11월~현재: 한국전기연구원

- 전기정보망 기술연구그룹 책임연구원  
 [주 관심분야] Impulse Radio Communications, Impulse UWB Image Radar, Short Range Automotive Radar, Digital Beam Forming(DBF), Power Line Communications(PLC)