

혼합기 불요파 제거를 위한 Ka 대역 평판형 여파기 설계 및 제작

Design and Fabrication of a Ka-Band Planar Filter to Suppress Spurious of a Mixer

이만희 · 양승식 · 정해창 · 염경환

Man-Hee Lee · Seong-Sik Yang · Hae-Chang Jeong · Kyung-Wan Yeom

요 약

혼합기를 사용한 회로의 출력에는 원하는 신호 외에 불요파들이 발생하여 이를 제거하기 위한 여파기 설계가 요구된다. 본 논문은 Ka 대역 주파수 합성기 응용에 소요되는 평판형 여파기를 설계 및 제작하였다. 이 과정에서 고주파에서 발생하는 불연속 효과로 인해 주파수 응답 특성이 비대칭적으로 깨지는 것을 분석하였으며, 이를 포함하여 개별 공진기 조정 기법으로 short-end PCLF를 설계하였다. 설계된 5단 Ka 대역 통과 여파기를 제작하여 측정 결과를 EM 시뮬레이션 결과와 비교하여 만족할만한 성능을 얻었으며, 최종적으로 혼합기와 같이 측정함으로써 성능을 입증하였다.

Abstract

In the output of a mixer, spurious appears with the desired signal, and a filter is necessary to suppress the spurious. In this paper, the planar filter for Ka-band frequency synthesizer was designed and fabricated. In this procedure, the frequency response becomes asymmetric because of discontinuities at the high frequency. Using this, we designed short-end PCLF by using a individual resonator tuning method. The fabricated 5th-order Ka-band pass filter is compared with the result of EM simulation through measurement. The performance agrees with the simulation. Finally spurious suppression was examined through the measurement of output spectrum of the mixer with the filter.

Key words : Short-End PCLF(Parallel Coupled Microstripline Filter), Individual Resonator Tuning Method, EM(Electronic and Magnetic)

I. 서 론

밀리미터파는 전파전파의 특수성으로 인해, 또는 미래의 무선 통신에 있어 새로운 부존 자원의 개척 차원에서 많이 연구되고 있다. 또한, 이러한 시스템에 사용되는 여파기들은 성능, 크기, 무게, 가격 면에서 더 우수하고 작고 가벼우면서 저렴할 수 있도록 계속 변화를 꾀하고 있다. 이 중 평판형 여파기는

MIC(Microwave Integrated Circuit)나 MMIC(Monolithic Microwave Integrated Circuit)에서 많은 응용이 이뤄지고 있다. 이는 같은 기판에 모든 회로가 제작되면서 저 비용의 대량 생산, 신뢰성 및 재 생산성의 개선, 경량 및 소형, 광대역 작동, 회로 설계의 유연성 및 집적의 용이성 등의 많은 장점을 지니게 된다^[1]. 최근 평판형 여파기는 MMIC, MEMS(Micro-Electro-Mechanical System), HTS(High Temperature Super-

「본 연구는 한국과학기술원 전파탐지특화연구센터를 통한 국방과학연구소의 연구비 지원으로 수행되었습니다.」

충남대학교 전파공학과(Department of Radio Science and Engineering, Chungnam National University)

· 논문 번호 : 20080704-081

· 수정완료일자 : 2008년 8월 11일

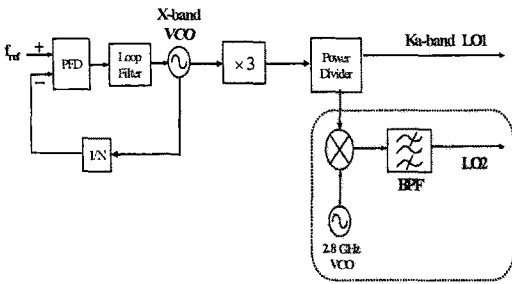


그림 1. Ka 대역 주파수 합성기 블록도
Fig. 1. A block diagram of the Ka-band frequency synthesizer.

conductor), LTCC(Low Temperature Co-fired Ceramic) 등의 새로운 재료 및 제작 기술의 이점이 등장함에 따라 새로운 형태의 여파기들의 개발이 가속화되었으며, 동시에 전 주파수 영역에서 EM 시뮬레이션이 가능한 CAD 툴이 발전하면서 여파기 설계에 혁신을 불러왔다. 따라서 향상된 여파 특성을 갖는 새로운 여파기들이 많이 발표되었다.

그림 1은 기존의 연구 발표된 Ka 대역 주파수 합성기의 간략한 블록도를 나타낸 것이다^[2]. 이와 같은 주파수 합성기에서 두 개의 안정한 주파수원이 필요할 경우 별도의 안정한 주파수원은 혼합기를 사용하여 안정한 낮은 주파수의 중간 주파수를 상향 변환함으로써 용이하게 얻을 수 있다. 이와 같은 방법은 밀리미터파에서의 주파수 합성을 피하고 경제적으로 두 개의 밀리미터파에 해당하는 안정한 주파수원을 얻는 방법이 되게 된다. 이때 혼합기 출력에서 불요파를 제거하기 위한 여파기가 필요하게 되며, 본 논문에서는 여기에 소요되는 평판형 여파기의 사양을 도출하고 이를 설계, 제작하였다.

여파기의 설계 사양은 직접 혼합기 출력을 측정함으로써 도출할 수 있고, 소형이며 설계가 쉬운 Cohn의 평행 결합 선로를 이용한 대역 통과 여파기로 설계, 제작하였다^[3]. 그러나 밀리미터파에서의 이러한 여파기 설계는 고주파에서 불연속 효과 증대로 주파수 응답의 좌우 대칭성이 깨지고, 공진기의 전달 특성에서 0점이 발생하는 것을 확인할 수 있었다. 이러한 비대칭 응답은 좌, 우 비대칭의 한 쪽에서만 높은 선택도를 가져가고자 할 때 바람직하다. 보통의 평행 결합 선로 여파기에서 주파수가 낮을 경우 이러한 비대칭적인 응답은 미소하며, 비대칭 응

답이 필요할 경우, 복잡한 구조의 trisection^{[4],[5]} 또는 Cascaded Trisection(CT)^{[6],[7]}형을 활용 구현하게 된다. 또한, 마이크로스트립 라인만이 아닌 스트립 라인^[8], 도파관^[9], 유전체 공진기^[7], 슈퍼컨덕터^{[10],[11]} 등을 이용한 연구 결과가 많이 보고되고 있다. 본 논문에서는 밀리미터파 평행 결합 선로 여파기에서 이러한 특이성 발생 원인의 조사와 이러한 특이성들을 모두 포함한 개별 공진기 조정 방법을 활용하여 설계, 제작하였다^[12].

II. 여파기 사양 도출

여파기를 설계하기 위한 필요 사양은 직접 측정을 통해 도출해 내었다. 그 측정은 그림 2(a)에 보는 바와 같이 그림 1의 혼합기 연결부만을 측정함으로써 이루어진다. 여기서 LO와 IF는 신호 발생기로 개별 인가하며, 이때 신호의 크기는 각각 14 dBm, 9

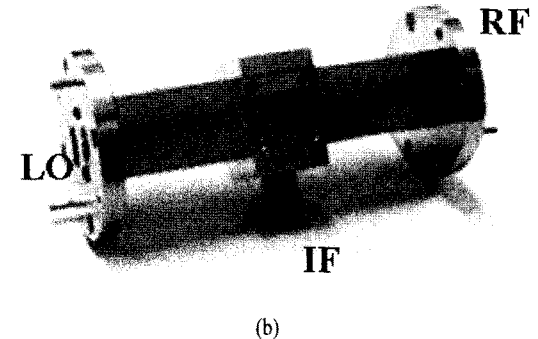
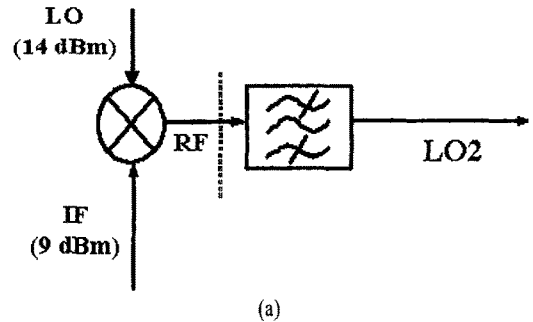


그림 2. (a) 혼합기 측정 블록도, (b) 도파관 MMIC 혼합기 모듈
Fig. 2. (a) The block diagram of the mixer measurement, (b) Waveguide MMIC mixer module.

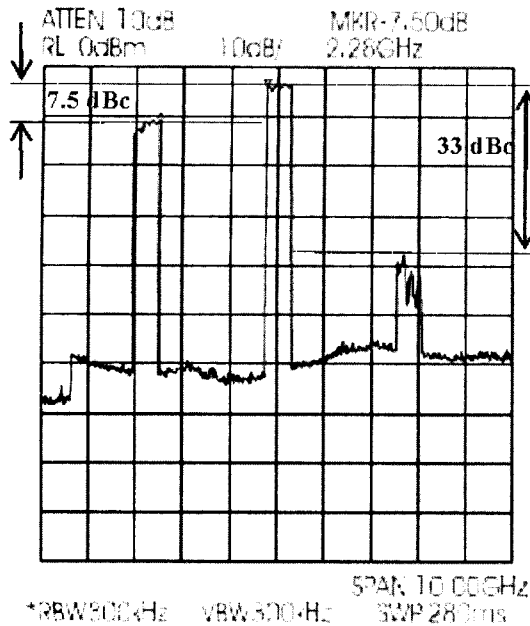


그림 3. 혼합기 측정 결과
Fig. 3. The result of the mixer measurement.

dBm이고, 혼합기 출력 응답을 확인함에 따라 여파기 설계 사양을 결정하게 된다.

사용된 혼합기 MMIC는 Northrop Grumman사의 MDB162C이고, 측정의 편의를 위하여 이 MMIC를 그림 2(b)와 같은 도파관 모드 변환기 모듈에 내장하고, 이를 이용 혼합기의 불요파 특성을 측정하였다.

그림 3에 혼합기 측정 결과를 나타내었다. 그림 3은 LO에 해당하는 신호원의 주파수를 500 MHz 대역폭을 갖고 sweep시켰을 때의 결과를 나타낸다. 가운데 약 500 MHz의 통과 대역을 갖는 RF 신호를 중심으로 좌, 우측에 불요파가 나타나는 것을 확인할 수 있다. 좌측 불요파는 LO 신호가 출력이 누설되어 나온 것으로 원하는 신호 성분과 약 7.5 dBc 정도 차이가 나며, 우측 불요파는 LO와 2배의 IF 주파수 성분이 추가된 신호($f_{LO} + 2f_{IF}$)로, 원하는 신호 성분과 약 33 dBc 차이를 보이고 있다. 본 논문에서는 이러한 불요파의 감쇠는 그림 3에서 원하는 신호 성분에 대해 50 dBc 이하로 차이를 갖도록 목표로 하였다. 따라서 대역 여파기는 신호 성분에 대해 불요파를 50 dBc 이하로 억압하기 위해 좌, 우측 차단 주파수에서 적어도 각각 46 dB, 20 dB의 감쇠 특성을 가져야 한다.

표 1. 여파기 설계 사양

Table 1. The design parameters of BPF.

설계 사양	값
여파기 종류	PCLF
여파기 단수	5 단
대역폭	1.9 GHz(5.4 %)
리플	0.05 dB
하측 차단 주파수에서 최소 감쇠	46 dB
상측 차단 주파수에서 최소 감쇠	20 dB

또한, 여파기의 대역폭은 RF 신호의 대역폭인 500 MHz보다 더 넓은 대역폭을 가져야 하는데, 이는 설계 및 제작 과정에서 통과 대역 감소와 기판의 유전율 오차에 따른 주파수 이동 현상을 감안해야 하기 때문이다. 따라서 대역폭을 신호 대역폭의 4배에 가까운 1.9 GHz로 설정하였다. 결과적으로 중심 주파수에서 약 5 %인 통과 대역과 4.5 %라는 매우 인접한 차단 주파수에서 큰 감쇠를 요하는 여파기가 요구됨을 알 수 있다. 여파기는 설계 및 집적이 용이한 평판형 평행 결합 선로 여파기로 설계할 것이며, 결정된 설계 사양은 표 1에 정리하였다.

Ⅲ. 평판형 평행 결합 선로 여파기 설계

3-1 Open-End 반파장 공진기의 특성

앞서 결정된 중심 대역, 리플, 단수의 설계 사양 값을 바탕으로 Chebyshev 저역 통과 기본형 값(g_n)을 구할 수 있게 된다. 이렇게 하면 단수는 5단이 되며, 구형 방법은 끝단을 단락시킨 경우와 개방으로 두는 평행 결합 선로 여파기를 고려할 수 있다. 끝단이 개방이 되는 경우는 기판에서 제작이 용이하므로, 먼저 이것의 개방공진기 특성을 살펴보았다. 특성 임피던스가 50 ohm이 되는 전송선으로 반파장 공진기를 구현할 경우 식 (1)~(3)을 이용하여 각 단의 J -인버터 값, $J_{i,i+1}$ 을 결정할 수 있다^{[13],[14]}.

$$Z_0 J_{0,1} = \sqrt{\frac{\pi W}{2g_0 g_1}} \quad (1)$$

$$Z_0 J_{i,i+1} = \frac{\pi W}{2\sqrt{g_i g_{i+1}}}, \quad i=1, 2, \dots, N-1 \quad (2)$$

$$Z_0 J_{N,N+1} = \sqrt{\frac{\pi W}{2g_N g_{N+1}}} \quad (3)$$

여기서 w 는 상대 대역폭을 나타낸다. 이와 같이 얻어진 인버터 값에 대하여, 각단 평행 결합 선로의 우수 및 기수 모드 임피던스는 식 (4) 및 (5)를 통하여 계산될 수 있다.

$$(Z_{oe})_{i,i+1} = Z_0 [1 + Z_0 J_{i,i+1} + (Z_0 J_{i,i+1})^2] \quad (4)$$

$$(Z_{oo})_{i,i+1} = Z_0 [1 - Z_0 J_{i,i+1} + (Z_0 J_{i,i+1})^2] \quad (5)$$

이것을 이용 유전율 $\epsilon_r = 9.6$, 두께 $h = 5$ mil인 Alumina 기판에서 선로의 길이(l) 폭(w), 간격(s)을 단 별로 표 2에 정리하였다.

표 2를 통해 얻어진 여파기는 불연속 및 분산 효과를 고려하고 있지 않기 때문에, 이것을 직접 EM 시뮬레이션할 경우 그림 4에 보인 바와 같이 중심

표 2. 5단 결합 선로를 이용한 대역 통과 여파기 파라미터

Table 2. Parameters for the 5th-order of BPF using parallel coupled microstrip line.

n	Z_{oe}, Z_{oo} [Ω]	w, s, l [mils]
0	68.77, 39.66	4, 2.2, 33.15
1	53.86, 46.65	4.87, 9.14, 32.47
2	52.8, 47.48	4.89, 11.37, 32.43
3	52.8, 47.48	4.89, 11.37, 32.43
4	53.86, 46.65	4.87, 9.14, 32.47
5	68.77, 39.66	4, 2.2, 33.15
Z_0 [Ω] 50		w, l [mils] 4.98, 32

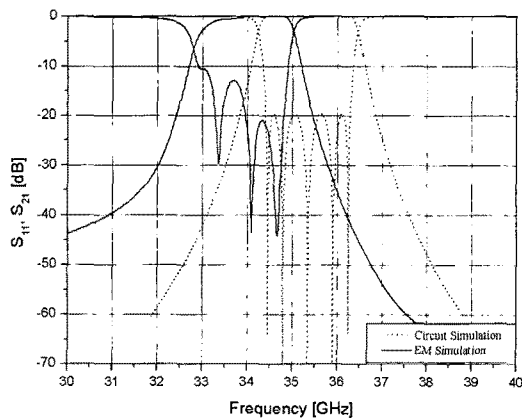


그림 4. 시뮬레이션 결과 비교
Fig. 4. The comparison of the simulation results.

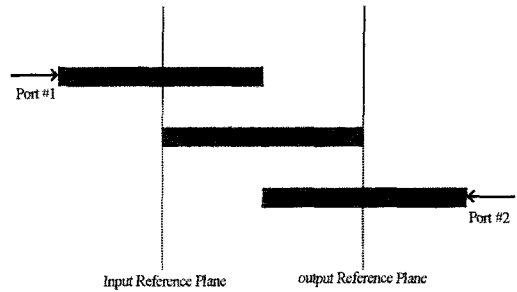


그림 5. 중앙 공진기의 평면도
Fig. 5. The top view of central resonator.

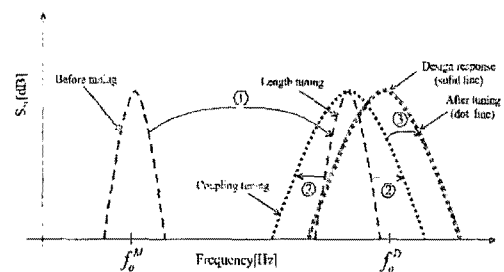


그림 6. EM 시뮬레이션 조정 절차
Fig. 6. Tuning procedure of the coupled microstrip-line by EM simulation.

주파수가 낮아지고, 또한 응답 특성도 왜곡된 것을 알 수 있다. 따라서 각 단을 개별 공진기로 분해하고, 이를 EM 시뮬레이션을 통해 조정하였다. 그림 5는 5단 공진기중 중앙 공진기를 EM 시뮬레이션하기 위한 그림을 보였다.

조정 절차는 EM 시뮬레이션으로 얻어진 S_{21} 결과를 이용하여, 그림 6에 보듯이 먼저 선로의 길이를 조정하여 설계치 공진 주파수 근처로 이동시키고 ① 설계치 Q와 같은 Q를 갖도록 결합 전송선 간격을 조정하고 ②, 설계치 공진 주파수와 같도록 미세 길이를 조정을 해서 ③ 완료하게 된다^[12].

이와 같이 조정된 공진기를 취합하여, 전체 여파기를 구성하고, 이 여파기에 대하여 EM 시뮬레이션한 결과를 그림 7에 보였다. 그림 7에서 보인 바와 같이 주파수 응답은 중심 주파수를 맞추고 있으나, 여전히 좌우 비대칭 응답 특성을 가지고 있으며, 본문에서 설계하고자 하는 응답 특성과 반대의 경향을 보이고 있다. 또한, 통과 대역도 상당히 왜곡된 것을 알 수 있다.

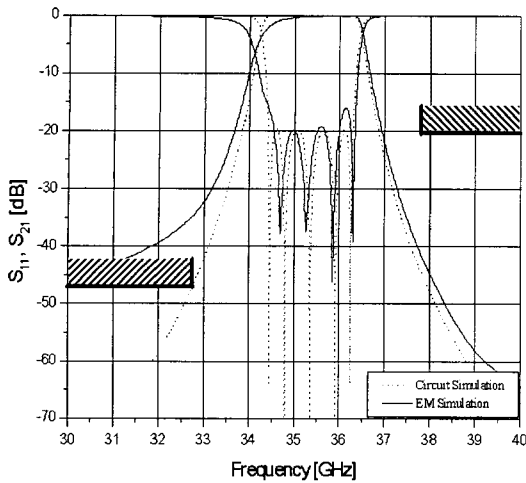


그림 7. 최종 시뮬레이션 결과 비교
Fig. 7. The comparison of the simulation results.

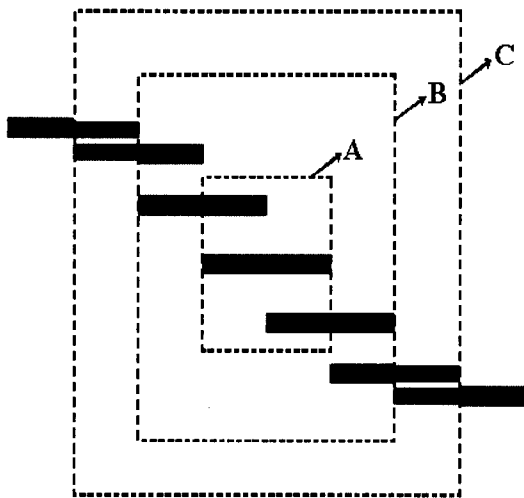
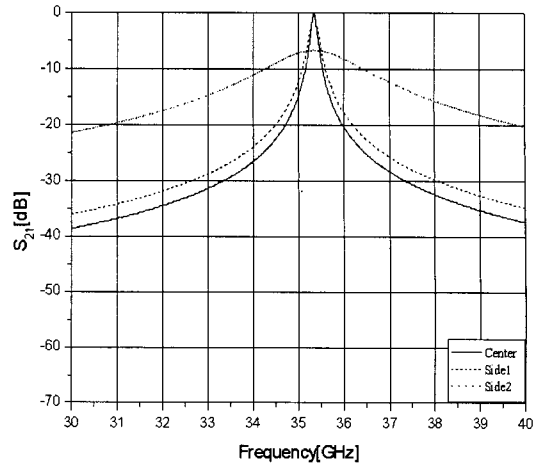


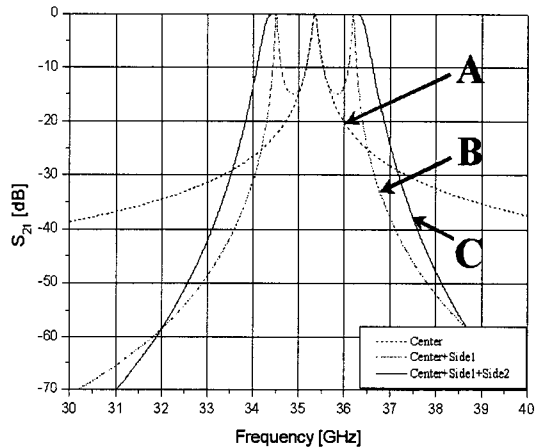
그림 8. 외곽 공진기를 포함한 전체 공진기의 평면도
Fig. 8. The top view of entire resonator including side resonators.

그림 7의 결과를 분석하기 위하여 그림 8과 같이 중앙부에서 좌우측 공진기를 포함하면서 회로 및 EM 시뮬레이션을 수행하였다. 그림 9에는 회로에서 시뮬레이션된 각 단의 개별 공진기 특성과 이것을 그림 8과 같은 방법으로 외곽 공진기를 대칭적으로 포함하면서 시뮬레이션한 결과를 보였다.

회로 시뮬레이션의 경우, 그림 9(a)에서 볼 수 있듯이 모든 공진기는 중심 주파수에서 공진을 하며, 비교적 좌, 우 대칭인 주파수 응답 특성을 보이는 것



(a)



(b)

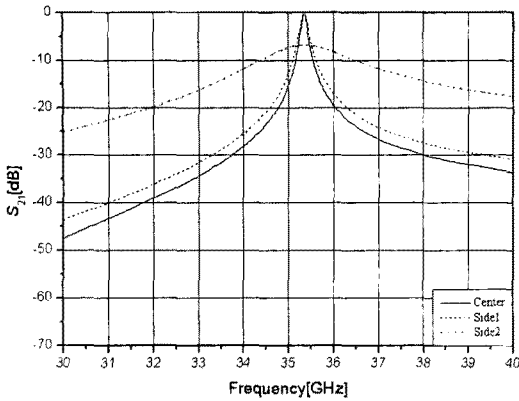
그림 9. (a) 개별 공진기 회로 시뮬레이션 결과, (b) 외곽공진기를 포함한 3단(B부) 및 5단(C부) 회로 시뮬레이션 결과

Fig. 9. (a) The results of individual resonator circuit simulation, (b) The results of 3rd-order(B) and 5th-order(C) filter circuit simulation.

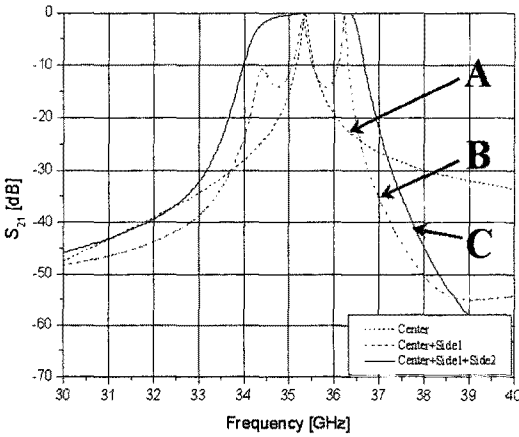
을 알 수 있다. 그리고 그림 9(b)에서 볼 수 있듯이 단수를 더해갈수록 대역폭은 증가하며 여파기의 차단 특성이 개선되는 것을 볼 수 있다.

그림 10에는 같은 방법으로 EM 시뮬레이션에서 얻어진 개별 공진기 특성과, 중앙부에서 외곽쪽으로 대칭적으로 공진기 포함수를 확장하면서 얻어진 결과를 보였다.

각 개별 공진기들의 EM 시뮬레이션 결과는 그림 10(a)에서 볼 수 있듯이 중심 주파수에서 공진하면



(a)



(b)

그림 10. (a) 개별 공진기 EM 시뮬레이션 결과, (b) 외곽공진기를 포함한 3단(B부) 및 5단(C부) EM 시뮬레이션 결과

Fig. 10. (a) The results of individual resonator EM simulation, (b) The results of 3rd-order(B) and 5th-order(C) resonator EM simulation.

서 대칭 응답을 보이나, 점점 중심 주파수에서 멀어질수록 좌측이 더 큰 기울기를 갖는 비대칭 응답이 되는 것을 확인하였다. 이러한 응답 특성의 공진기들로 여파기를 설계하면, 저역에서 감쇠가 심하고 반면 고역에서는 완만한 감쇠를 가질 것이라 예상할 수 있다. 그러나 그림 10(b)를 보면 예상했던 것과 정반대로 고역에서는 심한 감쇠를 주게 되고, 저역에서는 완만한 감쇠를 주는 응답 특성이 나오게 된다. 이는 비인접 공진기간의 결합 효과로 생각할 수 있으며, 실제로 설계 과정에서 중앙 공진기에 측면으로 공진기들이 하나씩 더 증가할 때마다 비인접 공

진기간의 결합 효과로 인해 고역 응답 특성에서 기울기 값이 점점 더 커지는 것을 확인할 수 있다. 따라서 이러한 특성을 보이는 끝단이 개방된 공진기는 설계하려고 하는 여파기와 반대의 특성을 가져 본 논문에는 응용이 적합하지 않게 된다.

3-2 Short-End 반파장 공진기의 특성

앞서 살펴본 바와 같이 open-end 반파장 공진기로는 설계 목표에 준하는 특성을 얻을 수 없었다. 이에 본 논문에서는 기본적으로 같은 구조에 선로 끝을 단락하여 short-end 공진기의 특성을 조사하였다. 끝단이 단락된 공진기를 이용한 설계는 open-end 평행 결합 선로 여파기와 거의 동일하게 이루어진다. 표 1의 설계 사양 값을 바탕으로 Chebyshev 저역 통과 기본형 값(g_n)을 구하고, 식 (6)~(8)을 이용하여 여파기의 J-인버터 상수 값들과 상수 $N_{k,k+1}$ 을 계산한다^[13].

$$\frac{J_{k,k+1}}{Y_0} = \sqrt{\frac{1}{g_k g_{k+1}}} \quad (6)$$

$$\theta_1 = \frac{\pi}{2} \left(1 - \frac{\omega}{2}\right) \quad (7)$$

$$N_{k,k+1} = \sqrt{\left(\frac{J_{k,k+1}}{Y_0}\right)^2 + \frac{\tan^2 \theta_1}{4}}, \quad k=0, 1, \dots, n \quad (8)$$

여기서 상수 h 를 식 (9)와 같이 정의하면

$$h = \frac{1}{\frac{\tan \theta_1}{2} + \left(\frac{J_{01}}{Y_0}\right)^2} \quad (9)$$

각 단 선로의 기수 및 우수 모드 임피던스들은 아래 식을 이용하여 결정할 수 있게 된다.

$$(Y_{0o})_{k,k+1} \mid_{k=0 \text{ and } n} = \frac{J_{k,k+1}}{Y_0} \sqrt{h+1} \quad (10)$$

$$(Y_{0o})_{k,k+1} \mid_{k=1 \sim n-1} = h \left(N_{k,k+1} + \frac{J_{k,k+1}}{Y_0} \right) \quad (11)$$

$$(Y_{0e})_{k,k+1} \mid_{k=0 \text{ and } n} = 2 - (Y_{0o})_{k,k+1} \mid_{k=0 \text{ and } n} \quad (12)$$

$$(Y_{0e})_{k,k+1} \mid_{k=1 \sim n-1} = h \left(N_{k,k+1} - \frac{J_{k,k+1}}{Y_0} \right) \quad (13)$$

표 3. Short-end PCLF 설계 파라미터

Table 3. The design parameters of short-end PCLF.

n	Z_{oe}, Z_{oo} [Ω]	w, s, l [mils]
0	69.37, 39.08	3.98, 2.03, 33.17
1	58.28, 50.46	4.12, 9.21, 32.7
2	57.19, 51.41	4.13, 11.41, 32.66
3	57.19, 51.41	4.13, 11.41, 32.66
4	58.28, 50.46	4.12, 9.21, 32.7
5	69.37, 39.08	3.98, 2.03, 33.17
Z_0 [Ω] 50		w, l [mils] 4.98, 32

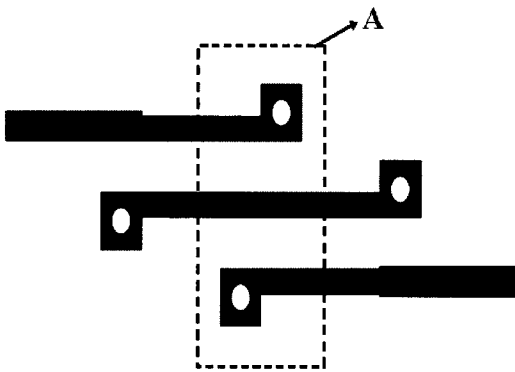


그림 11. Short-end 선로 공진기의 평면도
Fig. 11. The top view of the short-end line resonator.

구해진 어드미턴스를 바탕으로, 유전율 $\epsilon_r=9.6$, 두께 $h=5$ mil인 Alumina 기판에 마이크로스트립 선로로 변환한 물리적 구조 변수 (w, s, l)를 도출하였고, 이 값을 표 3에 정리하였다.

단락을 위해서는 via-pad가 필요하며, 이는 세라믹 기판 전문 제조 업체인 미국의 ATP사의 디자인 룰을 따라 설계되었는데^[15], 그림 11에서 볼 수 있듯이 현재 공정 기술의 한계로 인해, 그 크기가 작지 않은 편이다. 그림 11은 끝단이 단락된 공진기중 중앙공진기에 대하여 EM 시뮬레이션을 하기 위한 그림이다. 그림 12는 길이 조정 후 이것의 결과를 나타내었다. 그림 12에서 낮은 주파수에서 0점을 보이며 통과대역이 형성되는 것을 알 수 있다. 따라서 통과대역보다 낮은 주파수에서는 급격한 감쇠를 주게 되며, 반면 높은 주파수에서는 완만한 감쇠를 주게 되어, 목표로 하는 여파기에 적절한 공진기임을 알 수 있다.

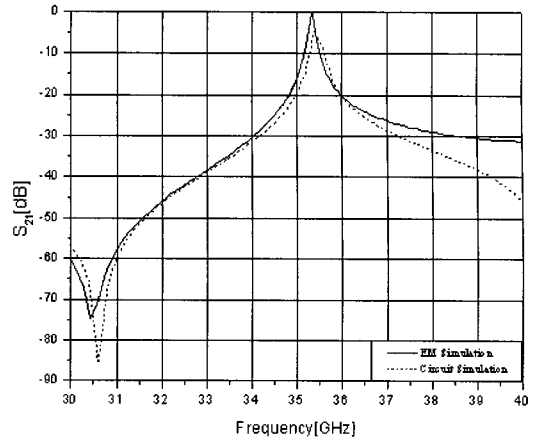


그림 12. Short-end 선로 공진기 특성
Fig. 12. The characteristic of the short-end line resonator.

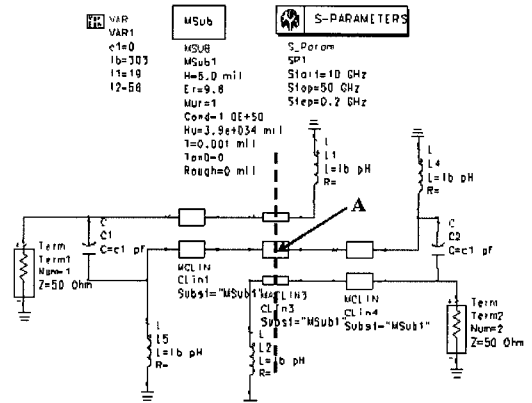


그림 13. Short-end 선로 공진기 등가 회로
Fig. 13. The equivalent circuit of the short-end line resonator.

그림 13은 그림 11의 등가회로이다. 등가회로에서 그림 11의 겹치는 부분(그림 11의 A부)은 3중 결합선로로 보고 via의 인덕턴스를 고려하여 나타낸 것이다. 이는 기판에서 선로 끝의 단락을 구현하기 위해 삽입되는 via-pad 때문이다. 따라서 선로 끝에서 via-pad와 결합 전송선이 3중 결합 선로처럼 보이는 부분이 발생하게 된다. 따라서 이 회로가 그림 12의 결과와 같아지도록 최적화한 후의 회로 값을 그림 13에 나타내었다. 그리고 이것의 결과는 그림 12에 비교하기 위하여 점선으로 나타내었다. 이와 같이 낮은 주파수에서 0점이 나타나는 것은 그림 13의 반파장 공진기는 A점에서 근사적으로 병렬 공진을 보

이게 되는데, 여기에 추가된 3중 결합 선로와 via의 인덕터 및 선로 간 발생하는 fringing 커패시턴스에 의하여 직렬 공진 회로가 A점에 추가되어 전달 특성의 0점이 발생하게 되는 것으로 보인다.

3-3 Short-End 평행 결합 선로 여파기의 설계

Short-end 선로의 공진기 특성을 보면 공진 주파수보다 낮은 곳에서 영점이 생성된다. 따라서 이 결과를 바탕으로 여파기를 설계한다면, open-end PCLF와는 반대의 비대칭 응답 특성을 보이는 여파기가 될 수 있음을 예상할 수 있다. 이는 본래의 설계 목표에서 밝힌 것처럼 저역에서의 감쇠 특성이 고역에서 보다 매우 커야 하는 조건을 만족시키게 될 것이다.

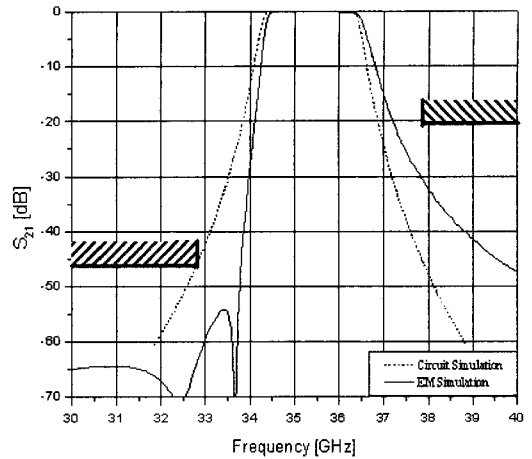
표 3에 구해진 초기 설계 결과는 각 단의 공진 주파수와 결합도가 원하는 결과와 다르게 된다. 따라서 앞서 설명한 바와 같이 각 단을 그림 11과 같이 개별 공진기로 분해하고 이를 EM 시뮬레이션을 통해 조정하였다. 조정 절차는 open-end 공진기와 동일하다. 모든 조정 절차를 통해 구해진 여파기의 최종 파라미터를 표 4에 정리하였다.

그림 14에 표 4의 파라미터를 바탕으로 설계한 5단 대역 통과 여파기를 나타내었다. 그림 14에 시뮬레이션 결과들을 비교하였는데, 얇은 점선은 회로 시뮬레이션, 굵은 실선은 EM 시뮬레이션 결과들이다. 또한, 앞선 open-end 평행 결합 선로 여파기 설계에서 수행하였던 개별 공진기와 외곽 공진기를 포함한 전체 공진기의 특성 분석을 short-end 공진기에서도 동일하게 수행하였지만, open-end 평행 결합 선로 여파기처럼 공진기 응답과 여파기 응답 특성이 바뀌는 현상은 나타나지 않았다.

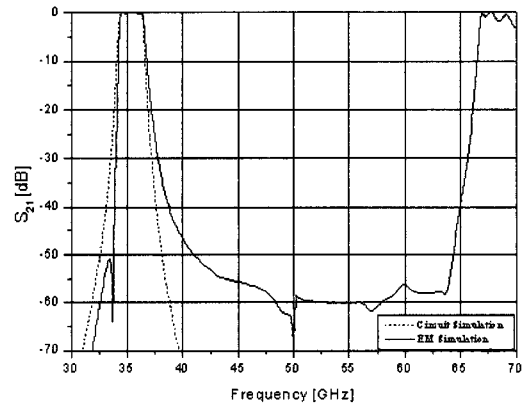
표 4. 조정된 대역 통과 여파기 파라미터

Table 4. Parameters for the tuned BPF.

n	w, s, l [mils]
0	3.95, 1.67, 28.597
1	4.12, 7.22, 28.114
2	4.13, 8.62, 28.606
3	4.13, 8.62, 28.606
4	4.12, 7.22, 28.114
5	3.95, 1.67, 28.597



(a) 30~40 GHz



(b) 30~70 GHz

그림 14. 시뮬레이션 결과 비교

Fig. 14. The comparison of the simulation results.

시뮬레이션 결과는 공진기 응답 특성을 통해 예측했던 대로 open-end PCLF와 반대의 비대칭 응답이 나왔다. 또한 각 차단 주파수에서의 감쇠 특성을 보면 낮은 주파수에서는 약 20 dB, 높은 주파수에서는 약 10 dB 가량 더 높은 감쇠 특성을 가짐에 따라 이는 본래의 설계 목표에 매우 준하는 여파기라 할 수 있다.

IV. 제작 및 측정

그림 15는 제작된 5단 Ka 대역 평판형 여파기의 사진이다. 여파기는 앞선 연구의 설계 결과들을 바탕으로 설계 목표에 적합한 short-end PCLF로 제작되었으며, 전체 크기는 $500 \times 346 \text{ mil}^2$ 이다. 제작된 여

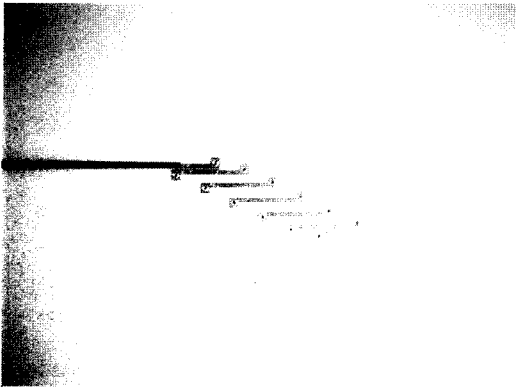
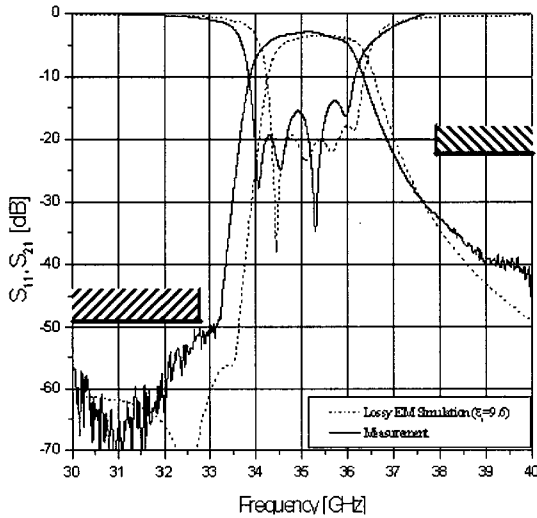
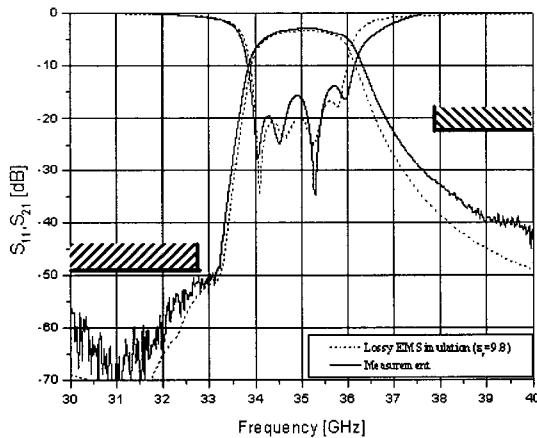


그림 15. 제작된 5단 Ka 대역 평판형 여파기
Fig. 15. The fabricated 5th-order Ka band planar filter.



(a) $\epsilon_r = 9.6$



(b) $\epsilon_r = 9.8$

그림 16. 측정 결과
Fig. 16. The result of measurement.

파기는 Anritsu사의 test fixture를 이용하여 TRL calibration을 마치고, 커넥터 장착 없이 측정할 수 있었으며, 그 결과는 그림 16과 같다. 그리고 비교를 위해 손실을 감안한 EM 시뮬레이션 결과를 보였다. 손실 조건이 포함된 EM 시뮬레이션 결과에서도 그림 14와 유사한 경향을 보이며, 다만 도체 및 유전체 손실에 의해 추가적으로 $-3 \sim -4$ dB의 삽입 손실이 발생함을 볼 수 있다.

차단 주파수에서의 감쇠와 통과 대역에서의 삽입 손실은 모두 설계시 확인했던 결과와 동일하게 얻을 수 있었지만, 여파기 응답이 전체적으로 낮은 주파수쪽으로 이동한 것을 확인할 수 있다. 이는 기판의 유전을 오차에 기인한 것으로 사료되어 유전율을 $\epsilon_r = 9.8$ 로 변경하여 EM 시뮬레이션을 한 뒤 측정 결과와 비교하였고, 두 결과가 거의 일치함을 확인할 수 있었다.

마지막으로, 혼합기와 제작된 여파기를 같이 측정하여 최종 출력에서 여파기의 불요파 제거 능력을 확인하였다. 측정 사진을 그림 17에 나타내었으며, 그 결과를 그림 18에 나타내었다. 측정은 Anritsu사의 test fixture에 여파기를 장착하여 도파관 혼합기 모듈에 연결해 줌으로써 이루어졌다. 결과적으로 혼합기 출력이 여파기를 통과한 후 중심 대역 양측에서 불요파들이 설계 목표인 50 dBc 이하로 충분히 제거되는 것을 확인할 수 있다.

V. 결 론

본 논문에서는 Ka 대역 주파수 합성기 응용에 사용되는 평판형 여파기의 설계 및 제작을 보였다. 합

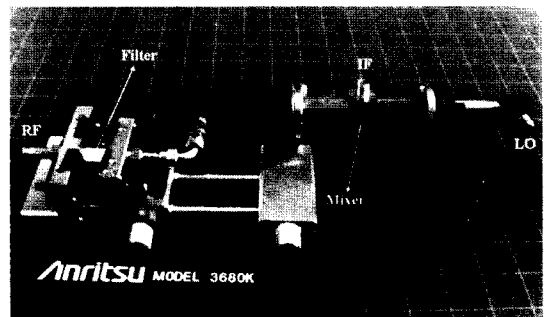


그림 17. 혼합기와 여파기 측정 setup
Fig. 17. The measurement setup of mixer and filter.

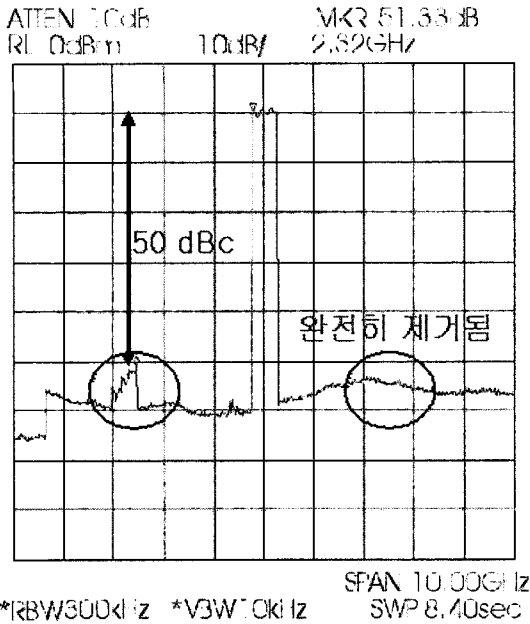


그림 18. 혼합기와 연결하여 측정된 출력 스펙트럼
 Fig. 18. The output spectrum for the filter connected to the mixer module.

성기 내에서 송신 주파수를 혼합기를 사용하여 얻어냄에 따라 혼합기 출력에서 발생하는 불요파들을 50 dBc 이하로 낮추기 위한 여파기가 요구되었다. 따라서 측정을 통한 여파기 사양 도출 과정을 보였으며, 고주파에서 불연속 효과를 분석하여 비대칭 응답을 갖는 open-end 공진기와 short-end 공진기를 비교하였다. 이 중 설계 목표에 적합한 여파기로 short-end 공진기를 선정하였으며, 이를 이용 평행 결합 선로 여파기를 개별 공진기 분해 방법을 사용 설계하였다. 제작된 여파기는 설계된 여파기와 동일한 형상의 주파수 응답을 보이며 중심 주파수는 약간 낮아진 상태이다. 이는 유전율의 오차에 기인하는 것으로 사료된다. 또한, 혼합기와 제작된 여파기를 같이 측정하여 혼합기의 불요파가 예상대로 제거됨을 보였다.

참 고 문 헌

[1] J. -S. Hong, M. J. Lancaster, *Microstrip Filters for RF/Microwave Applications*, John Wiley & Sons, Inc., 2001.
 [2] 김현미, 양승식, 이만희, 염경환, "소형화된 Ka-대

역 주파수 합성기 모듈 설계 및 제작", 한국전자과학기술논문지, 18(5), pp. 511-521, 2007년 3월.
 [3] S. B. Cohn, "Parallel-coupled transmission-line resonator filter", *IRE Trans. Microwave Theory and Tech.*, pp. 223-231, 1958.
 [4] J. -S. Hong, M. J. Lancaster, "Microstrip cross-coupled trisection bandpass filters with asymmetric frequency characteristics", *IEE Proc.-Microw. Antenna Propag.*, 146, pp. 84-90, Feb. 1999.
 [5] J. R. Montejó-Garai, "Synthesis of filters with transmission zeros at real frequencies by means of trisections including source, load to resonator coupling", *IEEE Electronics Letters*, vol. 36, no. 19, pp. 1629-1630, Sep. 2000.
 [6] C. -C. Yang, C. -Y. Chang, "Microstrip cascade trisection filter", *IEEE MGWL*, 9, pp. 271-273, Jul. 1999.
 [7] R. Hershtig, R. Levy, and K. Zaki, "Synthesis and design of cascaded trisection(CT) dielectric resonator filters", *Proceedings of European Microwave Conference*, Jerusalem, pp. 784-791, Sep. 1997.
 [8] E. Hanna, P. Jarry, E. Kerherve, and J. M. Pham, "Cross-coupled suspended stripline trisection bandpass filters with open-loop resonators", *Microwave and Optoelectronics, 2005 SBMO/IEEE MTT-S International Conference*, pp. 42-46, Jul. 2005.
 [9] D. Chamber, J. D. Rhodes, "Asymmetric synthesis", *Proceedings of European Microwave Conference*, pp. 105-110, Sep. 1981.
 [10] D. Chamber, J. D. Rhodes, "A high-temperature superconducting filter for future mobile telecommunication systems", *IEEE Trans. Microwave Theory and Tech.*, vol. 53, no. 6, pp. 1976-1981, Jun. 2005.
 [11] H. -S. Jhon, C. -H. Jeon, K. -B. Han, S. -S. Myoung, J. -G. Yook, Q. X. Jia, and S. -Y. Lee, "Realization of HTS trisection band pass filter", *IEEE Trans. Applied Superconductivity*, vol. 13, no. 2, pp. 294-296, Jun. 2003.
 [12] 양승식, 염경환, "개별 공진기의 EM 조정을 통한 SIR로 구성된 대역 여파기의 설계", 한국전

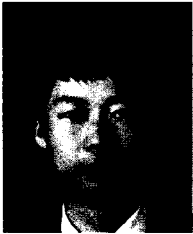
자과학회논문지, 18(7), pp. 748-756, 2007년 7월.

[13] G. L. Matthaei, L. Young, and E. M. T. Jones, *Microwave Filters, Impedance-Matching Networks, and Coupling Structures*, New York: McGraw-Hill, 1964.

[14] D. M. Pozar, *Microwave Engineering*, John Wiley & Sons, Inc., 1998.

[15] Applied Thin-Film Products, *Thin-Film Circuits Design Rules*, <http://www.thinfilm.com>

이 만 희



2007년 2월: 충남대학교 전자전파
정보통신 전공 (공학사)
2007년 3월~현재: 충남대학교 전
파공학 전공 석사과정
[주 관심분야] 초고주파 능동회로
및 시스템

정 해 창



2008년 2월: 충남대학교 전자전파
정보통신 전공 (공학사)
2008년 3월~현재: 충남대학교 전
파공학 전공 석사과정
[주 관심분야] 초고주파 능동회로
및 시스템

양 승 식



2003년 2월: 충남대학교 전파공학
과 (공학사)
2005년 2월: 충남대학교 전파공학
과 (공학석사)
2005년 3월~현재: 충남대학교 전
파공학과 박사과정
[주 관심분야] 초고주파 능동회로
및 시스템, MMIC 설계

염 경 환



1976년~1980년: 서울대학교 전자
공학과 (공학사)
1980년~1982년: 한국과학기술원 전
기 및 전자과 (공학석사)
1982년~1988년: 한국과학기술원 전
기 및 전자과 (공학박사)
1988년 3월: 금성전기(주) 소재부품
연구소 선임연구원 (MIC팀 팀장)
1990년 3월: 금성전기(주) 소재부품연구소 책임연구원
1991년 5월: 금성정밀(주) 기술연구소 연구1실 책임연구원
1991년 8월: (주)LTI
1999년 10월~현재: 충남대학교 전파공학과 교수
[주 관심분야] 초고주파 능동회로 및 시스템, MMIC 설계