

## 간섭신호 감쇄필터 설계를 위한 고분해능의 GPS 수신기 플랫폼 개발

### Development of a GPS Receiver Platform with High Resolution to Design of Interference Excision Filters

김 용 현, 조 종 철, 류 메 린, 임 덕 원, 신 미 영, 박 찬 식, 이 상 정\*

(Yong Hyun Kim, Jong Chul Cho, Mei Lin Liu, Deok Won Lim, Mi Young Shin, Chansik Park, and Sang Jeong Lee)

**Abstract :** A GPS receiver platform has been developed to design an interference rejection filter and the platform is also able to evaluate performance of those filters. This platform consists of RF/IF part, data acquisition part and PC part. The RF/IF part converts RF signals to IF signals, the data acquisition part transmits the IF signals to PC using USB device. The PC part rejects the interferences with a filter and then it does navigation with GPS software receiver. The RF/IF part and data acquisition part had been validated with signal spectrum, and the PC part had been validated with the navigation results of GPS receiver. Finally, the entire platform including interference rejection filter has been confirmed with the navigation results in case that the GPS signals and interference entered this platform. As a result, the GPS receiver operated well against interference with 45dB JSR.

**Keywords :** SDR, USB, platform, interference, OFFT

#### I. 서론

지상에서 수신된 GPS(Global Positioning System) 신호 전력은 열잡음 수준보다 작기 때문에 고의적 혹은 비고의적인 간섭 신호에 쉽게 영향을 받는다. 특히 군사적 목적의 고의적인 간섭신호는 수신기의 성능을 떨어뜨리거나 동작이 불가능한 상태로 만들 수 있기 때문에 이에 대한 영향을 최소화하는 기법의 연구가 활발히 진행 중이다. 최근의 GPS 수신기 기술은 시간적, 경제적으로 효율성을 높이기 위하여 SDR(Software Defined Radio) 기술을 이용하는 추세이다. SDR 방식의 수신기는 하드웨어로 구성된 디지털 신호 처리부의 기능의 전체 혹은 일부를 소프트웨어로 수행하므로 신호처리 알고리즘의 변경이 수월하고, 다른 형태의 통신 방식으로 전환이 용이하다. 따라서 SDR 방식의 GPS 수신기는 간섭신호 감쇄 등 다양한 알고리즘의 설계 및 성능 검증 등에서 많은 연구가 진행되고 있다[1].

간섭신호 감쇄 기법은 일반적으로 상관 전 신호처리 기법과 상관 후 신호처리 기법으로 분류된다. 상관 전 신호 처리 기법에는 안테나 향상 기법과 디지털 신호처리 기법이 있으며, 안테나 향상 기법은 배열 안테나를 이용한 적응 신호처리 기법으로 배열 안테나 각 소자의 출력에 가중치를 인가하여 간섭신호 방향으로 널(null)을 형성함으로써 간섭을 감쇄하는 기법이다. 안테나 향상 기법을 이용한 간섭신

호 감쇄는 가장 좋은 성능을 보이지만 배열 안테나의 제작 비용이나 크기, 연산량이 증가하는 단점이 있다. 디지털 신호 처리 기법은 GPS 신호를 이산 신호로 변환 후 시간 영역 혹은 주파수 영역에서 간섭 신호를 제거하는 기법이다. 간섭 제거 성능 대비 간단한 하드웨어 구조와 저렴한 비용으로 상관 전 처리 기법에서 일반적으로 디지털 신호 처리 기법이 사용된다[1,2].

소프트웨어 기반 GPS 수신기에서 디지털 신호처리 기법을 이용해 간섭신호 감쇄 필터를 구현하기 위해서는 간섭신호가 포함된 입력 데이터가 필요하다. 이 데이터에는 큰 전력을 갖는 간섭 신호와 열잡음 이하의 GPS 신호를 왜곡 없이 포함되어야 하므로 동작 범위가 큰 RF/IF부와 높은 분해능의 데이터 저장장치가 필요하다. 기존의 상용제품인 NordNav社의 R-30 소프트웨어 GPS 수신기[3]는 ADC의 데이터 분해능이 4비트라서 왜곡없이 입력할 수 있는 간섭신호의 크기가 작다. 또한 내부에 AGC(Automatic Gain Control)를 포함하고 있기 때문에 간섭 신호가 입력되면 간섭신호에 의해 AGC가 동작되어 GPS 신호가 왜곡되므로 간섭신호 감쇄 필터 설계에 응용하기에는 부적합하다. 또한 National Instruments社에서 개발한 고분해능의 데이터 수집장치[4]가 있으나 가격이 비싸고 32비트의 데이터를 병렬적으로 저장하기 때문에 수집 환경에 따라서 샘플간의 순서가 바뀔 가능성이 있다.

본 논문에서는 16비트 분해능을 가지며 직렬 전송 방식의 신호 수집장치와 소프트웨어 GPS 수신기를 개발하여 여러 가지 간섭 신호 감쇄 필터를 설계하고 성능을 분석할 수 있는 플랫폼을 개발하였다. 또한 간섭 신호 감쇄 필터중에서 주파수 영역의 디지털 신호처리 기법인 OFFT(Overlapped FFT) 필터를 적용하여 플랫폼의 기능 및 필터의 성능을 분석하였다.

\* 책임저자(Corresponding Author)

논문접수 : 2007. 12. 25., 채택확정 : 2008. 6. 19.

김용현 : 표준과학연구소(shine1054@kriss.or.kr)

조종철 : 한양대비콤(nix4102@navicom.co.kr)

류메린, 임덕원, 신미영 : 충남대학교 전자공학과

(lml@cslab.cnu.ac.kr/hero0710@cslab.cnu.ac.kr/snyh@cslab.cnu.ac.kr)

박찬식 : 충북대학교 전기전자공학부(chansp@chungbuk.ac.kr)

이상정 : 충남대학교 전기정보통신공학부(eesjl@cnu.ac.kr)

본 논문의 구성은 다음과 같다. II장에서는 개발된 플랫폼의 구조를 설명하고, III장에서는 설계한 GPS 신호 수집 장치와 소프트웨어 수신기의 기능을 검증하였으며, IV장에서 설계된 OFFT 필터의 성능을 GPS 소프트웨어 수신기 플랫폼을 이용하여 분석하였다.

II. 플랫폼 개발

개발한 플랫폼의 전체 블록도는 그림 1과 같다. 플랫폼은 RF/IF부와 데이터 수집 장치부, PC부의 세부분으로 구성된다. RF/IF부는 L1(1575.42MHz) 대역의 신호를 4.58MHz의 IF 대역 신호로 변환하며, 데이터 저장부는 변환된 IF 신호를 고분해능의 16비트 디지털 신호로 변환하여 USB(Universal Serial Bus) 2.0 장치를 통해 PC로 전송한다. PC부는 USB를 통해 입력된 GPS 데이터를 변환하여 저장하며, 저장된 IF 신호를 소프트웨어 GPS 수신기로 처리하고 반송파 위상과 코드 측정치와 항법데이터를 추출하여 항법을 수행한다[1,6]. GPS 데이터 수집 장치의 RF/IF부와 데이터 수집 장치부의 제작 규격은 표 1과 같다.

1. RF/IF부

RF부는 안테나로부터 입력된 신호를 신호처리부에서 복

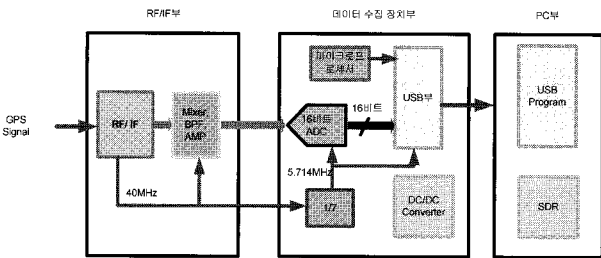


그림 1. 플랫폼 구조  
Fig. 1. Structure of platform.

표 1. GPS 데이터 수집장치 규격.

Table 1. Stand GPS data.

구분	항목	제작 규격
RF/IF부	잡음 지수	2[dB] 이하
	전력 이득	65[dB]
	대역폭	2[MHz]
	그룹 지연	2[us] 이하
	위상 잡음	-68[dBc/Hz]@1kHz -75[dBc/Hz]@10kHz -88[dBc/Hz]@100kHz
	기준주파수	10[MHz]
	기준주파수 안정성	±1[ppm] 이하
	IF출력 주파수	4.58[MHz] (GPS L1)
데이터 수집 장치부	IF입력 전력	-45~+10[dBm]
	ADC 분해능	16비트
	Sampling Frequency	5.714[MHz]
	데이터 전송량	11.428[MByte/s]

조가 용이한 IF 대역으로 변환하고 신호 세기를 증폭 한다. RF/IF부는 ZARINK社의 GP2010 Front End 칩셋을 활용하여 구성하였다. GP2010 칩셋 내부는 3개의 혼합기(Mixer)와 PLL(Phase Locked Loop), AGC(Automatic Gain Control), 2비트 ADC로 구성되어 있으며, 4.309MHz의 아날로그 IF 신호를 5.714MHz로 샘플링한 2비트 디지털 IF 신호를 출력한다[5]. 그림 2에 RF/IF부의 세부 구성을 나타내었다. 그림 2에서 제작된 RF/IF부는 GP2010 칩셋이 제공하는 간섭신호 감쇄 성능보다 높은 성능을 얻기 위하여 수정하여 설계하였다. GP2010 칩셋 내부의 AGC의 동작으로 센 간섭 신호가 입력될 경우 AGC의 이득이 감소하며 이에 따라 GPS 신호의 크기가 감쇄한다. 따라서 AGC를 이용한 간섭신호 감쇄 필터는 GPS 신호 세기를 감쇄시켜 성능을 저하시키므로 본 논문에서는 칩셋 내부의 AGC와 2비트 ADC를 사용하지 않았다. GP2010 칩셋 내부의 두 번째 혼합기의 출력을 외부 세 번째 혼합기의 입력으로 사용했다.

RF/IF단의 최종 출력은 4.58MHz의 IF 신호이며 이 신호는 기존 GPS2010의 4.308MHz 출력과 비교하여 주파수 차가 크기 않으므로, 샘플링 클럭을 동일하게 사용한다면, 소프트웨어 GPS 수신기의 시각 생성기의 주파수 값 수정만으로 쉽게 적용시킬 수 있다.

2. 데이터 수집장치부

데이터 수집장치부는 크게 ADC부, USB부, 마이크로 프로세서부의 세 부분으로 구성된다. 그림 3은 데이터 수집 장치부의 세부 구조를 나타내며, USB부와 ADC부 사이의 연결을 보여 준다.

2.1 ADC부

ADC는 16비트, 최대 80Mps로 신호 변환이 가능한 Analog Device社의 AD9446을 사용하였다. AD9446은 입력 주파수가 10MHz일 때 SNR(Signal to Noise Ratio)이 81.8dB 이고, SFDR(Spurious Free Dynamic Range)이 90dB이다. 또한 입력되는 샘플 클럭을 안정화 시키는 DCS(Duty Cycle Stabilizer)가 장착되어 ADC 성능을 향상시킨다. ADC는 RF/IF부의 출력인 4.58MHz의 IF 신호를 5.714MHz클럭으로 샘플링하여 1.134MHz의 신호로 변환하고, 16비트로 양자화하여 USB로 입력시킨다. 샘플링 클럭은 RF/IF부의 40MHz 신호를 7분주하여 사용하며, 마이크로프로세서의 클럭 제어 신호에 의하여 동작한다. 샘플링 클럭은 USB 칩셋의 DMA

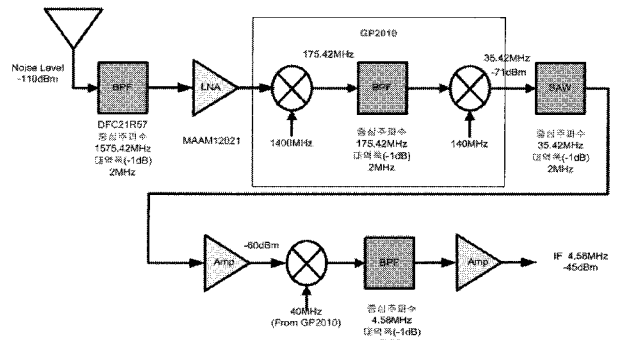


그림 2. RF/IF부.  
Fig. 2. RF/IF part.

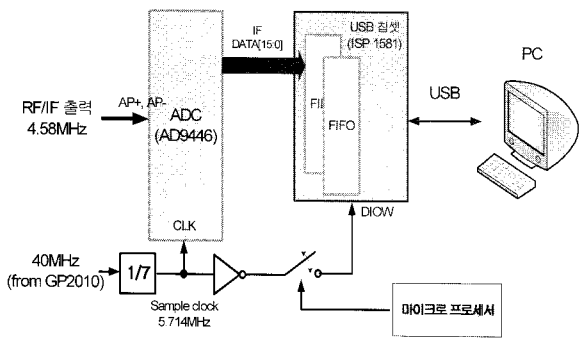


그림 3. 데이터 저장 장치부 구조.  
Fig. 3. The structure of data acquisition board.

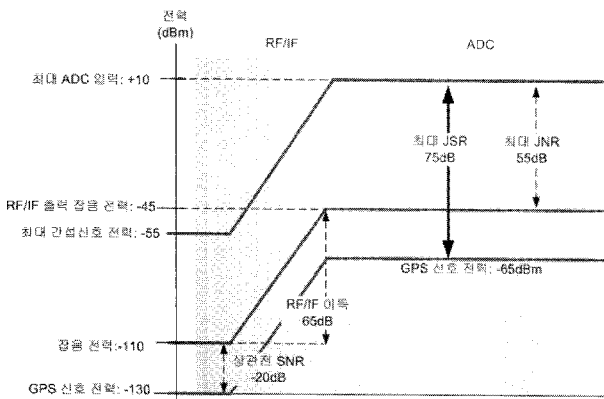


그림 4. GPS 수집장치의 신호 처리 능력.  
Fig. 4. Signal processing ability.

(Direct Memory Access) 쓰기 신호와 동기되어, 매 샘플링 클럭마다 ADC 출력 데이터를 USB 칩셋 내부의 FIFO (First In First Out)에 저장시킨다.

플랫폼에서 간섭 신호 감쇄 필터의 성능을 확인하기 위해서는 간섭 신호가 GPS 수집장치의 RF/IF부와 데이터 저장장치의 ADC에서 선형적인 동작 범위 있어야 한다. 그림 4에 GPS 수집장치의 RF/IF부 및 ADC부의 신호와 잡음 신호의 관계를 나타내었다. JSR(Jamming to Signal Ratio)은 (1)로 계산할 수 있다.

여기서, J는 간섭신호의 전력이고, S는 GPS 신호의 전력, N은 잡음 전력, SNR(Signal to Noise Ratio)은 신호 대 잡음 비로 약 -20[dB]이다.

$$JSR = J - S = J - (N + SNR) \quad [dB] \quad (1)$$

설계된 16비트 ADC를 갖는 수집장치에서 처리 가능한 최대 간섭신호 전력은 ADC 최대 입력 +10dBm과 RF/IF부의 전력 이득 65[dB]의 차로 -55[dBm]이 된다. 따라서 설계된 수집장치의 JSR의 최대값은 75[dB]이다.

또한 GPS 신호는 잡음 전력보다 낮으므로 GPS 신호를 정상적으로 복원하기 위해서는 AGC를 가지고 잡음이 최소한 2개의 값으로 표현되어야 한다. 따라서 이를 고려할 때 16비트의 ADC를 가지고 왜곡없이 입력받을 수 있는 간섭의 최대 JSR은 약 71[dB]이고, 4비트의 ADC를 가지고 왜곡

없이 입력받을 수 있는 간섭의 최대 JSR은 약 4dB이다.

### 2.2 USB부

동기 방식의 직렬 데이터 전송장치인 USB 2.0은 최대 480Mbps의 전송률을 지원한다. 그러나 실제 전송 속도는 버스의 상태(디바이스 접속 개수, 대역폭)와 전송모드에 따라 다르며, 단일 데이터 전송을 위한 이론적인 최대 전송률은 고속 대용량 전송(high speed bulk transfer)에서 406Mbps이다. 이는 본 플랫폼의 5.714MHz의 16비트 GPS 데이터가 갖는 91.424Mbps 요구를 충분히 만족시킨다[6].

USB 칩셋은 Philips Semiconductor社의 ISP1581를 이용하였으며 칩셋은 외부 마이크로프로세서를 필요로 하고 풀/하이스피드 전송을 지원하며, 내부에 512Byte의 이중 FIFO (First In First Out)를 가진다. 그림 5에 USB 칩셋의 내부 블록도를 나타낸다. USB 칩셋은 PC에서 데이터 읽기 요청 시 512Byte 단위로 FIFO의 데이터를 직렬화하여 전송하며, 쓰기 동작시에는 직렬 데이터를 병렬화하여 FIFO에 저장한다. 데이터 수집 시 PC로부터의 데이터 읽기 요청 시간은 5.714MHz로 2Byte씩 256번 FIFO에 저장할 수 있으므로 44.8us마다 읽기가 이루어진다. 많은 데이터를 처리하기 위해 제작된 시스템은 대용량 전송모드, 512byte 이중 FIFO를 사용하였으며 고속의 데이터 획득을 위해서 DMA (Direct Memory Access) 슬레이브 모드를 사용하였다. 데이터 전송이 USB 디바이스에서 PC로 512Byte 데이터 전송 중 새로운 데이터가 ADC에서 USB 칩셋으로 입력되는 경우 데이터 손실이 발생하므로 FIFO를 이중으로 두어 이를 방지하였다[7].

### 2.3 마이크로 프로세서부

USB는 PC와 접속시에 데이터 전송을 위한 초기화 작업이 필요하다[6]. 마이크로프로세서는 PC로부터 USB 칩셋으로의 자료요청 및 주소 할당을 수행한다. 또한 ADC로부터의 데이터를 ISP 1581의 FIFO에 저장하기 위하여 DMA를 설정한다[6,7].

ISP 1581은 마이크로프로세서와의 인터페이스 방식으로 일반 프로세스(generic processor) 모드와 버스 분할(split bus) 모드를 제공한다. 일반 프로세스 모드는 8비트 주소와 8비트/16비트의 데이터 버스를 따로 제공하는 범용 CPU를 위한 인터페이스이다. 버스 분할 모드는 8비트 주소와 데이터 선을 공유하여 사용하는 것으로 외부 회로를 간단히 할 수 있는 장점이 있다[6]. 본 논문에서는 버스 분할 모드의 인텔 8051 인터페이스 방식을 사용하여 회로를 간단히 하였다[7].

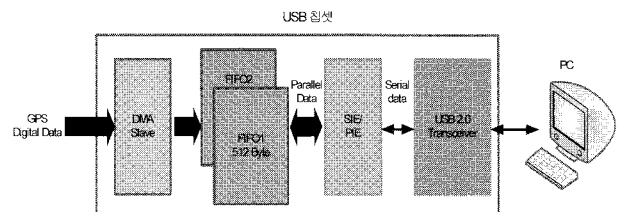


그림 5. USB 칩셋 내부 블록도.  
Fig. 5. The block diagram of USB chipset.



그림 6. PC부의 신호처리 구조.

Fig. 6. The signal processing structure of PC.

3. PC부

PC부에서 처리되는 신호 처리 과정은 그림 6과 같다. PC부에서는 USB로부터 입력되는 GPS 데이터를 파일로 저장하며, 소프트웨어 GPS 수신기 입력 형태에 맞게 변환하고 방법을 수행한다.

3.1 USB 장치 드라이버 및 데이터 저장 프로그램

USB 장치 드라이버는 하드웨어의 관리 및 제어를 효율적으로 하기 위해 운영 시스템의 커널 일부가 되는 소프트웨어로 USB 칩셋과 데이터 저장 프로그램 사이의 인터페이스를 제공하며 전원 관리, 플러그 앤 플레이(plug and play), 드라이버 주소 할당 및 디바이스 상태를 수정하는 역할을 한다[6].

데이터 저장 프로그램 순서도는 그림 7과 같다. 프로그램에서는 먼저 USB 디바이스 입출력 및 하드디스크에 저장 위한 파일 열기(open) 과정을 수행하며 이는 입출력에 필요한 메모리 버퍼를 준비하고 입출력 중에 필요한 변수들을 할당하는 등의 준비과정이다. 본 논문에서는 윈도우 상에서 응용프로그램의 실행 시간 때문에 발생하는 USB 읽기 지연문제를 해결하기 위하여 2개의 USB 읽기 핸들, 시스템 제어를 위한 1개의 쓰기 핸들 및 데이터를 하드디스크에 저장하기 위한 1개의 파일 핸들을 사용하였다[6].

3.2 데이터 변환 프로그램

상용의 칩셋의 AGC에서 자동으로 이득을 조절하여 SIGN 출력과 MAG출력의 0와 1의 비율을 유지하도록 하는 것처럼 16비트 데이터의 평균과  $+V_r$ ,  $-V_r$ 의 변환 기준을 설정하여 2비트로 변환하도록 한다. 이 때 2비트 출력에서 부호(SIGN) 비트의 1과 0의 비율이 5:5, 크기(MAG) 비트의 1과 0의 비율이 3:7이 된다. 기존 GPS 수신기의 디지털 신호처리부에서 본 논문의 데이터 수집장치로 측정된 16비트 데이터를 사용하기 위해서는 RF/IF부의 AGC와 같은 기능을 수행하는 과정이 필요하다. 그림 8은 PC에 데이터 수집 장치를 이용하여 저장된 16비트 GPS 신호를 시간 축에 나타내었다. 그림에서 16비트 측정치를 2비트로 변환하기 위해서는  $V_r$  임계치가 필요하며 이는 그림 9의 히스토그램을 이용하여 구할 수 있다. 데이터 변환 프로그램은  $V_r$  임계값을 조절하여 SIGN과 MAG의 비율을 일정하게 유지하는 기능을 수행한다.

3.3 소프트웨어 GPS 수신기

소프트웨어 GPS 수신기는 RF/IF부를 통해 수집한 GPS 신호를 처리하여 신호 획득 및 추적을 하고 방법을 수행한다. 고속 ADC와 PC의 처리시간 문제 등으로 인하여 현재는 후처리 환경에서 사용하고 있다. 본 연구실에서 기 보유하고 있는 소프트웨어 GPS 수신기를 변경하여 사용하였으며 그 구성은 그림 10과 같다. 소프트웨어 GPS 수신기는 크게 디지털 신호처리부와 항법 처리부로 나눌 수 있다. 디

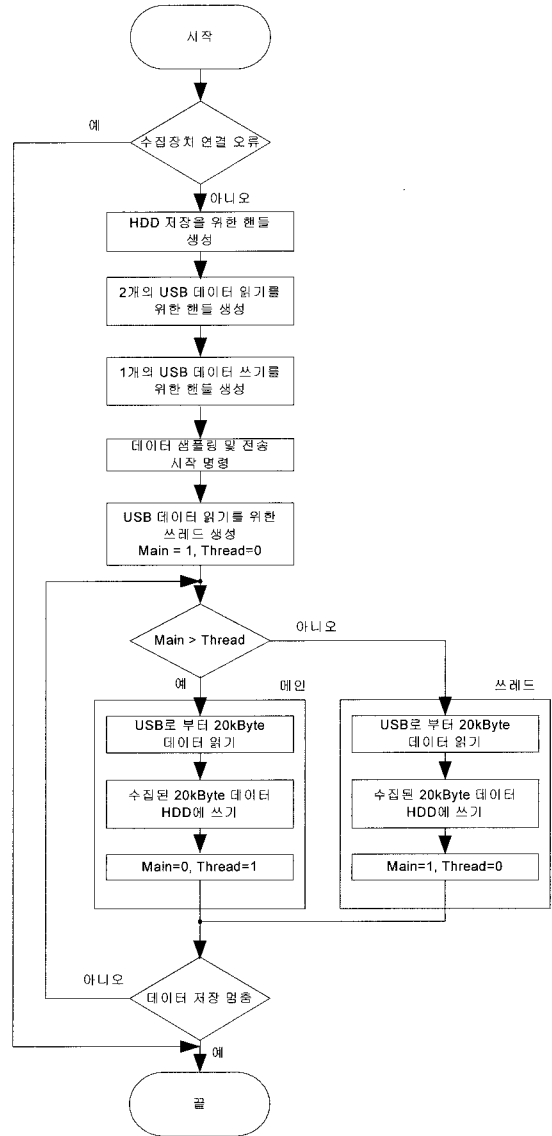


그림 7. 데이터 저장 프로그램 순서도.

Fig. 7. The diagram of data storage program.

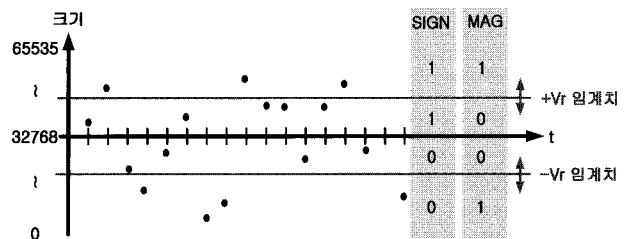


그림 8. 데이터 수집장치로부터 입력되는 시간축에서의 GPS 신호와 2비트 변환값.

Fig. 8. GPS signal in time domain and value of 2bit transformation.

지털 신호처리부의 상관기는 입력 신호와 복제(Replica) 신호의 상관값을 구하며, 이를 항법처리부의 FLL(Frequency Lock Loop)과 DLL(Delay Lock Loop)을 이용하여 신호를 추적하고 이 과정에서 의사거리와 항법메시지를 구한다. 구해

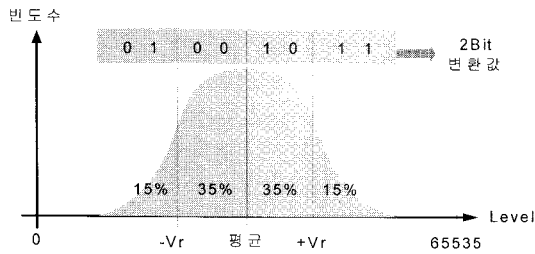


그림 9. 데이터 수집 장치로부터 입력된 GPS 신호의 히스토그램과 2비트 변환값.

Fig. 9. Histogram of GPS signal and value of 2bit transformation.

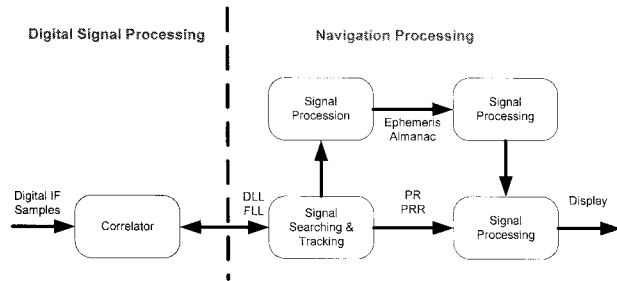


그림 10. 소프트웨어 GPS 수신기 태스크 구조.

Fig. 10. The task structure of GPS software receiver.

진 의사거리와 항법메시지 속의 위성궤도를 이용하여 항법을 수행한다[1].

### III. 플랫폼 검증

그림 11의 실험 환경을 이용하여 개발한 플랫폼을 검증하였다. 신호 발생기에서 CW(Continuous Wave)를 16비트 GPS 신호 수집장치로 입력시켜 RF/IF부의 출력 스펙트럼과 PC에 저장된 데이터를 확인하여 기본 동작을 확인하였다. 또한 GPS 시뮬레이터의 출력을 신호수집장치를 이용하여 획득한 데이터를 이용하여 소프트웨어 수신기의 성능을 확인하였다.

#### 1. RF/IF부 및 데이터 수집 장치 검증

16비트 GPS신호 수집장치는 1575.42MHz의 -70dBm CW를 입력시켜 동작을 확인하였다. 우선 RF/IF부는 스펙트럼 분석기로 RF/IF부 출력 스펙트럼을 확인하여 검증하였다.

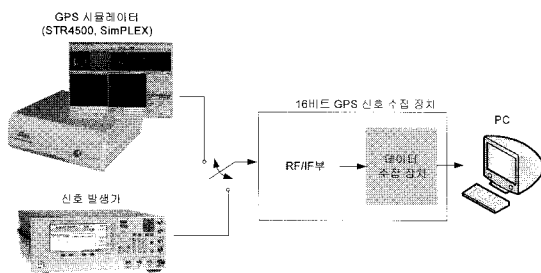


그림 11. 16비트 GPS 신호 수집장치와 소프트웨어 GPS 수신기 검증을 위한 실험 환경.

Fig. 11. The test bed of 16bit acquisition board and software receiver.

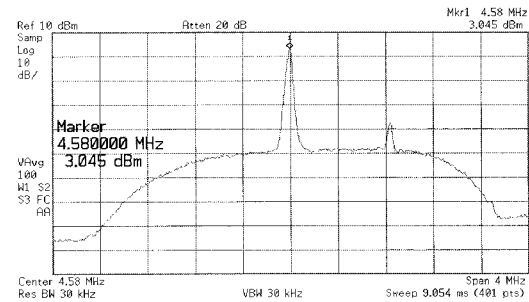


그림 12. RF/IF부의 최종 출력.

Fig. 12. Final output of RF/IF.

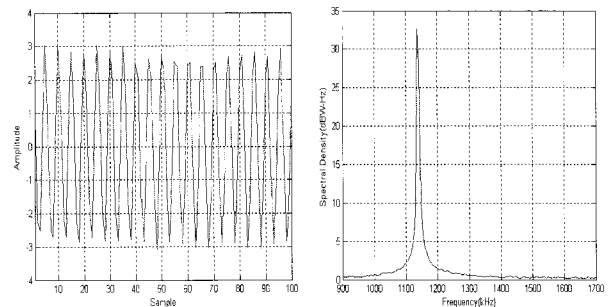


그림 13. 시간 영역과 주파수 영역에서의 IF 출력 신호.

Fig. 13. IF signal output of time-domain and frequency-domain.

그림 12에 RF/IF부의 출력 스펙트럼을 나타내었으며, 그림에서 설계와 일치하는 4.58MHz의 중심주파수와 약 -5dBm의 신호 세기로 신호가 변환되고 증폭됨을 확인 할 수 있다. 데이터 수집장치는 신호 발생기의 CW 신호를 PC로 저장한 다음, 프로그램을 이용하여 비교하여 확인하였다. 그림 13에 시간 영역과 주파수 영역에서 확인한 저장된 신호의 파형을 나타내었다. 4.58MHz의 RF/IF 출력 신호는 ADC에서 5.714MHz로 샘플링되어 중심주파수가 1.134MHz의 신호가 된다. 그림 13의 주파수 영역 그림에서 CW가 1.134MHz로 데이터 저장장치가 정상 동작함을 알 수 있다.

#### 2. 소프트웨어 GPS 수신기 검증

제작한 수집 장치를 이용하여 간섭 신호가 없는 정상 상태에서의 항법 결과를 측정하여 소프트웨어 GPS 수신기의 동작을 검증하였다. Spirent社의 GPS L1 시뮬레이터인 STR 4500에서 생성한 GPS 신호를 신호수집 장치를 이용하여 수집하여 PC에 저장하고 소프트웨어 GPS 수신기에서 항법 결과를 확인하였다. 수신기 위치는 위도 34도, 경도 -118도, 고도 0m, 출력 SNR은 15dB인 정상상태의 사용자에 대한 5분 동안의 데이터를 STR4500로 생성하여 수집하였다. 그림 14에 간섭이 없는 상태에서 소프트웨어 GPS 수신기의 각 채널별 신호 추적 상태와 항법 성능을 나타내었다. 그림에서 보는 바와 같이 소프트웨어 GPS 수신기는 10개의 위성 신호를 수신하였으며, GDOP(Geometric Dilution of Precision)은 1.65, SNR은 약 13dB로 나타났다. SNR이 입력 SNR보다 2dB 낮게 나오며 이는 안테나 케이블 손실과 2비트 변환 손실로 추측되며 이를 감안하면 수신기가 정상 동작중임을 알 수 있다. 그림 15에 이때의 수평 정확도와 수직 정확도

Ch	PRN	ELP	Alt	USK	SP	PRerr	PRerr1	Char	DFHC	DOT	SR	PRN
1	03	315	13155	-1595	2	1	0.0	0.0	0.0	0.0	0.0	0.0
2	14	5	145	4500	-2450	2	1	1.7	-6.0	0.0	0.0	0.0
3	10	17	305	190	-1144	2	1	0.0	0.0	0.0	0.0	0.0
4	23	22	45	-2450	-320	2	1	-1.0	0.0	0.0	0.0	0.0
5	25	19	50	-2117	-220	2	1	0.2	0.1	0.0	0.0	0.0
6	21	54	22	-145	-101	2	1	1.3	-6.0	0.0	0.0	0.0
7	15	22	281	-1314	-248	2	1	-2.1	-0.1	0.0	0.0	0.0
8	22	47	54	-1814	-450	2	1	-0.1	0.1	0.0	0.0	0.0
9	15	16	310	-2138	-165	2	1	0.5	0.0	0.0	0.0	0.0
10	06	45	151	-2834	-185	2	1	-7.1	-0.0	0.0	0.0	0.0
11	---	---	---	---	---	---	---	---	---	---	---	---
12	---	---	---	---	---	---	---	---	---	---	---	---

그림 14. 간섭이 없는 상태에서의 항법 성능.  
Fig. 14. Navigation performance with no jamming.

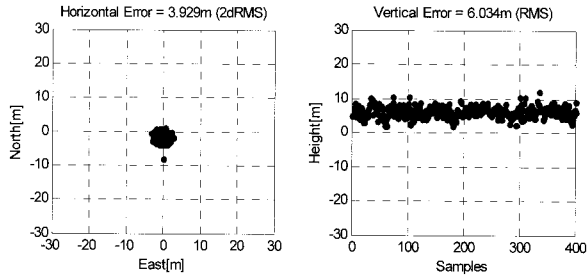


그림 15. 간섭이 없는 정적 상태에서의 수평, 수직 정확도.  
Fig. 15. Accuracy of vertical and horizontality with no jamming.

표 2. 필터 삽입 손실 측정.

Table 2. Stand GPS data acquisition board.

CW 간섭수	SNR 손실	
	Excision 기법	Whitening 기법
0	0.09dB	0.08dB
1	0.88dB	0.70dB
2	2.76dB	1.77dB

를 나타내었으며, 수평 오차는 3.929m(2dRMS), 수직 오차는 6.034m(RMS)로 나타나며 이는 ‘GPS SPS Performance Standard’에서 제시한 수평오차 36m(95%), 수직오차 77m(95%)의 성능을 만족시킨다.

IV. 간섭신호 감쇄 필터 성능 분석

개발한 플랫폼 기반에서 간섭신호 감쇄 필터를 설계하고 그 성능을 확인하기 위해 그림 16과 같은 실험 환경을 구성하였다. STR 4500 시뮬레이터와 Hewlett Packard社의 신호발생기로 생성한 GPS 신호와 간섭 신호를 Mini-Circuits社의 결합기로 결합하고 이를 16비트 데이터 수집 장치를 이용해 PC로 저장하였다. 간섭이 포함된 GPS 신호는 간섭신호 감쇄 필터를 이용하여 간섭을 제거하고, 소프트웨어 GPS 수신기로 항법을 수행한다. 간섭신호 감쇄 필터는 본 실험실에서 기 개발한 threshold-whitening 기법의 OFFT 필터[11]를 이용하였다.

실험에 사용된 시나리오는 앞 장에서 간섭이 없는 경우의 시나리오와 동일하며, 신호발생기를 이용하여 생성한 1575.42MHz의 CW의 전력은 OFFT 필터에서 감쇄시킬 수 있는 범위인 -85dBm로 두었으며, JSR은 45dB이다. 표 2는 CW

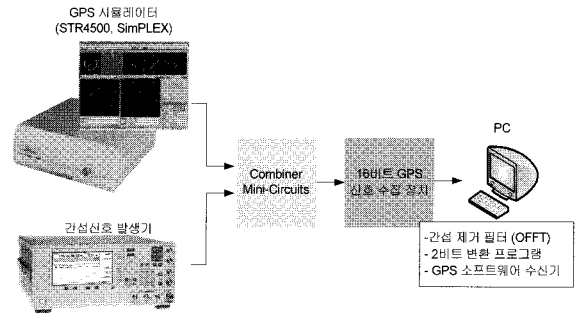


그림 16. 간섭신호 감쇄필터의 성능 분석을 위한 실험 환경.  
Fig. 16. The test environment for analysis of OFFT.

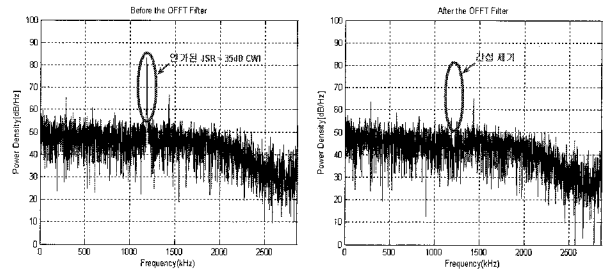


그림 17. OFFT 필터를 이용한 CW 간섭신호 제거.  
Fig. 17. CW jamming rejection using OFFT filter.

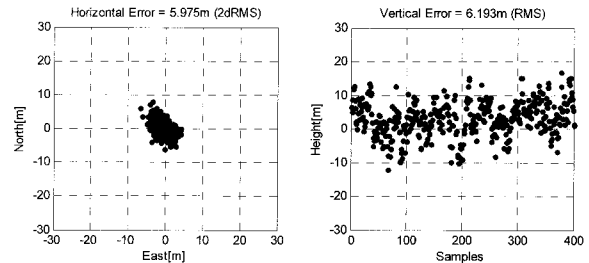


그림 18. 간섭을 제거한 정적 상태에서의 수평, 수직 정확도.  
Fig. 18. Accuracy of vertical and horizontality with jamming rejection.

간섭 수에 따른 SNR 손실을 보여주며 CW 간섭이 없을 때의 OFFT 필터 삽입 손실은 0.1dB 미만으로 측정되었다[12].

그림 17은 간섭신호 감쇄 필터를 통과한 신호와 원래 신호의 주파수 응답을 나타내었다. 그림에서 간섭신호 감쇄 필터를 사용함으로써 CW 간섭을 효과적으로 제거함을 확인할 수 있다. 간섭신호 감쇄 필터의 출력을 2비트로 변환 후에 소프트웨어 GPS 수신기를 구동시켜 구해진 위치 정확도를 관찰하였다.

JSR 45dB의 CW 간섭을 입력하고 감쇄 필터를 사용하지 않으면 수신기는 항법을 수행할 수 없었으나, 감쇄 필터를 통과한 후에는 항법이 가능하며 그림 18과 수평오차와 수직오차를 나타내었다.

V. 결론

본 논문에서는 간섭신호 감쇄 필터의 설계 및 검증을 위한 GPS 수신기 플랫폼을 개발하였다. 개발된 플랫폼은

5.714MHz로 샘플링된 16비트 GPS 신호를 실시간으로 PC에 저장하며, 저장된 신호를 이용하여 소프트웨어 GPS 수신기로 항법을 수행한다. 신호 발생기에서 생성한 CW를 입력하여 RF/IF부의 스펙트럼과 PC에 저장된 데이터를 분석함으로써 플랫폼 내부의 16비트 GPS 데이터 수집장치를 검증하였고, GPS 시뮬레이터의 신호를 이용하여 소프트웨어 GPS 수신기를 검증하였다. 여기에 CW 간섭 신호를 추가하고 OFFT 기법에 기반한 간섭신호 감쇄 필터를 적용하여 항법 결과를 확인함으로써 전체 플랫폼의 기능 및 간섭신호 감쇄 필터의 동작을 확인하였다. 실험 결과, JSR 45dB의 간섭 신호에 대해서 필터를 동작시키지 않았을 경우에는 수신기가 항법을 못하였지만, 필터를 동작시켰을 경우 항법 오차가 2m정도 증가하였지만 연속적으로 항법을 수행하는 것을 확인할 수 있었다. 따라서 본 플랫폼을 이용하여 ATF(Adaptive Transversal Filter) 등의 다양한 간섭신호 제거 알고리즘을 연구할 계획이며, 배열 안테나를 이용한 간섭신호 제거 기법에서도 활용할 수 있도록 확장할 계획이다.

**참고문헌**

[1] D. J. Cho, D. W. Lim, C. S. Park, and S. J. Lee, "An efficient signal processing scheme using the signal compression for software GPS receivers," *International Journal of Control, Automation and System*, 2006.

[2] G. Dimos, "Low-cost solution to narrow-band GPS Interference Problem," *Proceedings of the IEEE 1995 National*, vol. 1, pp. 145-153, 22-26 May 1995.

[3] <http://www.navtechgps.com/>

[4] <http://www.ni.com/pdf/products/us/>

[5] GEC PLESSEY, *Global Positioning Products Handbook*, August 1996.

[6] 김태호, "GNSS SDR 수신기를 위한 고속 데이터 수집 장치 설계," 공학석사 학위논문, 충북대학교, 2006.

[7] 김태호, 박찬식, 이진우, 이상정, "고성능 소프트웨어 GPS 수신기를 위한 USB 2.0 데이터 수집장치 설계," 제12회 GNSS 워크샵, 제주, 12월, 2005.

[8] J. Axelson, "USB 완전 정복" 에에콘, 2006.

[9] E. D. Kaplan, "*Understanding GPS-principles and applications*," Artech House, 1996.

[10] B. W. Parkinson, J. J. Spilker Jr., "Global Positioning System: Theory and Application vol 1," *American Institute of Aeronautics and Astronautics, Inc.*, 1996.

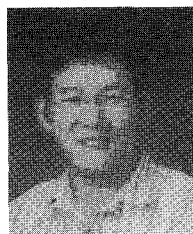
[11] 신미영, 박찬식, 황동환, 이상정, "낮은 신호 손실을 갖는 주파수 영역에서의 협대역 간섭 제거 기법," 제2회 국방 정보 및 제어 학술대회, 2006. 8, 영주.

[12] M. Y. Shin, C. S. Park, H.-K. Lee, D.-Y. Lee, S. J. Lee, "A narrowband interference excision algorithm in frequency domain for GNSS receiver," IAIN/GNSS 2006, Jeju, Korea, 2006, 10.



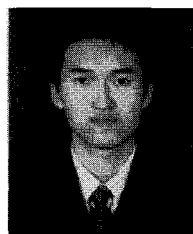
**김 용 현**

2005년 배재대학교 정보통신공학과 졸업. 2008년 충남대학교 석사. 2008년~현재 한국표준과학연구원. 관심분야는 Integrity Monitoring.



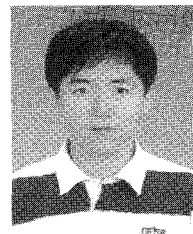
**조 종 철**

2005년 한밭대학교 전자공학과 졸업. 2006년 충남대학교 석사. 2007년~현재 한양네비큐(주) 연구원. 관심분야는 Anti Jamming 필터 설계.



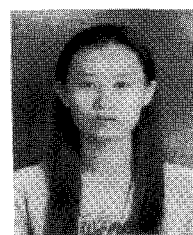
**류 메 린**

2002년 Northeastern University 졸업. 2008년 충남대학교 석사. 2008년~현재 충남대학교 전자공학과 박사과정. 관심분야는 소프트웨어 GNSS 신호 생성기 설계.



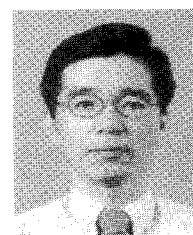
**임 덕 원**

2004년 충남대학교 전자공학과 졸업. 2006년 동 대학원 석사. 2006년~현재 충남대학교 전자공학과 박사과정. 관심분야는 GNSS 수신기 설계.



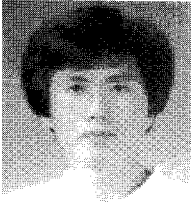
**신 미 영**

2004년 배재대학교 컴퓨터전자정보통신공학부 졸업. 2006년 충남대학교 석사. 2006년~현재 충남대학교 전자공학과 박사과정. 관심분야는 시각 동기.



**박 찬 식**

1984년 서울대학교 제어계측공학과 졸업. 1986년 동 대학원 석사. 1997년 동 대학원 박사. 1997년~현재 충북대학교 전기컴퓨터공학부 부교수. 관심분야는 GNSS 신호처리.

**이 상 정**

1979년 서울대학교 전자공학과 졸업.  
1981년 동 대학원 석사. 1987년 동 대학원 박사. 1988년~현재 충남대학교 전기정보통신공학부 교수. 관심분야는 강인제어, GNSS.