

# Zinc Oxide와 갈륨이 도핑 된 Zinc Oxide를 이용하여 Radio Frequency Magnetron Sputtering 방법에 의해 상온에서 제작된 박막 트랜지스터의 특성 평가

전훈하<sup>1</sup> · Ved Prakash Verma<sup>2</sup> · 노경석<sup>1</sup> · 김도현<sup>1</sup> · 최원봉<sup>2</sup> · 전민현<sup>1</sup>

<sup>1</sup>인제대학교 나노시스템공학과 / 나노 메뉴팩처링 센터, 김해 621-749

<sup>2</sup>Department of Mechanical & Materials Engineering, Florida International University, Miami, Fl 33174, USA

(2007년 8월 20일 받음)

본 논문에서는 zinc oxide (ZnO)와 gallium이 도핑 된 zinc oxide (GZO)를 이용하여 radio frequency (RF) magnetron sputtering 방법에 의해 상온에서 제작된 bottom-gate 박막 트랜지스터의 특성을 평가하고 분석하였다. 게이트 절연층 물질로서 새로운 물질을 사용하지 않고 열적 성장된 SiO<sub>2</sub>를 사용하여 게이트 누설 전류를 수 pA 수준까지 줄일 수 있었다. ZnO와 GZO 박막의 표면 제곱평균제곱근은 각각 1.07 nm, 1.65 nm로 측정되었다. 그리고 ZnO 박막은 80% 이상, GZO 박막은 75% 이상의 투과도를 가지고 있었고, 박막의 두께에 따라 투과도가 달라졌다. 또한 두 시료 모두 (002) 방위로 잘 정렬된 wurtzite 구조를 가지고 있었다. 제작된 ZnO 박막 트랜지스터는 2.5 V의 문턱 전압, 0.027 cm<sup>2</sup>/(V·s)의 전계효과 이동도, 10<sup>4</sup>의 on/off ratio, 1.7 V/decade의 gate voltage swing 값을 가지고 있었고, enhancement 모드 특성을 가지고 있었다. 반면에 GZO 박막 트랜지스터의 경우에는 -3.4 V의 문턱 전압, 0.023 cm<sup>2</sup>/(V·s)의 전계효과 이동도, 2×10<sup>4</sup>의 on/off ratio, 3.3 V/decade의 gate voltage swing 값을 가지고 있었고, depletion 모드 특성을 가지고 있었다. 우리는 기존의 ZnO와 1 wt%의 Ga이 도핑된 ZnO를 이용하여 두 가지 모드의 트랜지스터 특성을 보이는 박막 트랜지스터를 성공적으로 제작하고 분석하였다.

**주제어** : zinc oxide (ZnO), 갈륨이 도핑된 zinc oxide (GZO), 박막 트랜지스터, enhancement 모드, depletion 모드

## I. 서 론

ZnO는 wide band gap (3.37 eV)을 가지는 투명한 반도체로서 잘 알려져 있으며, 태양전지, 광 검출기, 발광소자, 가스 센서 등 다양한 소자에 응용하기 위한 많은 연구가 진행되고 있다 [1-6]. 최근에는 ZnO가 가지는 높은 이동도 특성을 이용하여 ZnO를 박막 트랜지스터의 채널로 응용하는 연구 결과가 많이 발표 되었다. 또한 ZnO의 특성의 변화를 위해 갈륨 (Ga), 철 (Fe), 안티몬 (Sb), 알루미늄 (Al), 리튬 (Li), 불소 (F), 질소 등의 도핑 효과에 대한 연구도 진행되고 있다 [7-10]. 특히, 갈륨은 대표적인 n-type 도펀트로서 각광받고 있으며, 그것은 갈륨은 아연 (Zn)과 대체되면서 전자를 내어놓게 되어 ZnO의 전도도를 높일 수 있고, 거의 비슷한 공유 결합 거리 (Ga-O : 1.92 Å, Zn-O : 1.97 Å)를 가지고 있어서 도핑 시 발생하기 쉬운 결함을 최소화 할 수 있기 때문이다 [11]. 고농도의

갈륨으로 도핑된 ZnO는 뛰어난 전도도와 투과성 특성으로 인해 다양한 소자에 투명전극으로 사용될 수 있다 [12]. 최근 저농도의 갈륨으로 도핑된 ZnO가 가지는 반도체성 특성을 이용하여 이것을 박막 트랜지스터의 채널로서 응용하는 연구도 이미 진행되고 있다 [13]. 본 논문에서는 순수한 ZnO와 1wt%의 갈륨으로 도핑된 ZnO 박막을 분석하고, 이것들을 채널로 이용하여 박막 트랜지스터를 제작하고 그 특성을 분석하였다.

## II. 실험 방법

### 2.1. ZnO와 GZO 박막의 증착 및 분석

ZnO와 GZO를 박막 트랜지스터로 응용하기 위해서는 우선 박막의 특성을 평가하는 것은 필수적이다. 순수한

\* [전자우편] mjeon@inje.ac.kr

ZnO와 GZO (1wt% Ga)는 그 특성 평가를 위해 SiO<sub>2</sub>/Si와 유리 (VWR micro cover glass) 기판에 RF magnetron sputtering 방법에 의해 상온에서 증착되었다. 이것은 75 W의 RF power, 5 mtorr의 공정 압력, 10 sccm의 아르곤 (Ar) 분위기 하에서 진행되었다. 시료의 균일성을 위해 시료의 홀더는 일정한 속도로 회전하였고, 증착 전에 타겟의 불순물 제거를 위해 25 mtorr의 압력에서 3분간 아르곤 플라즈마에 노출시켰다. 증착된 시료는 X선 회절 분석 (XRD, X'pert PR.MRD PHILLIPS)을 통해 결정성 평가하였고, 전계 방출 주사 전자 현미경 (FE-SEM, S-4300SE HITACHI)과 원자력간 현미경 (AFM, XE-100 PSIA)을 통해 표면 분석을 실시하였다. 그리고 투명 소자 제작을 위해 각각의 박막이 가지는 투과도 또한 UV-VIS-NIR spectrophotometer (Cary 5000 VARIAN)에 의해 수행되었다.

## 2.2. ZnO-와 GZO- 박막 트랜지스터의 제작 및 특성 평가

박막 트랜지스터는 그림 1과 같이 기본적인 back-gate 구조로 제작되었다. 열적으로 증착된 100 nm의 SiO<sub>2</sub>를 게이트 절연막으로 사용하였고, photo 리소그래피 방법에 의해 패터닝 된 SiO<sub>2</sub>를 BOE (buffered oxide etcher) 용액을 사용하여 에칭 시킨 뒤 티타늄 (Ti)과 금 (Au)을 증착시킴으로서 게이트 전극을 형성하였다. ZnO와 GZO는 약 20 nm의 두께로 증착되었다. 소스와 드레인 전극 형성을 위해 indium tin oxide (ITO)가 증착되었고 그 위에 티타늄, 금 순으로 증착되었다. 모든 증착 공정은 RF magnetron sputtering 방법에 의해 상온에서 수행되었고 그 조건은 앞에서 언급한 박막을 증착할 때의 조건과 같다. 채널의 폭 (W)와 길이 (L)는 각각 2000 μm 와 150 μm 이여 W/L ratio 는 약 13.3으로 계산되었다. 제작된 소자의 전기적 특성평가는 4-탐침 시스템과 반도체 특성 분석 장비 (4156C Agilent)에 의해 수행되었다.

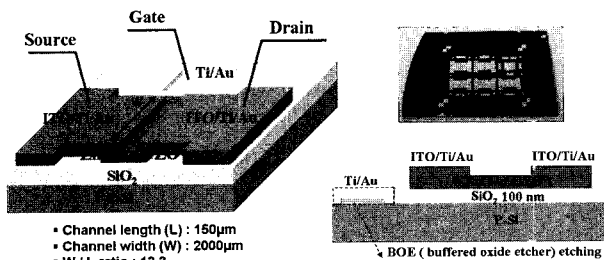


그림 1. 제작된 ZnO-와 GZO- 박막 트랜지스터 구조

## III. 결과 및 토론

### 3.1. ZnO 와 GZO 박막의 특성 평가

SiO<sub>2</sub>/Si 위에 증착된 ZnO와 GZO 박막의 결정성은 XRD (Ni filtered CuKα, λ=1.54056 Å) 에 의해 평가되었다. 그림 2의 (a)와 (b)는 각각 ZnO와 GZO 박막의 XRD 회절 패턴을 보여주고 있다. ZnO의 경우에는 (002) 와 (101) 방향의 피크가 나타났고 GZO의 경우에는 (002) 방향의 피크가 나타났다. 주로 (002) 방향의 피크 나온 것으로 보아 c-축으로 잘 정렬되어 성장된 것임을 확인할 수 있었다. ZnO의 (002) 피크는 34.372° 에서 측정되었고 GZO의 (002) 피크는 34.198° 에서 측정 되었다. ZnO의 JCPDS 데이터로부터 ZnO (002) 방향의 XRD 피크는 34.378°에서 나타나며, 우리의 ZnO 피크와 거의 일치하는 것을 확인하였다. 하지만 GZO의 경우 회절각이 약간 줄어들었고 이것은 도핑 된 갈륨 원자로 인한 ZnO의 wurtzite 격자 팽창에 의한 것으로 여겨진다. 또한 ZnO의 경우 (002) 피크의 반치반폭은 0.37°, GZO의 경우에는 0.5°로 측정되었다. 이것으로부터 결정의 크기를 구할 수가 있고 이것은 각각 23.42 nm 와 18.1 nm로 계산되었다. 이러한 작은 결정은 많은 grain

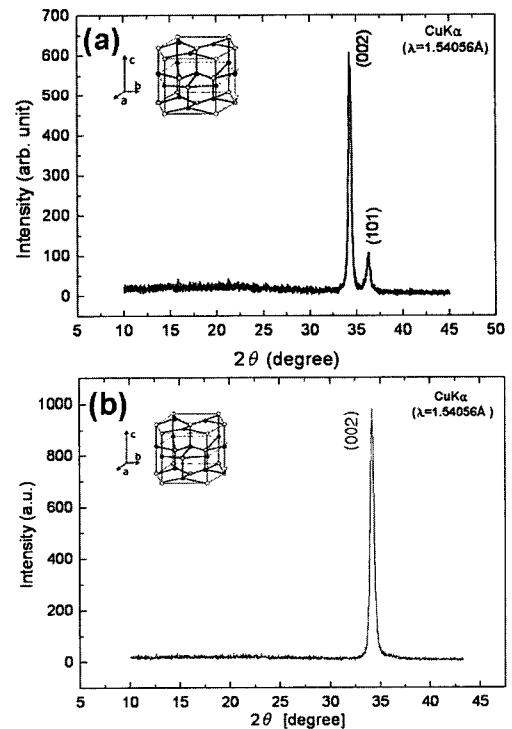


그림 2. (a) ZnO 와 (b) GZO의 XRD 회절 패턴

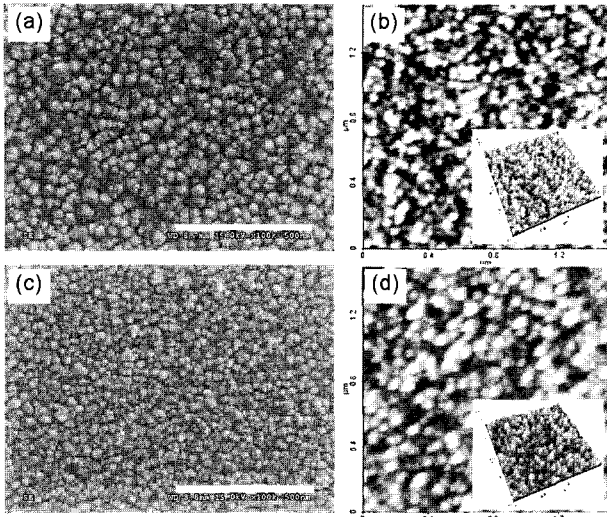


그림 3. (a), (b) ZnO와 (c), (d) GZO의 SEM과 AFM 이미지

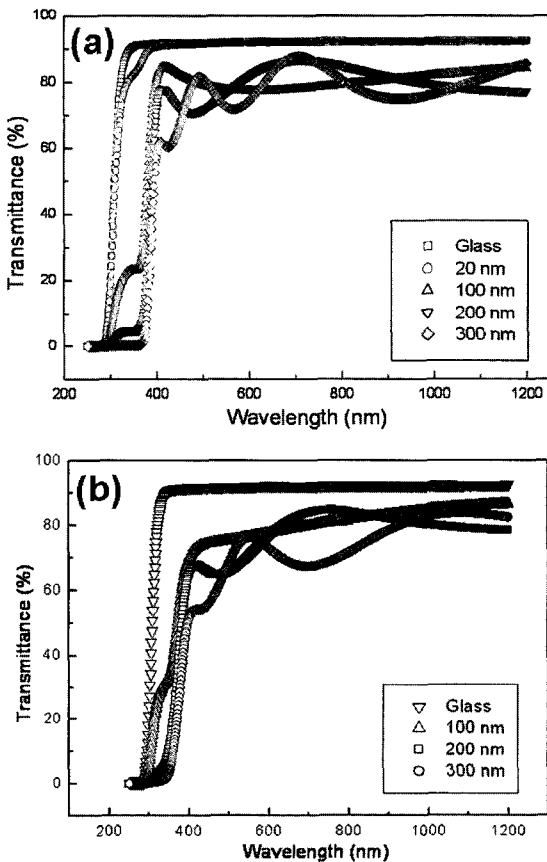


그림 4. (a) ZnO와 (b) GZO 박막의 두께에 따른 투과도

boundary를 형성시키며 결과적으로 소자의 이동도에 악영향을 미치게 된다. 이렇게 작은 결정이 형성된 원인은 상온에서 모든 공정이 이루어 졌기 때문이라고 여겨지며, 고온 공정이나 어닐링을 통하여 결정의 크기를 향상시킬 수 있

을 것이다.

그림 3은 ZnO와 GZO 박막의 SEM 과 AFM 이미지를 보여주고 있다. 결정의 크기는 ZnO의 경우 약  $25 \pm 5$  nm, GZO는  $20 \pm 3$  nm로 GZO의 경우가 약간 작게 나타났으며, 이것은 그림 2의 XRD 회전 패턴에 의해 계산된 값과 같은 경향성을 보였다. SEM 이미지로부터, 전형적인 wurtzite ZnO 구조에서 나타나는 columnar 구조를 확인하였고 각각의 grain 들은 매우 가까이 밀집되어 있었다. 그리고 표면 거칠기의 제곱평균제곱근 값은 AFM 측정으로부터 얻을 수 있었으며 ZnO는 1.066 nm, GZO는 1.65 nm로 측정되었다. ZnO와 GZO 박막은 구조적으로 균일하고 안정적이지만 결정의 크기가 작아서 전자 소자의 채널로서 사용하기에는 유리하지 못할 것으로 여겨진다. 이를 극복하기 위해 추가적인 어닐링 실험이 필요할 것이다.

그림 4의 (a)와 (b)는 각각 ZnO와 GZO 박막의 두께에 따른 투과도 측정의 결과이다. 측정은 기준선을 공기로 잡고 250 nm ~ 1200 nm 사이의 파장에서 수행되었다. ZnO의 박막은 20, 100, 200, 300 nm의 두께로 마이크로 유리 위에 증착되었다. 20 nm의 ZnO는 두께가 얇아서 오실레이션이 거의 일어나지 않고 90% 정도의 투과도를 가지며 거의 유리의 투과도와 일치하였다. 100 ~ 300 nm의 ZnO의 경우에는 가시광선 영역에서 약 80% 정도의 투과도를 가지고 있었으며, 두께가 증가할수록 더 심한 오실레이션이 발생하였다. 20 nm 정도로 얇은 ZnO 박막을 투과 전자 소자의 채널로 이용한다면 투과성이 매우 좋은 소자 제작을 기대할 수 있을 것이다. 100 ~ 300 nm 두께의 GZO 박막의 경우는 가시광선 영역에서 약  $75 \pm 5\%$  사이의 투과도를 가지고 있었고, 두께가 두꺼울수록 오실레이션도 심하게 나타났다. 흔히, ZnO에 비하여 GZO의 투과도가 좋다는 연구 결과가 있지만, 이것은 sputtering 방법으로 박막을 성장할 때 가질 수 있는 반응 가스 (Ar, O<sub>2</sub>, mixture), 공정 압력과 전압 등과 같은 다양한 변수들로 인한 상대적인 결과라고 생각된다.

### 3.2 ZnO- 와 GZO- 박막 트랜지스터의 전기적 특성 평가

그림 5와 그림 6은 각각 ZnO-와 GZO- 박막 트랜지스터의 전기적 특성 평가 결과이다. 그림 5(a)와 그림 6(a)는 다양한 게이트-소스 전압 ( $V_{GS}$ )에서의 소스-드레인 전류 ( $I_{DS}$ )와 소스-드레인 전압 ( $V_{DS}$ )을 나타낸 것으로, 두 소자

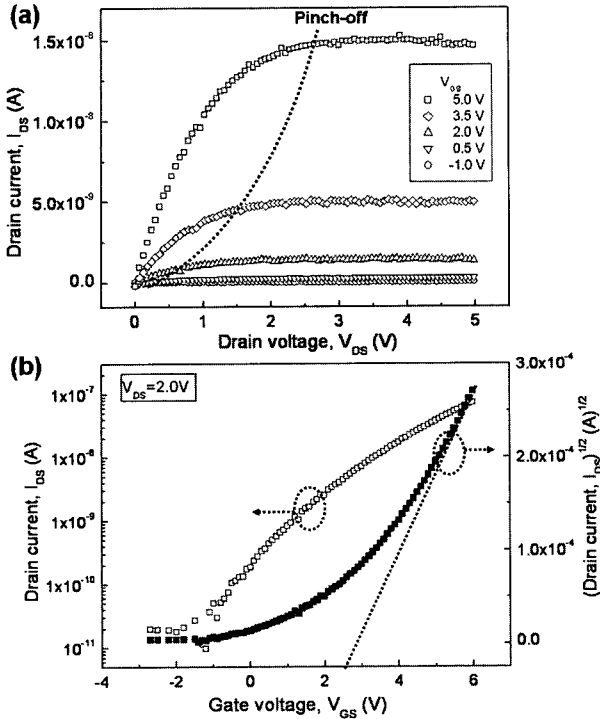


그림 5. ZnO 박막 트랜지스터의 전기적 특성 평가 (a) 소스-드레인 전류 ( $I_{DS}$ )와 소스-드레인 전압 ( $V_{DS}$ ) (b)  $V_{DS}$ 가 2 V 일 때, 게이트-소스 전압 ( $V_{GS}$ )과 소스-드레인 전류 ( $I_{DS}$ )

모두  $V_{GS}$ 가 (+)로 증가함에 따라 전류값이 증가하는 것으로 보아 n-type 특성을 보이고 있다. 그리고 전계 효과 트랜지스터의 이론처럼 “pinch-off” 효과와 “포화” 경향을 확인할 수 있었다.  $I_{DS}$ 의 낮은 포화 값은 ZnO와 GZO 박막이 얇기 때문인 것으로 생각된다. 또한 게이트 누설 전류를 줄이기 위해 게이트 절연층으로서  $SiN_x$  이나  $SiO_xN_y$  [14-16]와 같은 물질을 사용하지 않고, 싸고 쉽게 제작이 가능한  $SiO_2$ 를 사용하여 게이트 누설 전류를 수 pA 정도로 줄일 수 있었다. 그림 5(b)와 그림 6(b)는  $V_{DS}$ 가 2 V 일 때,  $V_{GS}$ 와  $I_{DS}$ 를 보여주고 있고, 이것 그래프들로부터 기본적인 전기적인 특성을 구할 수가 있다. 박막 트랜지스터의 전계 효과 이동도는 식(1)과 같이 포화 영역에서의 수식으로부터 구할 수 있다.

$$\text{식(1)} : I_{DS} = \mu_{FE} (W/2L) C_i (V_{GS} - V_{TH})^2$$

여기서,  $W$ 와  $L$ 은 채널의 폭과 길이이고,  $C_i$ 는 게이트 절연층의 단위면적당 정전 용량이며  $C_i = \epsilon_0 \cdot \epsilon_i / t_i$  ( $\epsilon_0$ 와  $\epsilon_i$ 는 각각 자유 공간과 절연체의 유전율,  $t_i$ 는 게이트 절연층

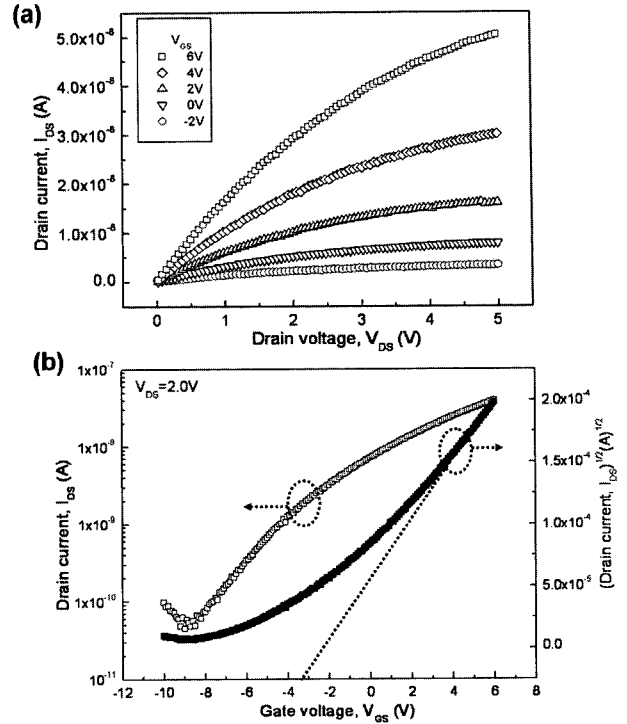


그림 6. GZO 박막 트랜지스터의 전기적 특성 평가 (a) 소스-드레인 전류 ( $I_{DS}$ )와 소스-드레인 전압 ( $V_{DS}$ ) (b)  $V_{DS}$ 가 2 V 일 때, 게이트-소스 전압 ( $V_{GS}$ )과 소스-드레인 전류 ( $I_{DS}$ )

의 두께)로 나타낼 수 있다. 계산된  $C_i$ 는  $3.45 \times 10^{-8} \text{ F/cm}^2$ 이다. 또한 gate voltage swing ( $S$ )은  $S = dV_{GS} / d(\log I_{DS})$ 로 정의되며 일정 양의  $I_{DS}$ 를 증가시키는데 요구되는 게이트 전압이다.

표 1은 측정된 인자를 보여주고 있다. 두 소자의 전계 효과 이동도는 낮게 측정되었고 이것은 XRD, SEM, AFM 실험을 통해 확인 했듯이 작은 결정의 크기로 인해 많은 grain boundary가 존재하기 때문이라고 생각된다. 많은 grain boundary는 double schottky 장벽의 중첩을 야기시키고 이것은 캐리어의 이동을 방해한다 [17, 18]. 이러한 작은 결정은 박막을 증착할 때 고온에서 증착하거나 증착 후 어닐링을 통하여 결정의 크기를 크게 하여 grain boundary를 줄일 수 있다. 그 이외에도 채널 내에 혹은 채널과 게이트 절연층 접하면 내의 결함으로 인한 것일 가능성도 배제할 수 없다. 우리는 미량의 갈륨을 순수한 ZnO에 도핑(1 wt%)함으로써 기존의 ZnO가 가지는 특성을 다르게 변화시킬 수 있었고 이것은 그 특성 분석에서 잘 확인할 수 있었다. ZnO 박막 트랜지스터는 양의 문턱 전압을 가지며 enhancement 모드 소자 즉, “normally-off” 특성을 가지

표 1. ZnO-와 GZO- 박막 트랜지스터의 전기적 특성 인자

	전계 효과 이동도 ( $\text{cm}^2/(\text{Vs})$ )	문턱 전압 (V)	on/off ratio	gate voltage swing (V/decade)	모드
ZnO 박막 트랜지스터	0.027	+2.5	104	1.7	enhancement
GZO 박막 트랜지스터	0.023	-3.4	$2 \times 10^3$	3.3	depletion

는 반면에 GZO 박막 트랜지스터의 경우는 음의 문턱 전압을 가지며 depletion 모드 소자 즉, “normally-on” 인 특성을 가지고 있었다. 이것은 그림 5(a)와 그림 6(a)에서  $V_{GS} = 0 \text{ V}$  일 때, 측정된 IDS 값을 통해서도 확인할 수가 있다.

일반적으로 트랜지스터는 소스와 드레인 사이의 전류를 게이트를 통해 제어하게 되고, 이것은 그 역할과 특성에 따라 enhancement 모드와 depletion 모드로 구분된다. 이 두 가지 모드는 마이크로 전자 회로에 많이 사용되고 있으며, 특히 NMOS 기술에서는 같이 사용되기도 한다. 이때 depletion 모드 소자는 저항으로서 enhancement 모드 소자는 스위칭 소자로서 주로 사용된다. 특히 enhancement 모드 소자는 switch-off 하는데 전압을 가할 필요가 없어서 회로 설계가 쉽고 전력 소비를 줄일 수 있다 [19]. Depletion 모드 소자에서 게이트 절연층 바로 아래의 얇은 반도체 채널은 소스와 드레인 물질과 같은 형태의 물질로 도핑이 된다. 이 도핑 된 얇은 채널이 게이트 전압이 0 V 일 때에도 채널 내에 전도성을 가질 수 있도록 한다. 만약 음의 전압이 게이트에 인가되면 채널내의 전자들은 사라지게 되고 결국 자유 캐리어가 사라져 전도성을 잃게 된다. 우리는 기존의 ZnO에 갈륨을 쉽게 도핑 함으로서 두 가지 모드의 소자를 쉽게 제작하고 평가할 수 있었다.

#### IV. 결 론

우리는 RF magnetron sputtering 방법으로 상온에서 ZnO와 GZO (1wt% Ga) 박막을 증착하고 특성을 분석하여, 이것들을 채널로 이용한 박막 트랜지스터를 제작하고 평가하였다. ZnO 박막 트랜지스터는 enhancement 모드 특성을 보였고 GZO 박막 트랜지스터는 depletion 모드 특성을 가지고 있었다. 따라서 ZnO 박막에 1 wt%의 갈륨을 도핑 함으로서 기존의 ZnO 박막 트랜지스터가 가지는 특성과는 다른 특성을 가지는 GZO 박막 트랜지스터를 제작할 수 있었다. GZO 박막은 투명 전극으로 주로 연구되고 있지만

Ga의 도핑 농도에 따라 박막 트랜지스터에도 응용이 가능하다는 것을 확인하였다.

#### 감사의 글

본 논문은 2005년도 인제대학교 학술 연구 조성비 보조에 의한 것입니다.

#### 참고 문헌

- [1] H. Yamaguchi, M. Iizuka and K. Kudo, *Jpn. J. Appl. Phys.* **46**, No. 4B (2007).
- [2] S. Pizzini, N. Butta, D. Narducci and M. Palladino, *J. Electrochem. Soc.* **136**, 1945 (1989).
- [3] S. Liang, H. Sheng, Y. Liu, Z. Hio, Y. Lu and H. Shen, *J. Cryst. Growth* **225**, 110 (2001).
- [4] K. Keis, E. Magnusson, H. Lindstorm, S. E. Lindquist and A. Hagfeldt, *Sol. Energy* **73**, 51 (2002).
- [5] N. Saito, H. Haneda, T. Sekiguchi, N. Ohashi, I. Sakaguchi and K. Koumoto, *Adv. Mater.* **14**, 418 (2002).
- [6] H. S. Bae and S. Im, *Thin Solid Films* **469**, 75 (2004).
- [7] C. Bundesmann, N. Ashkenov, M. Schubert, D. Spemann, T. Butz, E. M. Kaidashev, M. Lorenz, and M. Grundmann, *Appl. Phys. Lett.* **83**, 1974 (2003).
- [8] E. J. Egerton, A. K. Sood, R. Singh, Y. R. Puri, R. F. Davis, J. Pierce, D. C. Look and T. Steiner, *J. Electron. Mater.* **34**, 949 (2005).
- [9] J. Hu and R. G. Gordon, *Sol. Cells* **30**, 437 (1991).
- [10] B. H. Choi, H. B. Im, J. S. Song and K. H. Yoon: *Thin Solid Films* **193** (1990) 712.
- [11] C. Kittel, *Introduction to Solid State Physics* (Wiley,

- New York, 1986) 6th ed., p.76.
- [12] E. M. C. Fortunato, P. M. C. Barquinha, A. C. M. B. G. Pimentel, A. M. F. Gonçalves, A. J. S. Marques, R. F. P. Martins and L. M. N. Pereira, *Appl. Phys. Lett.* **85**, 2541 (2004).
- [13] V. P. Verma, D. H. Kim, M. H. Jeon, and W. B. Choi: *Mater. Res. Soc. Symp. Proc.* **963**, 0963-Q12-01 (2007).
- [14] R. Navamathavan, J. H. Lim, D. K. Hwang, B. H. Kim, J. Y. Oh, J. H. Yang, H. S. Kim, S. J. Park, and J. H. Jang, *J. Korean Phys. Soc.* **48**, 2 (2006).
- [15] E. Fortunato, A. Pimentel, L. Pereira, A. Gonçalves. G. Lavareda, H. A'guas, I. Ferreira, C. N. Carvalho, and R. Martins, *J. Non-Cryst. Solids* **338**, 806 (2004).
- [16] H. C. Cheng, C.F. Chen, and C. Y. Tsay, *Appl. Phys. Lett.* **90**, 012113 (2007).
- [17] Faruque M. Hossain, J. Nishii, S. Takagi, A. Ohtomo, T. Fukumura, H. Fujioka, H. Ohno, H. Koinuma, and M. Kawasaki, *A. Appl. Phys.* **94**, 12 (2003).
- [18] Faruque M. Hossain, J. Nishii, S. Takagi, T. Sugihara, A. Ohtomo, T. Fukumura, H. Koinuma, H. Ohno, and M. Kawasaki, *Physica E* **21**, 911 (2004).
- [19] J. F. Wager, *Science* **300**, 1245 (2003).

## Fabrication and Characteristics of Zinc Oxide- and Gallium doped Zinc Oxide thin film transistor using Radio Frequency Magnetron sputtering at Room Temperature

Hoonha Jeon<sup>1</sup>, Ved Prakash Verma<sup>2</sup>, Kyoungseok Noh<sup>1</sup>, Do-Hyun Kim<sup>1</sup>, Wonbong Choi<sup>2</sup> and Minhyon Jeon<sup>1</sup>

<sup>1</sup>*Department of Nano Systems Engineering, Center for Nano Manufacturing, Inje University, Gimhae 621-749*

<sup>2</sup>*Department of Mechanical & Materials Engineering, Florida International University, Miami, Fl 33174, USA*

(Received August 20 2007)

In this paper we present a bottom-gate type of zinc oxide (ZnO) and Gallium (Ga) doped zinc oxide (GZO) based thin film transistors (TFTs) through applying a radio frequency (RF) magnetron sputtering method at room temperature. The gate leakage current can be reduced up to several pA by applying SiO<sub>2</sub> thermally grown instead of using new gate oxide materials. The root mean square (RMS) values of the ZnO and GZO film surface were measured as 1.07 nm and 1.65 nm, respectively. Also, the transmittances of the ZnO and GZO film were more than 80 % and 75 %, respectively, and they were changed as their film thickness. The ZnO and GZO film had a wurtzite structure that was arranged well as a (002) orientation. The ZnO TFT had a threshold voltage of 2.5 V, a field effect mobility of 0.027 cm<sup>2</sup>/(V·s), a on/off ratio of 10<sup>4</sup>, a gate voltage swing of 1.7 V/decade and it operated in a enhancement mode. In case of the GZO TFT, it operated in a depletion mode with a threshold voltage of -3.4 V, a field effect mobility of 0.023 cm<sup>2</sup>/(V·s), a on/off ratio of 2×10<sup>4</sup> and a gate voltage swing of 3.3 V/decade. We successfully demonstrated that the TFTs with the enhancement and depletion mode type can be fabricated by using pure ZnO and 1wt% Ga-doped ZnO.

Keywords : zinc oxide (ZnO), gallium doped zinc oxide (GZO), thin film transistors (TFTs), enhancement mode, depletion mode

\* [E-mail] mjeon@inje.ac.kr