

3-D Field 해석을 통한 온칩 나선형 인덕터 제작

The Fabrication of On-chip Spiral Inductors Through 3-D Field Analysis

李 辰 瑩* · 李 雨 哲†

(Han-Young Lee · Woo-Cheol Lee)

Abstract - In this paper, we verified basic forms and equivalent circuits of spiral inductors and various kinds of parasitics of equivalent circuits by using HFSS and Nexxim program that were 3-D EM analysis tools, and fabrication on-chip spiral inductors using Hynix's 0.25um 1-poly and 5-metal CMOS process. Comparing with PGS(patterned ground shield) and NPGS(non patterned ground shield) of spiral inductors of 3.5 turn, 4.5 turn and 5.5 turn, etc, the application of PGS could improve maximum Q value by 8-12%.

Key Words : PGS, Spiral Inductor, On-chip, Q-factor, CMOS

1. 서 론

최근 정보화의 가속화와 함께 무선 통신을 이용한 이동통신 시장의 규모가 급속하게 확산됨에 따라 고성능화, 소형화, 경량화의 필요성이 대두되고 있다. 무선통신 시스템의 효율적인 구현을 위해서는 다기능을 갖고 고성능 및 경제성이 있는 저가의 단일 기판 초고주파 집적회로(MMIC : monolithic microwave On-chip 인덕터는 고주파 회로(RF integrated circuits, RF IC's)의 성능을 좌우하는 수동소자 중 하나로, LNA(low-noise amplifier), VCO(voltage controlled oscillator), 임피던스 매칭(impedance matching) 등에 폭넓게 사용 된다.

본 논문에서는 안소트사의 시뮬레이션 툴인 HFSS와 Nexxim을 이용하여 나선형 인덕터의 등가회로상 여러 소자들의 값들을 변화시켜서 검증하고, Hynix사의 0.25um 1-poly, 5-metal CMOS 공정을 이용하여 On-chip 나선형 인덕터를 제작하고, 3차원 전자기 해석을 통한 모의실험 결과와 측정값을 비교하여 모의실험을 통해 보다 정확한 인덕턴스와 Q값을 예측할 수 있음을 보인다.

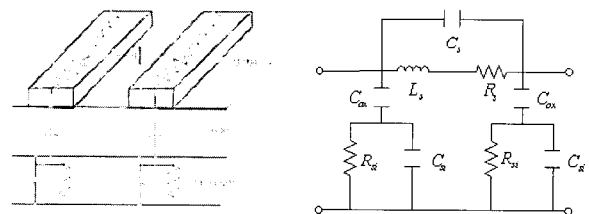
2. 나선형 인덕터 해석

나선형 인덕터의 금속 도선에 전류가 흐르면 전류에 의한 자기장이 발생하게 된다. 자기장에 의한 전류 저항효과를 이용한 것이 나선형 인덕터 인데, 이 자기장에 의해 실리콘

기판에서도 원치 않는 맴돌이 전류가 발생하게 된다. 더욱이 기판에서 발생하는 전류는 인덕터 도선에서 흐르는 전류 방향과 반대되는 방향으로 발생하기 때문에 인덕터 도선의 전류 흐름을 방해하여 인덕터의 특성을 열화 시키는 원인이 된다.

2-1 나선형 인덕터 모델

나선형 인덕터는 그림 1과 같이 등가회로 모델로 나타낼 수 있다[2][3]. 그림 1(a)은 나선형 인덕터 종단면으로서 금속, 산화물, 기판으로 구분되며, 그림 1(b)은 나선형 인덕터 등가회로에서의 기생성분인 직렬 인덕턴스 L_s , 직렬 커패시턴스 C_s , 직렬 저항 R_s , 커패시턴스 C_{ox} , 실리콘 기판의 저항과 커패시턴스를 각각 R_{si} , C_{si} 로 나타낼 수 있다.



(a) 나선형 인덕터 종단면 (b) 나선형 인덕터 등가회로

그림 1 나선형 인덕터 구조
Fig. 1 The spiral inductor structure

직렬 인덕턴스 L_s 는 식(1),(2),(3)과 같이 간략화 시킬 수 있다[4]. 식(4)에서 계산된 표피효과로 표피 근처에서 만 전류가 전도되어 금속배선의 저항성분을 증가시키는 역할을 하므로 이를 고려하여야 한다.

† 교신저자, 正會員 : 乙支大 保健科學大 醫療工學科 助教授 · 工博

E-mail : wlee@eulji.ac.kr

* 正會員 : 大林大學 電子情報通信系列
接受日字 : 2007年 9月 7日
最終完了 : 2007年 10月 12日

$$L = \frac{\mu n^2 d_{avg} c_1}{2} [\ln(c_2/\rho) + c_3\rho + c_4\rho^2] \quad (1)$$

$$d_{avg} = \frac{d_{out} + d_{in}}{2} \quad (2)$$

$$a = \frac{d_{out} - d_{in}}{d_{out} + d_{in}} \quad (3)$$

$$\delta = \frac{1}{\sqrt{\pi f \mu \sigma}} \quad (4)$$

유효 저항의 증가는 손실이 증가함을 의미하고, 인덕터의 성능지수(quality factor)를 저하시키는 요인이 된다. 이를 고려한 R_s 는 식(5)와 같이 정의 된다. 직렬 커패시턴스 C_s 는 나선형 인덕터를 구현하기 위해서 금속 배선의 교차하는 부분에 형성되는 커패시턴스로 식(6)과 같이 정의 할 수 있다.

$$R_s = \frac{\rho \cdot l}{w \cdot \delta \cdot (1 - e^{-l/\delta})} \quad (5)$$

$$C_s = n \cdot w^2 \cdot \frac{\epsilon_{ox}}{t_{oxM1-M2}} \quad (6)$$

그리고 각각 oxide 커패시턴스와 기판의 저항과 커패시턴스는 식(7),(8),(9)와 같다.

$$C_{ox} = \frac{1}{2} \cdot l \cdot w \cdot \frac{\epsilon_{ox}}{t_{ox}} \quad (7)$$

$$C_{si} = \frac{1}{2} \cdot l \cdot w \cdot C_{SUB} \quad (8)$$

$$R_{si} = \frac{2}{w \cdot l \cdot G_{SUB}} \quad (9)$$

여기서 n , l , w , t 는 각각 나선형 인덕터의 턴 수, 총 길이, 선폭, 두께 이며 ρ , t_{ox} , $t_{oxM1-M2}$ 는 각각 금속 도선의 DC 저항률 및 금속 도선과 기판 사이의 절연 산화막의 두께이며, δ 는 금속 도선의 고주파에서의 표면 깊이 (skin depth)이다. G_{SUB} 와 C_{SUB} 는 기판의 고주파 누설효과를 나타내는 실험변수로서 기판의 단위 면적 당 전도도와 커패시턴스를 나타낸다.

2-2 PGS(pattern ground shield)인덕터

본 논문에서는 이 맴들이 전류의 효과를 없애기 위해서 그림 2와 같이 PGS(patterned ground shield)구조를 이용하였다. 그림 2(a)에 인덕터 전류 방향과 맴들이 전류의 방향을 나타내었다[3][4].

PGS는 기판 위에 그림 2(b)와 같은 구조로 인덕터 전류 흐름에 반대되는 방향의 전류가 생성되는 경로를 차단함으로써 맴들이 전류 효과를 차단 한다.

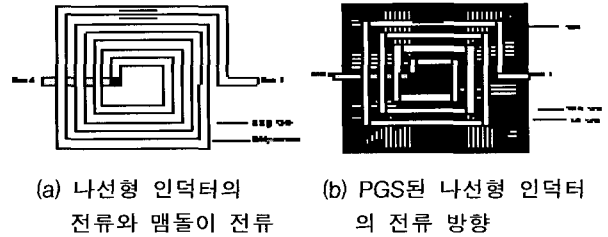


그림 2 나선형 인덕터의 인덕터 전류와 맴들이 전류
Fig. 2 Inductor current and eddy current of the spiral inductor

2-3 자기 공진 주파수(SRF)와 Q-factor

자기공진 주파수(self resonance frequency, SRF)는 인덕터의 인덕턴스 성분과 기생 커패시턴스(parasitic capacitance) 성분때문에 의해 공진이 나타나는 주파수를 말한다. SRF보다 큰 주파수에서 인덕터의 기생 성분에 의해 커패시터로 작용하므로 더 이상 인덕터로서의 특성을 가질 수 없게 된다. 주파수가 점점 증가하여 SRF 부근에 이르면 인덕턴스 특성이 크게 변화된다. 일반적으로 인덕터는 주파수에 대해 특성 변화가 거의 없는 SRF보다 1/5 정도 낮은 주파수 영역에서 사용한다. 따라서 SRF는 인덕터가 어느 주파수 영역까지 사용해도 되는가를 말해주는 척도가 된다[5]. Q-factor는 저장된 에너지를 손실되는 에너지로 나눈 값이다. 따라서 Q가 높으면 소자의 특성이 우수하다고 생각할 수 있다. Q-factor는 식(10)과 같이 나타낸다[6][7][8][9].

그림 1의 모델을 사용하여 Q-factor를 나타내면 식(11)과 같다[4].

$$Q = \frac{\text{imag}(X)}{\text{real}(R_s)}$$

$$Q = \left[\frac{\omega L_s}{R_s} \right] \cdot \left[\frac{R_p}{R_p + [(\omega L_s/R_s)^2 + 1]R_s} \right] \cdot \left[1 - \frac{R_s^2(C_s + C_p)}{L_s} - \omega^2 L_s(C_s + C_p) \right] \quad (10)$$

여기서,

$$R_p = \frac{1}{\omega^2 C_{ox}^2 R_{si}} + \frac{R_{si}(C_{ox} + C_{si})^2}{C_{ox}^2}$$

$$C_p = C_{ox} \frac{1 + \omega^2(C_{ox} + C_{si})C_{si}R_{si}^2}{1 + \omega^2(C_{ox} + C_{si})^2 R_{si}^2} \quad (11)$$

식(11)에 나타낸 R_p 와 C_p 는 C_{ox} , R_{si} , C_{si} 로 이루어진 실리콘 기판 부분을 저항과 커패시터의 병렬 회로로 등가 변환한 것이다. 단, PGS를 사용할 경우 식(12)에서 기생 커패시턴스 성분이 증가하므로 SRF가 작아지는 단점이 있기 때문에 조심스럽게 설계하여야 한다.

$$SRF = \frac{1}{2\pi\sqrt{LC}} \quad (12)$$

3. On-chip 나선형 인덕터 제작

인덕터 등가회로에서 각 성분들의 값들을 변화시켜 그 결과 값을 시뮬레이션으로 구하고, on-chip 나선형 인덕터를 그림 3과 같이 3-D 전자장 해석 툴인 HFSS를 이용하여 각각 모델링 하였다. 전자장 해석을 위하여 실리콘 기판 및 인덕터 도체의 정확한 재질 값을 정의하였으며, 측정과 비교하기 위해 50Ω 포트를 정의하였다. 표 1은 나선형 인덕터의 등가회로상의 각 소자들의 기본 값과 변화 범위를 나타내었다.

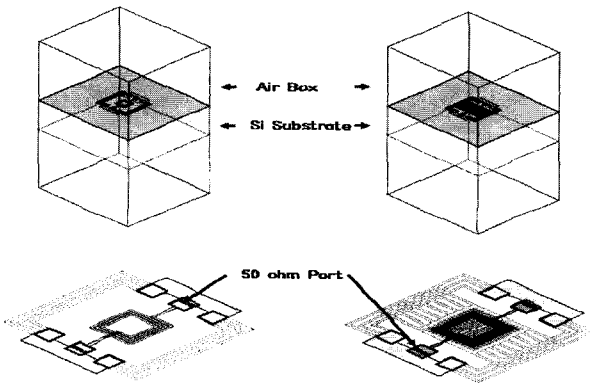


그림 3 3-D 전자장 해석을 위한 HFSS 모델링
Fig. 3 HFSS modelling for 3-D field analysis

표 1 등가회로의 각 변수 기본 값 및 변화 범위
Table 1 An each variable fundamental value and change range of the equivalence circuit

변수	기본 값	범위
L_s	2nH	2nH - 20nH
R_s	2Ω	2Ω - 10Ω
C_s	10fF	10fF - 60fF
C_{ox}	60fF	60fF - 300fF
R_{si}	300Ω	300Ω - 400Ω
C_{si}	30fF	30fF - 100fF
f	0-20GHz	

그림 4는 HFSS 를 이용하여 해석된 S-parameter로부터 Y-파라미터 변환 및 주파수에 따른 인덕턴스 계산 수식에 의해 구해진 인덕턴스의 그림이다. 이 결과에서 직각 스파이럴 형태의 인덕터의 턴 수를 조정하여 1-5nH 정도의 인덕턴스 값이 얻어질 수 있음을 알 수 있다.

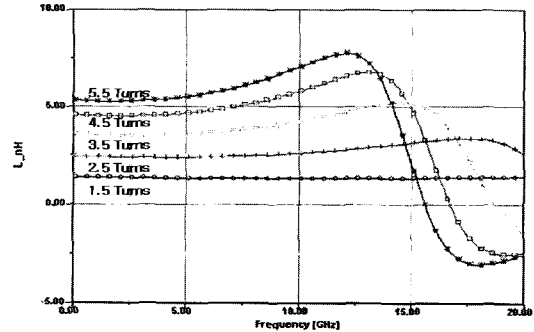


그림 4 턴 수에 따른 인덕턴스(L)값
Fig. 4 Inductance(L) according to turns

그림 5는 모의실험을 통한 테스트 패턴 인덕터의 턴 수에 따른 Q값을 나타내었다. Q 값의 계산은 2-포트 S-파라미터로부터 계산할 수 있는 Y_{11} 의 허수 성분과 실수 성분의 비율로서 구하여진다. 그림 5의 결과를 통해 스파이럴 인덕터의 외경이 일정하고 턴 수가 증가함에 따라 최대 Q값은 점차 낮아짐을 알 수 있고, 자기 공진 주파수(Self Resonance Frequency)도 낮아져서 인덕터의 특성이 나빠지게 됨을 알 수 있다.

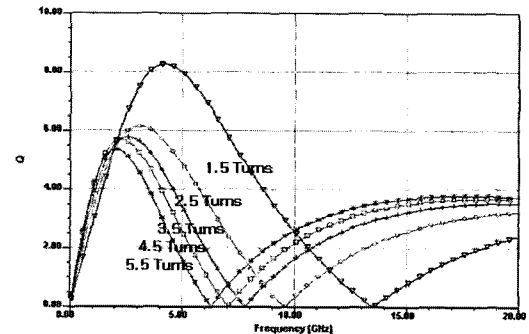
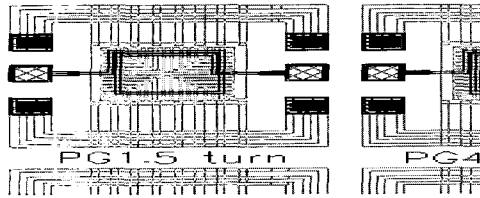


그림 5 턴 수에 따른 Q값
Fig. 5 Q value according to turns

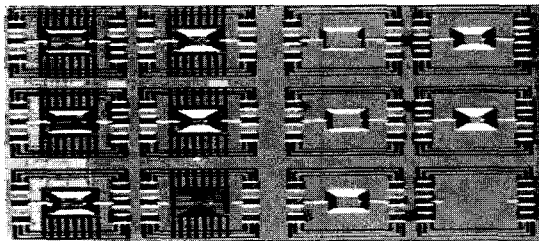
4. 실험 및 결과

3-D field 해석을 통한 시뮬레이션 값을 통해 각각 실험하여 비교 검증 하였다. 나선형 인덕터는 Hynix사의 0.25um 1-poly, 5-metal CMOS 공정으로 제작되었으며, 측정 장비는 Agilent사의 8510C Vector Network Analyzer, RF Probe, Bias Probe, Bias Tee, Micro wave Probe Station, Power supply를 사용하였다. 나선형 인덕터의 Q값을 해석하기 위하여 NPGS와 PGS 두 부분으로 나누어 레이아웃

하였으며, 인덕터 턴 수의 영향을 분석하기 위해 1.5턴, 2.5턴, 3.5턴, 4.5턴, 5.5턴 수의 인덕터를 on-chip화하여 제작하였다. 그림 6(a)와 그림 6(b)는 나선형 인덕터 칩 레이아웃과 실제 제작된 나선형 인덕터 이고, 칩 크기는 가로 1mm 세로 1mm이다.



(a) PGS와 NPGS 나선형 인덕터 칩 레이아웃



(b) 제작된 PGS와 NPGS 나선형 인덕터 칩 확대 사진

그림 6 제작된 PGS와 NPGS 나선형 인덕터
Fig. 6 The fabricated PGS and NPGS spiral inductor

그림 7, 그림 8, 그림 9는 각각 3.5턴 수, 4.5턴 수, 5.5턴 수 인덕터에 대해 그라운드 패턴이 있는 경우(PGS)와 그라운드 패턴이 없는 경우(NPGS)의 측정된 Q값에 대한 그림이다. 각각의 경우 약 8-12% 정도 최대 Q가 개선됨을 알 수 있다. 이는 그라운드 패턴이 있는 경우 인덕터와 실리콘 기판사이의 커패시턴스에 의한 유전체 손실을 줄일 수 있게 되어 인덕터의 전체 Q가 개선되어 지는 것으로 확인해 볼 수 있으며, 표 2에 세부적인 값을 기술하였다.

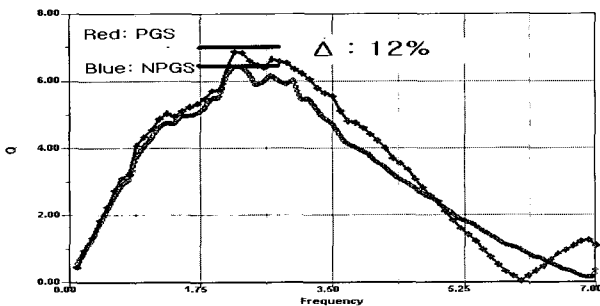


그림 7 3.5 턴 인덕터의 Q값 측정치 비교
Fig. 7 Comparison on 3.5turn Inductor's measured Q value

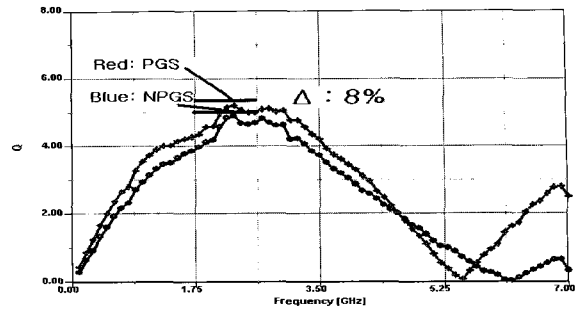


그림 8 4.5 턴 인덕터의 Q값 측정치 비교
Fig. 8 Comparison on 4.5turn Inductor's measured Q value

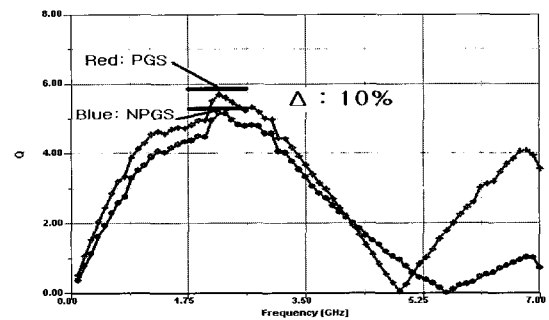


그림 9 5.5 턴 인덕터의 Q값 측정치 비교
Fig. 9 Comparison on 5.5turn Inductor's measured Q value

표 2 PGS와 NPGS의 최대 Q 값과 SRF
Table 2 Maximum Q value and SRF of PGS, NPGS

	P G S		N P G S	
	Q _{max}	SRF [GHz]	Q _{max}	SRF [GHz]
3.5턴	6.86	6.11	6.11	6.89
4.5턴	5.07	5.59	4.68	6.13
5.5턴	5.7	4.88	5.17	5.61

그림 10은 5.5턴 수 인덕터의 HFSS 를 이용한 모의실험 결과와 측정된 인덕터의 파라미터를 비교하기 위한 그래프이다. 그림을 통해 대략 인덕턴스 값은 5%, Q값은 8%정도

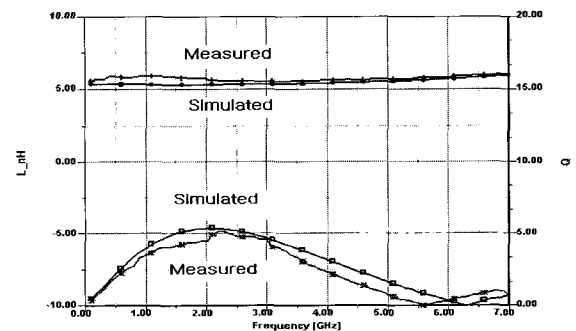


그림 10 5.5턴 수 인덕터의 HFSS 결과 값과 측정 값 비교 (L_{nH}, Q)
Fig. 10 Comparison between HFSS and measured results (L_{nH}, Q)

차이를 보일 수 있음을 알 수 있으며 이는 측정값에서 손실에 의한 영향이 제대로 보정되지 않은 것에 기인한 오차로 보이며 설계 단계에서 인덕턴스 및 Q 값을 정확히 예측할 수 있는 방법으로 이와 같은 모의실험이 효율적임을 확인하여 볼 수 있다. 그림 11은 5.5턴 수 인덕터의 S-파라미터 결과를 측정치와 모의실험 결과와 비교한 결과이다.

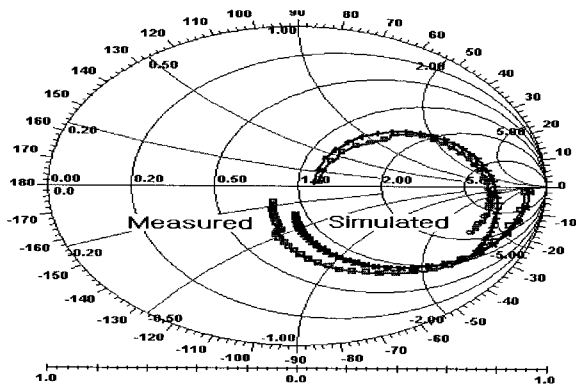


그림 11 5.5턴 수 인덕터의 HFSS 결과 값과 측정 값 비교 (S11, S21)

Fig. 11 Comparison between HFSS and measured results(S11, S21)

5. 결 론

본 논문에서는 안소트사의 시뮬레이션 툴인 HFSS와 Nexxim을 이용하여 나선형 인덕터의 등가 회로상 여러 소자들의 값들을 변화시켜서 검증하였으며, Hynix사의 0.25um 1-poly, 5-metal CMOS 공정을 이용하여 On-chip 나선형 인덕터를 제작하였다. 3차원 전자장 해석을 통한 모의실험 결과와 측정값을 비교하여 모의실험을 통해 보다 정확한 인덕턴스와 Q값을 예측할 수 있음을 보였다. 인덕터의 Q값을 높이기 위한 방법으로 3.5턴, 4.5턴, 5.5턴의 나선형 인덕터의 PGS와 NPGS 측정결과를 비교했을 때 PGS인 경우 최대 Q값이 8-12% 정도 개선되었다.

본 연구를 통하여 on-chip 상의 단일 소자의 최적화 및 개선을 통해 시스템의 성능을 개선할 수 있는 방안을 검토할 수 있을 것으로 사료된다.

참 고 문 헌

- [1] C.Yuen, E. Balderranma, W. Findley, L. Kirby, J. Lee, and P. Sturzu, "A 20GHz MMIC Power Module for Transmit Phased Array applications," IEEE MTT-s Digest, 1996, pp. 1163-1166.
- [2] C. Patrick Yue, and S. Simon Wong, "Physical Modeling of Spiral Inductors on Silicon," IEEE Transactions on Electron Devices, Vol. 47, No. 3, pp. 560-568, Mar., 2000.
- [3] Hyunjin Lee, Joonho Gil, Jeong-hu Han, and

Hyungcheol Shin, "Optimization of spiral inductors on silicon substrate," IDEC Conference 2002 Summer, pp. 49-52, 2002.

- [4] C. Patrick Yue, and S. Simon Wong, "On-Chip Spiral Inductors with Patterned Ground Shields for S-based RF IC's," IEEE Journal of Solid State Circuit, Vol.33, No. 5, pp. 743-752, May., 1998.
- [5] H. A. Wheeler, "Formulas for the skin effect." In Proc. I. R. E., vol. 30, Sept., 1942. pp. 412-424.
- [6] C. Patrick Yue "A physical model for planar spiral inductors on silicon," in IEDM Tech. Dig., San Francisco, CA, Dec., 1996, pp. 155-158.
- [7] J. Chang, A. Abidi, and M. Gaitan, "Large suspended inductors on silicon and their use in a 2-um CMOS RF amplifier," IEEE EDL, vol. 14, no. 5, pp. 246-248, 1993.
- [8] M. Park, S. Lee, C. S. Kim, H. K. Yu, and K. S. Nam, "The detailed analysis of high Q CMOS-compatible microwave spiral inductors in silicon technology," IEEE Trans. Electron Devices, vol. 45, no. 9, pp. 1953-1959, 1998.
- [9] J. S. Kim, and H. Y. Lee, "The design and fabrication of reduced phase noise CMOS VCO," Journal of KEES, vol. 18, No. 5, May., 2007.

저 자 소 개



이 한 영 (李辰瑩)

1971년 9월 18일생. 1998년 세종대 물리학과 졸업(이학사). 2002년 국민대 대학원 전자공학과 졸업(공학석사). 2005년 건국대 대학원 전자정보통신 졸업(공학박사). 1999년~현재 대림대학 전자정보통신계열 실습행정기사

Tel : 031-467-4745

Fax : 031-467-4908

E-mail : hylee@daelim.ac.kr



이 우 철 (李雨哲)

1960년 3월 7일생. 1983년 건국대 전자공학과 졸업(공학사). 1986년 건국대 대학원 전자공학과 졸업(공학석사). 2005년 국민 대학원 전자공학과 졸업(공학박사). 1993년~현재 을지대 의료공학과 조교수

Tel : 031-740-7212

Fax : 031-740-7360

E-mail : wclee@eulji.ac.kr