

풀 브리지 인버터에 적합한 메탈 헬라이드 램프용 점화기의 해석 및 설계

(Analysis and Design of the ignitor for Metal Halide Lamp driven
by Full-Bridge Inverter)

박종연* · 이봉진

(Chong-Yun Park · Bong-Jin Lee)

요 약

본 논문은 반도체 소자의 사용없이 구성된 LC 공진 타입의 점화기를 분석하고 설계하였다. 일반적으로 사용되고 있는 점화기는 다이악, 아크캡, SCR과 같은 반도체 소자가 사용된다. 이러한 반도체 소자의 사용으로 인해 회로의 구성이 복잡해지며 신뢰성이 저하된다. 따라서 본 논문에서는 수동 소자로만 구성된 점화기 회로를 분석 및 설계하였으며 제안한 점화기는 램프의 정상 상태에서는 영향을 미치지 않는다. 수학적 분석, 컴퓨터 시뮬레이션과 1[kW] 메탈 헬라이드 램프용 전자식 안정기를 제작하여 실제 적용해 봄으로서 제안한 점화기의 유용함을 증명하였다.

Abstract

A high ignition voltage is required to turn on the metal halide discharge(MHD) lamp.

The ignitor with high frequency resonance circuit needs more devices, such as sidac, arc-gab, SCR(silicon control rectifier), DIAC and so on, which increase the complexity and decrease the reliability of the ignitor. This paper analyzes and designs a simple LC resonance type ignitor without any extra switch devices. Moreover, the ignitor will not influence the steady-state operation of the lamp. Through the mathematical analysis, the computer simulation and experiment results of a prototype ballast for 1[kW] metal halide lamp(MHL) lamp, the proposed ignitor was verified to be effective.

Key Words : Ignitor, Electronic ballast, Full-Bridge Inverter

1. 서 론

최근 들어 메탈 헬라이드 램프는 우수한 연색성과 광효율, 작은 사이즈, 긴 수명의 장점으로 각광을 받고 있다[1-5]. 메탈 헬라이드 램프를 위한 전자식 안정기는 자기식 안정기보다 무게가 가볍고, 크기가 작으며 광효율이 높다는 장점이 있다. 또한 방전등

* 주 저자 : 강원대학교 전기전자 전공 교수
Tel : 033-250-6292, Fax : 033-241-3775
E-mail : cypark@kangwon.ac.kr
접수일자 : 2007년 4월 24일
1차심사 : 2007년 4월 30일, 2차심사 : 2007년 5월 22일
심사완료 : 2007년 6월 1일

을 점등시키기 위해서는 방전관의 형태에 따라 1~4[kV]의 고전압이 요구된다. 보통 고전압을 발생시키기 위해서 다이坎坷, 아크캡, SCR과 같은 반도체 스위치 소자를 사용하여 점화기를 제작하였다[2, 5]. 그러나 이와 같은 반도체 소자를 사용하게 되면 점등 시 요구되는 고전압을 얻을 수는 있지만 제품의 단가의 상승과 더불어 신뢰성 저하 등의 문제점이 발생한다[1].

따라서 본 논문에서는 풀브리지 인버터를 이용한 고출력 메탈 헬라이드 램프용 점화기를 반도체 스위치의 사용없이 하나의 변압기와 하나의 커패시터로 구성된 회로를 수학적으로 해석하는 방법을 제시하고 그러한 해석법의 유용함을 시뮬레이션 및 실험으로 검증하였다.

2. 점화기

2.1 전자식 안정기의 블록도 설명

HID(High Intensity Discharge) 램프용 전자식 안정기는 크게 풀 브리지 인버터 구조와 하프 브리지 인버터 구조로 나뉜다.

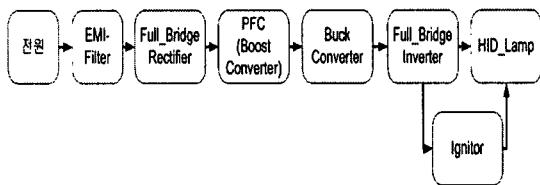


그림 1. 일반적인 전자식 안정기 블록도
Fig. 1. Block diagram of the general electronic ballast

그림 1의 전자식 안정기 블록도는 풀브리지 인버터를 적용한 블록도이다.

AC 전원은 EMI 필터와 전파 정류 회로를 지나면서 리플이 포함된 DC가 된다. 리플이 포함된 DC는 PFC(Power Factor Correction) 회로의 입력으로 공급되어 400[V]의 일정한 DC 전압을 출력한다. PFC 출력에 연결된 벽 컨버터에 의해서 400[V]의 전압은 램프의 관전압인 130[V]로 출력된다. 다음 단계인 풀 브리지 인버터부에서 DC를 AC로 변환하여 램프

에 필요한 전력을 공급하게 되며 점화기는 메탈 헬라이드 램프 이그니션에 필요한 고전압을 발생시킨다[3].

2.2 제안한 점화기 회로도

그림 2는 본 논문에서 제안한 단순한 LC 공진 타입(LC resonance type)의 점화기이다. V_{dc} 는 DC/DC 컨버터의 출력을 등가화한 것이다. 그림 2 회로의 스위칭 동작은 스위치 M1, M4가 도통될 때에는 M2, M3가 차단된다. 반대로 M1, M4가 차단될 때에는 M2, M3가 도통되어 구형파를 출력하게 된다.

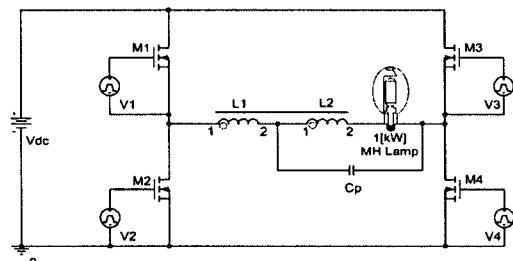


그림 2. 제안한 점화기 회로도
Fig. 2. The proposed ignitor circuit

극이 반전되는 순간은 Step Input의 형태로 수동 소자인 변압기와 커패시터에 순간적인 전압을 공급하게 된다. 이로 인해 변압기와 커패시터에 걸리는 양단 전압은 댐핑(Under Damping) 현상이 발생하게 된다. 부족 감쇠 형태로 변압기 1차측 L1에 전압이 발생하게 되면 변압기 턴수비(Turn-ratio)에 의해 변압기 2차측으로 고전압이 유기된다. 점등 전 HID 램프의 임피던스는 무한대에 가까운 개방 상태 이므로 변압기 2차측에 유기된 고전압은 램프 양단 전압으로 공급된다. 유기된 고전압으로 인해 HID 램프 방전관의 절연이 파괴되면서 램프의 점등이 시작된다.

2.3 점화기 등가 회로

그림 2의 회로에서 M1과 M4의 스위치가 도통 상

풀 브리지 인버터에 적합한 메탈 앤라이드 램프용 점화기의 해석 및 설계

태이며 M2와 M3의 스위치는 개방 상태일 때의 전류 경로는 $V_{dc} \Rightarrow M1 \Rightarrow L1 \Rightarrow C_p \Rightarrow M4$ 이다. 램프가 점등 전 그림 2의 회로를 등가화하면 그림 3과 같이 표현할 수 있다.

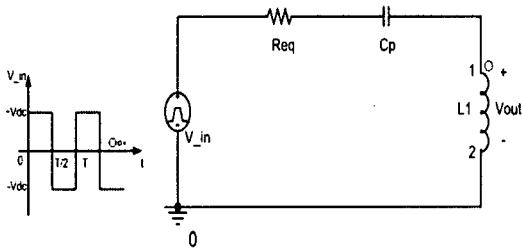


그림 3. 점화기의 등가 회로

Fig. 3. Equivalent circuit of ignitor

그림 3에서 V_{in} 은 구형파 전압원을 등가화하여 표현한 것이다. Req 는 M1과 M4 스위치 소자의 소스와 드레인간 저항 성분인 γ_{ds} , 커패시터의 유전체 손실, 변압기의 동손과 철손, PCB 패턴에 존재하는 저항 성분을 집중 상수로 등가화하여 나타낸 것이다. L1은 Step-Up 변압기의 1차측을 나타내었다.

2.4 점화기의 수학적 해석

현재까지 발표된 ‘점화기 회로의 해석과 설계’와 관련된 논문은 단순히 컴퓨터 시뮬레이션에 의존하여 해석을 하였거나 입력원을 계단 함수로 대체하여 해석하였다. 본 논문에서는 점화기를 수학적으로 해석하기 위해서는 다음과 같은 조건을 적용하였다.

- 전압원은 인버터 회로의 출력인 구형파를 적용 한다.
- 회로에 사용되는 소자(Mos-FET, IGBT, TR 등)에 포함된 γ_{ds} , 변압기 내부의 철손과 동손,

커패시터의 유전체 손실 등을 포함한다.

위의 사항을 고려하여 등가 회로의 전달 함수를 구하면 식 (1)과 같다.

$$H(s) = \frac{V_{out}(s)}{V_{in}(s)} = \frac{s^2}{s^2 + \left(\frac{Req}{L1}\right)s + \frac{1}{L1 \cdot C_p}} \quad (1)$$

또한 구형파 입력의 푸리에 계수를 구하면 식 (2)와 같다.

$$f(t) = \frac{4V_0}{\pi} \sum_{n=odd}^{\infty} \frac{1}{n} \sin nw_0 t \quad (2)$$

$$= \frac{4V_0}{\pi} \left(\sin w_0 t + \frac{1}{3} \sin 3w_0 t + \frac{1}{5} \sin 5w_0 t + \dots \right) \quad (3)$$

식 (1)에 $s \rightarrow jw$ 를 적용하여 수식을 정리하면 식 (4)와 같다.

$$H(jw) = \frac{1}{\left(1 - \frac{1}{w^2 L1 \cdot C_p}\right) - j \frac{Req}{w L1}} \quad (4)$$

식 (4)를 모든 각 주파수 w 에 대한 페이저비 (V_o / V_i)는 식 (5)와 같다. 여기서 $w_0 = 2\pi f_0$ 이기 때문에 n차 고조파의 페이저비는 식 (6)과 같다.

기본파인 60[Hz]는 식 (5)에 의해서 크기 (Magnitude)와 위상(Phase)를 구할 수 있고 기본파에 대한 각 홀수배의 고조파들은 식 (6)에 의해서 크기와 위상을 구할 수 있다. 즉 푸리에 급수로 구형파를 수식으로 표현한 뒤 점화기의 전달 함수를 구한다. 그리고 각 고조파(기본파, 제3고조파, 제5고조파, ...)에 대한 크기 및 위상에 대한 출력은 중첩의 원리를 적용하여 구할 수 있다. 홀수 고조파의 크기를

$$H(jw) = \frac{1}{\sqrt{\left(1 - \frac{1}{w^2 L1 \cdot C_p}\right)^2 + \left(\frac{Req}{w L1}\right)^2}} \angle -\tan^{-1} \frac{\frac{Req}{w L1}}{1 - \frac{1}{w^2 L1 \cdot C_p}} \quad (5)$$

$$H(jnw_0) = \frac{1}{\sqrt{\left(1 - \frac{1}{(n \cdot w_0)^2 L1 \cdot C_p}\right)^2 + \left(\frac{Req}{(n \cdot w_0)L1}\right)^2}} \angle -\tan^{-1} \frac{\frac{Req}{(n \cdot w_0)L1}}{1 - \frac{1}{(n \cdot w_0)^2 L1 \cdot C_p}} \quad (6)$$

x_i , 위상을 θ_i 라고 할 때 제21차 고조파까지의 계산 결과를 표 1에 나타내었다. 표 1의 계산 결과의 조건은 $V_o=310[V]$, $R_{eq}=5[\Omega]$, $L_1=1.3[uH]$, $C_p=470[pF]$ 일 때의 결과이다.

표 1. 각 고조파의 크기와 위상값
Table 1. Each of Harmonics magnitude and phase

x_i (Magnitude)	θ_i (Phase)	
x_1	30.6231	θ_1
x_3	10.2511	θ_3
x_5	6.2024	θ_5
x_7	4.4852	θ_7
x_9	3.5445	θ_9
x_{11}	2.9563	θ_{11}
x_{13}	2.5573	θ_{13}
x_{15}	2.2714	θ_{15}
x_{17}	2.0581	θ_{17}
x_{19}	1.8942	θ_{19}
x_{21}	1.7651	θ_{21}

식 (6)은 식 (7)과 같이 표현할 수 있다.

$$V_{out}(t) = \frac{4V_o}{\pi x_1} \sin(w_0 t - \theta_1) + \frac{4V_o}{\pi x_3} \sin(3w_0 t - \theta_3) \\ + \frac{4V_o}{\pi x_5} \sin(5w_0 t - \theta_5) + \cdots + \frac{4V_o}{\pi x_{21}} \sin(21w_0 t - \theta_{21}) \quad (7)$$

식 (7)을 통해 구형과 입력일 때 변압기 1차측에 걸리는 출력 전압을 구할 수 있으며 계산 결과 변압기 1차측에 걸리는 최대 출력 전압은 221[V]가 된다.

3. 컴퓨터 시뮬레이션

파트 2에서 점화기 등가 회로를 수학적으로 해석하였다. 파트 3에서는 컴퓨터 시뮬레이션을 통하여 수학적 해석이 타당한지 검증하려 한다. 시뮬레이션 조건은 표 2와 같다.

표 2. 시뮬레이션 조건
Table 2. Condition of simulation

Parameter	Value	Parameter	Value
V_{DC}	310[V]	C_p	470[pF]
R_{eq}	5[Ω]	L_1	1.3[uH]
f_{sw}	20[kHz]	n (턴수비)	20

표 2의 시뮬레이션 조건을 변압기 1차측 출력 전압식 (7)에 대입하여 Matlab을 이용하여 시뮬레이션하였다. 그림 4는 시뮬레이션을 통해 측정한 결과 파형이다.

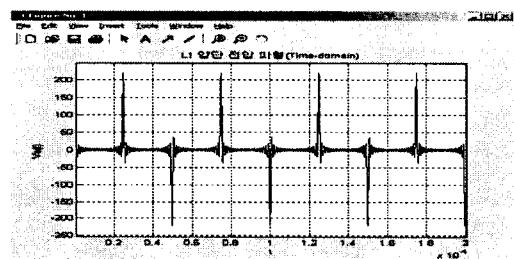


그림 4. 출력 전압 $V_{out}(t)$
Fig. 4. Output voltage $V_{out}(t)$

시뮬레이션 결과 변압기 1차측에 걸리는 최대 전압은 220[V]이며 20[kHz]의 주파수를 갖는 이그니션 펄스가 발생하는 것을 확인할 수 있다. 이로서 수학적으로 얻은 결과와 Matlab 시뮬레이션 수행 후 얻은 결과가 220[V]로 일치함을 확인하였다.

4. 실험

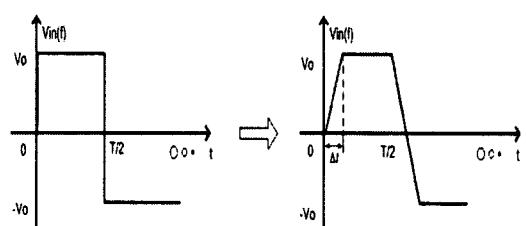


그림 5. 이상적 스위칭 파형과 실제 스위칭 파형
Fig. 5. Ideal switching waveform and practice switching waveform

풀 브리지 인버터에 적합한 메탈 앤드라이드 램프용 점화기의 해석 및 설계

파트 2와 파트 3의 수학적 해석과 컴퓨터 시뮬레이션에서는 이상적인 구형파 입력에 대한 해석을 하였다. 그러나 회로에 적용하는 스위치 소자는 이상적인 소자가 아니기 때문에 그림 5와 같이 Δt (지연 시간)가 발생한다. 따라서 점화기 회로의 정확한 해석을 위해서는 Δt 를 고려하여 해석하여야 한다.

Δt 는 다음과 같은 이유에 의해서 발생하게 된다.

- ① 점화기 회로에서 스위치로 사용되는 소자(MosFET)는 이상적인 소자가 아니기 때문에 스위치 on시와 off시 상승 및 하강 시간, 지연 시간 발생
- ② 게이트 구동 회로의 구조와 게이트 회로를 구성하는 소자값에 의한 지연 시간 발생

위와 같은 이유로 인해 수학적 해석 방법에 지연 시간의 영향(이하에서는 α 라고 칭함)을 고려하여 점화기 회로를 해석하여야 한다. R-L-C 직렬 회로에서 임펄스가 공급될 때 변압기 1차측에 걸리는 최대 출력 전압은 식 (9)와 같이 나타낼 수 있다[1].

$$V_{out}(t) = \alpha \times \sqrt{L_1 \cdot C_p} \times \sin(\omega_0 t) \quad (9)$$

여기서 $\alpha = \frac{\Delta V_o}{\Delta t}$ 이며, $\sqrt{L_1 \cdot C_p} = \frac{1}{\omega_0}$ 은 반

(反) 공진 주파수다. 반공진 주파수에서는 회로에 흐르는 전류는 최소가 되며 변압기 1차측 L1과 커패시터 Cp에 걸리는 전압은 최대가 된다. 또한 출력 전압 $V_{out}(t)$ 가 최대가 되기 위해서는 $\sin(\omega_0 t) = 1$ 일 때이다. 따라서 식 (10)으로 인해 α 까지 고려하여 변압기 1차측에 걸리는 최대 출력 전압을 계산할 수 있다.

$$V_{out}(t) \max = \alpha \times \sqrt{L_1 \cdot C_p} \quad (10)$$

실험은 그림 2의 점화기 회로를 적용하였으며 스위치로 사용되는 스위치(MosFET)는 ST사의 STW26NM60이다. 또한 변압기의 코어 형태는 PQ Core 5050이며 코어의 재질은 PL-70이다. 실제 회로에 사용된 소자의 지연 시간과 스위치 구동 회로에 따른 지연 시간을 고려하여 α 를 계산하여야 한다. 먼저

ST사의 STW26NM60의 하강 시간과 지연 시간을 표 3에 나타내었다.

표 3. STW26NM60의 스위치 특성

Table 3. Switching characteristic of STW26NM60

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
t_{VDD}	Off-voltage Rise Time	$V_{DD}=480[V], I_D=26[A]$		14		ns
t_f	Fall Time	$R_G=4.7[\Omega], V_{GS}=10[V]$		20		ns
t_c	Cross-over Time	(Inductive Load see, Figure 5)		40		ns

표 3을 참고하면 스위치 Off시에 74[ns]의 Δt 가 발생하는 것을 확인할 수 있다. 표 3에 기재된 테스트 회로에서는 게이트 저항을 $4.7[\Omega]$ 으로 설정하였으나 본 논문에서는 게이트 저항을 $100[\Omega]$ 으로 적용하였다. 게이트 저항이 다르기 때문에 Δt 의 차이가 발생하는데 이를 고려하면 Δt 는 표 3과 다른 120[ns] 정도가 발생한다. $\Delta V_o=620[V]$, $\Delta t=120[ns]$ 인 조건을 식 (10)에 적용하여 출력 전압의 최대값을 구하면 다음과 같다.

$$V_{out}(t) \max = \frac{620}{120 \times 10^{-9}} \times \sqrt{1.3 \times 10^{-6} \times 470 \times 10^{-12}} \\ = 127[V]$$

상상적인 구형파 입력일 때의 출력 전압은 220[V]였으나 실제 회로에서는 127[V]의 전압이 발생함을 알 수 있다. 그림 6은 변압기 1차측 출력 전압이다. 측정 결과 변압기 1차측 출력 전압 $V_{out}=125[V]$ 로 측정되었다.

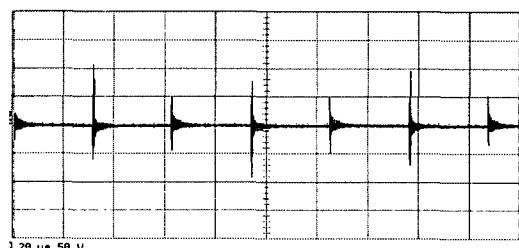


그림 6. $V_{out}(t)$ 측정 파형($20[\mu s]/[div]$)

Fig. 6. $V_{out}(t)$ waveform($20[\mu s]/[div]$)

변압기 1차측의 전압은 변압기의 턴수비에 의해서 2차측으로 공급된다. 그러나 변압기 2차측으로 공급되는 전압은 변압기 1차측과 2차측의 결합 계수 k 에 의해서 턴수비보다 작게 공급된다. 변압기 2차측에 공급되는 실제 전압은 식 (11)에 의해 계산할 수 있다.

$$V_{L_2} = k \times N \times V_{L_1} \quad (11)$$

여기서,

k = 변압기 1차측과 2차측의 결합 계수

N = 변압기 1차측과 2차측의 턴수비

V_{L_1} = 변압기 1차측 출력 전압

식 (12)로 인해 결합 계수 k 를 구할 수 있다.

$$k = \frac{L_M}{\sqrt{L_1 L_2}} \quad (12)$$

여기서,

L_1 = 변압기 1차측 인덕턴스

L_2 = 변압기 2차측 인덕턴스

L_M = 상호 인덕턴스

실제 회로에 사용된 변압기의 1차측의 인덕턴스 $L_1=1.3[\mu H]$ 이며, 변압기 2차측의 인덕턴스 $L_2=276.7[\mu H]$ 이고 상호 인덕턴스 $L_M=12.4[\mu H]$ 로 측정되었다. 이 수치를 식 (12)에 대입하여 결합 계수 k 를 구하면 0.65가 된다.

결합 계수 k 와 턴수비 N , 그리고 변압기 1차측의 전압 V_{L_1} 의 값을 알고 있으므로 변압기 2차측에 공급되는 전압 V_{L_2} 는 식 (11)에 의해 계산할 수 있다. 식 (11)에 의해 계산한 결과 변압기 2차측에 공급되는 전압 V_{L_2} 는 1.6[kV]이다. 그림 7은 변압기 2차측에 공급되는 전압을 측정한 결과이며 최대 전압은 1.6[kV]이다.

그림 7을 통해 제안한 점화기로 인해 이그니션 전압이 발생하는 것을 확인하였다. 그림 8과 그림 9는 1[kW] 메탈 헬라이드 램프를 부하로 연결한 후 측정한 램프의 관전압과 관전류 파형이다.

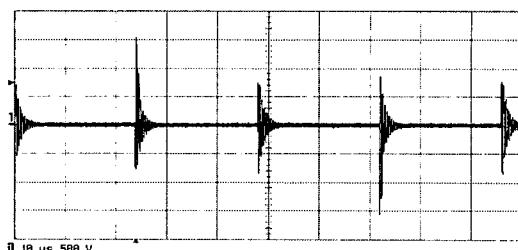


그림 7. $V_{L_2}(t)$ 측정 파형(10[μs]/div)

Fig. 7. $V_{L_2}(t)$ waveform(10[μs]/div)

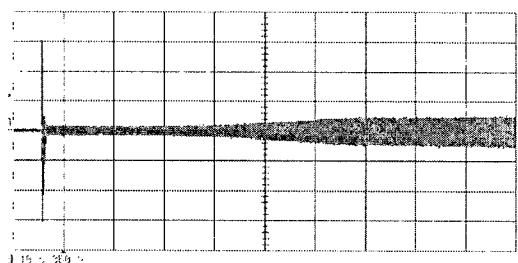


그림 8. 이그니션시의 램프 관전압(10[s]/div)

Fig. 8. Lamp voltage waveform at ignition (10[s]/div)

이그니션 직후 램프 관전압은 20[V] 정도의 낮은 전압이 걸리다가 시간이 경과함에 따라 정상 상태에서의 램프 관전압인 130[V]에 도달하는 것을 확인할 수 있다.

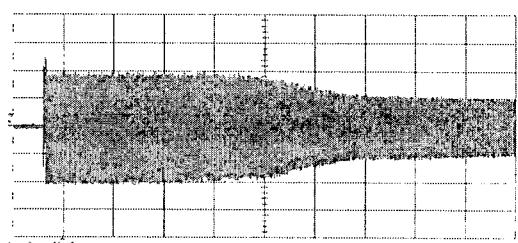


그림 9. 이그니션시의 램프 관전류(10[s]/div)

Fig. 9. Lamp current waveform at ignition (10[s]/div)

그림 9로 인해 이그니션 직후 램프로 흐르는 돌입 전류는 25[A]로 측정되었으며 램프의 관전압이 상승함에 따라 램프의 관전류는 하강하면서 정상 상태에 도달하였다.

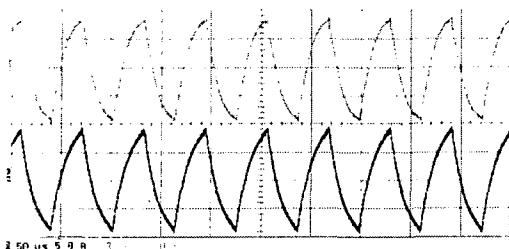


그림 10. 정상 상태시 1(kW) 메탈 헬라이드 램프 관전압(상) / 램프 관전류(하)

Fig. 10. Lamp Voltage(U) and currnet(D) waveforms at steady state of 1(kW) MHL

그림 10은 정상 상태에 도달한 후 램프의 관전압과 관전류를 측정한 파형이다. 그림 10의 파형을 통해 정상 상태에서는 점화기의 영향을 받지 않는 것을 확인할 수 있다.

5. 결 론

본 논문에서는 별도의 반도체 스위치 소자의 사용 없이 구성된 LC 공진 타입의 점화기를 해석하는 방법을 제시하였고 이를 컴퓨터 시뮬레이션과 실험을 통해 수식의 타당성을 증명하였다. 본 논문에서 제시한 해석법을 점화기 회로에 적용함으로써 계산에 의한 정확한 소자값을 회로에 적용할 수 있다. 따라서 필요 이상의 소자(L과 C)값으로 설계가 되는 것을 방지할 수 있으므로 저렴한 단가로 제작할 수가 있으며 반도체 스위치를 회로에 적용하지 않음으로서 신뢰성이 확보된 점화기 회로를 설계할 수 있다.

또한 위와 같은 해석법을 점화기 회로 해석에 적용함으로써 방전관의 크기 및 램프의 전력에 따라 요구되는 정격 점화 전압을 램프에 공급할 수 있게 됨에 따라 램프의 수명도 연장될 것으로 사료된다.

References

- [1] Rong Guo, Zhaoming Qian, "A Novel Low-Cost High-reliability Igniter for Metal Halide Lamps", in Proc. IEEE APEC'06, 2006, pp.19~23.
- [2] Chenyang Liu, Changsheng Hu, Zhongchao Zhang, "Analysis and Design of Igniter for HID ballast", in Proc. IEEE IAS'05, 2005, vol.3, pp. 1949~1953.
- [3] C.Y.Park, G.H.Jo, D.Y.Jung, "The kind and Characteristic of Ballast", Journal of the KIEE, Vol.4, No.3, pp. 24~29, 1999, 6.
- [4] Chin S. Moo, Tai F. Lin, and Ying C. Chung, "Designing an igniter for short-arc xenon lamps", IEEE IAS Annual Meeting pp. 612~617, 1999.
- [5] IKLee, B.H.Cho, "A High Efficiency MHD Lamp Ballast with a Frequency Controlled Synchronous Rectifier", in Proc. IEEE APEC'04, 2004, vol.2, pp. 973~977.
- [6] Antonio Massarini and Marian K. Kazimierezuk, "Self-Capacitance of Inductor", IEEE Transactions On Power Electronics, Vol. 12. No. 4. July 1997.
- [7] Bernhard Siegler, Henry Guldner, Gunther Hirschmann, "Ignition concepts for high frequency operated HID lamps", in Proc. IEEE PESC'05, 2005, pp.1500~1506.
- [8] Mario Ponce, Efren Flores, and Rene Osorio, "Analysis and design of igniters for HID lamps fed with square waveforms", HAIT Journal of Science and Engineering B, vol. 2, Issues 5-6, pp. 869~879.

◇ 저자소개 ◇

박종연 (朴鍾演)

1951년 2월 23일 생. 1973년 고려대학교 전자공학과 졸업. 1980년 경북대 대학원 졸업(석사). 1984년 경북대 대학원 졸업(박사). 1973~1977년 KIST 연구원. 1977~1984년 울산공대 조교수, 부교수. 1984년~현재 강원대 전기전자 정보통신공학부 교수.

이동진 (李奉振)

1981년 4월 19일 생. 2007년 강원대학교 전기전자정보통신공학부 전기전자 전공 졸업. 2007년~현재 동대학원 전기전자공학과(석사과정).