

논문 2007-44SD-8-2

# 산화된 다공질 폴리실리콘 전계방출 소자의 픽셀별 구동 및 특성

( A unit pixel drive and field emission characteristics of oxidized porous polysilicon field emission display )

유성원\*, 김진익\*, 최시영\*\*

( Sung-Won You, Jin-Eui Kim, and Sie-Young Choi )

## 요약

본 논문에서는 산화된 다공질 폴리실리콘을 이용하여 전계 방출 소자를 제작하여, 각각의 픽셀에 따른 전기적 특성과 형광체의 발광 특성을 조사하였다. 실제 대면적 디스플레이 소자에 적용하기 위해서 PM 방식을 이용해서 소자를 픽셀별로 동작하였고, 상부금속 전극의 어레이에 따른 두께와 폭의 공정조건을 확립하였다. 산화된 다공질 폴리실리콘의 미세 구조를 분석하고, 각각의 픽셀에 따른 전계방출 특성을 조사해 보았다. 상부금속 전극의 두께와 폭에 따른 전자방출 특성을 조사해 본 결과 Ti/Pt(2nm/7nm)가 가장 적절한 두께라는 것을 확인 할 수 있었고, 2.5 mm 이상 폭에서 전자방출 효율이 증가하는 모습을 확인 할 수 있었다. 각 픽셀에 따른 소자의 전기적 특성은 픽셀마다 조금씩의 차이는 있지만 거의 동일한 누설 전류와 방출 전류가 나타남을 확인할 수 있었고, 동일한 크기의 효율도 관찰할 수 있었다. 누설 전류와 방출 전류는 시간이 증가함에 따라 감소하는 모습이 나타나긴 하였으나, 모든 픽셀이 거의 동일하게 감소하였다. 각각의 픽셀에 따른 휘도는 큰 차이가 없음을 확인할 수 있었고, 20 V에서 700 cd/m<sup>2</sup> 이상의 높은 휘도를 나타내었으므로 실제 디스플레이 소자로도 응용이 가능할 것이다.

## Abstract

In this paper, we fabricated the field emitter display using oxidized porous polysilicon(OPPS). Their field emission characteristics and the brightness were investigated for each pixel. The OPPS emitter was operated to each pixel using passive matrix for application of large panel display. We set up the proper thickness and width of upper electrode. The fine structure of OPPS was analyzed and the field emission characteristics of each pixel were investigated. As a result of field emission characteristics of different upper electrode thickness and width, we confirmed that the most efficient thickness was 2nm/7nm and increased the emission efficiency over the width of 2.5 mm. Even if field emission characteristics of each pixel was a little different but we confirmed the same leakage current and emission current, emission efficiency at each pixel. The leakage current and emission current was decreased according to the time increases but all of each pixel were uniformly decreased. We confirmed that the brightness of each pixel was not different and the brightness of OPPS field emitter was 700 cd/m<sup>2</sup> at the Vps=20 V. Accordingly, the patterned OPPS field emitter can be applied to high quality field emission display devices.

**Keywords :** porous polysilicon, field emitter, field emission display(FED), pixel array, emission efficiency

## I. 서론

21세기 멀티미디어 시대의 진입을 목표로 한 정보와

사회의 급속한 발전으로 정보 영상을 보다 효율적으로 표시할 수 있는 디스플레이 소자에 대한 요구, 즉 소자의 평면화, 대화면화, 고정세화에 대한 필요성이 더욱 강조되고 있다. 이러한 시대적 요구에 맞춰 CRT(cathode ray tube)의 한계는 FPD(flat panel display)로 대체되고 있는 상황이다. 현재 연구되고 있는 디스플레이용 전자 방출원은 Spindt 형태<sup>[1]</sup>, MIM(metal-insulator-metal)<sup>[2]</sup>, CNT(carbon nano tube)<sup>[3]</sup>, PFE

\* 학생회원, \*\* 정회원, 경북대학교 전자공학과  
(School of Electrical Engineering and Computer Science Kyungpook National University)

※ 본 연구는 산업자원부 지역혁신센터사업과 교육인적자원부의 BK21사업 연구결과로 수행되었습니다.

접수일자: 2007년1월30일, 수정완료일: 2007년7월24일

(printable field emitter)<sup>[4]</sup>, SED(surface conduction electron emitter)<sup>[5]</sup>, BSD(ballistic electron surface emitting device)<sup>[6-8]</sup> 등이 있다. 이중 BSD는 산화된 다공질 폴리실리콘(oxidized porous silicon, OPSS)<sup>[9-10]</sup>을 이용한 전자 방출원으로 얇은 산화막에 의한 multi-tunnelling 효과로부터 전자 방출을 이용하는 구조로 알려져 있다. 이 OPSS는 구조 자체가 다른 전계 방출소자에 비해 매우 간단하여 제조공정이 간단하며, 현재 양산되고 있는 CRT와 FPD의 제조 공정에 사용되는 범용장비를 사용하여 대면적 적용에 유리한 장점이 있다. 그리고 전자빔의 직진성이 우수하여 focusing 전극이 필요 없을 뿐만 아니라 anode와의 간격을 수 mm 까지 넓힐 수 있다는 장점도 지니고 있다.

하지만 아직 OPSS형 디스플레이를 상용화에 적용하기 위해 해결해야 될 몇 가지 문제점들이 있는데 제조공정의 확립과 대면적 디스플레이 소자에 적용되기 위한 OPSS에 적합한 구동방식의 개발이다. 현재 디스플레이에 널리 사용되고 있는 구동방식으로는 능동구동(active matrix, AM) 방식과 수동구동(passive matrix, PM) 방식이 있다. 수동구동 방식의 경우에는 늦은 응답속도, 낮은 영상 대비비 및 명암비, 저 시야각등의 문제점을 가지고 있지만, 구동방식이 복잡하지 않으며 제조공정이 간단하다는 장점을 가지고 있다.

따라서 본 논문에서는 PM 방식을 이용하여 산화된 다공질 폴리실리콘 전계방출 소자를 제작하여 미세구조를 분석하고 픽셀별 구동을 확인하였다. 그리고 픽셀에 따른 방출전류와 효율, 휘도를 측정해 보았다.

## II. OPSS 전계 방출 소자의 원리

산화된 다공질 폴리실리콘(OPSS)층에 전계를 인가할 경우, 하부 전극에서 출발한 전자들이 얇은 산화막으로 둘러싸인 다공질 폴리실리콘을 통해 터널링하여 진공 증으로 방출된다. 방출된 전자는 양극전압에 의해 형광체가 도포된 상부 패널 쪽으로 가속, 출동하여 형광체를 여기시켜 발광하게 된다. 그림 1에는 OPSS 전계 방출 소자의 에너지밴드 다이어그램과 방출 기구를 도식화해 나타내었다. 상부전극에 (+)전계를 가하면 하부전극 중의 전자가 절연층을 Fowler-Nordheim<sup>[11]</sup> 터널링하여 상부전극으로 터널링 전류가 형성된다. 이때 대부분의 전자는 상부 금속 층에서 산란 되어 에너지를 잃지만 전자 중에 높은 에너지를 갖는 전자가 상부의 금속 전극층을 뚫고 진공으로 방출되어 고전압이 인가

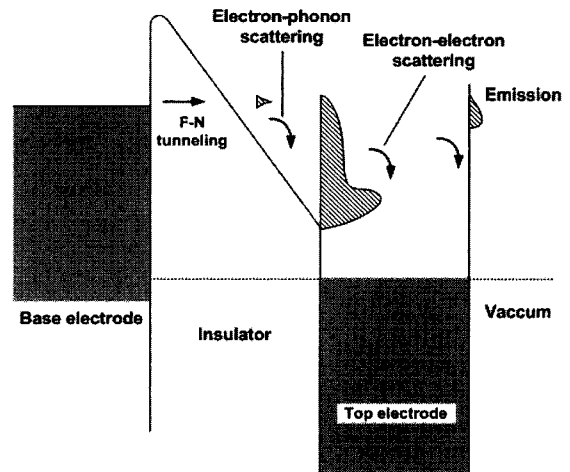


그림 1. OPSS 전계 방출 소자의 에너지밴드 다이어그램 및 전자방출기구

Fig. 1. Energy band diagram and emission mechanism for the OPSS field emitter.

된 anode로 가속된다. 이렇게 가속된 전자는 상부 전극면에 있는 형광체를 충돌하여 빛을 방출하게 된다.

## III. 실험

OPSS 전계방출 소자의 제작은 크게 하부 전극 형성, 폴리실리콘 증착, 양극 반응, 산화 반응, 상부금속 증착으

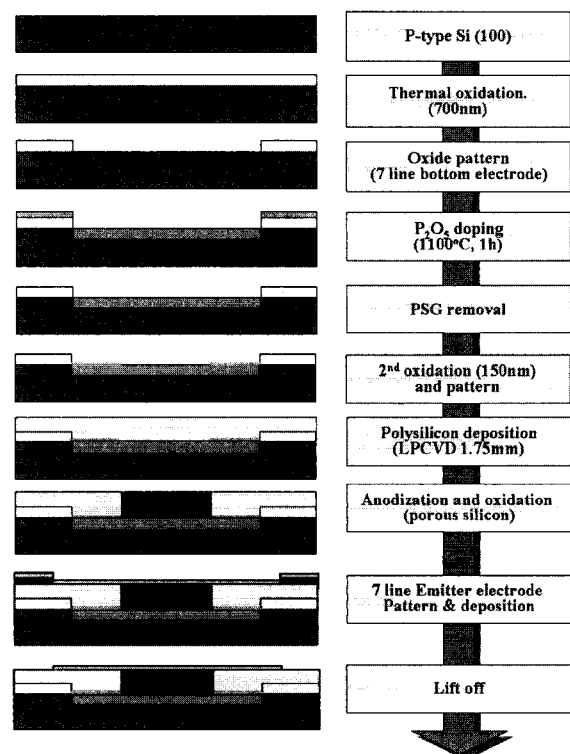


그림 2. OPSS 전계 방출 소자의 제작 공정 순서  
Fig. 2. Fabrication flow of OPSS field emitter.

로 이루어졌다. 그림 2는 산화된 다공질 폴리실리콘 전계 방출 소자의 제조 공정을 나타낸 것이다.

4-inch p-type (100) Si wafer를 사용하여 7000 Å 두께의 1차 산화막을 습식 산화법으로 형성하고, 2500-3500-2500 rpm의 스피너 속도로 AZ1512 PR (photo resistor)소스 코팅 후 하부 전극이 형성될 부분에 첫 번째 마스크를 사용하여 노광한 후 6 : 1 BHF를 이용하여 산화막을 식각하였다. 하부 전극은 P<sub>2</sub>O<sub>5</sub> source를 전면에 코팅한 후 1100 °C에서 1시간동안 dry O<sub>2</sub> pre-dep. 공정을 실행하였다. 그리고 pre-dep. 공정에서 형성된 PSG(phosphosilicate glass)를 식각한 후 누설 전류를 막기 위해 2차 산화막을 1500 Å 두께로 형성하였다. 그리고 두 번째 마스크를 사용하여 차후 다공질 폴리실리콘이 형성될 부분의 산화막을 노광 및 식각 공정으로 제거하였다. 2차 산화막이 제거되어 하부 전극이 열린 부분은 추후에 다공질 폴리실리콘이 형성될 부분이다. 2차 산화막 패턴이 정의된 기판 위에 LPCVD법으로 625 °C에서 1시간동안 1.75 μm두께의 폴리실리콘을 성장시키고 HF(49%) : ethanal = 1 : 1로 섞은 용액에서 다공질화 반응을 실시하였다. 그 다음에 다공질화 된 폴리실리콘(porous polysilicon, PPS)을 산화시키기 위해 산화로(oxidation furnace)에 넣고 900 oC에서 산화반응을 거친다. 세 번째 마스크를 사용하여 산화된 다공질 폴리실리콘(oxidized PPS, OPPS) 위에 7 line의 얇은 상부금속 전극(5~10nm)을 형성하면 최종적으로 OPPS 전계 방출소자가 완성된다. 상부금속을 형성하기 위해서 PR 패턴 작업 후 금속을 증착하고 PR 을 제거하면서 PR 위의 금속 박막이 함께 제거되는 패턴 작업인 “lift-off” 법을 사용하였다. 그리고 OPPS 전계 방출 소자의 특성을 개선하기 위해 상부금속 증착 후 300 °C N<sub>2</sub> 분위기에서 1시간 동안 열처리 과정을 거쳤다.

그림 3은 OPPS 전계방출 소자의 단면도 및 전계방출 특성 분석을 위한 결선도를 나타낸 것이다. 전자의 방출 특성은 누설 전류(I<sub>ps</sub>) 대 방출 전류(I<sub>e</sub>)의 비를 효율로 나타내어 구하였다. 누설 전류는 상부금속 전극에 인가된 바이어스에 의해 하부 전극으로부터 상부금속 전극으로 흐르는 전류를 의미하고, 방출 전류는 다공질 폴리실리콘으로부터 전계에 의해 방출된 전자가 양의 전압 V<sub>A</sub>에 의해 anode 전극 쪽으로 끌려가는 전류로 정의하였다. I<sub>ps</sub>와 I<sub>e</sub>의 측정을 위해서는 anode 전압(V<sub>A</sub>)를 1.2 kV, 샘플과 anode전극 사이의 거리는 3 mm로 유지하여 측정하였다. OPPS의 전계방출의 전기적 특성

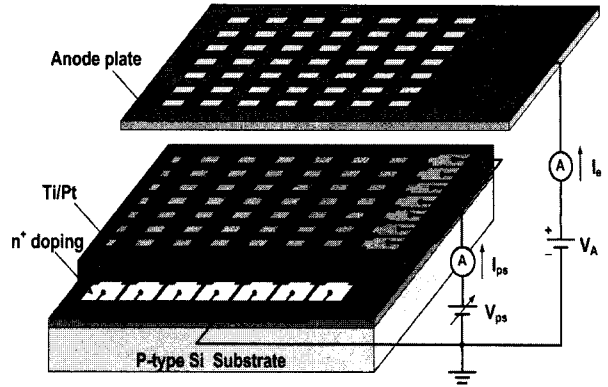


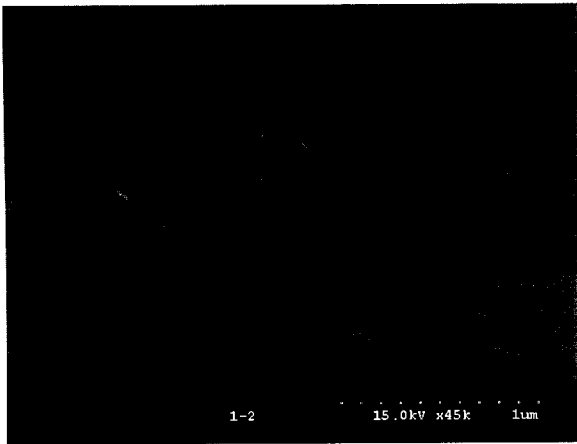
그림 3. OPPS 전계방출 소자의 단면도 및 전계방출 특성 분석을 위한 결선도  
Fig. 3. Cross-sectional view of OPPS field emitter and the electrical connection for the analysis of its field emission characteristics.

을 분석하기 위해 상부 전압은 0~20 V로 가변시키면서 I<sub>ps</sub>와 I<sub>e</sub>를 측정하였다. 형광체 발광 특성은 일반 CRT에서 사용하는 고전압용 green 형광체인 P22G를 사용하여 샘플과 양극판과의 거리를 9 mm로 고정하고, V<sub>A</sub>를 2.5 kV로 인가하였다. 그리고 상부 전압은 전류 측정과 마찬가지로 0~20 V로 가변시키면서 형광체의 발광 모습을 관찰하였다.

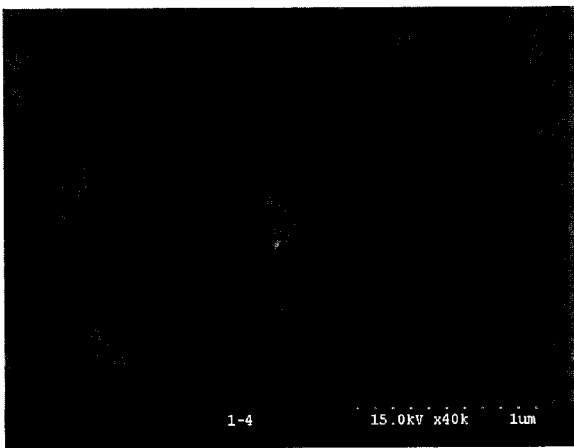
#### IV. 결과 및 고찰

그림 4(a)는 625 °C에서 LPCVD법을 사용하여 증착시킨 1.75 μm 두께의 폴리실리콘의 표면을 나타내고 있으며, 평균 300 nm 정도의 다결정질 결정립들을 볼 수 있다. 그림 4(b)는 전류밀도를 10 mA/cm<sup>2</sup>, 15초 동안 양극 반응을 통해 다공질화한 표면을 나타내고 있다. 표면에서는 기공이 그레인의 경계에서 활발하게 형성되는 것을 보였다. 그리고 그림 4(c)는 다공질화 된 폴리실리콘에 대해 900 °C 산소 분위기에서 1시간동안 고온 산화 반응을 다공질 폴리실리콘의 표면 사진이다. 산화막이 기공의 양 측면에서 성장되면서 대부분의 다공이 산화막으로 메워진 것을 확인할 수 있었다.

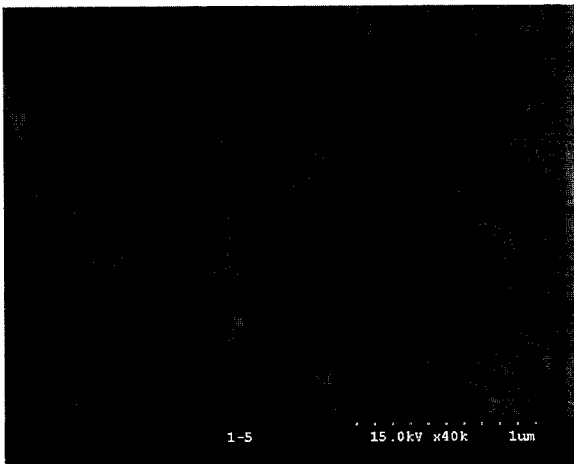
Pt가 OPPS 표면에서의 도포성이 우수하다는 것을 확인하고, Ti 흡착층을 이용한 Pt/Ti 이중층 상부금속 전극을 가지는 OPPS 전계방출 소자를 제조하여 그 방출 특성을 조사하였다. 그림 5는 상부금속 전극의 두께에 따른 방출 특성을 나타낸 그래프이다. 상부금속 전극의 폭은 2.6 mm로 일정하게 유지하였다. 두께는 Ti는 2 nm로 고정을 하였고, Pt는 5 nm, 7 nm, 9 nm로 변화하여 측정하였다. 그림 5(a)는 상부금속 전극의 두



(a)



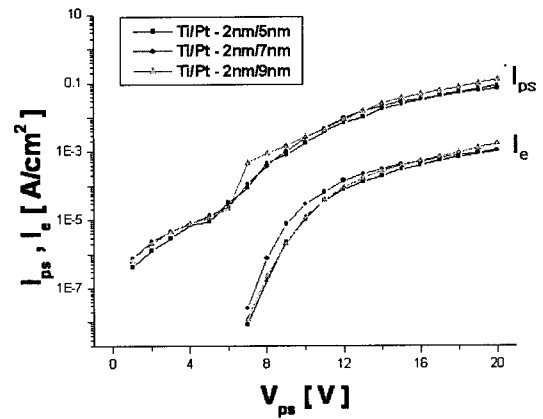
(b)



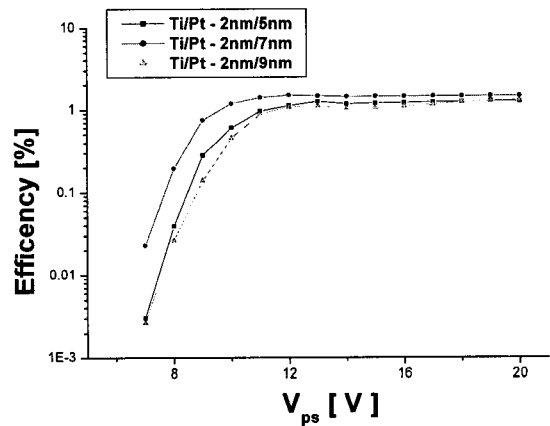
(c)

그림 4. 폴리실리콘과 다공질 폴리실리콘의 SEM 사진 (a) 폴리실리콘의 표면 (b) 다공질 폴리실리콘 표면 (c) OPPS(900 °C-1 hr)의 표면

Fig. 4. SEM pictures of (a) surface view of polysilicon, (b) surface view of porous polysilicon, and (c) oxidized porous polysilicon (900 °C-1 hr).



(a)

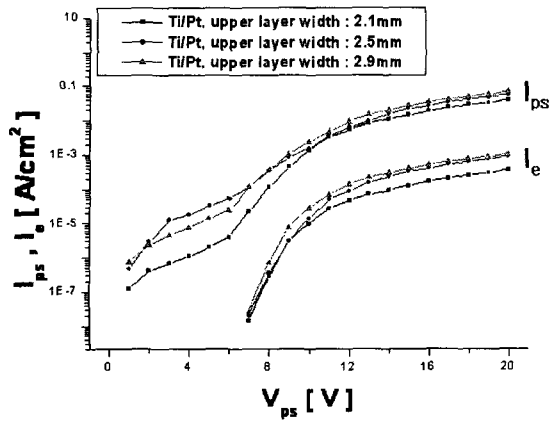


(b)

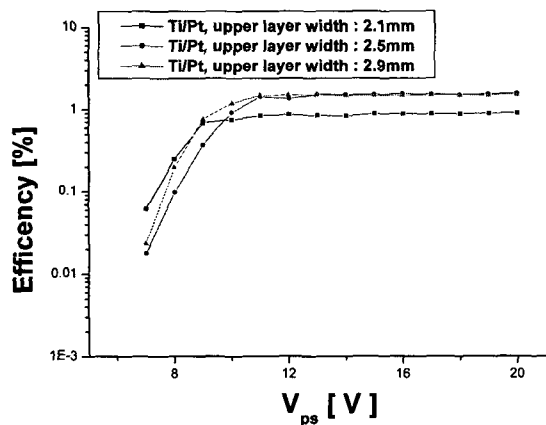
그림 5. 상부금속 전극의 두께에 따른 (a) 구동 전류( $I_{ps}$ )와 방출 전류( $I_e$ )의 변화, (b) 방출 효율의 변화

Fig. 5. Change of (a) driving current  $I_{ps}$  and emission current  $I_e$ , and (b) efficiency at various upper electrode thickness.

계에 따른 누설 전류 및 방출 전류를 나타낸 그래프이다. 이 그래프에서 볼 수 있듯이 Pt의 두께가 두꺼워질수록 상부금속 전극의 저항성분이 줄어들게 되어서 누설전류가 증가함을 알 수가 있다. 그림 5(b)는 상부금속 전극의 두께에 따른 OPPS 전계 방출 소자의 효율을 나타낸 그래프이다. Ti/Pt(2nm/5nm) 소자는 비교적 얇은 상부금속 전극 때문에 전자의 터널링은 쉽게 일어나지만 금속의 저항이 크고 누설 전류가 작은 만큼 전계방출 효율은 낮게 나타난다. 반면에 Ti/Pt(2nm/9nm) 소자는 비교적 두꺼운 상부금속 전극에 의해서 저항이 작고 누설 전류는 크지만, 전자의 터널링이 어려운 만큼 전계방출 효율은 낮게 나타난다. 결국 Ti/Pt(2nm/7nm)



(a)



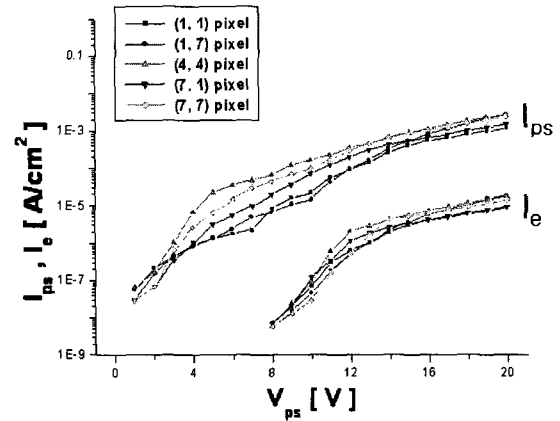
(b)

그림 6. 상부금속 전극의 폭에 따른 (a) 구동 전류( $I_{ps}$ )와 방출 전류( $I_e$ )의 변화, (b) 방출 효율의 변화

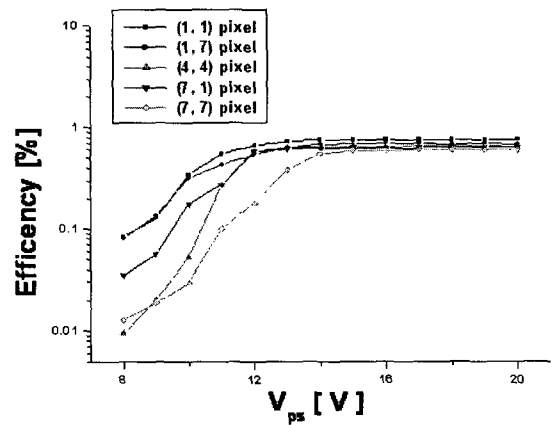
Fig. 6. Change of (a) driving current  $I_{ps}$  and emission current  $I_e$ , and (b) efficiency at various upper electrode width.

가 가장 적절한 상부금속 두께임을 확인 할 수 있었다.

그림 6은 상부금속 전극의 폭에 따른 방출 특성을 나타낸 그래프이다. 상부금속 전극의 두께는 Ti/Pt (2nm/7nm)로 고정을 하였고, 폭은 2.1 mm, 2.5 mm, 2.9 mm 세 가지로 변화하여 측정하였다. 그림 6(a)는 상부금속 전극의 폭에 따른 누설 전류 및 방출 전류를 나타낸 그래프이다. 이 그래프에서 볼 수 있듯이 상부금속 전극의 폭이 큰 2.9 mm에서 가장 높은 누설 전류 및 방출 전류가 나타난 것을 볼 수 있다. 이는 상부금속 전극의 폭이 두꺼워짐에 따라 상부금속 전극에 나타나는 저항이 감소하게 되고 전류가 더 원활하게 이동되기 때문에 누설 전류( $I_{ps}$ ) 및 방출 전류( $I_e$ )가 증가하기 때문이다. 그림 6(b)는 상부금속 전극의 폭에 따른 OPSS



(a)



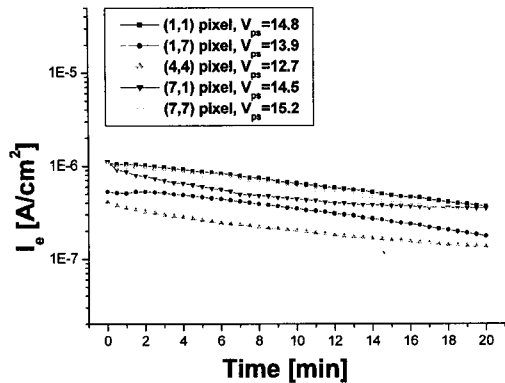
(b)

그림 7. 각각의 픽셀에 따른 (a) 구동 전류( $I_{ps}$ )와 방출 전류( $I_e$ )의 변화, (b) 방출 효율의 변화

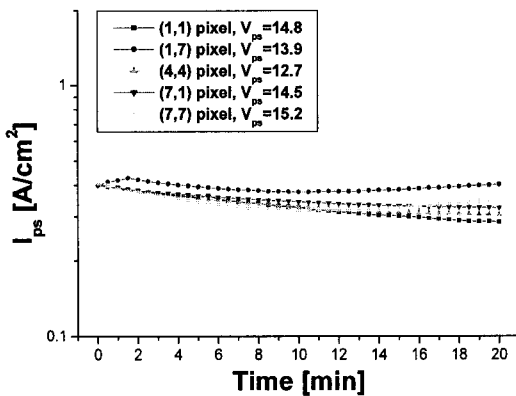
Fig. 7. Change of (a) driving current  $I_{ps}$  and emission current  $I_e$ , and (b) efficiency at each pixel.

전계방출 소자의 효율을 나타낸 그래프이다. 상부금속 전극의 폭이 2.1 mm인 경우에는 얇은 상부금속 전극 폭에 의해서 전류 이동공간이 부족하게 되어서 전계방출 효율이 줄어들게 되는 모습을 볼 수 있다. 반면에 2.5 mm 이상에서는 어느 정도의 전류 이동공간이 확보됨으로 인하여 전계방출 효율이 증가하는 모습을 볼 수 있다. 2.5 mm의 폭의 소자에서 20 V의 전압이 걸릴 때 최고 1.57 %의 효율을 보였고, 10 V 이상에서는 안정화된 효율을 보임으로써 디스플레이 소자의 응용에 적합한 모습을 나타내었다.

상부금속 전극의 공정조건을 토대로 픽셀별 전기적 특성의 변화를 측정하였다. 상부금속 전극은 Ti/Pt를 사용하였다. Ti의 두께는 2 nm, Pt의 두께는 7 nm로 하였으며, 상부금속 전극의 폭은 2.6 mm로 하였다. 그림 7은 각각의 픽셀에 따른 방출 특성을 나타낸 그래프



(a)



(b)

그림 8. 시간의 경과에 따른 OPPS 전계 방출 소자의 픽셀별 전계 방출 특성 변화

Fig. 8. Time dependent variation of each pixel field emission characteristics of OPPS field emitter.

이다. 행렬에 쓰이는 표현을 사용하여 픽셀의 위치를 표현 하였다. 예를 들자면 좌측 상단 부분의 픽셀을 (1,1)이라고 표현하였고, 중앙 부분의 픽셀을 (4,4)라고 표현 하였으며, 우측 하단의 픽셀을 (7,7)이라고 표현 하였다. 그림 7(a)는 각각의 픽셀에 따른 누설 전류 및 방출 전류를 나타낸 그래프이다. 각각의 픽셀마다 조금씩의 차이는 있지만 거의 동일한 누설 전류와 방출 전류가 나타남을 볼 수 있다. 누설 전류와 방출 전류가 픽셀마다 조금씩 차이나 나는 이유는 다공질화 과정과 산화과정에서 나타나는 산화막의 차이와 얇은 상부금속 전극 증착에 의한 상부금속 막의 균일도 차이 때문이다. 그림 7(b)는 각각의 픽셀에 따른 OPPS 전계방출 소자의 효율을 나타낸 그래프이다. (1,1) 픽셀에서 시작해서 (1,7), (4,4), (7,1), (7,7) 픽셀의 순으로 측정하였다. (1,1)에서 (7,7)으로 갈수록 효율이 감소하는 모습을 볼 수 있는데, 이는 픽셀별로 측정을 진행함에 따라 나타

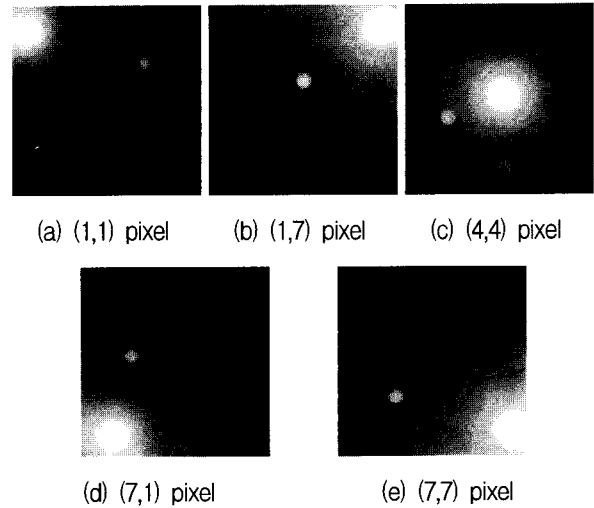


그림 9. OPPS 전계방출 소자의 픽셀별 P22G 형광체 발광 특성

Fig. 9. Each pixel excitation characteristics of P22G green phosphor using OPPS field emitter.

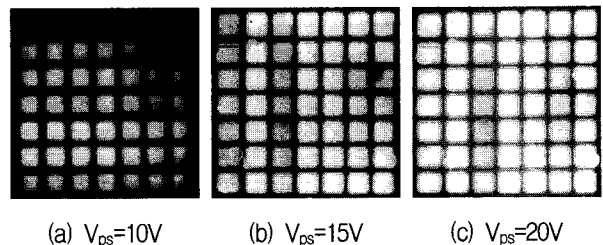


그림 10. OPPS 전계방출 소자의 P22G 형광체 발광 특성

Fig. 10. Excitation characteristics of P22G green phosphor using OPPS field emitter.

나는 소자의 열화 현상 때문이다. (1,1) 픽셀은 20 V에서 약 0.76 %의 효율을 나타내었고, (7,7) 픽셀은 20 V에서 약 0.61 %의 효율을 보였다. 두 픽셀은 0.15 %의 효율 차이를 보였지만, 열화 현상을 고려했을 때 거의 동일한 효율을 보인다고 해도 무방할 것이다.

그림 8은 OPPS 전계 방출 소자에 대한 시간에 따른 방출 특성의 변화를 픽셀별로 나타낸 그래프이다. OPPS 전계 방출소자의 안정성에 가장 큰 영향을 미치는 인자로 누설 전류( $I_{ps} = 0.4mA/cm^2$ )를 선택하여 누설 전류를 각 소자들 마다 일치시키고, 누설 전류와 방출 전류의 변화를 시간에 따라서 관찰하였다. 그림 8(a)는 시간에 따른 누설 전류의 변화를 나타낸 그래프이다. 시간에 따른 전류  $I_{ps}$ 의 감소를 관찰할 수 있는데, 전류  $I_{ps}$ 의 감소는 OPPS 표면에서 전계를 인가하는 역할을 하고 있는 얇은 Ti/Pt(2nm/7nm) 전극과 OPPS 표면에서의 접촉 저항이 증가하고 있는 것을 나타낸다.

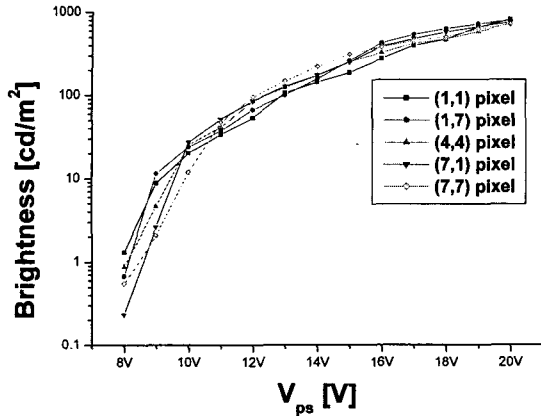


그림 11. V<sub>ps</sub>의 변화에 대한 OPPS 전계 방출 소자의 픽셀별 휘도 변화

Fig. 11. Variation of each pixel brightness of OPPS field emitter as the V<sub>ps</sub> is increased.

그림 8(b)는 시간에 따른 방출 전류의 변화를 나타낸 그래프이다. 방출 전류의 감소는 방출 사이트의 감소를 의미하는데, 상대적으로 얇은 두께를 가지고 있는 산화막 영역에서의 방출 사이트가 먼저 감소되면서 전자의 방출이 서서히 감소하는 것으로 보인다.

그림 9는 OPPS 전계 방출소자의 픽셀별 형광체 발광 특성을 나타낸 사진이다. 형광체는 일반 CRT에서 사용되는 P22G 고전압 형광체를 사용하였다. 형광체의 발광은 V<sub>ps</sub> = 8 V에서 관찰되었으며, 20 V까지 휘도가 계속적으로 증가하고 있는 것을 관찰할 수 있었다.

그림 10은 구동 전압을 10 V에서 20 V까지 증가시킬 때 나타나는 전체 픽셀의 형광체 발광 특성을 나타낸 사진이다. 그림 10(a)는 V<sub>ps</sub>에 10 V가 인가되었을 때의 사진이다. 누설 전류는 3.9 mA이고, 방출 전류는 1.75 μA였다. 그림 10(b)는 V<sub>ps</sub>가 15 V 인가되었을 때의 사진으로 누설 전류는 18.23 mA이고, 방출 전류는 12.37 μA였다. 그림 10(c)는 V<sub>ps</sub>에 20 V가 인가되었을 때의 사진이고 누설 전류는 49.5 mA, 방출 전류는 20.5 μA였다.

그림 11은 구동전압을 20 V까지 증가시키면서 픽셀에 따른 휘도의 변화를 나타낸 그래프이다. 구동전압이 증가할수록 휘도가 증가하는 모습을 볼 수 있고, V<sub>ps</sub>가 20 V 인가되었을 때 700 cd/m<sup>2</sup>이상의 휘도를 관찰할 수 있었다. 각각의 픽셀에 따라 균일한 모습의 휘도를 측정할 수 있었고, 저전압보다는 고전압으로 갈수록 픽셀에 따른 휘도의 편차가 줄어드는 모습을 확인 할 수 있었다.

## V. 결 론

본 논문에서는 산화된 다공질 폴리실리콘을 이용하여 전계 방출 소자를 제작하여, 각각의 픽셀에 따른 전기적 특성과 형광체의 발광 특성을 조사하였다. 상부금속 전극의 두께는 Ti/Pt(2nm/7nm)가 가장 적절한 두께라는 것을 확인 할 수 있었고, 20 V에서 약 1.5 %의 효율을 나타내었다. 상부금속의 폭은 2.1 mm로 했을 때 전류 이동경로가 협소하여 전계방출 효율 감소하는 모습을 보였지만, 폭이 2.5 mm 이상 되었을 때는 전류 이동경로가 충분해서 전자방출 효율도 증가하는 모습을 나타내었다. 2.5 mm의 상부 금속 폭을 가진 소자에 20 V의 전압을 인가했을 때 1.57 %의 효율을 나타내었다. 각 픽셀에 따른 소자의 전기적 특성은 픽셀마다 조금씩의 차이는 있지만 거의 동일한 누설 전류와 방출 전류가 나타남을 볼 수 있었다. 시간에 따른 누설 전류와 방출 전류를 측정해 본 결과 시간이 증가함에 따라 누설 전류와 방출 전류가 감소하는 모습이 나타나긴 하였으나, 픽셀에 따른 누설 전류와 방출 전류는 거의 동일하게 감소하는 것을 확인 할 수 있었다. 픽셀별 형광체 발광 특성은 20 V에서 700 cd/m<sup>2</sup> 이상의 높은 휘도를 나타내었으므로 실제 디스플레이 소자의 적용에도 문제가 없을 것이다.

## 감사의 글

본 연구는 산업자원부 지역혁신센터사업과 교육인적 자원부의 BK21사업 연구결과로 수행되었습니다.

## 참 고 문 헌

- [1] C. A. Spindt, I. Brodie, L. Humphrey, and E. R. Westerberg, "Physical properties of thin-film field emission cathodes with molybdenum cones," *J. Appl. Phys*, Vol. 47, No. 12, pp. 5248-5263, 1976.
- [2] Troyan. P.E., Vorobyev. G.A., and Lubсанov. R.B., "The electron emission into vacuum from a thin film MIM cathode," *Vacuum Microelectronics Conference*, pp. 124-125, 1993.
- [3] S. Uemura, T. Nagasato, J. Yotani, T. H. Kurachi, and H. Yamada, "Large Size FED with Carbon Nanotube Emitter," *SID'02 Digest*, Sanjose, USA, p. 1132, 2002.
- [4] A. P. Burden, H. E. Bishop, M. Brierley, J. M.

- Friday, C. Hood, P. G. A. Jones, A. Y. Khazov, W. Lee, R. J. Riggs, and V. L. Shaw et al., "Incorporating consumer-priced field-emitting inks into arrays of triode devices," *Solid-State Electronics*, Vol. 45, Issue 6, pp. 987-996, 2001.
- [5] M. Okuda, S. Masutani, A. Asai, A. Yamano, K. Hatanaka, T. Hara, and T. Nakagiri, "Electron Trajectory Analysis of Surface Conduction Electron Emitter Displays (SEDs)," *SID Symposium Digest 29*, p. 185, California, USA, 1998.
- [6] T. Ichihara, T. Babe, T. Komoda, and N. Koshida, "Correlation between nanostructure and electron emission characteristics of ballistic electron surface-emitting device(bsd)," *Vacuum Microelectronics Conference*, pp. 23-24, 2003.
- [7] Y. Nakajima, A. Kojima, and N. Koshida, "Generation of ballistic electrons in nanocrystalline porous silicon layers and its application to a solide-state planar luminescent device," *Appl. Phys. Letters*, Vol. 81, pp. 2472-2474, 2002.
- [8] Y. Nakajima, A. Kojima, and N. Koshida, "A solide-state light-emitting device based on excitation of ballistic electrons generated in nanocrystalline porous poly-silicon films," *Jpn. J. Appl. Phys*, Vol. 41, pp. 2707-2709, 2002.
- [9] Seong-Chan Bae, Sang-Kug Han, and Sie-Young Choi, "Oxide-thickness effects on the field-emssion characteristics of an oxidized porous polysilicon field emitter," *Journal of the Korean Physical Society*, Vol. 43, No. 6, pp. 1053-1055, December 2003.
- [10] S. K. Han, S. I. Kwon, S. C. Bae, and S. Y. Choi, "Effects of the thermal annealing on the field emission characteristics of an oxidized porous polysilicon field emitter" *IDW'04*, pp. 1233-1236, Niigata, Japan, 2004.
- [11] R. H. Fowler, and L. W. Nordheim, "Electron emission in intense fields," *Proc. R. Soc.*, London A 119, 173, 1928.

저 자 소 개



유 성 원(학생회원)  
 2005년 영남대학교 재료공학과  
 학사 졸업.  
 2007년 경북대학교 대학원  
 전자공학과 석사 졸업.  
 <주관심분야 : 반도체 소자, 디스플레이>



김 진 의(학생회원)  
 1999년 영남대학교 물리학과  
 학사 졸업.  
 2002년 영남대학교 물리학과  
 석사 졸업.  
 2006년~현재 경북대학교 대학원  
 전자공학과 박사 재학 중.  
 <주관심분야 : 반도체 소자, 디스플레이, thin-film 소자>



최 시 영(정회원)  
 1972년 경북대학교 전자공학과  
 학사 졸업.  
 1974년 경북대학교 전자공학과  
 석사 졸업.  
 1986년 일본 동북대학교 반도체  
 공학과 박사 졸업.

1986년~현재 경북대학교 전자전기컴퓨터학부  
 교수  
 <주관심분야 : 디스플레이(PDP, LCD, SED), 수  
 소센서, FET바이오센서, 구리CVD 및 전기도금>