

Special

Thema | 고화질 PDP 기술

김중균 교수
(한경대 전기공학과)

1. 서론

최근 디스플레이의 비약적인 기술 발전과 더불어 우리 생활에서 손쉽게 다양한 대형 디스플레이를 접할 수 있게 되었다. 디스플레이는 빛의 명암과 색상을 가지는 시각적 정보를 인간의 시각 체계를 통하여 전달하는 시각적 정보의 터미널이라 할 수 있으며 더 많은 양의 정보를 전송하고 소비하고자 하는 요구가 커지고 있다. 일례로 기존에는 NTSC, PAL 방식 등 500 본 정도의 주사선을 가지는 방송이 주류를 이루었으나 현재는 700 본 정도의 주사선을 가지는 HD (High Definition)급의 디스플레이 시장의 주류를 이루고 있으며, 2006년을 기점으로 Xbox, Play Station 등의 게임기와 유럽과 미국을 중심으로 한 방송 및 Blu-ray, HD DVD 등에서 1080 본의 주사선을 가지는 Full HD 영상 소스가 제공함에 따라 디스플레이의 고해상도, 고화질화를 위한 노력이 경주되고 있다.

PDP는 그 구조의 특성 상 대형의 고해상도 디스플레이로 적합하여 대각 70 ~ 100 인치급에서는 Full HD의 해상도를 가지는 제품의 소개 되었으며 특히 50인치급의 Full HD급에 주력하고 있다. 일본의 Pioneer사는 2006년 6월 PDP 업체 중 최초로 50 인치 Full HD급의 제품을 출시하였으며 Panasonic은 2006년 4/4분기에 10만대 이상의 제품을 판매하였다. 특히 2007 년도에는 42 인치 급의 제품의 시장에 출현할 것으로 예상되고 있으며 국내의 PDP 업체들도 50인치급을 중심으로 FHD급 제품을 출시하고 있다.

본 고에서는 디스플레이 시장의 고해상도화에 따라 PDP의 특성 변화 및 문제점과 기술 과제들에 대해서 살펴 보고자 한다.

2. PDP의 고정세화 기술

그림 1은 교류형 PDP의 모식도와 각 구성부의 역할을 도시한 것이다. 현재 일반적으로 사용되고 있는 PDP 패널의 구조는 3전극 면방전형 구조

로 동일 면상에 위치한 두 개의 전극이 유전층 및 유전층 보호막으로 덮여 전면판을 구성하고 있고, 후면판에는 전면판의 전극과 수직인 방향으로 배열된 전극과 격벽 및 형광막이 형성되어 있어 전면 및 후면판이 격벽의 높이만큼 이격 되어 형성된 공간에 방전 가스가 봉입된 구조이다. 결국 하나의 방전 셀을 지나는 전극은 3개가 되어 전면판에 위치한 두 전극 간에서와 전면판에 위치한 한 전극과 후면판에 위치한 전극 사이에서 방전이 발생될 수 있다. 이러한 두 종류의 방전을 각각 면방전 및 대향방전이라 하며 각 방전셀의 밝기를 표현하는 유지 방전의 유무는 각 라인에 연결되어 독립적으로 제어되는 주사 전극과 대향하고 있는 어드레스 전극의 방전에 의해 결정되고, 휘도를 표시하는 유지 방전은 동일 면상에 위치한 두 전극 사이의 면방전에 의해 이루어진다[1].

일반적으로 디스플레이 소자가 부드러운 동영상 표현하기 위해서는 1초에 60장 이상의 정지 화상이 표현되어야 하므로 1장의 정지 영상을 표현하는 시간은 약 16.67 ms 정도이다. PDP의 경우에는 할당되는 16.67 ms의 시간을 다시 그림 2와 다수의 Sub-field로 나누어 구동하며 이러한 구동법을 ADS 구동이라 한다[2]. 한 Sub-field의 제일 앞에 존재하는 초기화 기간(Reset Period)은 이전 시간에서의 방전 유무와 관계 없이 방전 셀의 상태를 동일화하는 기간

을 말하는데 이는 교류형 PDP와 같이 벽전하를 이용하는 구조에서 매우 중요하다. 어드레스 기간은 방전의 유무를 기록하는 기간으로 교류형 PDP에서는 벽전하 형태로 기록되며, 이 때 기록된 벽전하의 형태에 따라 유지 방전의 유무가 결정된다. 이러한 일련의 동작은 소정의 Sub-field마다 반복되며 각 Sub-field가 서로 다른 횟수의 유지 방전을 행하여 발생하는 휘도가 다르게 배치된 경우에는 이들의 조합에 따라 2ⁿ의 휘도를 표시할 수 있다[2].

현재 시장에 출시된 PDP 제품은 위에서 설명한 3전극 면방전형의 패널을 ADS법에 의하여 구동하고 있으며 현재의 기술을 바탕으로 향후 고정세화 추세에 따라 나타날 수 있는 문제점들과 이를 해결하기 위한 기술 개발 방향들을 살펴 보도록 하겠다.

2.1 패널 고정세화 기술

고해상도화에 따른 영상 정보의 증가는 디스플레이 패널의 고정세화를 요구하게 된다. 즉, 대각 42 인치의 16:9 화면 중횡비를 가지는 디스플레이 패널이 852 × 480의 영상정보를 가지는 SD급의 화면을 재생하기 위해서 영상 표현의 최소 단위인 한 픽셀의 크기는 1.08 mm × 1.08 mm가 되며 서브 픽셀은 1.08 mm × 0.36 mm가 된다. 현재 시장의 주류를 이루고 있는 1366 × 768 정도의 영상정보를 가지는 HD급의 화면에서는 0.678 mm × 0.226 mm 크기의 Sub-pixel이 필요하며, 향후 디스플레이 시장의 주류

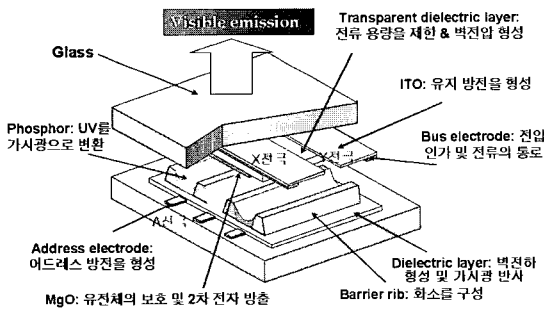


그림 1. 일반적인 3전극 면방전형 PDP의 구조와 각 구성부의 역할.

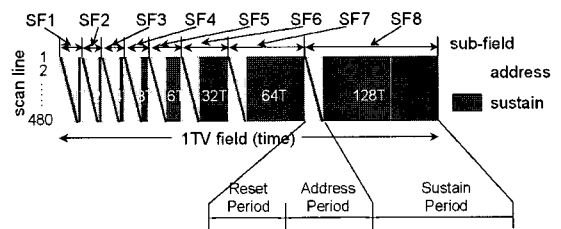


그림 2. PDP 구동에 사용되는 Sub-field 조합 방식.

가 될 1920 × 1080의 영상정보를 가지는 Full HD급의 화면을 재생을 하기 위해서 한 Sub-pixel의 크기는 0.480 mm × 0.160 mm로 미세화 된다.

PDP의 제작에 사용되는 공정은 대부분 페이스트(Paste)화된 재료를 이용하여 인쇄하거나 쉬트(Sheet)화된 재료를 Lamination하여 제작하는 대면적, 저가에 유리한 공정을 활용하므로 진공 장비를 이용한 공정을 기본으로 하고 있는 타 디스플레이에 비하여 저가격화가 가능하다. 그러나 고정세화에 따라 Sub-pixel을 구성하고 있는 방전셀이 미세화됨에 따라 가시광을 발생시킬 수 있는 면적(개구율)이 감소하게 되므로 미세 공정의 필요성이 대두되고 있다. 특히 격벽은 인접 방전셀에 의한 방전 및 벽전하의 상호 교란(Cross-talk)을 막고 형광막을 지지하는 역할을 하며 개구율에 큰 영향을 미친다. 개구율을 최대화하며 해상도를 높이기 위한 방법으로 후지쯔사에서 AliS (Alternate Lighting Surfaces Method) 구조를 제안하였다[3]. 그러나 이 구조는 전극의 배치 상 Interlace 방식의 구동을 채택하고 있으며 실질적인 의미의 고해상도를 구현하기에는 부족한 면이 있다.

HD급의 패널의 경우 60 μm 정도의 폭을 가지고 있으며 FHD급의 패널의 경우에는 개구율을 향상시키기 위하여 30 μm 정도까지 줄일 필요가 있다. 현재 격벽을 제작하는 공법으로는 샌드블라스터

(Sandblaster)를 이용한 물리적 식각이나 용액을 이용한 화학적 습식 식각 방법을 사용하고 있다(그림 3). 그러나 고정세의 미세 격벽을 제작하기 위해서는 일부 일본 업체에서 사용하고 있는 감광성 격벽 재료를 이용한 공법이나 몰딩 등 미세 격벽 제작을 위한 새로운 공법의 개발이 필요하다[4].

또한 휘도는 모든 디스플레이 소자에 있어 성능을 결정하는 가장 중요한 요소 중의 하나이며 특히 휘도와 효율의 저하는 고해상도화에 동반하여 나타나는 주요 문제점 중의 하나이다. 그림 4는 해상도의 변화에 따른 PDP의 휘도 및 휘도 효율의 변화의 변화를 나타낸 것이다[5]. 이러한 현상은 방전 공간의 미소화에 따라 방전 공간에 인접한 단위 표면적이 증가하고 방전에 의하여 형성되는 여기입자와 하전입자가 인접 표면으로의 손실이 증가하여 가시광 방출에 필요한 자외선 발생량의 저하 및 에너지 효율이 감소하는 것으로 생각된다. 이를 극복하기 위한 개발 기술로는 방전에 의해 발생하는 자외선의 발생량을 증가시키기 위한 방법으로 전극 구조 및 배치의 최적화 및 자외선 발생 Source인 Xe 분압을 증가시키는 방법[6][7], 발생된 자외선에 의해 발생하는 가시광 변환을 최대화하기 위하여 형광체의 양자 효율을 향상시키는 방법 [7], 그리고 발생된 가시광을 PDP 전면으로 최대한 방출시키기 위하여 격벽 및 하판 유전체의 반사율을 증가시키고 가시광 투과도

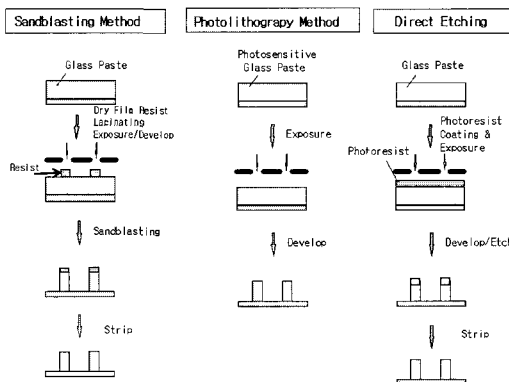


그림 3. 격벽 제작에 사용되는 공법들(좌로부터 샌드블라스팅, 감광성, 에칭 공법).

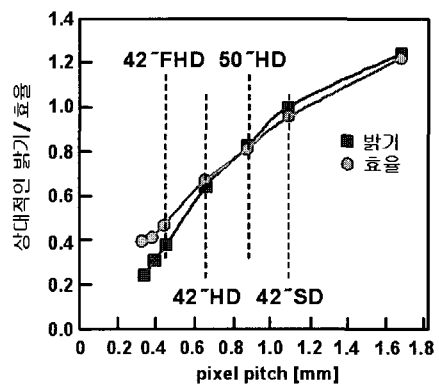


그림 4. 해상도 변화에 따른 PDP의 상대적인 휘도 및 효율 변화[5].

를 증가시키는 방법들이 연구되고 있다.

2.2 구동 기술

고정세화와 더불어 PDP에 나타나는 문제점은 휘도 및 휘도 효율의 저하뿐 아니라 구동 전압이 상승되는 현상이다[5]. 구동 전압의 상승은 구동 회로를 구성하는 스위칭 소자의 필요 내압을 상승시킴으로 인하여 재료비의 증가와 제품 신뢰성의 저하를 초래함은 물론 PDP 모듈의 효율을 감소시키는 현상이 나타난다. 교류형 PDP는 방전을 형성하는 전극 사이에 유전체 및 방전 공간이 존재하게 되므로 전기적으로는 용량성 부하의 특성을 가지게 된다. 그러므로 매 회 방전에 필요한 전류 이외에도 용량성분을 충전시키기 위한 변위 전류가 필요하게 된다. 물론 L. Weber에 의해 제안된 바와 같이 매 회의 변위 전류는 별도로 마련된 용량 성분에 회수되었다가 다시 쓰여질 수 있으나 현실적으로 회수 가능한 정도가 낮으며 전류 경로 상에 존재하는 저항 성분 때문에 열로 방출되는 문제가 발생한다[8]. 이러한 문제를 해결하기 위한 방안으로 유전체 보호막에 대한 연구가 활발히 진행되고 있다.

유전체 보호막 재료는 방전 공간에 직접 접하는 면으로 방전 전압에 크게 영향을 미친다. 현재 일반적으로 사용되고 있는 유전체 보호막은 산화 마그네슘으로 내스퍼터링성 및 이차전자 방출 특성이 뛰어난 것으로 알려져 있다[9]. 이차 전자는 기체와 고체 사이의 반응으로 기상에 방출되는 전자이다. 즉, 이온화된 기체 입자가 고체 표면에 접근하게 되면 고체 내부에 있던 전자(일차 전자)가 이 이온을 중성화시키고 일차 전자가 남긴 에너지가 고체 내부의 다른 전자에 전달되는데 이 때 전달 받은 에너지에 의해 전자가 고체 내부를 탈출하게 되는데 이를 이차 전자라고 한다(그림 5)[10]. 기체 방전은 기상에 존재하는 소량의 하전입자가 전기장을 따라 이동하며 중성의 입자를 이온화시키는 과정이 눈사태처럼 일어나는 현상이므로 이 과정에서 교류형 방전의 실질적인 전극 역할을 하는 유전체 보호막이 이차 전자를 많이 방출할수록 방전의 형성이 용이해지며 결과적으로 방전 전압을 낮출 수 있게 된다. 일반적으로 금속 산화막 들이 이차 전자 방출 특성이 큰 것으로 알

려져 있으며 그 중에서도 특히 산화 마그네슘의 이차 전자 방출 특성이 우수하여 교류형 PDP에 널리 사용되고 있다(그림 6).

근래에는 유전층 보호막을 개선하여 이차전자 방출 특성을 향상시키기 위한 연구들이 활발히 진행되고 있는데 박막의 증착 시 소량의 불순물을 첨가하는 연구와 산화 마그네슘을 대체하는 새로운 물질의 적용이 연구되고 있다. 산화 마그네슘 증착 시 소량의 불순물을 첨가하는 경우에는 Forbidden Band 내에 유발되는 에너지 준위에 따라 이차 전자 또는 Exo-electron의 방출 특성이 변화하는 것으로 알려져 있으며 다른 측면에서는 벽전하의 소실 특성도

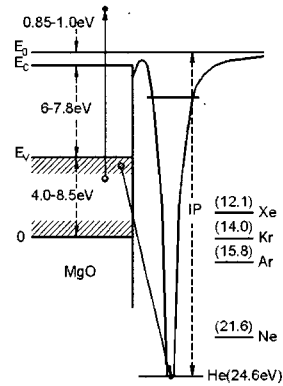


그림 5. Auger neutralization process에 위한 이차 전자의 방출[10].

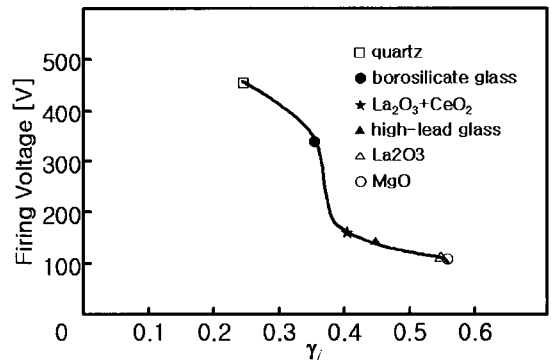


그림 6. 유전체 보호막의 변화에 따른 교류형 PDP의 방전 전압 변화[9].

동시에 변화하는 것으로 알려져 있어 보다 근본적인 특성 변화의 규명이 필요하다[11]. 산화 마그네슘을 대체하는 물질로는 일본의 ULVAC과 NHK에 의해 제안된 SrCaO가 있으나[12] 이 경우에는 보호막 물질이 불투명하여 기존의 면방전형 구조에는 적용이 어렵고 고효율 방전 구조로 제안된 Counter-electrode Structure와 같은 구조에서 적용이 가능할 것으로 생각된다[13].

2.3 화질 기술

디스플레이 소자들은 서로 다른 화상 표현 방식을 사용하고 있어 동화상의 표현에 있어서 서로 다른 문제점을 나타내게 되는데, 이는 PDP에서 뿐만 아니라 CRT, TFT-LCD 및 LCD, FLC-LCOS, DMD 등 각각의 소자 특성에 따라 서로 다른 양상을 보이게 된다. 그림 7은 각 소자들의 발광 특성과 이들의 동화상에서의 단점들을 모사한 그림이다 [14]. CRT는 Impulse 형태의 발광을 보이는데(a) 이러한 경우에는 Flicker 형태의 단점이 보일 수 있으나 동화상에서 특별한 화질 감소는 보이지 않는다. 그러나 (b) PDP에서 사용하는 Sub-field 조합에 의한 휘도 표시 방법은 정지화상의 경우에는 매우 우수한 특성을 보이지만 (f) 관측자의 시점이 이동하는 경우에는 표시장치가 나타내고자 하는 화상이 왜곡되어 보이는 현상이 발생한다. (c) TFT-LCD와 같이 1 화상 필드 동안 발광되는 형태의 소자에서는 (g) Motion Blur라고 하는 형태의 단점이 관찰되며, (d) LCD, FLC-LCOS, DMD 등과 같이 Field-sequential Color Display 표현 방식을 사용하는 소자들은 Color Breakup의 단점이 관찰될 수 있다. 이 중 PDP의 동영상 표현에서 관찰되는 단점을 동화 의사 윤곽(Dynamic False Contour)이라 하며 이는 화소의 발광시간과 시점의 이동 속도의 곱과 발광의 시간적 비동시성에 의존하게 되며 결과적으로 계조의 왜곡이나 색의 왜곡으로 나타나게 된다. PDP에서의 고정세화는 유지 방전 지속 시간의 감소를 초래하고 Sub-field 조합의 최적화를 통한 동화 의사 윤곽의 해결 방법이 이미 알려져 있어 PDP의 동화상 표현에 문제가 되는 동화 의사 윤곽은 고정세화로 인한 문제는 없다. 특히 대형 TV에서는 TFT-LCD와 PDP

가 치열하게 경쟁할 것으로 예상되는데 동화상 표현 능력에 있어서 PDP가 매우 우수한 것으로 측정되고 있다. 즉, 일반적인 디스플레이 소자들은 동화상 표현 시 화면의 변화가 급격하면 실제 시청자 눈에 관찰되는 유효 해상도가 감소하는 것으로 알려져 있는데 이러한 특성에서도 TFT-LCD에 비하여 PDP가 우수한 것으로 알려져 있다. 그림 8은 동화상에서 물체의 움직임이 큰 경우 유효 해상도의 변화를 나타낸 것인데 같은 FHD급의 경우에서 PDP와 LCD 모두 화면의(Frame) 전환 시 표현되는 물체의 변화가 빨라짐에 따라 유효 해상도가 감소하는 것을 알 수 있으나 PDP의 유효 해상도 감소는 LCD에 비하여 심각하지 않은 것을 알 수 있으며 매우 빠르게 변하는 화면에서는 HD급의 PDP가 오히려 FHD급의 LCD에 비하여 유효 해상도가 높아지는 현상까지 나타나 PDP의 고해상도화에 따른 문제점은 크지 않은 것으로 보인다. 더구나 PDP는 구동 시 CRT에서와 마찬가지로 전체 표시되는 화상의 평균적인 밝기에 따라 밝기의 절대치를 변화시키고 있으며 표시 화상의 평균적인 밝기에 관계 없이 소비전력을 일정 수준에서 제어할 수 있다. 이러한 구동법을 사용하면 부수적으로는 화상을 더욱 역동적으로(Dynamic) 표시할 수 있게 되는데, 대표적인 예가 일

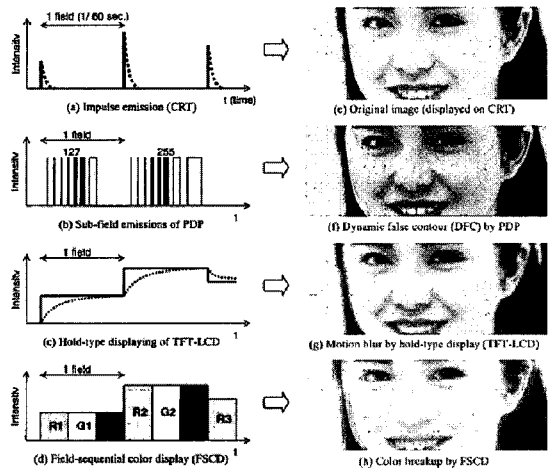
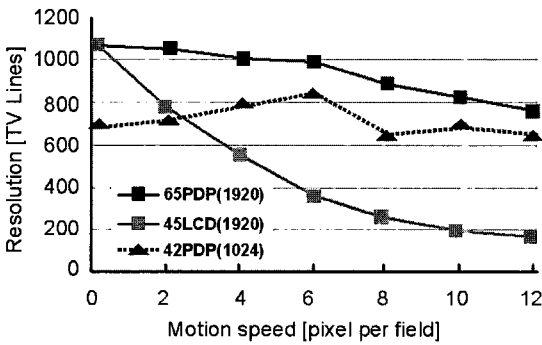


그림 7. 디스플레이 소자별 화질 문제점[14].

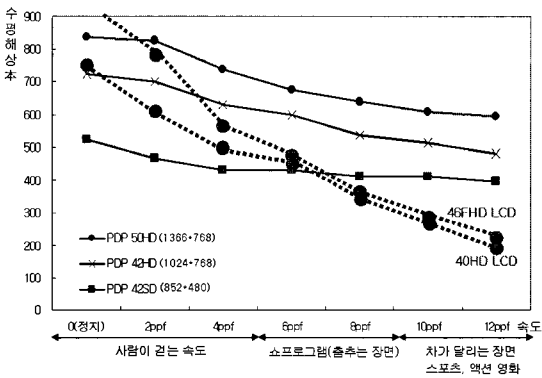
본 Panasonic社의 Plasma AI 기법이다 [15]. Plasma AI에서는 PDP모듈이 표시하는 최대의 밝기를 각 화상의 성격(전화면의 평균적인 휘도)에 따라 여러 수준으로 분리하고 각각의 경우 표시되는 출력 휘도값을 달리하며 Subfield의 개수의 변경을 병행하여 사용하는 방식을 취하고 있다. 즉, 가시광 부하가 큰 설원이나 백사장과 같은 화면에서는 최대 휘도를 낮게 하여 소비전력 및 시청자의 시력에 부담을 줄이고 밤하늘의 별이 있는 장면에서는 별의 밝기를 평소보다 강조하여 화면을 더욱 생생하게 표현할 수 있다 (그림9).

그러나 Sub-field 방법을 이용한 구동의 단점은 고

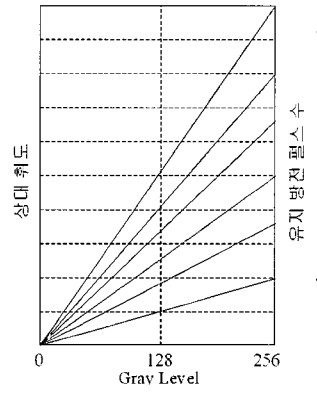
해상도와 더불어 어드레싱에 소요되는 시간이 늘어난다는 것이다. 방전셀 초기화 펄스나 유지 방전과는 달리 어드레스 방전은 스캔 라인에서 개별적으로 이루어진다. 그러므로 8개의 Sub-field를 이용하여 1 TV 영상을 표시하면 SD급 PDP의 경우에는 (1회 어드레스 방전 시간 \times 480 \times 8)의 시간이, FHD급에서는 (1회 어드레스 방전 시간 \times 1080 \times 8)의 시간이 필요하여 PDP의 고정세화와 더불어 어드레스 방전에 할당되는 시간이 증가하게 된다. 한정된 시간 내에서 어드레스 시간이 증가하게 되면 Sub-field의 수를 감소시키거나 유지 방전 시간에 할당되는 시간



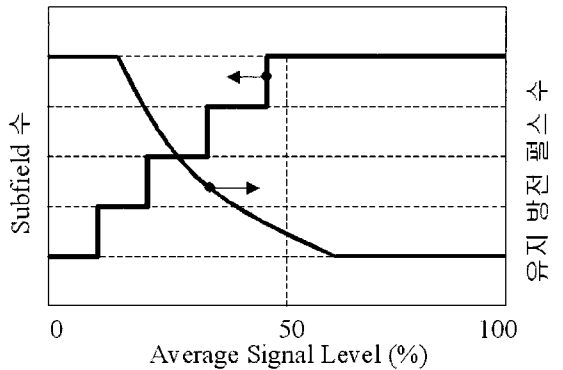
(a)



(b)



(a)



(b)

그림 8. (a) 화면 변화에 따른 PDP와 LCD의 유효 해상도 변화 (a) 일본 (b) 한국 제품 비교.

그림 9. Panasonic社의 Plasma AI 방식의 개념; (a) 휘도 제어, (b) subfield수와 유지 방전 펄스 수[15].

을 감소시켜야 하는데 이는 곧 화질의 열화로 이어진다. 최근에는 유전층 보호막 재료가 방전셀의 구동 전압을 결정할 뿐만 아니라 방전의 형성 시간에도 영향을 미치는 것이 알려져 있어 방전 지연과 관련된 유전층 보호막의 특성 개선에 많은 연구가 이루어지고 있다[16]. 유전층 보호막의 특성을 개선함으로써 어드레스 방전이 형성되는데 소요되는 시간을 감소시키게 되면 결과적으로 충분한 방전 초기화 및 유지 시간을 확보할 수 있어 고해상도에 따른 화질의 문제점은 해결되리라 생각된다.

3. 결론

이상에서 패널, 구동 및 화질 관점에서 PDP의 고해상도화에 따른 특성의 변화 및 기술 개발에 대하여 살펴보았다. PDP의 고정세화에 따라 가장 먼저 나타나는 문제점은 방전 공간의 미세화에 따른 방전 전압의 상승, 휘도 및 휘도 효율의 저하와 같은 방전 물성의 변화라 할 수 있으며 이러한 문제를 해결하기 위해서는 현재의 방전셀 구조를 벗어난 새로운 방전 구조의 개발이 필요하다고 할 수 있다. PDP의 구동 방식은 정지화상의 표현뿐만 아니라 동화상의 표현에서도 고해상도의 화질을 유지할 수 있는 방법이나 고해상도와 동반하는 스캔 라인 수의 증가는 구동 회로 가격의 증가뿐 아니라 어드레스 방전에 소요되는 시간의 증가에 따라 휘도 표현에 문제점을 야기할 가능성이 있다. 그러나 현재 휘도, 휘도 효율 및 방전 형성 시간에 영향을 미치는 인자가 유전층 보호막으로 알려져 있고 그 상세한 특성들이 활발히 연구되고 있으므로 고해상도화에 동반되는 문제점들은 빠른 시간 내에 해결될 것으로 생각된다.

현재 PDP는 거듭된 기술 발전을 통하여 성능 면에서 CRT에 상당하는 수준에 이르러 대형 평판 디스플레이의 중요한 축으로 자리매김하고 있으며 지속적인 연구를 통한 고화질 제품의 개발뿐 아니라 제조 공정 기술의 개발을 저가격화를 통하여 대형 평판 TV 시장에서 경쟁력을 지켜가리라 생각된다.

참고 문헌

- [1] T. Shinoda, M. Wakitani, T. Nanto, K. Yoshikawa, A. Ohtsuka, T. Hirose, "development of Technologies for Large-Area Color ac Plasma Displays," Proc. Soc. for Information Display'93, pp. 161-164, 1993.
- [2] K. Yoshikawa, Y. Kanazawa, M. Wakitani, T. Shinoda, A. Ohtsuka, "A Full Color AC Plasma Display with 256 Gray Scale," in Proc. Japan Display'92, pp. 605-608, 1992.
- [3] Y. Kanazawa, et al., "High Resolution Interlaced Addressing for Plasma Display," in SID '01 Digest, pp. 1236-1239, 2001.
- [4] Hak-Nyun Choi, Kwang-Suk Yoo, Sung-Won Joe, Yong-Seog Kim, "Plasma Display Panel and a driving Method Thereof," in SID '03 Digest, pp. 462-465, 2003.
- [5] Keiichi Betsui et al., "High-resolution Plasma Display Panel (PDP)," FUJITSU Sci. Tech. J. 35, 2, p. 229, December 1999.
- [6] C. Koshio, et al., "New high luminance 50" ac-PDPs with an Improved Panel Structure using T-shaped Electrodes & Waffle structure Ribs," in Proc. IDW '01, pp. 781-784, 2001.
- [7] M. Kasahara, et al., "New Drive System for PDPs with Improved Image Quality : Plasma AI," in SID '99 Digest, pp. 158-161, 1999.
- [8] Larry F. Weber, U.S. Patent, 5 745 086, Apr. 28, 1998.
- [9] Tsutae Shinoda, Heiju Uchiike, " Low-Voltage Operated AC Plasma-Display Panels," IEEE Trans. on Electron Dev., Vol. ED-26, No. 8, pp. 1163-1167, 1979.
- [10] M. O. Abeofotoh, "On the Study of the Operation Voltages of AC Plasma Display Panel," IEEE Trans. on Electron Dev., Vol ED-29, No. 3, pp. 247-253, 1982.
- [11] H. Tolner, "The Physics and Processing of Exo-emission in MgO," in IDW '06 Digest, pp. 333-336, 2006.
- [12] Yasushi Motoyama, Toshiharu Kurauchi, "SrCaO Protective Layer for High-Efficiency PDPs," in SID '06 Digest, pp. 1384-1387, 2006.
- [13] H. Asai, S. Mori, K. Sato, S. Ajisaka, A. Oku, K. Ikesue, S. Mori, K. Tanaka, N. Kikuchi, M. Iijima,

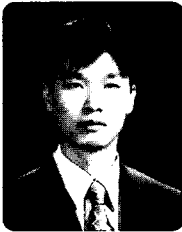
M. Kobayashi, S. Sakamoto, I. Sumita, "Discharge Characteristics of a New Structure AC-PDP Using Thick Film Ceramic Sheet Technology," in SID '05 Digest, pp. 210-213, 2005.

[14] Taiichiro Kurita, "Temporal Image Artifacts on PDPs and Their Improvement Methods," in Proc. IDW '01, pp. 857-860, 2001.

[15] M. Kasahara, et al., "New Drive System for PDPs with Improved Image Quality : Plasma AI," in SID '99 Digest, pp. 158-161, 1999.

[16] Min-Suk Lee, Yury Matulevich, Jong-Seo Choi, Suk-Ki Kim, Jae-Hyuk Kim, Soon-Sung Suh, and Dong-Sik Zang, "Correlation between Wall Charge of a MgO Film and Discharge Delay Time," in SID '05 Digest, pp. 1232-1235, 2005.

저|자|약|력



성 명 : 김중균

◆ 학 력

- 1994년
서울대 전기공학과 공학사
- 1996년
서울대 대학원 전기공학과 공학 석사
- 2001년
서울대 대학원 전기공학과 공학 박사

◆ 경 력

- 2001년 - 2004년
LG전자 PDP사업부 선임연구원
- 2004년 - 현재
한경대 전기공학과 교수

