

Single Step PFC 컨버터(1)

김광태 <부산정보대학 교수>

1 컨버터의 입력전류와 역할

우리는 일상생활에 많은 전자기기(電子機器)들을 사용하고 있다. 이러한 기기는 외부적으로 볼 때 교류(交流)를 사용하는 것처럼 보이지만, 내부적으로는 교류를 직류(直流)로 바꾸는 변환장치인 정류회로(rectifier circuit)를 가지고 있다. 정류회로는 응용분야와 용도에 따라 다이오드나 SCR을 사용하여 다양하게 설계되고 있다. 가장 보편적으로 사용되는 정류회로는 그림 1과 같이 완전한 직류를 만들기 위해서 정류용 다이오드 다음 단계에 콘덴서를 이용한 평활회로(平滑回路)를 설치한다.

그림 1은 단상 반파 정류회로 또는 콘덴서 입력형 정류회로라 한다. 단상 반파 정류회로는 리플이 많아서 실용상 문제가 있으나 정류회로를 이해하는 데는 아주 유용하다. 따라서 이 회로를 보기로 설명한다. 콘덴서 입력형 정류회로의 특징은 콘덴서를 매개체로 에너지를 전달한다. 먼저 콘덴서에 전압 에너지를 충전(充電)하고, 충전된 에너지를 다시 부하에 방전(放電)하는 방식으로 전력(電力) 에너지를 부하에 전달하게 된다. 전원에서 콘덴서에 에너지가 전송되는 충전동작은 피크치를 갖는 충전전류(充電電流)가 흐르게 되는 결점을 갖게 된다.

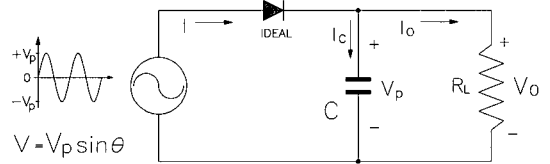


그림 1. 다이오드를 사용한 단상반파 정류회로

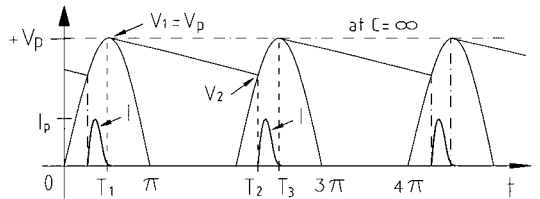


그림 2. 정류회로의 입력전류 파형

그림 2는 이때 흐르는 전류파형(電流波形)을 보여 준다. 이 전류의 특징은 그림에서 보는 것과 같이 큰 피크치를 갖는 펄스성 전류이면서, 전압에 대하여 뒤진 역할을 갖고 있음을 알 수 있다. 입력전류가 펄스성 전류라는 것은 전류파형이 찌그러지고, 주변 전자기기에 대하여 전도성 및 방사성 전자장해를 미친다는 것을 의미한다. 콘덴서 입력형 정류기의 용량이 크면 펄스성 정류도 크질 것이므로 전체 시스템은 이러한 펄스성 전류로 인하여 고조파 장애의 증가하고 기본과 역률이 저하 할 것이다. 그리고 전력손실 증가

로 효율이 저하하게 될 것이다.

이러한 전류는 같은 전원에 연결된 다른 기기에 EMI 장애를 일으키는 것은 물론 전원 라인에 접속된 진상 콘덴서의 경우 큰 고조파 전류가 흐르게 되어 라인의 손실이 증가하고, 트랜스의 파워레벨이 저하하는 등 악영향을 수반하게 된다. 최근 이러한 요소는 컴퓨터와 가전기기뿐 아니라 생명을 다루는 전자 의료기기의 사용에 양질의 안정된 전력을 공급하는데 큰 장애를 일으키는 원인이 되고 있으므로 정류회로의 중요성에 대한 인식증대와 함께 이러한 결함을 개선하는 연구가 확대되고 있다.

2. PFC 제어와 컨버터

2.1 개요

콘덴서 입력형 정류회로의 이러한 결점을 개선하기 위하여 교류 입력측에 큰 용량의 L-C 필터를 사용하게 되었다. 이때 전력변환장치(電力變換裝置)는 부피가 커지고(大形, 重量), 고가(高價)가 되므로 기술적 경제적 측면에서 바람직하지 못한 결과를 초래하게 되었다. 정류회로의 입력전류 피크치를 감소시켜 입

력전류를 정현파로 유지하고, 역률(力率, power factor)을 100[%]가 되게 하는 것은 전자파(電磁波) 장애(障害)가 없는 고성능의 정류회로 설계에 있어서 매우 중요한 과제가 되었다.

이러한 인식이 확대되면서 1982년도에 International Electro-technical Commission에서 고조파(高調波) 전류에 대한 국제표준과 규격을 600[W] 이하의 용량에 대해서 IEC555-2와 같은 고조파 제한에 대한 기준을 정하게 되었다. 이는 전자장비의 전원장치(電源裝置)에서 발생하는 고조파에 대한 체계적인 평가와 전원공급환경의 상태를 보존하기 위한 국제표준이 되었고, 지금은 IEC 61000-3-2로 개정되어 사용되고 있다.

초기에는 제안된 기준에 맞추기 위하여 그림 3과 같이 전원부 전단에 추가적인 회로를 삽입하였다. 추가되는 회로방식에는 단순히 수동 EMI 필터를 사용하는 방법과 능동소자를 이용하는 방법이 사용되었다. 전자의 경우는 간단하다는 장점은 있으나 기본 주파수가 낮기 때문에 인덕턴스와 커패시터의 부피가 크지게 되었다. 따라서 정류부의 무게와 부피가 크지는 결과를 초래했으나 한계가 있기 때문에 저차 고조

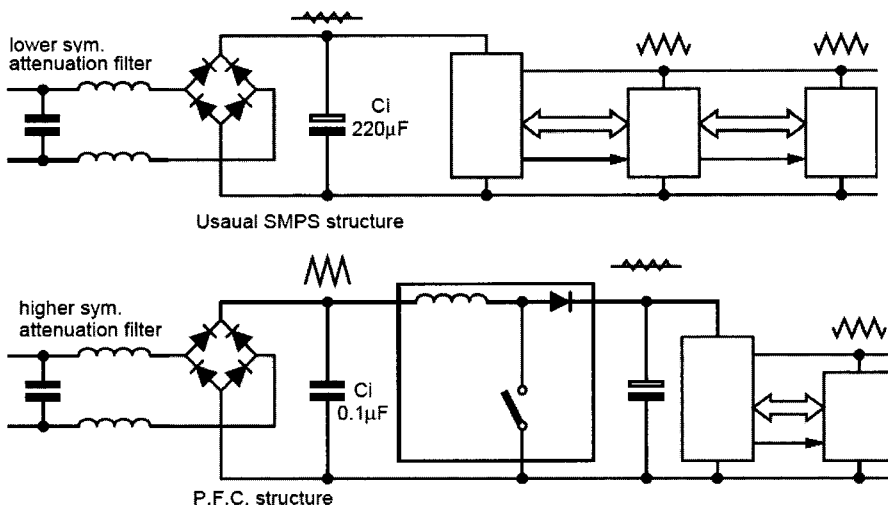


그림 3. 종래의 SMPS와 PFC 노이즈 감쇄 필터의 비교

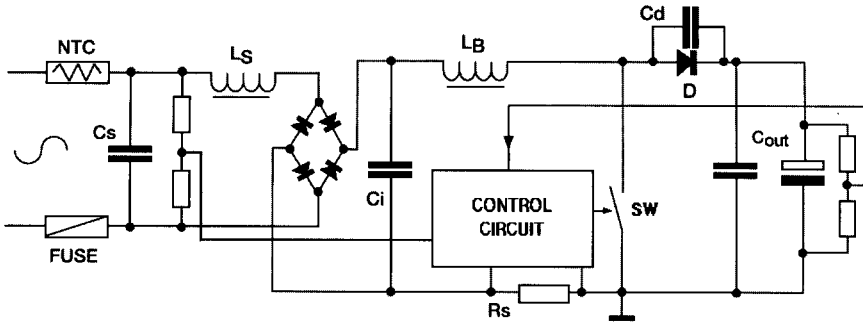


그림 4. 부스터 방식 PFC 기본회로

파의 필터링에는 한계를 가지게 되었다. 능동소자를 이용하여 입력전류를 정현파로 제어하고 역률을 보상하는 방법이 제안되었다. 이러한 방법을 총칭하여 PFC(power factor correction)라 한다. PFC에 관한 내용은 현재 각 메이커에서 전용 IC칩을 판매할 정도로 활성화되어 있다.

2.2 PFC 제어의 기본구조

단위 역률 보상형 ac-dc 컨버터는 절연형과 비절연형으로 대별된다. 비절연형의 경우 부스터 방식을 이용하여 단위역률 회로를 구성하는데 이를 비절연형 부스터 PFC 회로라 한다. 비절연 부스터 PFC의 주된 목적은 입력전류의 파형을 입력전압파형(기준파)에 일치시키는 동상의 정현파 전류를 만들고 일정한 직류출력전압(V_o)을 얻는 것이다. 전류제어의 원리는 폐루프 제어를 통하여 연속적으로 시비율을 조절하므로 입력전류의 순시값을 입력 기준전압에 추종시키는 것이다.

PFC 회로는 입·출력 사이의 절연상태에 따라 절연 PFC 및 비 절연 PFC로 분류되고, 아울러 제어방법에 따라 Voltage Follower와 Multiplier 방식으로 분류된다. PFC 컨버터는 PFC 기능을 갖고 절연된 dc 전원을 얻는 것이므로 간단하게 PFC와 절연형 dc-dc 컨버터의 결합을 생각할 수 있다. 따라서 PFC

컨버터는 PFC와 dc-dc 컨버터의 단순 결합한 형태로 이루어진 2단 방식과 이 두 기능을 하나의 스위치로 통합시킨 1단 방식으로 구분할 수 있다.

그림 4는 표준적으로 설명 가능한 PFC의 시스템 블록도이다. 그림 5는 그림 4에서 주회로 부분을 다시 작도한 것으로 부스터 컨버터와 일치한다는 것을 알 수 있다. 이 회로는 스위칭 제어방식을 포함하여 이후 설명할 PFC의 기본구조를 이해하고 설계하는데 중요한 내용을 포함하고 있다.

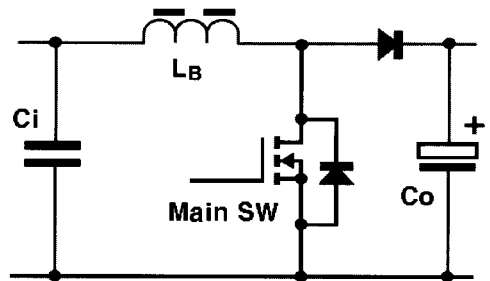


그림 5. 부스터 컨버터 기본회로

2.2.1 전류의 연속성

부스터 컨버터의 구조를 가진 그림 5의 주회로에서 리액터(L_s)는 전원과 직렬로 연결되어 있다. 이 리액터에 흐르는 전류는 PFC의 동작특성과 회로특성을 규정짓는 중요한 요소가 된다. 이 리액터에 흐르는 전

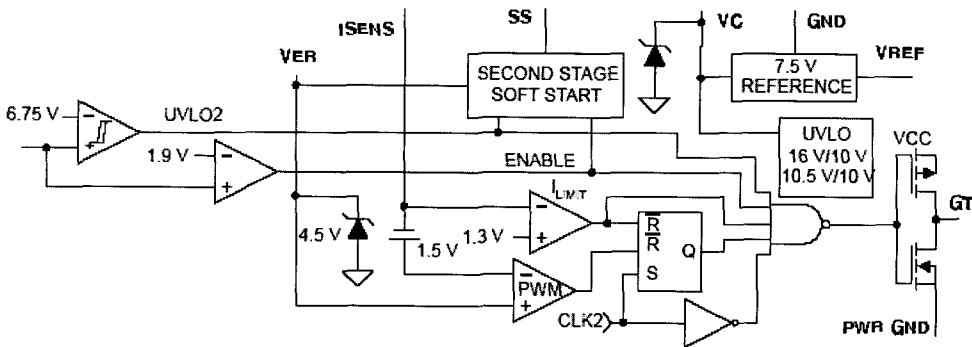


그림 6. Voltage Follower PFC 제어회로 개요도

류가 연속적일 때 (전류연속제어를 할 때) PFC는 Multiplier 방식 PFC가 되고, 전류가 불연속일 때 (전류불연속제어를 할 때) PFC는 Voltage Follower 방식 PFC가 된다. 리액터 전류는 특히 직렬 리액터의 크기와 스위칭 주파수를 포함한 스위칭 방법에 따라 결정된다.

예를 들어 직렬 리액터(L_B)의 크기에 의하여 L_B 를 통하여 흐르는 전류가 연속·불연속이 될 수 있고, 스위칭 방식에 의해서도 전류의 연속성이 결정된다. 대상부하가 소용량이라면 대개 L_B 의 값을 적게 하고, 전류불연속으로 설계할 것이다. 이에 따른 제어방식도 일치해야 하므로 제어회로도 간단하게 될 것이다. 이때 그림 4의 PFC는 Voltage Follower PFC로 분류될 것이다. 그러나 대상부하가 대용량이라면, L_B 를 크게 할 것이고, L_B 에 흐르는 전류는 연속적이 될 것이므로 그림 4의 PFC 회로는 Multiplier 방식의 PFC가 될 것이다. 제어회로도 이에 부합되게 복잡하게 될 것이다.

2.2.2 VF-PFC 제어와 DCM

그림 6은 대표적인 VF-PFC(Voltage Follower PFC) 제어회로 블록도이다. 제시된 제어회로 블록은 여러 가지 기능을 갖기 위해서 다소 복잡하게 되었으나 전류 불연속 모드로 동작시키면, 입력전류나 전

압을 검출(sensing)하지 않고도 일정한 시비율(duty ratio)로서 주 스위칭 소자를 스위칭 제어하기만 하면, 입력전류의 피크값이 정현파가 되도록 제어하는 것이 가능하다. 따라서 제어회로 구성이 간단하고, 응답특성도 매우 빠른 특징을 갖는다. 제어회로는 PFC 전용칩을 사용하지 않아도 되고, 저가의 제어회로 설계가 가능하다.

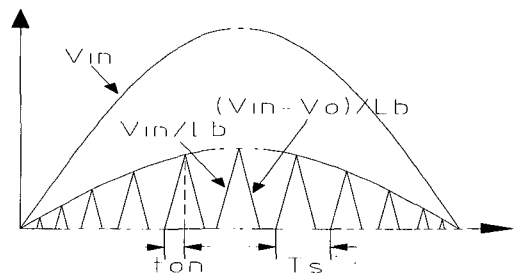


그림 7. DCM 모드의 전류파형

이때 주회로의 직렬 리액터(L_B)는 소용량으로 설계되고, 전류는 그림 7과 같이 불연속으로 흐르게 된다. VF-PFC는 그림의 파형과 같이 입력전류가 불연속속모드로 제어되기 때문에 DCM(discontinuous controlled method)방식이라 한다. 제어의 특징과 결과는 입력전류의 피크값이 입력전압을 추종되며 따라서 입력전류의 평균값은 저절로 정현파가 된다. 제

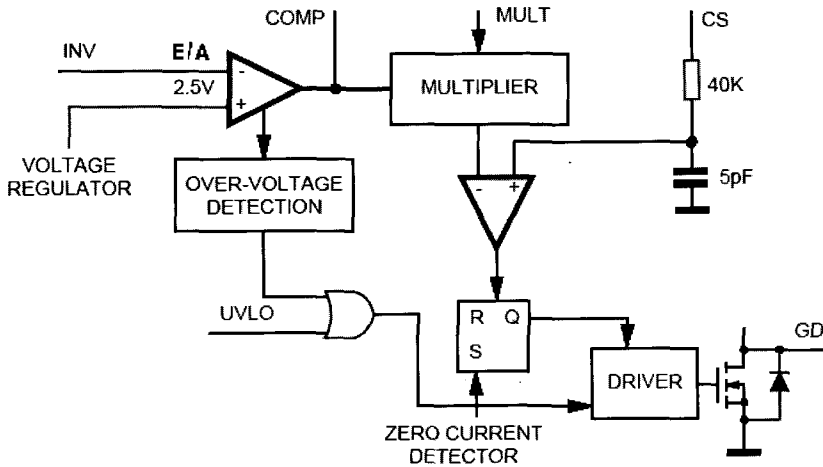


그림 8. Multiplier PFC 제어회로 개요도

여기 구성이 간단하지만, 필터링 회로를 사용해도 입력전류파형에 왜곡이 생겨 완전한 정현파가 되지 않는다. 그리고 전류의 피크치가 너무 커서 변압기에 고열이 발생하고 스위치의 정격사용에 제한이 있기 때문에 이 방식은 100[W]급 이하의 소용량에 주로 이용되는 방식이다. 그러나 이러한 방식은 입력측의 노이즈 필터(그림 6에서 $L_s \leftrightarrow C_s$ 를 중심으로 한 회로)의 부담이 크지게 된다.

2.2.3 Multiplier PFC 제어와 CCM

그림 4의 회로에서 제어회로(control circuit) 부분을 그림 8의 블록도와 같이 설계하면, 그림 4의 PFC는 Multiplier PFC로 동작하게 되고 전류는 연속적으로 흐른다. 이때 리액터로 흐르는 전류가 연속적으로 흐르기 때문에 CCM(continuous controlled method)이라 한다. CCM에서 제어는 입력전류가 단위역률의 정현파가 되도록 주 소자의 스위칭 시비율을 시간에 따라서 가변되게 제어한다.

이때 출력전압에 저주파 리플이 존재하고 응답특성이 느리지만 추종특성이 우수하다. 또한 입력전압과

출력전류 및 전압을 센싱해서 입력전류가 입력전압 파형을 추종하도록 제어루프를 두기 때문에 제어기 구성이 상당히 복잡하지만, 스위칭 특성이 양호하기 때문에 주로 100[W] 이상에 사용된다. 그림 8은 전류연속 모드로 동작하는 Multiplier 방식에서 입력전류와 전압파형을 보이고 있다.

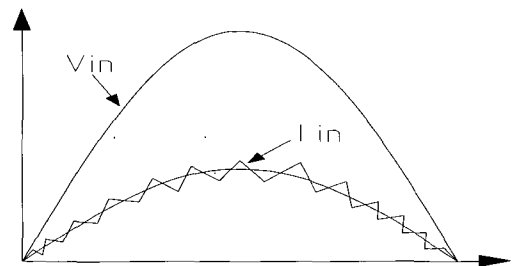


그림 9. CM 모드의 전류파형

CCM에서 제어회로는 입력전압(MULT)과 출력전류(CS)를 모두 검출하여 주 스위치를 제어한다. 입력전류는 평균전류 제어법, 히스테리시스 제어법 등을 사용하여 입력전압과 전류를 동위상으로 만들고, 정현적으로 제어할 수 있다. 그림 8에서 곱셈기

(multiplier)의 입력신호 명 'MULT'는 정류된 입력 전압이고, 오차 증폭기(E/A)의 입력신호 명 'INV'는 출력직류전압이다. 오차증폭기 출력전압 'COMP'는 곱셈기에서 'MULT'와 곱해진다. 곱해진 결과는 스위칭 전류신호와 비교된다.

승압(boost) 방식으로 설계된 PFC가 PFC 동작을 하기 위해서는 출력전압이 입력전압의 피크치 보다 커야 된다. 출력전압이 입력전압의 피크치 보다 낮게 될 경우는 PFC 동작을 할 수 없게 된다. 출력전압이 입력보다 커야된다는 것은 회로설계에 큰 제약이므로 단점이 될 수 있다.

2.3 PFC 컨버터의 기본구조

2.3.1 PFC와 절연 컨버터

앞에서 설명한 PFC는 컨버터의 입력전류를 단위 역률을 갖는 정현파 제어에 관한 내용이었다. 이를 위한 주회로의 구조는 부스터 컨버터 방식을 채용해야 가능했다. 그러나 제시된 부스터 컨버터는 dc 출력을 얻을 수 있지만, 비절연이고 출력이 항상 입력보다 높게되는 특징으로 실용상의 제약이 되었다. 따라서 특수한 분야를 제외하고는 PFC와 절연 컨버터를 하나로 묶어서 설계해야 유용성이 증가함을 알 수 있다.

PFC 후단(출력단)에 dc-dc 컨버터를 추가한다면, 간단하게 PFC 특성을 갖는 High PF dc-dc 컨

버터가 될 것이다. 이를 2단 방식(2-step)의 PFC dc-dc 컨버터 또는 2단 방식의 PFC 컨버터라 하고, 간단히 2단 방식 PFC(2-step PFC)라 한다. 2단 방식으로 설계하면, 전단에는 PFC용 주회로와 제어회로가 있고, 이어서 절연형 dc-dc 컨버터의 주회로와 제어회로가 별도로 구성되므로 회로가 복잡해지고, 부피가 커지며, 손실이 증가하고, 생산 단가가 상승하게 된다.

하나의 주 스위치(main switch)를 사용하여 PFC와 절연형 dc-dc 컨버터 동작이 가능한 회로에 대한 관심이 높아지게 되었다. 이를 단순히 1단 방식 PFC(Single step PFC)라 한다.

PFC와 결합되는 컨버터 형식은 flyback 컨버터, 또는 forward 컨버터, 절연형 액티브 클램프 플라이백 타입 컨버터 등 다양한 컨버터를 둘 수 있고, 이를 결합하고 제어하는 다양한 방법들이 연구되고 있다. 본 연구에서는 전술한 기존의 2단 방식 PFC에서 한 단계 발전된 1단 방식 PFC 절연형 dc-dc 컨버터에 관한 내용을 제시한다.

2.3.2 2단 방식 PFC 컨버터

단위 역률(unity power factor) 개선회로는 크게 단상과 삼상용으로 분류할 수 있다. 삼상 전원의 경우는 브리지 정류기와 소형의 LC 필터를 사용해도 90[%] 이상 역률을 개선할 수 있기 때문에 일반적인

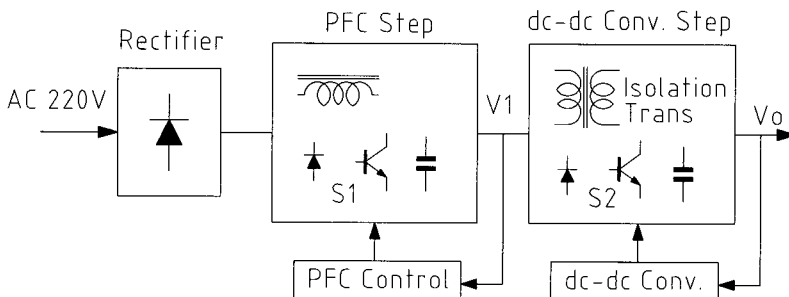


그림 10. 2단 방식 PFC의 개요도

로 역률 개선회로라면 단상 PFC를 의미한다. 2-단 방식(Two Stage)은 비절연형 PFC 회로를 이용하여 입력전류를 정현파 단위역률로 제어하고 일정한 dc 출력을 얻은 후 이를 다시 절연 트랜스를 갖는 dc-dc 컨버터를 사용하여 원하는 출력전압으로 제어하는 방식이다.

그림 10은 2단 방식 PFC 회로의 개요도이다. 그림에서 보는 것과 같이 이 방식의 컨버터는 역률 개선을 위한 회로부(주회로와 제어회로)와 절연형 dc-dc 컨버터를 제어하기 위한 회로부(주회로와 제어회로)가 독립적으로 구성되어 있다. 회로가 이중으로 구성되기 때문에 소자수가 많아지고, 부피가 커지게 되며, 전력변환 과정을 두 번 거치게 되므로 전력 변환 효율이 낮아지게 된다. 그 결과로 전체 시스템이 복잡하게 되고, 고가로 되는 등의 결점을 갖는다.

2.3.3 1단 방식 PFC 컨버터

그림 11은 1-단 방식의 PFC 절연형 dc-dc 컨버터의 개요도이다. 1-단 방식은 회로개선을 통하여 기존의 2-단 방식의 결점을 보완하므로 하나의 전력단으로 입력전류를 정현파 단위역률로 제어하고, 절연된 dc 출력전압을 제어한다. 전력단이 하나이므로 2-단 방식과 비교하여 회로가 간단하고, 시스템 부피의 감소되며, 전력변환 효율상승과 함께 원가 절감의 효과도 높인다. 최근 보다 안정된 1-단 방식 PFC 컨버터를 생산하기 위한 연구가 이루어지고 있다.

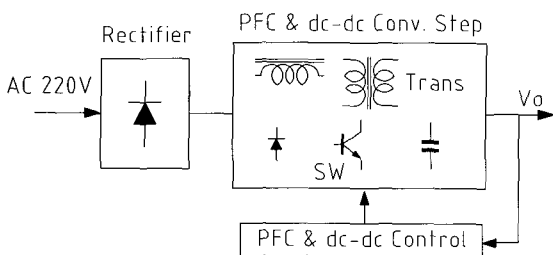


그림 11. 1단 방식 PFC의 개요도

3. Single Step PFC 컨버터

3.1 Single Step PFC 시스템

Single step PFC 컨버터의 설계와 동작특성에 관련된 내용은 대표적인 1-step PFC 컨버터인 ST Micro-electronics사의 L6561을 기준으로 설명한다. 그림 12는 ST Micro-electronics사의 L6561에 의해서 제어되는 Single Step PFC 컨버터 시스템 개요도이다. 회로는 일단 PFC 플라이백 컨버터의 구조를 가지고 있음을 알 수 있다.

그림 12에서 입력 콘덴서(CIN)의 용량은 매우 적기 때문에 정류된 파형은 입력전압의 정현파와 일치한다고 생각해도 좋다. 따라서 제어는 전원 주파수의 2배의 리플 주파수에 대하여 동작할 것이다. 그리고 회로의 장점은 다음과 같이 요약할 수 있다.

- (1) 주어진 동일한 전력정격에서 입력 캐패시턴스는 1/200이 된다. 따라서 브리지 정류 다음단에 부피가 크고 비싼 고전압 전해 콘덴서를 없애고, 작고 값이 싼 필름 콘덴서로 대체할 수 있기 때문에 소형 경량 저가이면서 고성능의 전원부 설계가 가능하다.
- (2) 정현파 전류에 의한 고역률(High PF) 동작은 고주파 스위칭에 의한 과도적인 스위칭 동작(transition mode: TM)의 경우는 MOSFET의 턴-온 손실을 저감시킨다. 그리고 중(重)부하에서는 90[%] 이상의 효율을 높일 수 있다. 따라서 히트싱크가 적어진다.
- (3) 부품 수(數)가 적기 때문에 회로설계에서 생산에 이르기까지 전반적으로 간단하게 진행되고, 특히 비용부담이 큰 공정인 부품 조립 시 조립 비용을 줄일 수 있는 장점을 갖는다.
- (4) 제안된 제어회로의 starter-up 저항과 제어회로 자체에서 소비되는 전력을 최소화하였다. 따라서 제어회로에서 자체전력소모가 적기 때

문에 경부하 효율이 상승하는 효과가 있다. 그리고 제어회로를 enable 및 disable할 수 있는 기능을 가지고 있으며 이를 이용하여 과전압 보호기능 등 제어회로의 부수적인 성능을 높일 수 있다.

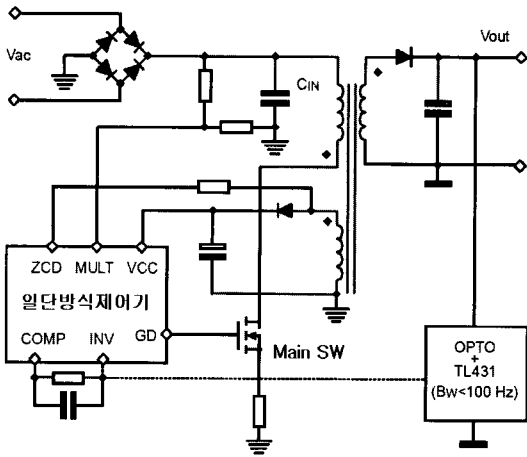


그림 11. 일단방식 L6561 PFC 컨버터 개요도

3.2 제어회로 구조

그림 12는 그림 11의 1-step PFC 컨버터의 제어회로 블록도이다. 이 회로를 분석하므로 회로의 동작을 이해하고 구체적인 회로정수를 정할 수 있다. 고속 스위칭 동작을 설명하는 TM(transition mode)에서 시작하여 고역률(高力率) 플라이백 컨버터를 설계하기 위한 중요한 내용과 함께 수식들을 점검하고, 수식을 사용하여 중요 파라메타들을 계산하고자 한다. 제어회로 동작과 설계와 관련된 내용은 별도로 설명하고자 한다. 그리고 해석을 용이하게 하기 위하여 다음을 가정한다.

- (1) 곱셈기의 입력 "MULT"는 배율기에 의해서 제어기가 처리할 수 있는 레벨로 분할된 전원 전압이다. 이때 라인전압(line voltage)은 완전한 정현파이고, 브리지 정류회로는 이상적이라 한다.

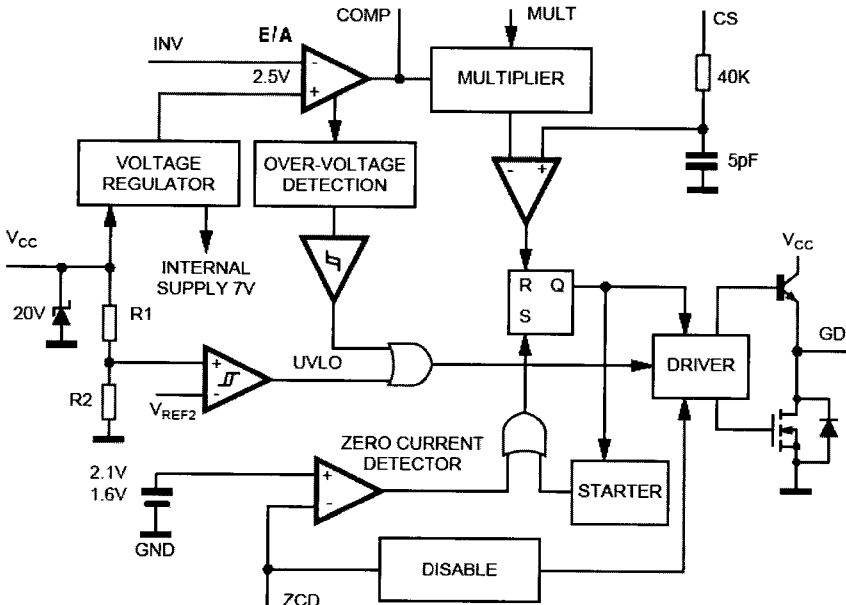


그림 12. 제어회로의 블록도

기술해설:

$$V_{in}(t) = V_{pk} \cdot |\sin(2 \cdot \pi \cdot f_L \cdot t)| \quad (1)$$

여기서 : V_{pk} 는 라인전압의 피크치를 말한다.
 피크치는 실효치(RMS)의 $\sqrt{2}$ 배와 같다.
 f_L 은 라인 주파수이고 60(Hz)라 한다.

- (2) 블록도에서 "COMP"는 에러 증폭기(E/A)의 출력신호(V_{comp})이다. 이 출력신호는 주어진 라인 반 사이클 동안 일정하다.
- (3) 제안된 컨버터에 사용되는 절연 변압기의 효율은 1이며, 2차를 비롯한 모든 권선은 상호 완전히 결합되어 있다고 가정한다.
- (4) 회로에서 "ZCD(Zero Current Detection)"는 외부에서 영전류를 검출하여 처리한다. 그리고 컨버터는 연속과 불연속 CCM(Current Conduction Mode) 사이의 범위에서 정확히 동작한다. 전류를 표시하면 식 (2)와 같다.

$$I_{pkp}(t) = I_{pkp} \cdot |\sin(2 \cdot \pi \cdot f_L \cdot t)| \quad (2)$$

피크 2차 전류는 1차 전류에 정비례하며 변압기의 1차와 2차의 권선비 n 에 따라 달라질 것이므로 다음과 같이 쓸 수 있다. 즉

$$I_{pks}(t) = n \cdot I_{pkp}(t)$$

3.3 스위칭 시간과 통류율

전력용 주 스위치의 ON 시간은 식 (3)과 같다.

$$T_{ON} = \frac{L_P \cdot I_{PKP}(\theta)}{V_{in}(\theta)} = \frac{L_P \cdot I_{PKP}}{V_{PK}} \quad (3)$$

여기서 : L_P 는 변압기 1차 권선의 인덕턴스이다.

OFF 시간을 계산하면 다음과 같다.

$$T_{OFF} \frac{L_S \cdot I_{PKP}(\theta)}{(V_{out} + V_f)} = \frac{\frac{L_P}{n^2} \cdot n \cdot I_{PKP}(\theta)}{(V_{out} + V_f)}$$

$$= \frac{L_P \cdot I_{PKP} \cdot |\sin(\theta)|}{n \cdot (V_{out} + V_f)} \quad (4)$$

여기서 : L_S 는 2차 권선의 인덕턴스이다.
 $I_{PKS}(\theta)$ 는 2차 전류의 최대치이다.

V_{out} 은(DC값을 조절할 수 있는 것으로 추측되는) 컨버터의 출력전압이고, V_f 는 출력 캐치 다이오드에서의 순방향 전압강하이다. 시스템이 TM에서 동작하므로 ON과 OFF시간의 합은 스위칭 주기와 같다.

$$T = T_{ON} + T_{OFF} = \frac{L_P \cdot I_{PKP}}{V_{PK}} \cdot [1 + \frac{V_{PK}}{V_R} \cdot |\sin(\theta)|] \quad (5)$$

여기서 : $V_R = n \cdot (V_{out} + V_f)$ 이며 전류전압(reflected voltage)을 말한다.

스위칭 주파수 $f_{sw} = T^{-1}$ 이므로

스위칭 주파수는 라인전압의 순시값에 따라 변하게 될 것이고 다음과 같다.

$$f_{sw} = \frac{V_{PK}}{L_P \cdot I_{PKP}} \cdot \frac{1}{1 + \frac{V_{PK}}{V_R} \cdot |\sin(\theta)|}$$

$\sin(\theta) = 1$ 일때 즉, 정현파의 피크(치)에서 그 최소값에 이르게 된다.

$$f_{swmin} = \frac{V_{PK}}{L_P \cdot I_{PKP}} \cdot \frac{1}{1 + \frac{V_{PK}}{V_P}} \quad (6)$$

최소 라인전압에서 계산된 이 값은 정확한 TM 동작을 확보하기 위해 제어회로의 내부 스타터의 최대값(=14(KHz))보다 커야 한다. 이 요구를 달성하기

위해 1차 인덕턴스 L_p 는(상한을 초과 하지 않고) 적당히 선정되어야 한다. 사실 트랜스의 크기를 최소화 하기 위해 최소의 주파수가 보통 15(KHz)보다 아주 높게 즉, 25~30(KHz) 또는 그 이상으로 선택되며 L_p 값은 그 허용치가 엄격할 필요가 없다.

스위칭 주기와 ON 시간과 비를 나타내는 듀티 사이클(duty cycle)은 (Toff의 변화 때문에) 당연히 순간적인 선전압에 따라 변할 것이므로 식 (22)를 식 (24)로 나눔으로써 구할 수 있다.

$$D = \frac{T_{ON}}{T} = \frac{1}{I \cdot \frac{V_{PK}}{V_R} \cdot |\sin(\theta)|} \quad (7)$$

식 (3)과 식 (4)는 특히 고입력 전압에서 I_{PKP} 가 0이 되면(부하 제로 조건), Ton과 T가 각각 자유자재로 짧아질 수 있다는 것을 보여준다. 실제 동작에서 Ton은 최소값 이하는 될 수 없으므로 이에 따라 스위칭 주기도 마찬가지로 일정하다. 이 최소값(대표적으로 0.4~0.5[μ s])은 제어회로의 내부지연과 MOSFET의 턴 오프 지연에 의해서 생긴다.

듀티비가 최소치에 도달되면, 각 사이클마다 출력(전송)되는 에너지는 부하가 요구하는 시간을 초과하게 될 것이다. 따라서 제어는 이 시간 동안 에너지 균형을 유지하기 위해 몇 사이클을 건너뛰게 될 것이다.

이때 제어회로는 새로운 스위칭 사이클로서 제어를 시작할 것이다. 무엇인가 비슷한 것이 듀티 사이클에 물론 적용되는데, 그것은 $\theta=0$ 일 때 즉, 주 전압 제로 교차점에 있을 때 식 (25a)이 1이 됨을 예측할 수 있게 해준다. 전체에 걸친 동작에서 그 효과는 무시될 수 있다. 왜냐하면 제로 크로싱 점(또는 부근)에서 처리된 에너지는 매우 적기 때문이다. 다음에서 라인 피크 전압인 V_{PK} 와 전류전압(VR) 사이의 비는 K_v 로 표시될 것이다.

$$K_v = \frac{V_{PK}}{V_R} \quad (8)$$

3.4 에너지 전송

통류율과는 별도로 스위칭 시간 관계에서 표시되는 모든 양들은 through-put 전력에 따라 달라지며, 위 방정식에서 1차 전압의 정현파의 피크에서 발생하는 1차 피크 전류인 I_{PKP} 로 나타나 있다. 다음 관계들은 입력전력(Pin)에 대한 1차 전류 피크치(I_{PKP})를 관련 지워주며 이 둘은 모두 시간 관계를 명확히 해주고 회로를 순환하는 모든 전류를 계산하도록 해준다.

1차 전류 $I_p(t)$ 는 삼각형 모양을 하고 있으며, 그림 13에 보여진 어둡게 표시된 삼각파로 표시된 것처럼 스위치 ON 시간 동안만 흐른다. 식 (2)에서 앞서 언급된 것처럼 각 반사이클 동안 온 되는 삼각파의 높이는 공급전압의 순간치에 따라 변한다.

$$I_{PKP}(\theta) = I_{PKP} \cdot |\sin(\theta)| \quad (9)$$

폭은 일정하지만 식 (23)에서 주어진 가변 양에 의해 간격이 나타난다. 타임 스케일 상에서 1차를 보면 정류 브리지 아래로 흐르는 입력전류($I_{in}(\theta)$)는 스위칭 사이클(그림 24에서 진하게 표시한 곡선)에 걸친 각 3각파의 평균치가 된다.

$$\begin{aligned} I_{in}(\theta) &= \frac{1}{2} \cdot I_{PKP}(\theta) \cdot D \\ &= \frac{1}{2} \cdot I_{PKP} \cdot \frac{|\sin(\theta)|}{1 + K_v \cdot |\sin(\theta)|} \end{aligned} \quad (10)$$

이 함수는 그림 14 (a)에서 알 수 있는 것처럼 K_v 의 다른 값에 대한 공진 주파수(line 주파수)의 2배인 주기적인 우함수임을 알 수 있다. 그러나 브리지 정류회로이기 때문에 (-)가 아님을 알 수 있다.

역으로 메인으로부터 흐르는 전류는 그림 14에서 보인 것처럼 라인 주파수에서 식 (10)의 기수부가 될

기술해설

것이다. 실제로 필터링 동작은 정류 브리지로 거슬러 올라가는 전류의 스위칭 주파수 성분을 제거 시켜서 공급전압은 단지 평균치만을 볼 수 있다고 생각하는 것이 현실적이다.

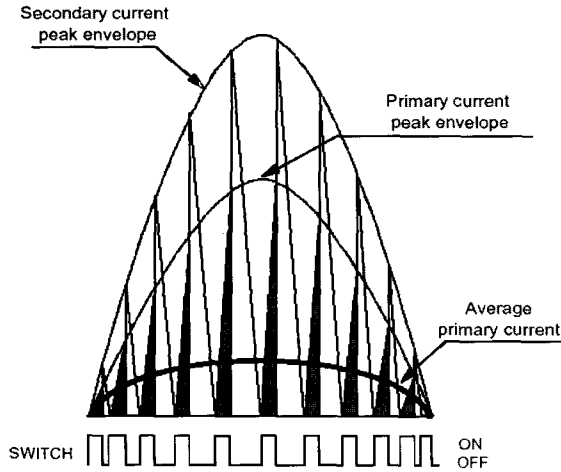
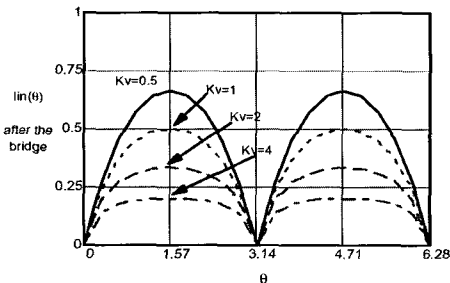
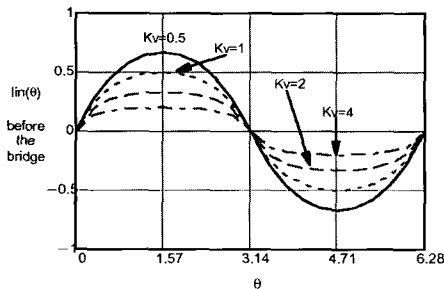


그림 13. 고역률 플라이백 전류파형



(a) 1차 전류



(b) 입력전류

그림 14. 1차 및 라인 전류

이 전류는 $K_V=0$ 에 대해 정현파가 될 수 있으나 K_V 가 증가할수록 이상적인 정현파로부터 찌그러질 것이다. K_V 가 0이 될 수 없으므로 이는 정류전압을 유한값으로 가도록 요구할 것이다. 플라이백 회로 구성은 부스터를 이용한 회로와는 달리 이상적인 경우에서도 역률 1이 되도록 허용하지 않는다.

다음 계산을 간단히 하기 위해서 θ 를 $\theta \in (0, \pi)$ 로 간주하고 정의에 의해 여러 가지 함수를 물리적인 역할에 따라 결정되는 절대치($\sin\theta$)를 기수나 우수를 어느 하나라고 가정하여 제거할 수 있다. 입력전력 P_{in} 은 라인 반 사이클에 걸쳐서 $V_{in}(\theta)$ 와 $I_{in}(\theta)$ 곱을 평균함으로써 계산된다.

$$I_{in} = \overline{V_{in}(\theta) \cdot I_{in}(\theta)}$$

$$= \frac{1}{2} \cdot V_{PK} \cdot I_{PKP} \cdot \frac{\overline{\sin^2(\theta)}}{1 + X \cdot \sin(\theta)} \quad (11)$$

여기서

$$F_2(x) = \frac{\overline{\sin^2(\theta)}}{1 + X \cdot \sin(\theta)} = \frac{1}{\pi} \cdot \int_0^\pi \frac{\sin^2(\theta)}{1 + X \cdot \sin(\theta)} d\theta \quad (12)$$

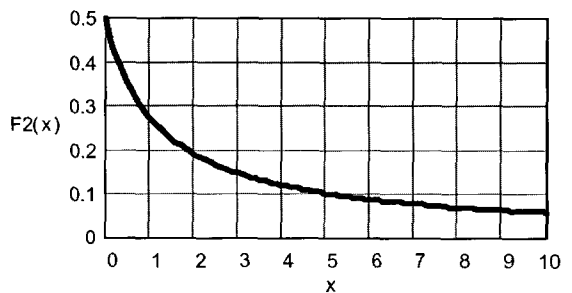


그림 15. 고역률 플라이백 특성함수 : $F_2(X)$ 곡선

위 식을 도입하면 좀더 향상된 결과를 얻을 수 있으며 그 변수 X 의 함수로서의 도해는 그림 15에 표시되어 있다. 비록 식 (12)의 적분에 근접한 식이 존재하지만 바로 쓸 수 있는 것이 아니다. 그래서 실질적으로 사용할 때는 가장 적합한 근사치를 공급하는 것이 더욱 편리하다.

$$F2(x) \approx \frac{0.5 + 1.4 \cdot 10^{-3} \cdot X}{1 + 0.815 \cdot X}$$

식 (12)를 고려하면 식 (10)으로부터 I_{PKP} 를 계산할 수 있다.

$$I_{PKP} = \frac{2 \cdot Pin}{V_{PK} \cdot F2(K_V)}$$

이것은 최소 주 전압에서 그 최대치를 가정할 수 있을 것이다. 1차 측에서의 전력손실을 개산하는데 유용한 일차 전류의 RMS의 합은 $I_p(t)$ 의 각 삼각파의 RMS를 검토하여 라인 주파수의 반 사이클에 걸쳐서 평균하여 계산할 수 있다.

$$\begin{aligned} I_{RMSp} &= \sqrt{\frac{1}{3} \cdot I_{pkp}^2(\theta) \cdot D} \\ &= I_{PKP} \cdot \sqrt{\frac{1}{3} \cdot \frac{\sin^2(\theta)}{1 + K_V \cdot \sin(\theta)}} \\ &= I_{PKP} \cdot \sqrt{\frac{F2(K_V)}{3}} \end{aligned} \quad (13)$$

1차 전류의 DC성분은 변압기에서 DC와 AC 손실을 구별하는데 유용하며, 라인 반 사이클에 걸친 $I_{in}(\theta)$ 의 평균치이다.

$$I_{DCp} = \overline{I_{in}(\theta)} = \frac{1}{2} \cdot I_{PKP} \cdot \frac{\overline{\sin(\theta)}}{1 + K_V \cdot \sin(\theta)} \quad (14)$$

또한

$$FI(X) = \frac{\overline{\sin(\theta)}}{1 + X \cdot \sin(\theta)} = \frac{1}{\pi} \cdot \int_0^\pi \frac{\sin(\theta)}{1 + X \cdot \sin(\theta)} d\theta$$

이므로 식 (14)는 다음과 같이 다시 쓸 수 있다.

$$I_{DCp} = \frac{1}{2} \cdot I_{PKP} \cdot FI(K_V)$$

또한 F1(X)에 대해서도 정확한 표현보다는 가장

적당한 근사식을 제공하는 것이 더욱 실용적이다.

$$FI(X) \approx \frac{0.637 + 4.6 \cdot 10^{-3} \cdot X}{1 + 0.729 \cdot X}$$

2차측 전류 $I_s(t)$ 에 대해서도 1차 측(그림 24에서 파형의 흰 부분)에 대해 보완적인 삼각파의 연속이다. 라인 주파수의 2배로 나타나는 주파수는 다시 스위칭 사이클에 걸친 평균이 될 것이다.

$$\begin{aligned} I_0(\theta) &= I_{PKS}(\theta) \cdot (1 - D) \\ &= \frac{1}{2} \cdot I_{pk} \cdot K_V \cdot \frac{\sin^2(\theta)}{1 + K_V \cdot \sin(\theta)} \end{aligned} \quad (15)$$

식 (10)의 일차 전류처럼 식 (15)도 (-)의 주기 우함수가 아니다. 가정 (3)에 의하면 I_{PKS} 는 $n \cdot I_{PKP}$ 와 같을 것이다(실제는 2차 피크전류치가 변압기의 손실과 다른 비 이상적인 것 때문에 $n \cdot I_{PKP}$ 보다 약간 적은). 더욱 사실적인 경우를 고찰하기 위해 설계 데이터의 하나인 컨버터의 출력전류인 I_{out} 의 DC값으로부터 I_{PKS} 를 유도하는 것이 가능하다. 식 (15)의 평균치를 반 사이클에 걸쳐서 I_{out} 과 같게 하면 I_{PKS} 를 얻을 수 있다.

$$I_{PKS} = \frac{2 \cdot I_{out}}{K_V \cdot F2(K_V)}$$

2차 전류의 실효치 합은 다음과 같이 계산된다.

$$\begin{aligned} I_{RMSs} &= \sqrt{\frac{1}{3} \cdot I_{pk}^2(\theta) \cdot (1 - D)} \\ &= I_{PKS} \cdot \sqrt{\frac{K_V}{3} \cdot \frac{\sin^3(\theta)}{1 + K_V \cdot \sin(\theta)}} \end{aligned} \quad (16)$$

이제 고역률 플라이백의 제3특성 함수가 소개될 것이다.

기술해설

$$\begin{aligned} \text{즉 } F3(X) &= \frac{\overline{\sin^3(\theta)}}{I+X \cdot \sin(\theta)} \\ &= \frac{1}{\pi} \cdot \int_0^\pi \frac{\sin^3(\theta)}{I+X \cdot \sin(\theta)} d\theta \approx \frac{0.424+5.7 \cdot 10^{-4} \cdot X}{I+0.862 \cdot X} \end{aligned}$$

이 정의로 식 (16)은 다음과 같이 표현할 수 있다.
즉,

$$I_{RMSs} = I_{PKs} \cdot \sqrt{K_v \cdot \frac{F3(K_v)}{3}}$$

일차측과 2차측 모두에 대해서 전류의 AC성분은 일반적인 관계식으로 계산될 수 있다.

$$I_{ACi} = \sqrt{I_{RMSi}^2 - I_{DCi}^2} \quad (i = p, s)$$

3.5 역률과 THD

정현파 공급전압이라는 가정 하에, 역률 PF는 다음과 같이 표시된다.

$$\begin{aligned} PF &= \frac{\text{Real Input Power}}{\text{Apparent Input Power}} \\ &= \frac{V_{RMS} \cdot I_{RMSl}}{V_{RMS} \cdot I_{RMSin}} = \frac{I_{RMSl}}{I_{RMSin}} \end{aligned} \quad (17)$$

여기서 :

V_{RMS} 는 유효공급전압

I_{RMSl} 은 기본파의 유효값이다(이는 공급전압과 동상이다).

I_{RMSin} 은 파형 (26)의 입력전류의 유효값의 합이다.

I_{RMSl} 은 식 (33)의 분자로부터 간단히 계산된다.

$$I_{RMSl} = \frac{P_{in}}{V_{RMS}} = \sqrt{2} \cdot \frac{P_{in}}{V_{PK}} \quad (18)$$

$R_{RMSin} \neq I_{RMSp}$ 에 유의할 필요가 있다.

사실 식 (13)은 또한 스위칭 주파수에 기인하는 에너지기부를 포함하며 식 (17)(그러므로 I_{RMSin} 도 역시)은 공급주파수 양에만 관련이 있다.

$$\begin{aligned} I_{Sin} &= \sqrt{\overline{i_{in}^2(\theta)}} \\ &= \frac{1}{2} \cdot I_{PKp} \cdot \sqrt{\frac{1}{\pi} \cdot \int_0^\pi \left[\frac{\sin \theta}{1+K_v \cdot \sin(\theta)} \right]^2 d\theta} \end{aligned} \quad (19)$$

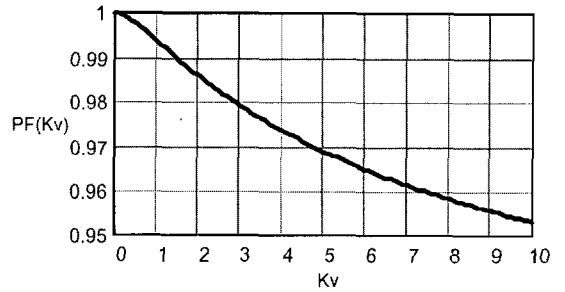


그림 16. 고역률 플라이백 컨버터의 이론적인 역률곡선

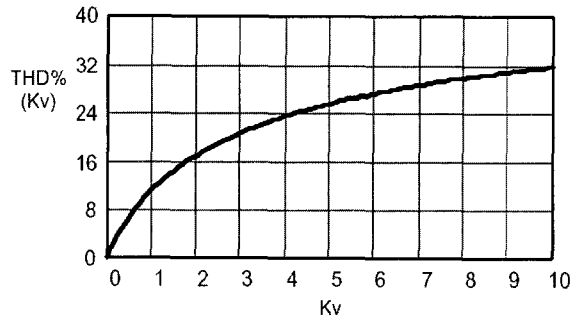


그림 17. Kv의 함수로 표현한 백분율 THD

식 (18)과 식 (19)를 식 (17)에 대입하면 PF(Kv)에만 의존한다 → Kv에 의해서만 결정된다. Kv만의 함수이다)의 이론적인 표현이 만들어진다. 그림 16에 표현된 그래프는 그것이 어떻게 1에 가까게 되는지를 보여준다. 실용적인 사용에 있어서 PF는 큰사적으로

$$PF(K_v) \approx 1 - 8.1 \cdot 10^{-3} \cdot K_v + 3.4 \cdot 10^{-4} \cdot K_v^2 \quad (20)$$

가장 기본적인 것인 수많은 비이상적인 것들은 특별히 낮은 부하와 높은 주 전압에서 식 (20)에 주어진 이론적인 값보다는 더 낮은 실제 역률을 얻는데 기여를 한다. 라인전류의 THD는 [%]로 다음과 같이 정의된다.

$$\text{THD}\% = 100 \cdot \frac{\sqrt{\sum_{2}^{\infty} I_{\text{RMS}n}^2}}{I_{\text{RMS1}}}$$

여기서 $I_{\text{RMS}1}$ 은 n차 고조파의 실효크기(진폭)이다. 여전히 입력전압이 이상적인 정현파라는 가정하에 THD는 다음 관계에 의한 PF와 관련이 있다.

$$\text{THD}\% = 100 \cdot \sqrt{\frac{1}{\text{PF}^2} - 1}$$

그림 17은 Kv에 의해서 THD[%]가 변하는 것을 보여준다. 주어진 reflected voltage 대해 공급전압이 점차 올라가면 THD가 어떻게 줄어드는지를 그림은 보여 준다.

※ Single Step PFC 컨버터(2)편은
2007년 6월호에 게재 예정입니다.

◇ 저 자 소 개 ◇



김광태(金光泰)

1952년 3월 1일생. 1983년 2월 경남대학교 공과대학 전기공학과 졸업. 1985년 2월 부산대학교 대학원 전기공학과(석사). 1993년 2월 부산대학교 대학원 전기공학과(박사). 현재 부산정보대학 전기자동차과 교수. 본 학회 평의원, 편수위원.

Tel. 051-330-7155, 330-7306

Fax. 051-334-7780

E-mail. kwang@bit.ac.kr