
TRS 중계기용 디지털기반 RF 제어 시스템의 구현

서 영 호*

Implementation of RF Controller based on Digital System for TRS Repeater

Young-Ho Seo*

본 연구는 2007년도 한성대학교 교내 연구비 지원과제임

요 약

본 논문에서는 유·무선 네트워킹을 지원하는 TRS 중계기의 전체적인 RF 시스템들을 디지털 방식으로 제어할 수 있는 고성능 병렬 제어 시스템을 구현하였다. 구현된 시스템은 순·역방향 LPA(Linear Power Amplifier), 순·역방향 LNA(Low Noise Amplifier), 채널카드, 직렬통신(RS-232), 유·무선 TCP/IP 통신의 제어를 담당하는 FPGA(Field Programmable Gate Array) 칩과 전체 시스템의 제어를 관장하는 마스터(Master) 마이크로프로세서, 순·역방향 스펙트럼 분석기(Spectrum Analyzer, SA)를 내장하여 현재 통신되고 있는 채널의 주파수 스펙트럼을 5KHz 단위의 해상도로 관찰할 수 있도록 하는 슬레이브 마이크로프로세서, 각각의 채널카드들을 개별적으로 감시하고 채널카드내의 주파수 합성기(Frequency Synthesizer)를 프로그래밍하기 위한 10개의 채널카드용 마이크로프로세서, 그리고 그 밖의 몇 가지 주변기기들과 회로들로 구성된다. 전체 시스템은 동작의 효율성과 병렬성을 비롯하여 구현의 적합성과 비용을 고려하여 H/W(Hardware) 및 S/W(Software) 부분으로 나누었고, H/W도 FPGA과 마이크로프로세서로 나누어서 최적화를 이루고자 노력하였다.

ABSTRACT

In this paper, we implemented high-performance concurrent control system which manages whole RF systems with digital type and communicates with remote station on both wire and wireless networking. It consists of FPGA (Field Programmable Gate Array) part which controls forward/reverse LPA (Linear Power Amplifier), forward/reverse LNA (Low Noise Amplifier), channel card, wire/wireless TCP/IP, etc, master microprocessor (AVR), which manages the whole control system, Slave microprocessor which communicates SA (Spectrum Analyzer) and observes frequency spectrum of each channel with the resolution of 5KHz, 10 channel card microprocessor which independently observes each channel card and sets frequency synthesizer in channel card, and other peripherals and logics. The whole system is divided to two parts of H/W (hardware) and S/W (software) considering operational efficiency and concurrency, and implementation and cost. H/W consists of FPGA and microprocessor. We expected the optimized operation through H/W and S/W co-design and hybrid H/W architecture.

키워드

TRS, Repeater, RF, FPGA, AVR, H/W

I. 서론

국민 생활 수준의 향상, 정보화 사회와 서비스 산업의 발달, 물류의 폭발적 증대 그리고 사회 안전망으로서의 국민의 안녕과 질서의 확보, 대규모 재난과 재해에 대한 적극적이고도 신속한 대응의 필요에 따라 무선통신 전반에 대한 사회적 요구가 급격히 증가하고 있으며 따라서 각국은 새로운 전파 자원의 확보와 기술의 개발에 비대한 관심과 노력을 경주하고 있다[1].

세계적으로 전파자원의 이용은 상업용, 공공 분야뿐만 아니라 과학 연구, 의료, 개인과 취미 생활에 이르기까지 다양한 계층의 수요를 유발하고 있으나 이에 대응하기 위한 전파 자원은 극히 한정되어 있다. 이의 해결을 위해 기존의 전파 자원을 새로운 시각에서 재분배하고 아울러 새로운 기술의 동비를 통한 가용 자원의 확대, 그리고 전파기술 발달에 대응한 새로운 주파수대의 개발 등 세 가지 부문에서의 탄력적이고도 유기적인 정책과 기술 개발이 추진되고 있다[2].

그 중 주파수 공용통신(Trunked Ratio System, TRS)은 산업용 및 공공 안전용 무선지령 통신 서비스로서 지속적인 기술 발전이 진행되고 있다. 이 TRS 통신은 그룹 통신, 공간 조직간 상호 운용성, 통신의 독립성, 생존성, 음성과 데이터의 통합과 주파수 이용 효율의 증대 등 재난 재해 및 공공 안전용 지령 통신을 가장 효율적으로 수행할 수 있는 무선통신 기술로서 각광을 받고 있으며 국내에서도 기관, 통신 사업자 민간분야에서 활발히 활용되고 있다[3].

미국과 일본 그리고 유럽 등은 이미 이 TRS 시스템에 대한 필요성을 일찍 간파하여 십수 년 전부터 국가적 차원에서 기술 개발과 시스템 요구기능 기준을 꾸준히 개발하여 왔으며 이동전화와 더불어 음성과 데이터를 통합한 이동통신 서비스의 중요한 한 분야를 차지하고 있다[4][5][6].

특히 각국 공통으로 국가의 공공 업무용 통신 시스템이 부처별 독자적 통신망으로 구축, 운용함으로써 예산이 과다 지출 될 QNs만 아니라 국가 비상시 및 긴급 재난 발생 시 효율적 대처가 곤란하다는 문제점이 오래전부터 지적되어 있다. 이와 같은 문제점들을 해결하기 위해 ITU를 비롯하여 미국, 유럽, 일본을 중심으로 몇 년 전부터 공공안전 및 방배 통신 시스템의 음성과 데이터를 통합한 기관, 시스템간 상호 운용성과 주파수 효율성, 그리

고 통신 보안성을 중심으로 한 주파수 통합 및 디지털화 움직임이 활발히 전개되고 있다[7]. 따라서 국내에서도 공공기관 및 행정통신망의 통합을 통한 효율적이고도 유기적인 통신망의 운용의 대안으로 주파수 공용화가 필요함이 2001년 정보통신부를 필두로 하여 문제가 제기되었고 소방 방재청이 2004년 말 국가통합지휘통신망을 구축하기로 결정하고 이에 대한 구체적인 추진 계획이 진행되고 있다[8][9].

본 논문에서는 TRS 중계기의 전체적인 RF 회로를 디지털 방식으로 제어할 수 있는 고성능 병렬 제어 시스템을 구현하였다. 본 논문은 이후 다음과 같이 구성된다. 먼저 2장에서 TRS 중계기가 무엇인지 소개하고 3장에서 제안한 디지털 방식의 RF 제어 시스템의 구조를 설명한다. 그리고 4장에서는 구현결과를 보인 후 5장에서 결론을 내린다.

II. TRS 중계기의 개요

TRS, 즉 주파수 공용 통신이라 함은 제한된 무선 주파수 채널을 다수의 이동 가입자가 통화요청 시에 필요한 채널을 할당해 주고 나머지 시간에는 여타 가입자에게 사용할 수 있도록 하여 주파수 채널을 최대한 활용하고 통화그룹 내부 또는 다른 그룹간 유기적 통신을 하도록 하기 위한 무선통신 시스템이다. 그러나 단순히 주파수의 공유만을 위하여 TRS 시스템을 사용하는 것은 아니며 다양한 통신 서비스를 제공하고 있다.

대표적인 통신 서비스로서는 그룹 통신이 있으며 이 그룹 통신은 경찰, 소방, 군 등 작전 수행을 위하여 지휘, 지령 등 다수의 소속 요원에게 음성 또는 데이터 정보를 동시에 상호 교환하는 것을 목적으로 한다. 또한 다수의 기지국과 교환국을 상호 연결하여 대규모의 네트워크를 구성함으로써 광역 EH는 국가 전체를 하나의 지령통신망으로 구성하여 운용할 수 있다. 여기서 이동전화와 구분되는 대표적인 차이점은 이동전화는 1대 1 통신을 위주로 하고 있으나 TRS는 일대 다수와의 그룹 통신을 수행한다는 점이 다르다.

TRS 시스템의 기본 구성요소는 각 제조사별로 차이는 있으나 기본적으로 기지국, 교환국, 단말기로 구성된다. 단일 기지국으로도 운영 가능하며 교환국에 다수의 기지국을 연결하거나 교환국과 교환국을 연결하여 대

규모의 망 구축도 가능하다. 그림 1은 단일기지국 TRS 시스템의 구성을 나타내었다. 기지국은 각 제조사별로 사용하는 용어는 다르나 무선 송수신을 담당하는 무선 채널과 각 무선채널의 신호제어와 음성 트래픽을 처리해 주는 트렁크 제어기, 각 단말기의 운영정보를 저장 및 관리하고 네트워크 관리를 담당하는 사이트 제어용 서버로 구성된다.

표 1. 이동전화와 TRS의 특징.

Table 1. Characteristics of mobile phone and TRS.

	이동전화	TRS
통신방식	2주파 복신	2주파 단신 (2주파 복신)
통신종류	일대일 통신 유선전화접속통신 SMS, 데이터통신	일대일, 다대일 통신 유선전화 접속통신 비상호출, 우선순위 통신 SMS, 데이터통신
통신가능범위	전국규모	전국/지역규모
단일통신반경	수백미터~수킬로	수킬로
복수통신권	기본	가능
혼선	없음	
주파수 활용도	높음	중간
접속시간	수십초	0.5초 이내
특징	무작위적 통신 우수한 통신 품질 넓은 통신 범위 전파활용도 우수 통신 가입자만 통신 가능	개별/그룹/전체 통화, SMS, 패킷 우수한 통신 품질 통신보안 신속한 통화(PIT) 장시간 연속통화 부적합 지령통신을 위한 단체, 기관 공공안전 통합 지령 통신망

여러 채널 중 1개의 채널은 특별히 제어채널로 지정되어 기지국 통화권역 내에 등록된 단말기로 또는 단말기로부터 호 접속요구, 채널당량, 해제, 단문메세지 전송 등의 제어 신호를 전송하며 각 단말기의 신호 동기화를 담당한다. 통화채널로는 호 요청에 의해 음성 채널 지정이 이루어지면 통화채널을 통하여 음성 신호를 전송하게 된다. TDMA (Time Division Mutiple Access) 방식의 경우는 1개의 채널에 4개의 Time Slot을 사용하여 주파수 이용효율을 높이고 있다. 본 논문에서 구현된 FDMA (Frequency Division Mutiple Access) 방식의 경우는 각 채널을 2개 혹은 4개의 주파수 밴드로 재분할한다. 제어채널의 제어신호 동기화 타임 프레임은 Slotted ALOHA 방식을 사용하여 단말기로부터의 랜덤 호 접속요구에 대해 효율적인 다중액세스 처리를 수행한다.

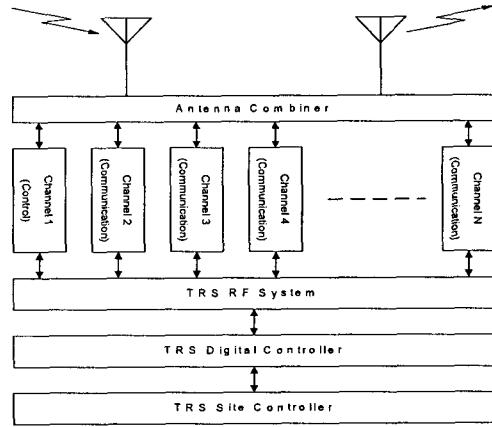


그림 1. 단일 기지국 TRS 시스템 구성도
Fig. 1. TRS system in unit station.

III. 제안한 제어 시스템의 구조

3.1. 시스템의 구성

전체 제어시스템의 구조는 최저비용에서 최대효율에 바탕을 두고 제안되었다. 그림 2와 같이 TRS 시스템을 구현하기 위하여 설계사양을 분석하고 먼저 H/W와 S/W 부분으로 구분하였다. 여기에서 H/W는 칩셋계 부분에 해당하고 S/W는 마이크로프로세서를 위한 펌웨어 (firmware)를 뜻한다. 또한 이들을 전체적으로 모니터링하고 외부적으로 제어할 수 있는 윈도우기반 응용 S/W가 필요하다. 이러한 응용 S/W는 현재 개발되고 있는 디지털 방식의 RF 중계기들에 필수적인 요소이다. H/W와 S/W는 구조적으로 최적화 과정을 거친 후에 각각 개별적으로 개발되었다. 이때 H/W와 S/W부분으로 구분하고 최적화 과정을 거치는 데 있어서 핵심적인 사항은 이러한 과정과 함께 두 부분이 동시에 검증될 수 있는 환경이 구축되었고, 테스트되었다. 각 부분들이 서로 통신을 하는 방식은 본 시스템을 위해 자체적으로 개발된 프로토콜에 따라서 이루어진다.

제안한 TRS 중계기의 RF시스템을 위한 디지털 방식의 제어시스템 구조를 그림 3에 나타내었다. 구현된 시스템은 순·역방향 LPA (Linear Power Amplifier), 순·역방향 LNA (Low Noise Amplifier), 채널카드, 직렬통신 (RS-232), 유/무선 TCP/IP 통신의 제어를 담당하는

FPGA (Field Programmable Gate Array) 칩과 전체 시스템의 제어를 관장하는 마스터 (Master) 마이크로프로세서, 순/역방향 스펙트럼 분석기(Spectrum Analyzer, SA)를 내장하여 현재 통신되고 있는 채널의 주파수 스펙트럼을 5KHz 단위의 해상도로 관찰할 수 있도록 하는 슬레이브 마이크로프로세서, 각각의 채널카드들을 개별적으로 감시하고 채널카드 내의 주파수 합성기(Frequency Synthesizer)를 프로그래밍하기 위한 10개의 채널카드용 마이크로프로세서, 그리고 그 밖의 몇 가지 주변기기들과 회로들로 구성된다.

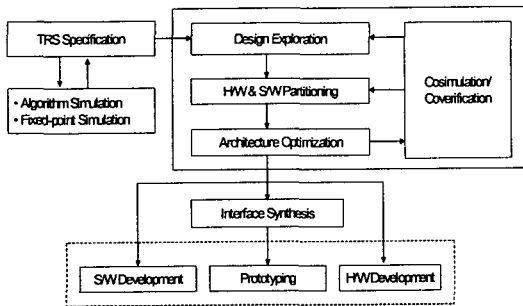


그림 2. H/W와 S/W의 통합 개발과정
Fig. 2. Codesign of H/W and S/W

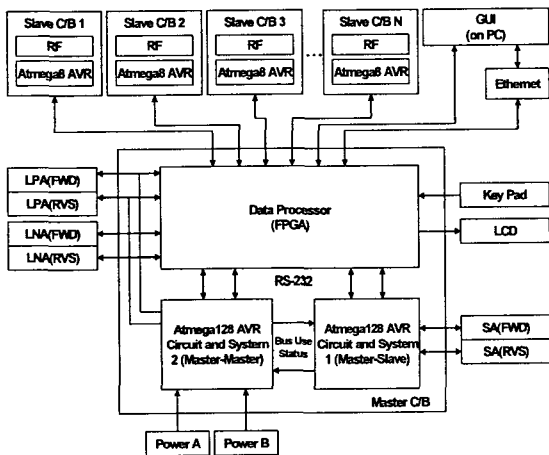


그림 3. 전체 제어시스템의 H/W 구조
Fig. 3. H/W architecture of whole system

TRS 증계기에는 정·역방향 LPA와 정·역방향 LNA가 존재하고 이들의 상태는 수시로 체크되어 RF 신호의 이상증폭, 고온, 및 발진을 비롯한 다양한 RF 시스

템들의 오동작들을 방지해야 한다. 이들은 응용 S/W 및 마스터 마이크로프로세서가 원하는 순간에 자신들의 정보를 전송할 수 있어야 한다. 이러한 동작은 FPGA를 통해서 수행된다. 또한 오동작들의 정상상태로 제어하기 위해서 제어신호들을 적절히 출력해야 하는데 마스터 마이크로프로세서로부터의 명령을 바탕으로 FPGA가 해당 신호를 출력한다. 이러한 FPGA 기반 경보제어 시스템의 구조를 그림 4에 나타내었다.

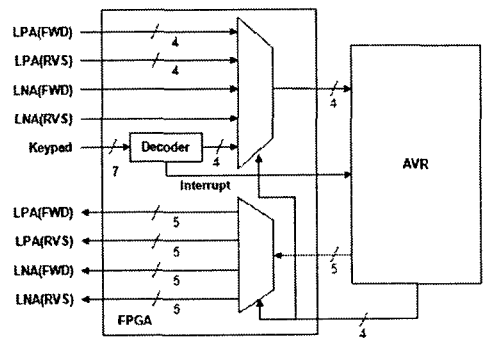


그림 4. FPGA 기반의 경보제어 시스템
Fig. 4. FPGA-based alarm control system

3.2. 동작

제어시스템의 동작은 순차, 병렬 그리고 인터럽트 동작으로 구성된다. 그림 5에 보이는 것과 같이 순차동작들은 병렬동작들을 포함하며 동작하고 이들과 동시에 인터럽트 동작이 발생한다. 아래에 제어동작 중 일부 핵심 동작을 정리하였다.

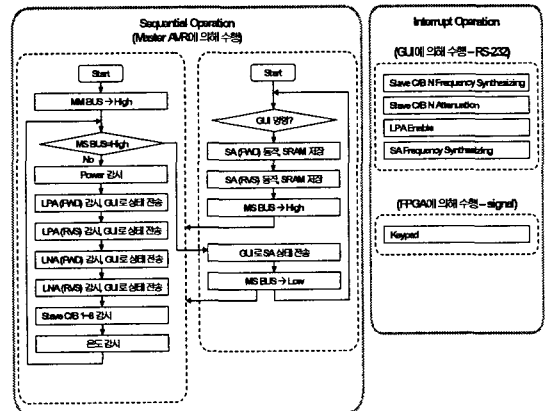


그림 5. 전체적인 동작순서

Fig. 5. Entire operational sequence

- 순차동작 - 호스트 송신, 경보처리 및 전송
- 병렬동작 - 경보감시, 전력제어(출력 자동감쇄), S/A (Spectrum Analyzer)
- 인터럽트동작 - 채널카드 F/S (Frequency Synthesizer), 호스트 수신

채널카드, SA, 호스트와의 통신, 그리고 그 밖의 다른 제어동작들은 병렬적으로 수행가능한데 그림 6 및 7과 같이 이는 FPGA에 의해 가능하다. 호스트는 TRS 제어기에 직접 연결될 수도 있고 유·무선 인터넷을 통하여 원격으로 연결될 수도 있다. FPGA는 이들 두 방법에 대해서 모두 수신이 가능하도록 포트를 열어둔다. 이는 언제 어느 방법으로 TRS 제어기가 호스트에 의해 호출될지 모르기 때문이다. TRS 제어기를 구성하는데 마이크로프로세서만을 사용한다면 호스트에 의해 명령을 수신되는 순간에는 인터럽트가 적용되므로 모든 제어동작이 멈추게 된다. 그러나 그림 7과 같이 FPGA를 사용함으로써 일단 개시된 제어동작들은 FPGA에 의해서 병렬적으로 수행될 수 있다. S/A는 5KHz 단위로 주파수영역에서 스펙트럼을 sweep하기 때문에 범위가 수 MHz에 해당한다면 상당히 오랜 시간을 동작해야 한다. 따라서 오른쪽의 슬레이브 프로세서가 담당하고 이 동작 역시 다른 제어동작들과 병렬적으로 수행된다. 호스트로의 송신은 그림 3에 나타나있는 "Bus Use Status" 신호를 상호간에 주고받으면서 버스 점유권을 교환한다.

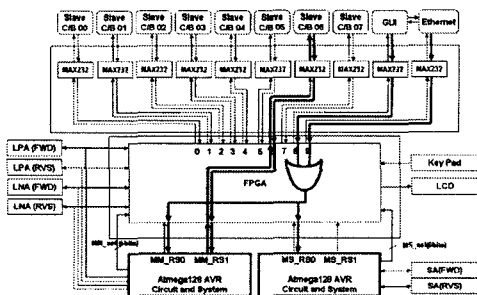


그림 6. 정상동작(채널) 및 명령대기 상태
Fig. 6. Normal operation (channel) and command waiting state

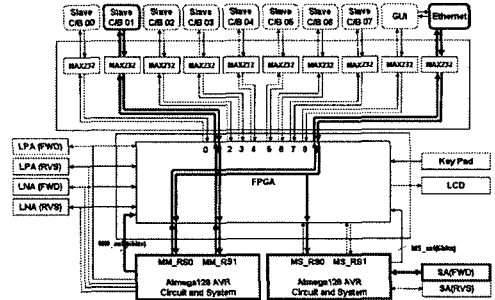


그림 7. 정상동작(채널, S/A) 및 응용 S/W의 명령상태
Fig. 7. Normal operation (channel, S/A) and command from application S/W

IV. 구현결과

제안한 시스템은 RF 시스템과 S/W 등과 함께 TRS 중계기를 구성한다. 그림 8은 구현한 시스템과의 통신을 통해 전체 TRS 중계기를 로컬방식 혹은 유·무선 인터넷 방식으로 제어할 수 있는 S/W를 나타낸다. 그림에서 위쪽 창은 Forward LPA의 S/A결과를 수신 받은 후 그래프로 나타낸 결과이고 아래쪽 창은 Reverse LPA의 결과에 해당한다. 그림에 나타난 결과는 실제 TRS 통신을 통해서 얻은 결과는 아니고 계측기들을 통해서 발생한 신호로 TRS 중계기를 동작시키고 이를 측정된 결과이다.

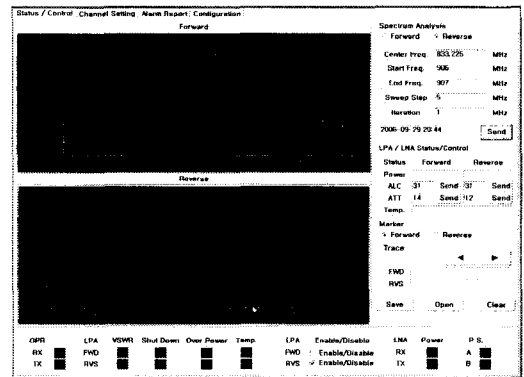


그림 8. 구현된 제어시스템의 원격제어 및 통신용 S/W
Fig. 8. Local control and communication S/W

구현된 TRS 제어 시스템은 RF 시스템과 함께 통합과정을 거쳐서 TRS 중계기를 구성하였다. 구성된 TRS 중계기는 표 2와 같은 특성을 가진다. 구성된 TRS 중계기의 사진을 그림 9에 나타내었다.

표 2. 구현한 TRS 중계기의 특성
Table 2. Characteristics of implemented TRS repeater

항목	특성
1 사용주파수	정·역방향 800MHz 대역 사용
2 전송대역폭	수 배가 단위
3 채널대역폭	수백 킬로 단위
4 송신기 출력	캐리어당 평균 수 와트 이상 dBm 단위로 출력가변조정
5 주파수 안정도	백분의 수 PPM
6 스프리어스 방사	이산방사: 약 30dBm 이하 광대역 잡음: 반송파 정격전력보다 70dBm 이하
7 상호혼변조	정·역방향 70dBm 이상
8 전파지연	1us 이내

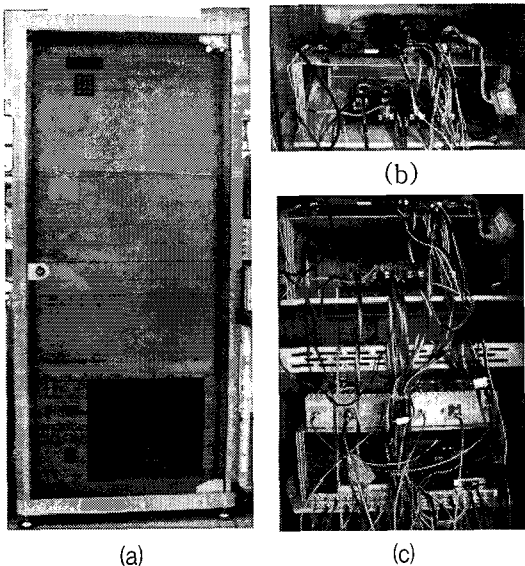


그림 9. 구현된 전체 시스템의 사진 (a) 전면 (b) 구현된 제어시스템 (c) RF시스템과 제어시스템.
Fig. 9. Photograph of the whole implemented system (a) front side (b) the implemented control system (c) RF and control system

그림 9의 (a)는 구현한 TRS 중계기의 전면을 보이고 있고 (b)는 제어시스템의 보드들을 나타낸다. 제어시스템은 프로세서들을 장착한 보드, FPGA를 장착한 보드, 그리고 네트워크처리용 보드로 구성된다. 그림 9의 (c)는 제어시스템과 RF 시스템 모두를 보이고 있는데 윗부분이 제어시스템이고 아래부분이 RF 시스템에 해당한다. FPGA는 Altera사의 FLEX10K 칩을 사용하였고 마이크로프로세서는 ATMEL사의 Atmega128과 Atmega8을 사용하였다.

V. 결 론

본 논문에서는 유/무선 네트워크를 지원하는 TRS 중계기의 전체적인 RF 시스템들을 디지털 방식으로 제어할 수 있는 고성능 병렬 제어 시스템을 구현하였다. 구현된 시스템은 순·역방향 LPA, 순·역방향 LNA, 채널카드, 직렬통신, FPGA 칩과 마이크로프로세서, 각각의 채널카드, 그리고 그 밖의 몇 가지 주변기기들과 회로들로 구성하였다. 본 연구를 통해서 제안되고 구현된 디지털 방식의 제어시스템은 추후에 다양한 TRS 중계기에 핵심 제어기로써 적용될 수 있을 것으로 사료되고 또한 CDMA, PCS, Wibro, 및 DMB 중계기 등의 다양한 응용분야에서 좋은 솔루션으로 사용될 수 있을 것으로 기대된다.

참고문헌

- [1] 한국무선국관리사업단, "국내 TRS 주파수의 효율적 분배 방안 모색", 1995. 8.
- [2] 한국무선국관리사업단, "국가 공공업무용 자가통신망 운영 개선방안 연구", 2001. 9.
- [3] 주파수이용정책연구개발위원회, "공공통신용 주파수 중장기 이용방안 연구", 2001. 11.
- [4] K. Zdunek, "Design considerations for trunked radio systems", Proc. of IEEE Vehicular Technology Conference, pp.194-201, Dallas, May 1986.
- [5] H.H. Hoang, R. Malhame, and G. Chan, "Traffic engineering of trunked land mobile radio dispatch systems", Proc. of IEEE Vehicular Technology Conference, pp.251-257, Dallas, May 1991.

- [6] Arthur Chrapkowski and Gary Grube, "Mobile trunked radio system design and simulation", Proc. of IEEE Vehicular Technology Conference, pp.245-250, Jul. 1991.
- [7] 송기홍 동의대 교수, "TRS 주파수 정책연구", 2005. 11
- [8] 한국 정보통신 기술 협회, "TETRA 표준", 2005. 4.
- [9] 이영환, "TRS 시스템 기술과 현황", 2006. 2.

저자소개



서 영 호(Young-Ho Seo)

1999년 2월 광운대학교 전자재료공학과
공학학사

2001년 2월 광운대학교 공학석사

2004년 8월 광운대학교 전자재료공학과 공학박사

2003년 6월~2004년 6월 한국전기연구원 연구원

2004년 12월~2005년 8월 유한대학 연구교수

2005년 9월~현재 한성대학교 전임강사

※관심분야: 2D/3D 영상 및 비디오 처리, 디지털 홀로그래, SoC 설계, 워터마킹/암호화