

논문 2007-44TC-7-3

CMRC(Compact Microwave Resonance Circuit) 구조를 적용한 고효율, 고선형성 Class-F 전력증폭기

(A Highly Efficiency, Highly linearity Class-F Power Amplifier Using CMRC Structure)

이 종 민*, 서 철 현**

(Chongmin Lee and Chulhun Seo)

요 약

본 논문은 일반적으로 고효율 특성을 가지고 있는 class-F 전력 증폭기의 출력 단에서 발생되는 2차 고조파 성분을 제거함으로 3차 IMD (Intermodulation distortion) 특성을 개선하였다. class-F 전력 증폭기의 경우 과부동 특성으로 인해 고효율을 얻을 수 있으나 선형성 측면에서는 많은 단점을 가지고 있다. 따라서 본 논문은 특별한 선형화 기술을 적용하지 않고 CMRC 구조를 적용하여 2차 고조파를 제거 하여 선형성을 나타내는 IMD 특성을 개선하였다. CMRC 구조의 경우 광대역 저지대역 특성을 가지고 있으며 PBG 구조 보다 작은 크기로 더 좋은 특성을 얻을 수 있다.

Abstract

In this paper, The 3rd-IMD of class-F power amplifier is improved using CMRC structure in order to remove the parasitic 2nd harmonic at the output load of class-F power amplifier. The total size is very small more than class-F power amplifier using PBG (Photonicband Gap) structure during improved 3rd-IMD characteristic performance.

Keywords : class-F power amplifier, PBG, CMRC, IMD, PAE

I. 서 론

현재의 이동통신 시스템은 다양한 응용분야와 접목되어 이용되고 있다. 기존의 대화 형태의 통신에서 시작하여 문자를 주고받거나 영상을 주고받는 등 다양한 형태의 응용 분야를 요구하고 수요에 맞게 진화되어 왔다. 따라서 시스템의 고효율을 요구하게 되고 시스템의 크기도 소비자의 요구에 맞게 작아지고 있는 추세이다^[1].

저전력 시스템 구현에 있어서 가장 중요한 요소 중에 하나가 전력 증폭기의 고효율성이다. 전력 증폭기의 효율을 향상시키기 위한 방법에는 Doherty 구조를 이용

한 방법^[2], Switched Gain Stage 방식을 이용한 방법^[3], 구동 바이어스를 조정하는 방법^[4]등이 있으며 현재에는 단일 class-F 전력 증폭기를 사용하여 효율을 개선시키는 연구가 다양하게 진행되고 있다^[5]. 하지만, 위에서 나열한 효율 개선 방안들은 효율에 초점을 맞추어서 설계를 했기 때문에 선형성은 상대적으로 나빠지게 된다.

본 논문에서는 고효율을 갖는 일반적인 class-F 전력 증폭기를 이용하여 출력 정합회로에서 파생되는 2차, 3차 고조파 성분을 광대역 저지 특성을 갖는 CMRC 구조를 이용하여 억제시킴으로써 class-F 전력증폭기의 고효율성을 유지하는 동시에 선형성을 개선하는 연구를 진행하였다^[6].

II. PBG와 CMRC 구조

1. PBG의 이론 및 설계

* 학생회원, ** 정회원, 숭실대학교 정보통신공학부
(Information and Telecommunication Engineering,
Soongsil University)
접수일자: 2007년7월12일, 수정완료일: 2007년7월18일

PBG 구조는 Bragg 격자 원리로부터 격자주기의 2Λ 에 해당하는 주파수를 중심으로 저지대역이 형성된다. 이러한 PBG 구조의 원리를 이용하여 원하는 부분에서의 저지대역을 형성할 수 있다. 격자의 주기 Λ 는 아래와 같은 수식으로 표현할 수 있다^[7].

$$\Lambda = \lambda_g / 2 \quad (1)$$

여기서 λ_g 는 마이크로스트립 라인 구조에서 유기되는 전파의 파장으로 다음과 같이 유효 유전율과 원하는 저지대역의 중심주파수에 의해 구해진다.

$$\lambda_g(f) = \frac{v_p(f)}{f} = \frac{c}{f \sqrt{\mu_r \epsilon_{r,eff}(f)}} \quad (2)$$

여기서 f 는 원하는 저지대역의 중심 주파수를 $\epsilon_{r,eff}(f)$ 는 마이크로스트립 구조에서 저지대역의 중심 주파수가 갖는 유효 유전율을 말한다.

PBG 설계를 위하여 Ansoft사의 HFSS9.2를 사용하였으며, 유전율 3.2를 갖는 Teflon기판을 사용하여 제작하였으며 그림 1에 나타내고 있다.

중심 주파수인 1.8GHz에서의 신호의 감쇠가 최소가 되도록 설계하여 $S21 = -1.1$ dB, 2차 고조파 대역은 3차 IMD 성분 제거에 매우 중요하다. 따라서 2차 고조파는 $S21 = -21.34$ dB가 되도록 시뮬레이션하였고 3차 고조파 성분은 $S21 = -18.53$ dB가 감쇠되도록 설계하였다. 이러한 특성을 이용하여 출력 정합이 된 곳에 적용하여 2, 3차 고조파 성분을 제거함으로 선형성을 개선시킬 것이다.

2. CMRC 구조의 이론 및 설계

CMRC구조는 PBG나 DGS (Defected Ground Structure)와 마찬가지로 특정 대역을 저지하는 동시에 회로의 안테나, 발진기, 믹서 등과 같은 마이크로파 회로에서 성능을 개선시키는 특성을 가지고 있다.

또한 PBG와 DGS는 일반적으로 접지면에 식각을 함으로써 구현하게 되며 이로써 회로의 크기를 크게 하고 접지 면에 식각을 하는 작업 등의 설계 복잡성이 있다^[8]. 그러나 CMRC구조는 앞의 동일하거나 우수한 성능 특성을 갖는 반면 PBG, DGS의 단점을 보완한 구조의 단순함과 보다 작은 크기, 또 제작의 용이성 등의 장점이 있다.

전송선로 이론에 의하면, 무 손실 선로에서 전파상수 $\beta = \omega_0 \sqrt{LC}$ 이다. ω_0 는 각주파수이고 L과 C는 단

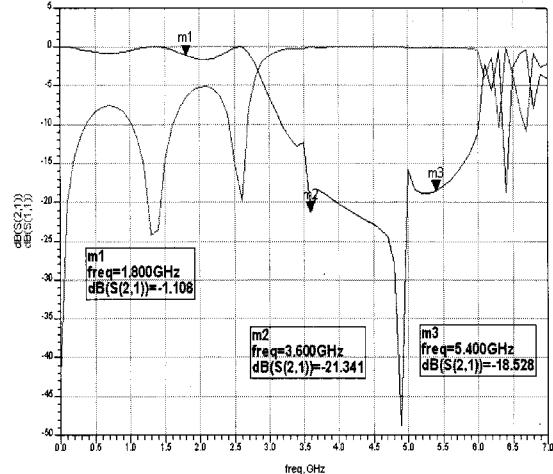


그림 1. PBG구조의 S-파라미터 특성

Fig. 1. S-parameter of the PBG structure.

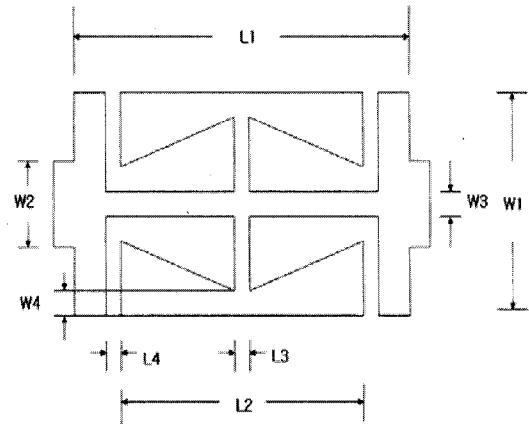


그림 2. CMRC 구조와 등가 회로

Fig. 2. Equivalent circuit of the CMRC structure.

위 길이당 분포된 각각의 직렬 인덕터와 병렬 캐패시터이다.

무손실 전송선로에서 특성 임피던스는 $Z_0 = \sqrt{\frac{L}{C}}$ 이다. CMRC 구조에서는 직렬 인덕터와 병렬 캐패시터의 값을 늘림으로 인해서 Slow Wave Effect(큰 전파상수 β)와 대역 저지 특성을 얻게 해준다.

그림 2는 본 논문에서 적용된 CMRC 구조를 보여주고 있다. 본 구조의 가로 길이 $L2$ 는 등가적으로 병렬 캐패시터가 되고 구조의 중앙에서 가로 좌우측으로 연결된 마이크로 스트립 라인은 인덕터의 특성을 나타내게 된다.

제안된 CMRC구조의 각각의 크기는 $W1=5.22$ mm, $W2=4$ mm, $W3=1.6$ mm, $W4=0.5$ mm, $L1= 20.3$ mm, $L2= 12.5$ mm, $L3= 0.5$ mm로 설계하였다. CMRC 구조의 저

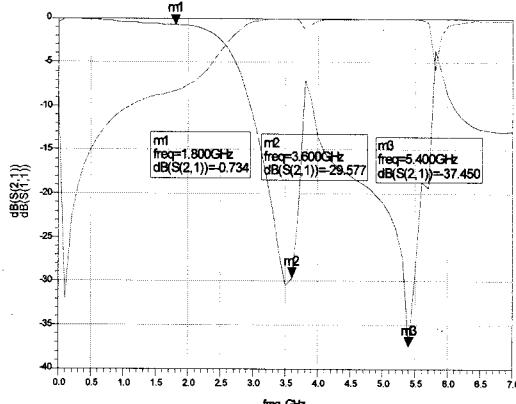


그림 3. CMRC 구조의 S-파라미터 특성
Fig. 3. S-parameter of the CMRC.

지 대역은 L1의 길이를 조정함으로써 얻을 수 있다.

CMRC 구조 설계 및 제작에 사용된 기판은 유전율 3.2, 두께 $h=0.787\text{mm}$ 의 구조를 갖는 TACONIC-TLC 기판을 사용하였고 2차, 3차 고조파 성분이 각각 29.6 dB, 37.5 dB가 저지 되도록 설계 하였다.

III. 제안된 class-F 전력 증폭기 설계

3. 일반적인 class-F 전력 증폭기

일반적인 class-F 전력 증폭기의 회로는 그림 4에서 나타내고 있다. class-F 전력 증폭기의 출력단 전압, 전류 파형을 살펴보면 능동 소자의 출력단에서 전압의 파형은 구형파 형태를 나타내어야 되고 전류의 파형은 전도각이 180° 와 같거나 작은 정현파 형태를 나타내어야 한다. 이러한 동작을 위해서 바이어스점은 Cut-off 영

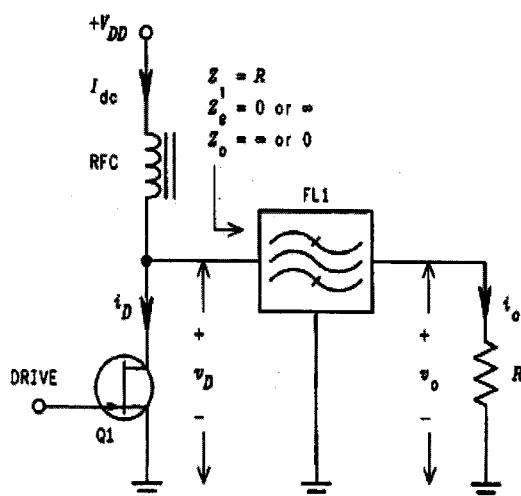


그림 4. class-F 전력 증폭기 회로도
Fig. 4. Schematic of the class-F power amplifier.

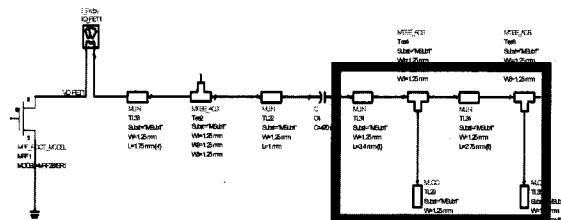


그림 5. class-F 전력 증폭기의 출력단 정합회로
Fig. 5. Output matching circuit of the class-F power amplifier.

역에서 결정되어야 한다^[5].

전류 파형의 경우엔 중심 주파수와 짹수 고조파 성분으로 구성되며 전압 파형의 경우엔 중심 주파수와 홀수 고조파 성분으로 구성된다.

따라서 부하에서 홀수 및 짹수 고조파는 각각 개방, 단락형태로 회로가 구현되어야 한다. 그림 5에서 구현된 class-F 전력 증폭기의 출력단 정합회로를 보여주고 있다.

제안된 class-F 전력 증폭기를 설계하기 위해 ADS 툴을 이용하여 시뮬레이션을 하였다. 최대 출력을 얻기 위해서 Load-Pull 정합기법을 사용하여 최대 선형구간을 시뮬레이션 하여 설계하였다. 1.8GHz 중심 주파수에서 MRF281SR1의 DC 바이어스의 조건은 $V_{ds}=26\text{V}$, $V_{gs}=3.4\text{V}$ 의 동작점에서 시뮬레이션 및 설계를 하였다.

또한 1dB_Compression 시뮬레이션을 통해서 최대 입력 크기인 입력 $P_{1,\text{dB}}$ 값이 21 dBm이라는 것을 확인하였으며 이때의 입력크기에 따른 최대 출력크기를

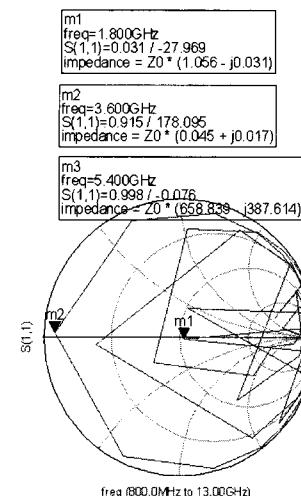


그림 6. 출력 정합회로의 S-파라미터 특성
Fig. 6. S-parameter of output matching circuit.

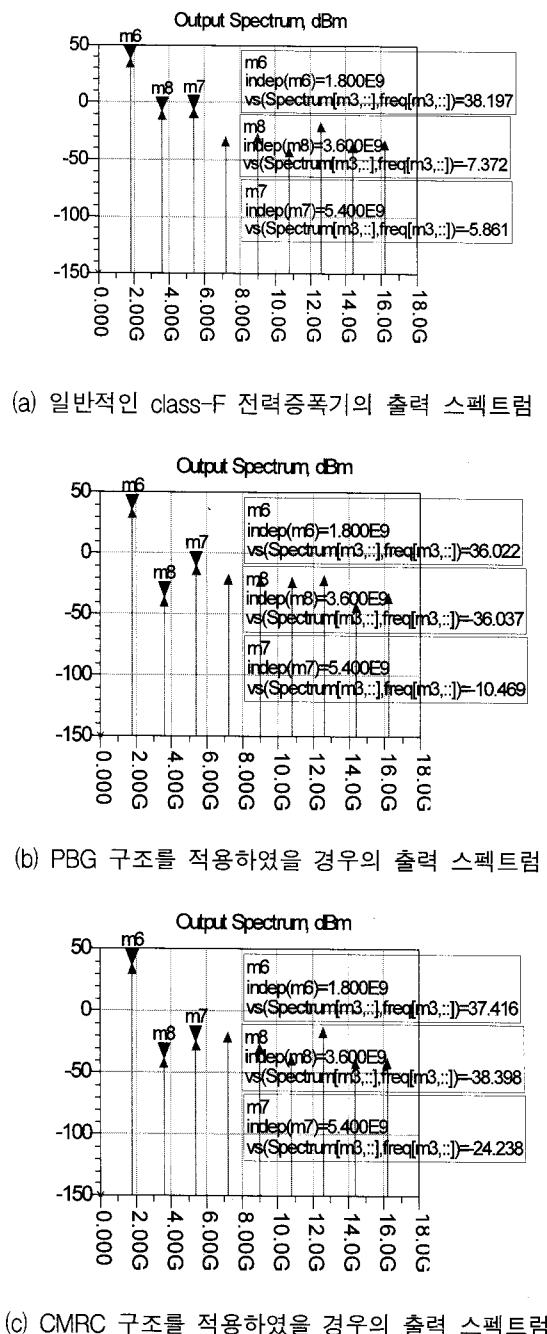


그림 7. 출력 스펙트럼의 비교
Fig. 7. Caparison of output spectrum.

얻기 위해서 Load-Pull 시뮬레이션을 통해서 최대 출력 전력 임피던스점을 얻었다. 그 결과값은 $5.292+j3.495\Omega$ 이다. class-F급 전력 증폭기의 출력 정합은 최대 전력 임피던스점에 2차 고조파 성분은 단락시키고 3차 고조파 성분은 개방 시키도록 구현하였다. 그림 6은 설계된 출력 정합회로의 S-파라미터 특성을 보여주고 있다.

그림 7에서는 위에서 설계한 일반적인 class-F 전력 증폭기(a)와 출력 정합회로 다음 단에 PBG 구조를 적용하였을 경우(b), CMRC 구조를 적용하였을 경우(c)

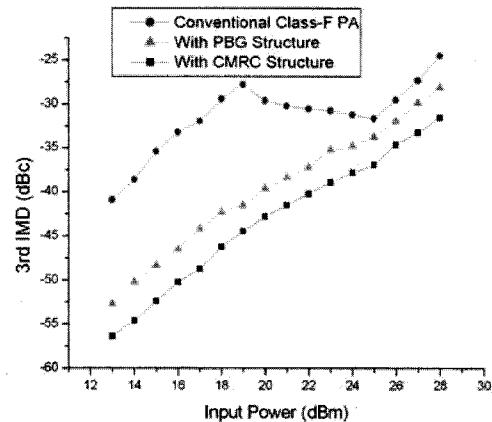


그림 8. IMD 특성 비교

Fig. 8. Comparison of IMD.

등 각각의 중심 주파수와 고조파 성분들에 대한 스펙트럼을 보여주고 있다.

그림 7(a)의 경우는 일반적인 class-F 전력 증폭기 출력 정합 구조에 의해서만 중심 주파수, 2차 고조파 성분, 3차 고조파 성분이 각각 38.2 dBm, -7.37 dBm, -5.86 dBm의 결과를 얻었다.

그림 7(b)의 경우는 앞에서 설계한 PBG구조를 적용하였으며 중심 주파수, 2차 고조파 성분, 3차 고조파 성분이 각각 36.02 dBm, -36.07 dBm, -10.47 dBm의 결과를 얻었다.

또한 그림 7(c)의 경우는 앞에서 설계 된 CMRC 구조를 적용하였으며 중심 주파수, 2차 고조파 성분, 3차 고조파 성분이 각각 37.42 dBm, -38.4 dBm, -23.24 dBm의 결과를 얻었다.

그림 8은 위에서 설명한 각각의 경우에 대한 3차 IMD의 특성을 입력 전력에 대비하여 보여주고 있다.

본 논문에서 제안된 CMRC 구조를 출력정합회로에 적용한 구조가 앞에서 설명하였던 것처럼 2차 및 3차 고조파 성분을 효과적으로 억제하여 3차 IMD특성에서 보다 우수한 성능을 보이고 있음을 알 수 있다.

IV. 결 론

본 논문에서는 일반적인 class-F 전력 증폭기의 출력 정합회로에 CMRC 구조를 적용하여 정합회로 출력 단 쪽으로 파생되는 2차, 3차 고조파 성분을 효과적으로 제거함으로써 3차 IMD를 향상시키는 연구를 제안하였다.

본 논문에서 제안한 구조는 일반적인 class-F 전력 증폭기나 PBG를 적용하였을 때보다 3차 IMD 성분을

약 5 dBc 이상 더 향상시켰으며 PBG 구조를 적용하였을 경우보다 더 작은 크기로 매우 우수한 특성을 얻을 수 있었다. 이러한 결과를 이용하여 무선통신 시스템에서 RF단의 효율과 선형성을 동시에 개선시킬 수 있을 것이며 시스템의 크기 또한 효과적으로 줄일 수 있을 것으로 기대된다.

참 고 문 현

- [1] S. Gao, "High-Efficiency Class F RF/Microwave Power Amplifiers," *Microwave Journal*, vol. 7, pp. 40-48, Feb. 2006.
- [2] G. Hanington, "High-Efficiency Power Amplifier Using Dynamic Power-Supply Voltage for CDMA Applications," *IEEE Trans. Microwave Theory Tech*, vol. 47, pp. 1471-1476, Aug. 1999.
- [3] J. Staudinger, "Applying switched gain stage concepts to improve efficiency and linearity for mobile CDMA power amplification," *Microwave Journal*, pp. 152-162, Sep. 2000.
- [4] G. Hanington, "High-Efficiency Power Amplifier Using Dynamic Power-Supply Voltage for CDMA Applications," *IEEE Trans. Microwave Theory Tech*, vol. 47, pp. 1471-1476, Aug. 1999.
- [5] F. H. Raab, "Class-F Power Amplifiers with Maximally Flat Waveforms," *IEEE Trans. Microwave Theory Tech*, Vol 45, pp.2007-2012, Nov. 1997.
- [6] C. Y. Hang, "High Efficiency Power Amplifier With Novel PBG Ground Plane For Harmonic Tuning," *IEEE Int'l. Symp.*, vol.2, pp.807-810, 1999.
- [7] T.S. Kim, and C. H. Seo, "A Novel Photonic Bandgap Structure for Lowpass Filter of Wide Stopband," *IEEE Microwave Guided Wave Lett.*, January, 2000.
- [8] Q. Xue, K. M. Shun, and C. H. Chan, "Novel 1-D Microstrip PBG Cells," *IEEE Microwave Guided Wave Lett.*, October, 2000.

저 자 소 개



이 종 민(학생회원)

2005년 송실대학교 정보통신전자
공학부 졸업.(공학사)

2005년~2007년 송실대학교 정보
통신공학과 석사과정

2007년 3월~현재 송실대학교
정보통신공학과 박사과정

<주관심분야 : RF Front_End System 및 소자>

서 철 현(정회원)

대한전자공학회논문지

제31권 TC편 6호 참조