

논문 2007-44SD-1-10

단일 칩 NFC 트랜시버의 설계

(Design of single-chip NFC transceiver)

조정현*, 김시호**

(Junghyun Cho and Shiho Kim)

요약

NFC의 능동동작 모드, 수동동작 모드 및 RFID 동작 모드에 필요한 13.56MHz 트랜스미터와 리시버 및 RFID 태그 동작을 모두 지원하는 단일 칩 NFC 트랜시버를 설계 및 제작하고 동작을 검증하였다. 제안된 NFC 트랜시버는 외부전원 공급이 없어도 RFID 태그가 동작할 수 있도록 이니시에이터와 타겟의 2종 안테나 구조를 가지고 있다. 타겟 안테나는 이니시에이터 안테나의 접지 차폐층을 사용함으로써 이중 안테나의 유효면적이 단일 안테나에 비교해서 동일한 면적을 갖도록 안테나 구조를 제안하였고, 안테나의 선택 동작에 필요한 회로를 제안하였다. 제안된 NFC 단일 칩 트랜시버의 아날로그 전단부 회로는 능동모드와 RFID 리더를 위한 Reader/writer 블록의 트랜스미터와 리시버 회로부, 수동 모드와 태그 모드를 위한 태그 회로부로 구성된다. 태그 회로부는 정류기 및 부하 변조를 위한 수동소자가 포함되어 있으며, 정류기에서 생성되는 전압을 사용하여 외부 전원 없이도 태그 동작이 가능하도록 설계하였다. 제안된 트랜시버는 UART 직렬 인터페이스 회로를 통하여 호스트와 최대 212Kbps로 통신할 수 있다. 제안된 회로는 매그나칩의 0.35um 2-Poly 4-Metal CMOS공정으로 제작되었고, 칩의 유효면적은 2200um × 3600um이다.

Abstract

A single chip NFC transceiver supporting not only NFC active and passive mode but also 13.56MHz RFID reader and tag mode was designed and fabricated. The proposed NFC transceiver can operate as a RFID tag even without external power supply which has dual antenna structure for initiator and target. The area increment due to additional target antenna is negligible because the target antenna is constructed by using a shielding layer of initiator antenna. The analog front end circuit of the proposed NFC transceiver consists of a transmitter and receiver of reader/writer block supporting NFC initiator or RFID reader mode, and a tag circuit for target of passive NFC mode or RFID tag mode. The maximum baud rate of the proposed NFC device is 212kbps by using UART serial interface. The chip has been designed and fabricated using a Magnachip's 0.35μm double poly 4-metal CMOS process, and the effective area of the chip is 2200um by 3600um.

Keywords : NFC, RFID, NFC Transceiver

I. 서론

NFC(Near Feild Communication)는 새롭게 제시되고 있는 근거리 통신 규약으로 13.56MHz의 주파수의 RFID 프로토콜을 사용하는 단말기 간의 보안 통신을 말한다^[1]. NFC는 RFID 기술이 진보되어 수십 센티미터 이내에서 리더와 태그 간 무선인식 및 보안 데이터 전

송 기술이 융합된 형태로써 유럽의 ECMA(European Computer Manufacturer's Association)를 중심으로 휴대폰 및 휴대용 멀티미디어 기기에 장착할 목적으로 개발되기 시작하였다. 현재 EMCA에서 발표한 NFCIP-1, NFCIP-2 두 가지 프로토콜이 있으며, 국제 표준화기구(ISO)가 ECMA의 표준안을 국제표준으로 받아들여서 ISO/IEC-18092를 국제 NFC 표준으로 제정하였다^[2-4]. NFC는 능동 모드, 수동 모드와 RFID 모드의 세 가지 방식을 지원하도록 규정되어 있다.

그림 1의 능동 모드 통신방식은 두 개의 NFC 단말기는 각기 Initiator와 Target Device가 되어 13.56MHz의 RF 신호로 신호를 전송하는 방식이다. 그림 2의 수동 모드 통신방식은 Initiator가 RF Field를 이용하여

* 학생회원, ** 정회원, 충북대학교 전기전자컴퓨터
공학부(충북대 BK21 정보기술사업단)
(School of Electrical and Computer Engineering,
Chungbuk National University)
※ 본 논문은 2006년도 충북대학교 교내연구비에 의하여 지원되었습니다
접수일자: 2006년9월12일, 수정완료일: 2006년12월28일

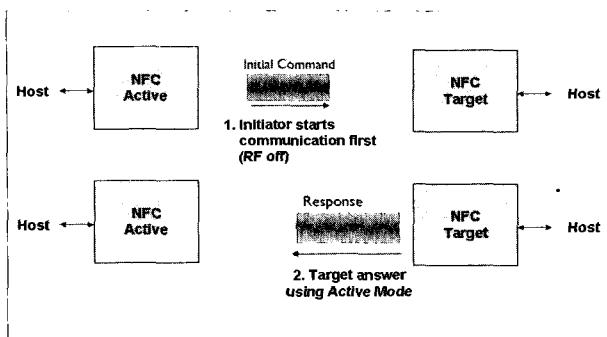


그림 1. NFC의 능동 모드 통신방식의 예

Fig. 1. An example of Active NFC Mode Communication.

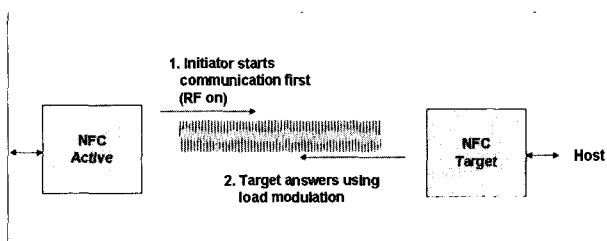


그림 2. NFC의 수동 모드 통신방식

Fig. 2. An example of Passive NFC Mode.

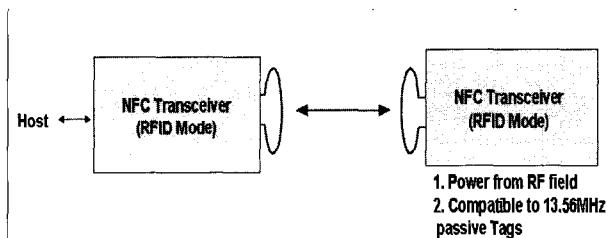


그림 3. NFC의 RFID 리더와 태그 모드 동작의 예

Fig. 3. A RFID reader and Tag Mode of the NFC Devices

명령어와 데이터를 송신하고 Target은 Initiator의 RF Field에 부하변조(Load Modulation) 방식으로 응답 Data를 송신하다. 수동 NFC 모드는 종래의 RFID 리더와 태그 간의 동작방식과 매우 유사하지만, 타겟이 이니시에이터가 전송하는 RF 신호로부터 동작에 필요한 전압을 발생시키지 않는 점이 다르다. NFC Device는 정상동작시에는 배터리가 장착되어 있으므로 태그 디바이스의 동작에 필요한 전력은 배터리 전력을 사용하면 된다. 마지막으로 그림 3의 RFID 모드 방식은 NFC Device를 장착한 단말기가 RFID 리더로 동작되어 RFID 태그를 읽을 수 있는 경우와 NFC Device는 RFID 태그처럼 동작되어 RFID 리더의 명령어에 응답 할 수도 있다^[5].

RFD와 NFC의 응용 분야를 비교하면 표 1과 같다. NFC는 RFD와 매우 유사한 프로토콜을 갖기 때문에

표 1. RFD와 NFC의 응용분야의 비교
Table 1. Applications of RFID and NFC.

RFID Applications	NFC Applications
• Access Control	• Basic RFID
• Identification	• Applications Plus(+)
• Contactless Payment	• Peer File Sharing
• Item-Level Tagging	• Short Range
	Communication Link
	• Smart Object Access

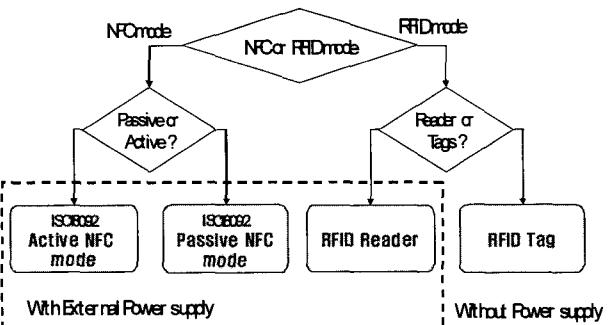


그림 4. NFC의 수동 모드 통신방식

Fig. 4. A Passive Mode Communication of the NFC.

응용분야도 중복되는 경향이 있는데 RFD는 사물의 인식과 이를 통한 접근 제어가 주요한 응용인 반면에 NFC는 RFD의 기능을 모두 포함하며, 개체 간 File 공유와 초단 거리 보안 통신 링크까지 확대한 것이다^[1]. 예를 들어 NFC가 장착된 휴대폰끼리 서로 간단하게 터치 동작만으로 명함 등의 정보를 주고받는 단순한 동작 뿐만이 아니라, 전자거래 시에는 간단한 NFC 디바이스 간 터치 동작만으로 e-cash 등을 주고받는 시스템의 구성이 가능하다^[1].

그림 4는 NFC의 모드 선택을 위한 Flow Chart이다. 종래의 NFC 칩셋은 외부에서 DC 전원을 공급받는 조건에서 NFC 트랜시버를 동작시키고 있으며, 외부 전원이 없다면 태그 모드의 동작은 불가능하다^[5]. 본 논문에서는, NFC의 능동, 수동 및 RFID 모드를 모두 지원하는 단일 칩 NFC 트랜시버를 제안하였다. 제안된 트랜시버는 외부 전원의 공급이 없이도 태그 모드 동작을 지원할 수 있도록 리더부와 태그부는 서로 별개의 이중 안테나 구조를 가지고 있다.

II. NFC 트랜시버 칩의 설계

1. NFC 트랜시버의 구조

제안된 NFC 트랜시버의 기본 구조는 그림 5와 같다. 트랜시버 칩은 Base Band 처리부와 통신규약에 필요한

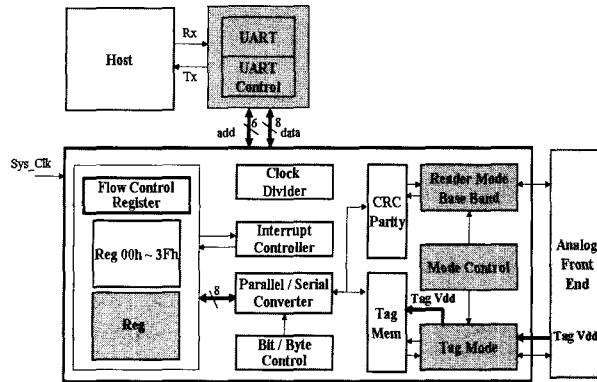


그림 5. 디지털 블록의 전체 구성

Fig. 5. Digital Block Diagram.

기능회로, 레지스터 파일과 콘트롤러, UART 직렬 인터페이스 및 아날로그 전단부(Analog Front End) 회로로 구성되어 있다.

NFC 트랜시버의 동작은 디지털 블록 내의 레지스터 파일의 지정된 번지에 정해진 값을 저장함으로써 제어되며 UART 직렬 인터페이스를 통하여 호스트에 의하여 변경 가능하도록 설계하였다. NFC 트랜시버와 호스트 간의 통신은 호스트가 주도하며 쓰고자 하는 레지스터의 주소를 먼저 송신하고, 두 번째 싸이클에서 보낼 데이터의 길이를 알려준 후, 다음 싸이클부터 데이터를 송신하면 NFC 트랜시버는 수신된 주소의 레지스터에 새로운 데이터를 쓴다. 반대로 호스트가 읽고자 하는 주소를 송신하면 NFC 트랜시버는 이에 상응하는 Data를 송신한다. 능동 모드와 수동 모드 및 RFID 리더와 태그 동작은 호스트를 통해 디지털 부에서 결정되고 Analog로 부터 송수신된 Data는 Base Band부를 통해 신호 처리된다. 그리고 송수신 시 패리티 비트 및 CRC를 확인하여 통신오류를 방지하도록 하는 기능이 포함되어 있다. 레지스터의 구성과 각 부분의 기능의 상세한 설명은 본 논문의 지면 제한으로 인하여 생략하고자 한다.

2. Analog Front End 회로의 설계

그림 6은 제안된 NFC 트랜시버에 필요한 아날로그 전단부 회로의 구성도를 나타낸다. 아날로그 전단부 회로는 Reader/Writer 회로 단과 태그 회로 단으로 구성되고, 각 단의 회로는 각 통신 모드에 맞게 디지털 부에 의해 선택적으로 동작된다.

표 2는 NFC 트랜시버가 구성하고 있는 부회로의 통신방식에 따른 기능을 나타내고 있다. 표 2에서 보는 바와 같이 Reader/Writer 부의 회로는 능동, 수동, RFID

표 2. 설정 모드에 따른 아날로그 전단부 회로의 동작
Table 2. Working parts of the Analog front end circuit according to operating modes.

Mode	Reader/Writer Part		Tag Part	
	Transmitter	Receiver	Demodulator	Load Modulation
Active	Initiator Tx	• unused	Target Rx	• unused
Passive	Initiator Tx	Initiator Rx	Target Rx	Target Tx
RFID Reader	RFID Reader Tx	RFID Reader Rx	• unused	
RFID Tag	• unused		RFID Tag	

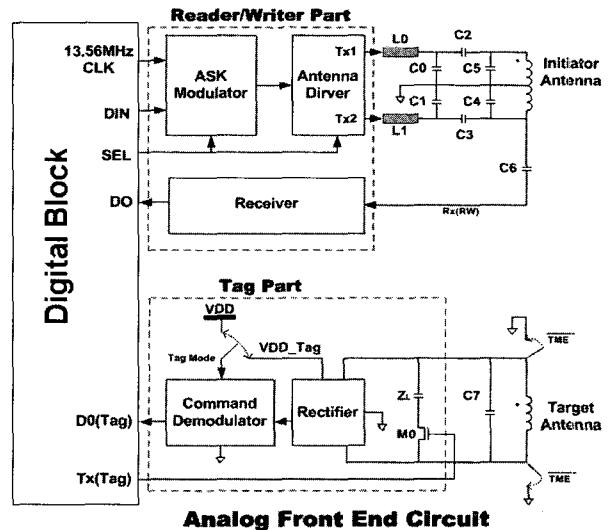


그림 6. NFC 트랜시버의 아날로그 전단부 구성도

Fig. 6. Block Diagram of AFE of the NFC Transceiver.

리더 통신 방식일 때 사용되며, 태그 부의 회로는 능동, 수동, RFID 태그 통신 방식일 때 각각 디지털부의 선택에 의해서 사용된다.

그림 7은 Analog Front End 회로에 사용되는 안테나 구조이다. 그림 6에서 리더와 태그의 안테나가 각각 독립적으로 존재하는 것처럼 볼일 수 있으나, 실제 제작된 안테나는 그림 7과 같은 리더/태그의 안테나를 적층 구조로 집적한 통합형 이중안테나 구조를 갖는다. 이중 안테나는 4층 배선층을 갖는 PCB에서 1,4층 배선은 접지 차폐층 및 태그 안테나, 2, 3층 배선은 이니시에이터 안테나로 설계하였다.

통합형 이중 안테나는 리더 및 능동 모드로 동작될 때는 차폐층이 접지로 연결되어 태그 안테나를 이니시

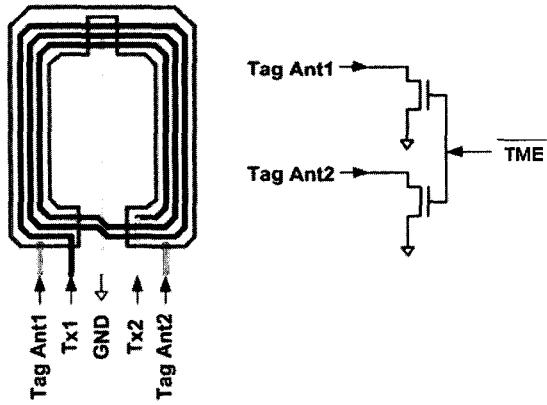


그림 7. 제안된 이니시에이터와 태그의 2중 안테나 구조
Fig. 7. Proposed dual Antenna Structure of initiator and tag(target) antenna.

에이터 안테나의 접지 차폐막으로 사용된다. 반면, 태그 모드부가 동작 할 때는 /TME 신호가 low가 되어서 태그 안테나가 접지되지 않으며 C7과 공진회로를 구성하여 13.56MHz의 태그 안테나로 사용할 수 있도록 하였다. 무전원 조건에서는 태그 안테나의 접지가 해제되어 태그 안테나의 RFID 태그의 안테나로 동작되고, 태그부는 태그 안테나로부터 수신된 전력을 사용하여 동작된다. 무전원 조건이 아닌 경우에는 태그부 회로가 외부 공급전원을 사용하여 동작되고, 무전원 조건에서는 태그 안테나로 수신되는 RF 신호로부터 전력을 발생해서 동작되므로 제안된 NFC 트랜시버는 공급전원과 관계없이 RFID 태그 모드를 지원할 수 있다.

2-1. Reader/Writer의 트랜스미터 설계

그림 8은 제안된 ASK Modulator의 회로도이다. 본 논문에서는 클럭 신호의 Duty Cycle 변조를 이용하여 ASK 변조율을 조절하는 ASK 변조회로와 안테나 드라이버^[6-7]를 개선하여 트랜스미터부의 회로를 구성하였다.

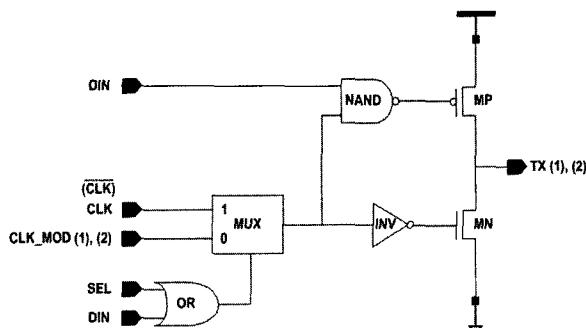


그림 8. 제안된 트랜스미터의 안테나 드라이버 회로도
Fig. 8. Proposed Antenna driver of the Transmitter

DIN를 통해 전달되는 Data는 NAND 게이트를 통하여 클럭 신호와 곱해진다. 곱해진 신호는 안테나 드라이버의 출력인 TX(1)/TX(2) 단자를 통하여 안테나로 전달된다. SEL 신호는 MUX의 출력을 CLK 또는 CLK_MOD로 선택하며, 이를 통하여 출력 RF 신호의 ASK 변조도가 조절되도록 설계하였다. ASK 변조도의 수준은 수식 (1)같이 표현되며 변조된 신호의 최대 진폭값은 a로 표현되고, 최소값은 b로 표현된다.

$$ASK\ Depth = \frac{(a-b)}{(a+b)} \times 100 (\%) \quad (1)$$

이러한 ASK 변조를 위하여 그림 9와 같은 회로를 사용하여 Duty Cycle를 변조하여 ASK 변조도를 조절

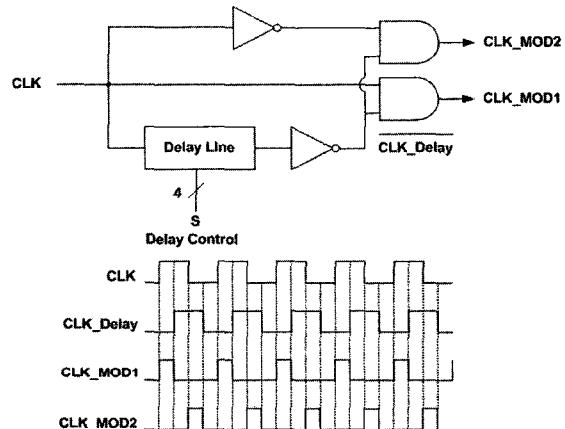


그림 9. 제안된 Duty cycle modulator의 회로도
Fig. 9. Proposed Duty cycle modulator circuit.

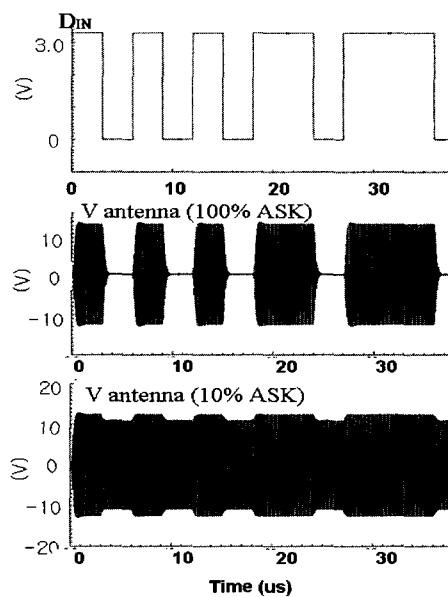


그림 10. 트랜스미터의 회로 시뮬레이션 결과
Fig. 10. Simulation Results of Transmitter.

하도록 하였다^[6]. ASK 변조도는 Duty Cycle 변조된 클럭 신호의 13.56MHz 기본 주파수 성분의 푸리에 상수 값에 따라 결정된다^[6].

기존의 NFC 안테나 드라이버 회로^[6-7]에 비해서 본 논문의 개선된 안테나 드라이버 단은 Tx1과 Tx2 두 개의 안테나 구동단으로 구성되어 있다. Tx1과 Tx2는 서로 위상차가 180°인 클럭 신호를 안테나 측으로 내보내야 한다. 그림9의 회로는 참고문헌^[6]에서 발표된 종래의 회로에 CLK_MOD1과 CLK_MOD2 신호를 발생시키도록 개선한 것으로써 안테나 구동단에 서로 위상이 180° 차이나는 Tx1과 Tx2의 클럭 신호를 공급할 수 있다.

그림 10은 설계된 ASK Modulator 회로와 13.56MHz 안테나 Matching회로를 구성하여 시뮬레이션 결과이다. 안테나 출력 전압(Vpp)은 약 24V정도이며 시뮬레이션 특성으로는 약 17dB의 공진 Gain을 얻을 수 있었다. 실제 동작 상황에서는 외부 매칭 회로를 개선함으로써 공진 이득과 동작거리를 조절하여 최적화할 수 있다^[7].

2-2. Reader/Writer의 리시버 설계와 시뮬레이션

그림 12는 Reader/Writer 회로의 리시버 회로도이다. 본 논문에서 사용된 NFC Reader/Writer의 리시버 회로는 참고문헌^[8]에서 검증된 회로를 재사용하여 설계되었다. 리더와 태그의 동작 거리에 따라서 태그로부터 부하 변조된 전압에 의해서 리더 안테나에 유기되는 전압은 약 0.1에서 0.5V 정도인데, 리더의 리시버 회로는 0.1V이하의 부하 변조에 의한 신호를 복조할 수 있도록 설계되었다.

부하 변조된 안테나의 신호는 Rx를 통해 입력되며 막서 회로를 거쳐 C1, R2로 구성된 HPF와 R2, R3, C2와 OP AMP로 구성된 LPF회로를 통해서 847KHz~1.6MHz의 대역의 신호를 제외한 다른 신호들은 여과되며 AMP단에서 847KHz~1.6MHz 대역의 신호를 증폭시킨다. ASK 변조된 신호는 Schmitt Trigger를 거쳐 디지털 신호로 복조된다.

부하 변조된 안테나의 신호는 Rx(RW)를 통해 입력되며 막서 회로를 거쳐 C1, R2로 구성된 HPF와 R2, R3, C2와 OP AMP로 구성된 LPF회로를 통해서 847KHz~1.6MHz의 대역의 신호를 제외한 다른 신호들은 여과되며 AMP단에서 847KHz~1.6MHz 대역의 신호를 증폭시킨다. ASK 변조된 신호는 Schmitt Trigger를 거쳐 디지털 신호로 복조된다.

그림 12와 13은 태그의 응답이 BPSK로 변조된 경우와 맨체스터 코딩된 경우에 리시버 회로를 이용하여 복조된 신호의 시뮬레이션 결과이다. 태그 응답의 BPSK 변조는 ISO14443B형의 표준이며, 맨체스터 변조는 ISO14443A형의 표준이다. 부하 변조 신호가 약 0.1~

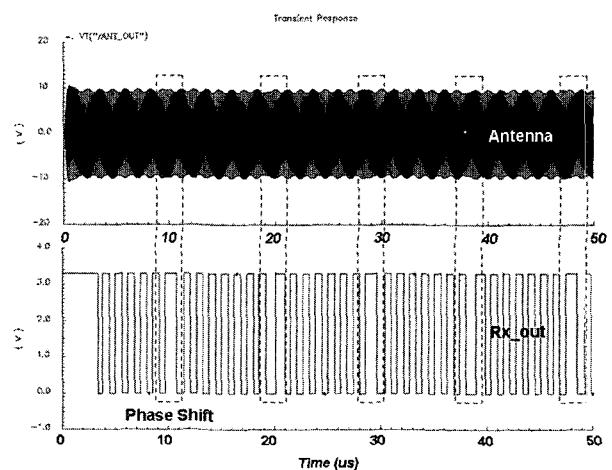


그림 12. Reader 모드일 때 BPSK(ISO14443B) 신호의 복조

Fig. 12. Demodulation of ISO14443B on Reader Mode.

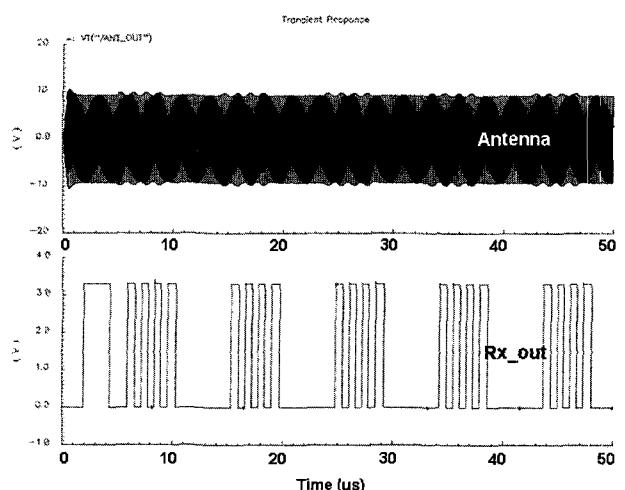
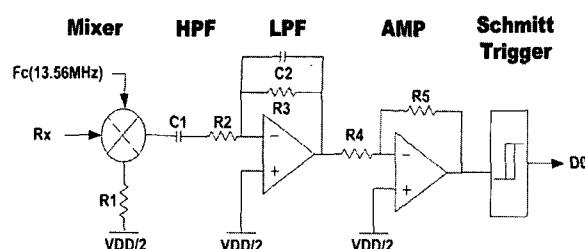


그림 13. Reader 모드일 때 맨체스터(ISO14443A) 신호의 복조

Fig. 13. Demodulation of ISO14443A on Reader Mode.

그림 11. Reader/Writer의 리시버의 회로도

Fig. 11. Circuitry of Receiver.



0.5 V정도 가변되어도 BPSK 및 맨체스터 방식의 신호가 복구되는 것을 시뮬레이션을 통해서 확인하였다.

2-3. 태그 회로의 설계와 시뮬레이션

그림 14는 태그부의 회로도이다. 2중 안테나 구조에서 태그 안테나는 이니시에이터 안테나가 사용되는 않는 경우에 접지선 연결 스위치가 Off되어 외부의 13.56MHz RF 신호를 감지하도록 동작된다. 태그 안테나에 RF신호가 감지되면, 외부전원 공급의 유무에 따라서 태그 회로에 필요한 전원의 공급여부를 결정하도록 구성하였다. 외부 공급 전원이 있는 경우에는 태그 부는 Rectifier에서 발생되는 전원으로 회로가 동작한다. 태그의 전원의 공급여부를 결정하는 논리 게이트는 RF Field가 감지되면 항상 동작되며 외부전원이 공급되면 Rectifier에서 발생되는 전원을 차단하고 외부전원이 없는 상황에서 RF 신호가 감지되면 태그 모드 Enable (/TME)신호를 활성화하여 무전원의 RFID 모드를 지원하도록 설계하였다.

태그부의 수신동작의 경우, 안테나를 통해 입력된 ASK 변조 신호는 Rectifier가 포락선 검파기 역할을 하여 반송파가 제거되고 C1에 의해 DC를 차단하고, 밴드갭 기준전압 회로에 의해 DC 레벨이 조절된다. 이 신호는 AMP단에서 증폭되고 비교기를 통해서 이산신호로 복조되어 디지털 부로 전달된다. 태그부의 송신동작의 경우, 디지털부에서 전달되는 Data가 Response Data로 입력되어 M0을 스위칭 함으로써 ZL의 임피던스를 변조하여 부하변조(Load Modulation)하여 Data를 송신한다.

태그부의 동작을 SPICE 회로 시뮬레이션으로 확인

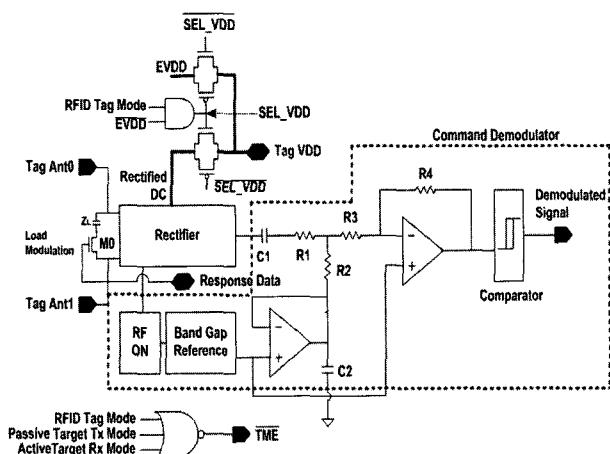


그림 14. 제안된 태그부의 회로도

Fig. 14. Proposed Circuitry of the Tag part

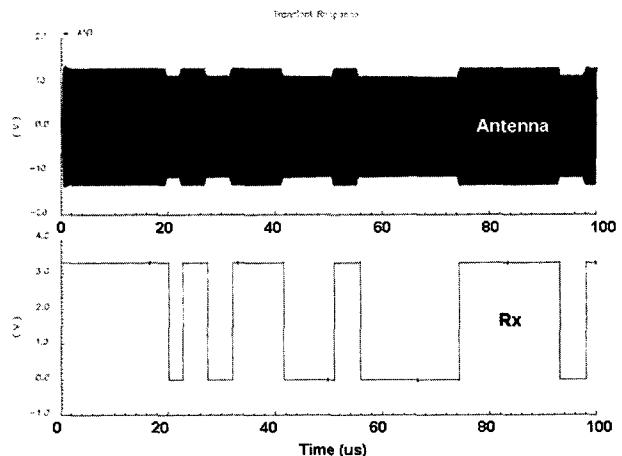


그림 15. 태그회로의 Demodulation

Fig. 15. Demodulation of Tag Circuit.

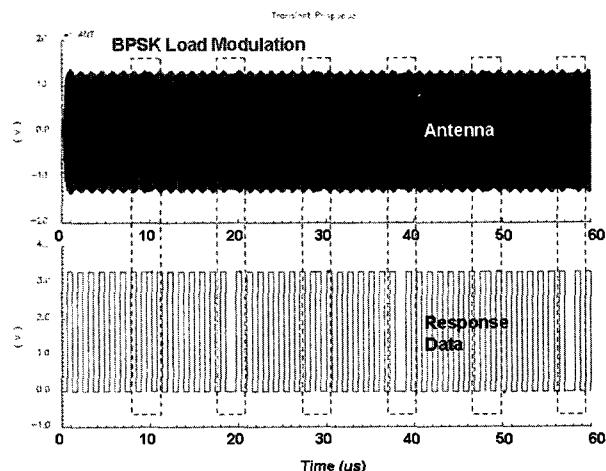


그림 16. 태그회로의 부하 변조

Fig. 16. Load Modulation of Tag Circuit.

하였다. 그림 15는 태그가 수신모드일 때 10% ASK 변조된 NRZ(Non Return to Zero) 형태의 안테나 입력 신호를 디지털 신호로 복조하는 수신 상태의 시뮬레이션 결과이다. 그림 16은 태그부 회로가 Data를 부하 변조를 통하여 데이터를 송신하는 동작의 시뮬레이션 결과이다.

III. NFC 트랜시버의 제작 및 측정 결과 및 토론

그림 17는 제작된 NFC 트랜시버 Chip의 사진이다. 회로는 IDEC에서 제공하는 매그너칩의 0.35 CMOS MPW 공정으로 설계 제작되었다. 칩의 구성 요소를 각 기능별로 테스트가 가능하도록 배치하였으며, 전체 칩의 면적은 5.0mm × 5.0mm인데, 유효 면적은 약 2200 μ m × 3600 μ m이다.

그림 18은 NFC 트랜시버를 측정하기 위해 제작된

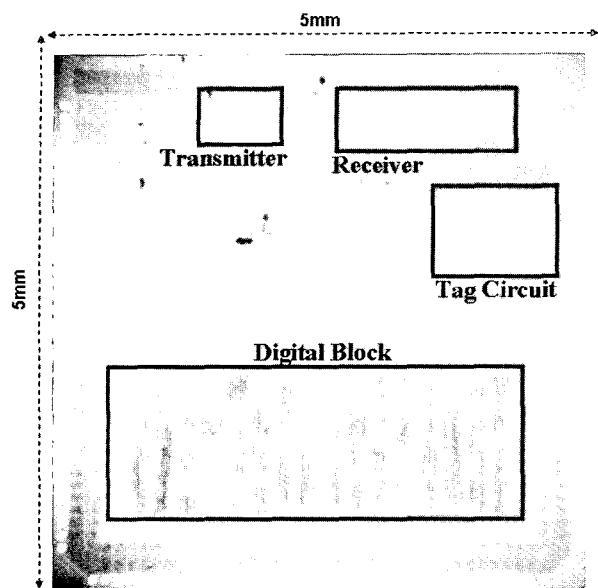


그림 17. NFC 트랜시버의 Chip 사진

Fig. 17. Fabricated NFC Transceiver chip.

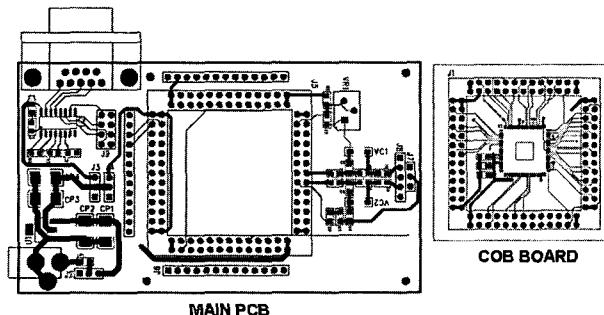


그림 18. 측정을 위한 Test Board

Fig. 18. Test Board for Measurement.

PCB이다. COB(Chip on Board)형태로 제작된 칩을 PCB에 연결하였고, COB를 위한 작은 보드를 별도로 제작하여 주기판에 마운트하여 측정하였다.

테스트 보드를 이용하여 각 부분의 동작과 아울러 호스트 PC와의 동작을 측정하였다. 그림 19는 수동 NFC 모드에서, 호스트 PC로부터 입력된 데이터(RX)를 리더 안테나를 통하여 타겟으로 전송하고, 타겟으로부터 응답이 부하 변조를 통하여 수신되는 안테나의 파형을 측정한 것이다. 직렬 UART 통신부가 정상적으로 동작하며, 디지털부와 리더의 트랜스미터 회로가 정상적으로 동작하고 있음을 보여주고 있다. 리더부의 리시버 회로의 동작은 그림 20에서와 같이, 안테나로 수신된 부하 변조된 신호가 정상적으로 디지털 신호로 복조되는 과정을 측정함으로써 확인하였다.

그림 21은 수동 모드의 동작 상태에서 태그 안테나에 수신된 RF 신호를 정류회로를 이용하여 포락선 검파한

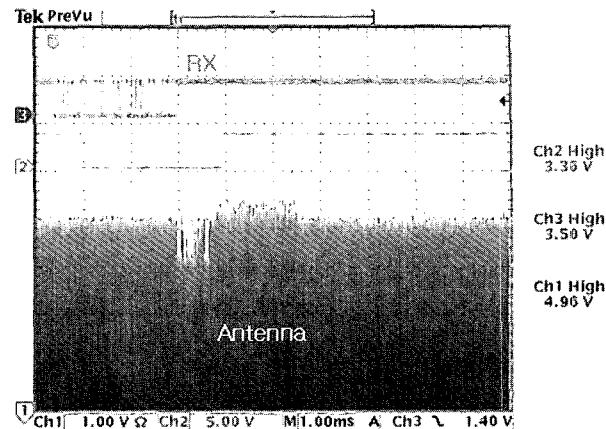


그림 19. Reader/Writer 부의 initiator 안테나의 ASK 변조와 타겟으로부터의 부하 변조에 의한 응답 파형

Fig. 19. Measured ASK modulated RF output signal and load modulated response signal from a target.

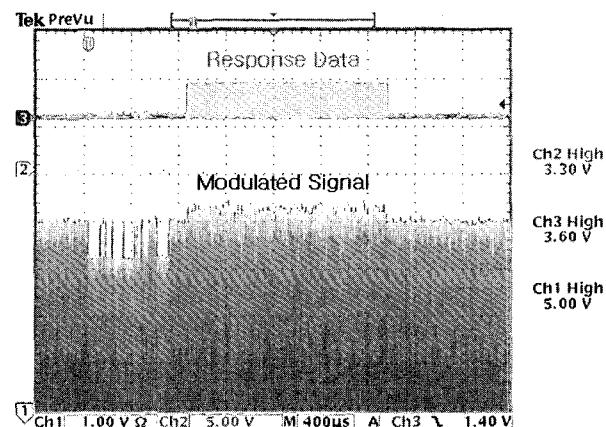


그림 20. Reader/Writer 리시버부로 부터의 측정결과

Fig. 20. Measure Results from Receiver of Reader/Writer part.

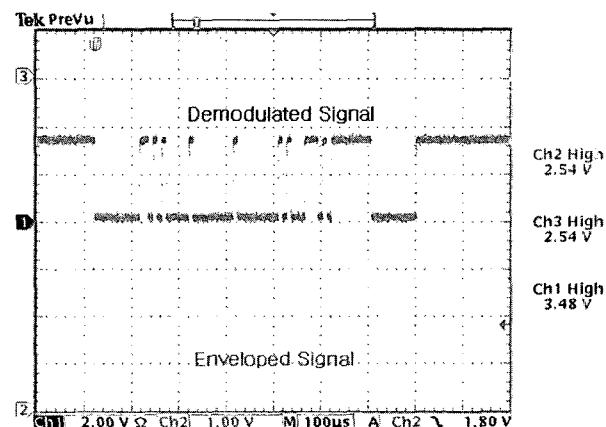


그림 21. 태그부 복조회로의 측정결과

Fig. 21. Measured envelop and demodulated signal from Tag circuit.

신호와 이 신호를 디지털 신호로 복조한 결과 파형이다. 태그부의 정류회로와 복조회로가 정상 동작함을 보여주고 있다.

IV. 결 론

본 논문에서는 무전원 상태에서도 RFID의 태그 모드의 통신이 지원 가능한 단일 칩 NFC 트랜시버를 0.35um 2-Poly 4-Metal CMOS 공정을 통하여 설계 및 제작하였다. 기존의 NFC Chip에서 지원되지 않았던 무전원 태그 모드 동작이 가능하도록 이중 안테나 구조를 제안하였다. 설계된 NFC 트랜시버는 표준 직렬 통신 방식인 UART를 채택하였으며 212kbps의 통신 속도를 지원한다. 제작된 Chip의 측정을 위하여 COB(Chip on Board) 형태의 테스트 보드를 제작하였고, 각 통신 모드의 동작을 측정하였다.

참 고 문 현

- [1] Near Field Communication White paper, ECMA international, 2004. 1
- [2] International standard ISO/IEC 18092, International Standardization Organization, April 2004.
- [3] Standard ECMA-340, "Near Field Communication - Interface and Protocol (NFCIP-1)", ECMA International, December 2002.
- [4] Standard ECMA-340, "Near Field Communication - Interface and Protocol (NFCIP-1)", ECMA International, December 2002.
- [5] Short Form Specification, "Near Field Communication PN531- μC based Transmission module", Philips Semiconductors, February 2004.
- [6] Junghyun Cho, K. Min, and Shiho Kim, "An ASK modulator and Antenna Driver for 13.56MHz RFID Readers and NFC Devices", IEICE Tr. On Commu. pp 598~ 600, Feb. 2006.
- [7] Jung-hyun. Cho, et al, "An Analog Front-end IP for 13.56MHz RFID Interrogators", ASP-DAC, Jan. 2005.
- [8] Kyung-Won Min, Suk-Byung Chai, and Shiho Kim "An Analog Front-end circuit for ISO/IEC 14443-compatible RFID Interrogators", ETRI Journal, Vol. 26, No.6, December 2004, pp. 560-564

저 자 소 개



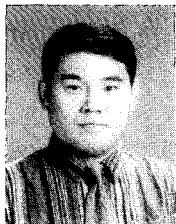
조 정 현(학생회원)

1997년 원광대학교 전기전자
학사졸업

2004년 원광대학교 반도체학과
석사졸업

2006년 ~ 현재 충북대학교
전기공학과 박사과정

<주관심분야 : System on Chip Design, RFID, Analog Mixed Signal>



김 시 호(정회원)

1986년 연세대학교 전자공학과
학사졸업

1988년 KAIST 전기 및 전자
공학과 석사졸업

1988년 ~ 1991년 LG반도체 중앙
연구소 주임연구원

1991년 ~ 1995년 KAIST 전기 및 전자공학과
박사졸업

1995년 ~ 1996년 LG반도체 중앙연구소
책임연구원

1997년 ~ 2005년 원광대학교 전기전자공학부
부교수

2005년 ~ 현재 충북대학교 전기전자공학부 부교수

<주관심분야 : System on Chip Design, RFID Reader 및 tag 개발, Analog Mixed Signal, Embedded memory>