제어이론을 이용한 D급 디지털 오디오 증폭기의 모델링과 해석

Modeling and Analysis of Class D Audio Amplifiers using Control Theories

도 태 용*, 류 태 하, 류 지 열
(Tae-Yong Doh, Tae Ha Ryu, and Ji Yeol Ryu)

Abstract : A class D digital audio amplifier with small size, low cost, and high quality is positively necessary in the multimedia era. Since the digital audio amplifier is based on the PWM signal processing, it is improper to analyze the principle of signal generation using linear system theories. In this paper, a class D digital audio amplifier based ADSM (Advanced Delta-Sigma Modulation) is considered. We first model the digital audio amplifier and then explain the operation principle using variable structure control algorithm. Moreover, the ripple signal generated by the hysteresis in the comparator has a significant effect on the system performance. Thus, we present a method to find the magnitude and the frequency of the ripple signal using describing function. Finally, simulations and experiments are provided to show the validity of the proposed methods.

Keywords : class D digital audio amplifier, variable structure control, ripple, hysteresis, describing function

I. 서론

D급 디지털 오디오 증폭기는 스위칭 기술을 이용하여 신호를 증폭한다. 기존 아날로그 증폭기에서는 입력과 출력 신호 파형은 같은 정현파로서 리니어 증폭을 하는 반면, D급 디지털 오디오 증폭기는 입력단의 신호 파형과 관계없이 출력단이 스위칭되는 스위칭 증폭 동작을 한다[1].

D급 디지털 오디오 증폭기의 출력단에서는 펄스폭 변조(PWM) 출력이 발생한다. PWM 출력은 LC 필터로 스위칭 주파수 성분을 제거한 후, 가청주파수 영역의 아날로그 출력만이 스피커로 전달된다. 따라서 스피커의 음색을 좌우하는 증폭기의 구동 임피던스, 즉, 출력 임피던스는 부궤환(negative feedback)의 영향을 크게 받는다. 아날로그 신호와 디지털 신호가 혼재하는 D급 디지털오디오 증폭기는 그림 1과 같은 피드백 구조를 갖는다[1]. 이러한 특성으로 인해 위상 여유이나 이득 여유 등을 이용한 선형 시스템 이론으로는 안정성과 성능 해석에 한계가 있다. 특히, 궤환 제어를 하는 경우 스위칭 동작을 고려한 안정성 해석에 대한 연구가 상당히 부족하고, 드라이브 전압의 영향과 PWM 신호를 발생시키기 위해 사용하는 비교기의 히스테리시스가 시스템 성능에 미치는 영향에 대한 연구가 부족한 편이다. 특히, 리플 신호는 D급 디지털 오디오 증폭기의 왜율 등과 같은 성능과 AM 라디오 튜너에 영향을 미치기 때문에 리플 신호의 크기와 주파수에 대한 해석이 필수적이다.

본 논문에서는 디지털 오디오 증폭기를 비선형 제어 이론을 이용하여 그 특성을 분석한다. 그리고 PWM 방식의 D급 디지털 오디오 증폭기에서 수동 소자로 구성된 회로를 제어 대상으로 모델링하고 비선형 시스템 이론을 이용하여 시스템의 안정성을 해석한다. 이를 바탕으로 디지털 오디오 증폭기 시스템이 가변구조제어(variable structure control) 시스템으로 설명될 수 있음을 보인다. 또한, PWM 발생기의 히스테리시스로 인해 발생한 리플 신호를 해석하기 위해서, 히스테리시스의 비선형 특성을 디스크라이빙(describing) 함수를 이용하여 해석하고 히스테리시스의 폭과 크기와 리플 신호의 주파수와 크기사이의 상관 관계를 규명한다. 최종적으로 시뮬레이션과 실험을 통해 제안된 방법의 유용성을 보인다.

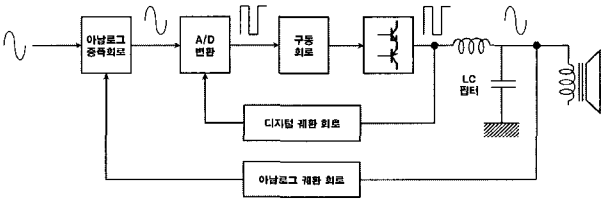


그림 1. D급 디지털 오디오 증폭기의 피드백 구조.
Fig. 1. Scheme of a class D digital audio amplifier.

II. 디지털 오디오 증폭기의 모델링과 안정성

본 논문에서는 그림 2와 같이 ADSM(Advanced Delta-Sigma Modulation) 방식[2]을 사용하는 D급 디지털 오디오 증폭기를 고려한다. ADSM 방식은 아날로그 출력 신호를 피드백 제어를 하는데 있어 기존 PWM 방식에서의 문제점인 제어특성저하를 해결하는 과정에서 일반적으로 A/D 변환기와 D/A 변환기 등에 사용되는 Delta-Sigma 변조 방식을 전력 증폭에 적용한다는 것이 가장 큰 특징이다. ADSM 방식은 아날로그 출력인 전류와 전압을 피드백 제어 블록에

* 책임저자(Corresponding Author)
논문접수 : 2006. 11. 16., 채택확정 : 2007. 2. 7.
도태용 : 국립한발대학교 제어계측공학과(dolerite@hanbat.ac.kr)
류태하, 류지열 : (주)디엠비테크놀로지
(thryoo@dmbtech.com/jyryoo@dmbtech.com)
※ 본 논문은 정부(교육인적자원부)의 재원으로 학술진흥재단의 지원을 받아 수행된 연구임. 지역대학우수과학자 지원연구 사업(R05-2003-000-11672-0).

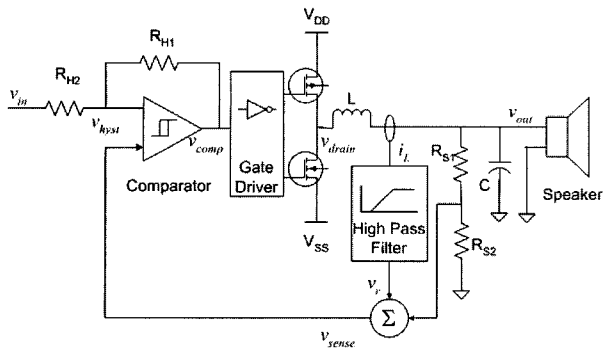


그림 2. ADSM 방식의 D급 디지털 오디오 증폭기의 개념도.

Fig. 2. Schematic diagram of a class D audio amplifier with ADSM structure.

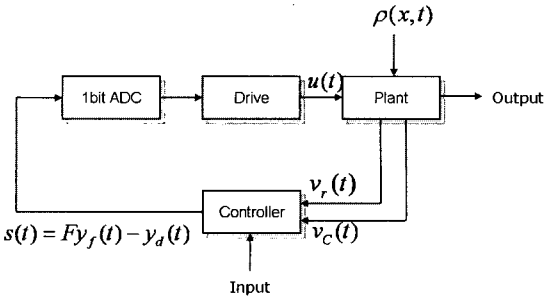


그림 3. D급 디지털 오디오 증폭기를 제어 시스템으로 표현한 개념도.

Fig. 3. Schematic Diagram representing a class D digital audio amplifier as a control system.

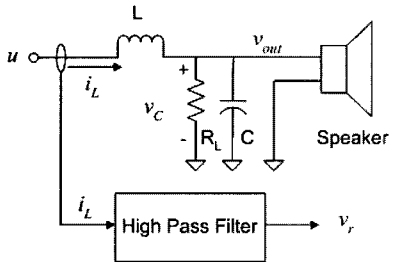


그림 4. RLC 회로와 고역 통과 필터로 구성된 플랜트.

Fig. 4. Plant composed of a RLC circuit and a high pass filter.

서 가변 Hysteric 펄스로 변환 후 1-비트 A/D 변환기를 통하여 가변 주파수 펄스로 변환한다. 이를 D급 구조의 전력용 스위치 단을 통하여 증폭 후 LC 필터를 통하여 아날로그 출력을 얻는 것을 기본 개념으로 한다. 출력의 아날로그 신호를 디지털화하고 다시 입력과 비교하여 가변 주파수 펄스 신호로 변환하는 과정이 기존의 Delta-Sigma 변조개념을 응용하여 Hysteric 제어와 접목함으로써 PWM 제어의 단점인 제어 성능 저하 문제를 해결하였으며, 아날로그 신호처리 과정에서 발생하는 잡음 민감성을 매우 저감했으므로 디지털 처리만으로 이루어지는 방식에 비해 손 색이 없는 잡음 특성을 가진다. ADSM을 이용한 디지털 오디오 증폭기는 아날로그 신호를 디지털 신호로, 이 디지털신호를 다시 아날로그 신호로 변환하여 피드백하는 형태로, 피드백 제어를 하지 않는 완전 디지털 방식에 비하여 음원의 왜곡이 현저히 줄어드는 장점이 있다.

본 논문에서 고려하는 D급 디지털 오디오 증폭기의 스위칭 주파수는 피드백되는 전류 성분의 양이나 1-비트 A/D 변환기의 성능에 따라서 결정되며, 전체 시스템 이득은 피드백 저항의 비로 주어진다. 따라서, 그림 2의 D급 디지털 오디오 증폭기는 그림 3과 같은 제어 시스템으로 간략하게 표현할 수 있다. 1-비트 A/D 변환기, 즉 비교기단으로 커패시터 전압(v_C)와 인덕터 전류(i_L)의 고주파 성분(v_r)이 피드백된다. 그리고 드라이브단의 출력 전압은 $\pm K$ 으로 주어진다. 즉, V_{DD} 와 V_{SS} 의 절대값은 같고, 부호만 반대이다. 여기서 스위칭 소자의 시간 지연은 1μs이하로 매우 작다고 가정한다. 그림 4에서 표현된 것처럼 수동소자 회로와 고역통과필터를 플랜트로 고려하고, 수동소자를 키르히호프의 전류, 전압 법칙을 이용하여 모델링하면 (1)과 같다.

$$\begin{aligned} \dot{x}_p(t) &= A_p x_p(t) + B_p(u(t) + \rho(x,t)) \\ y(t) &= C_p x_p(t) \\ i_L(t) &= C_i x_p(t) \end{aligned} \tag{1}$$

여기서, $x_p(t)$는 $[v_C(t)\ \ i_L(t)]^T$이고 출력 $y(t)$를 $v_C(t)$라고 하자. 매칭 조건을 만족하는 모델링되지 않은 외란 $\rho(x,t)$가 $|\rho(x,t)| \le \rho_0$를 만족한다. 시스템 행렬들은

$$A_p = \begin{bmatrix} -\frac{1}{CR_L} & \frac{1}{C} \\ -\frac{1}{L} & 0 \end{bmatrix}, \quad B_p = \begin{bmatrix} 0 \\ \frac{1}{L} \end{bmatrix}, \tag{2}$$

$$C_p = [1\ \ 0], C_i = [0\ \ 1]$$

와 같이 정의 된다. 여기서, L은 인덕턴스, C는 전해용량, R_L은 스피커의 내부 저항이다. 인덕터 전류의 고주파 성분을 추출하여 전압 성분으로 변환해주는 고역통과필터의 전달 함수가 다음과 같이 주어진다고 가정하자.

$$F_h(s) = \frac{k_h s^2}{s^2 + 2\zeta_h \omega_h + \omega_h^2} \tag{3}$$

여기서, k_h와 ω_h는 각각 고역통과필터의 이득과 차단주파수이다. (3)을 상태공간방정식으로 변환하면 (4)와 같이 주어진다.

$$\begin{aligned} \dot{x}_h(t) &= A_h x_h(t) + B_h i_L(t) \\ v_r(t) &= C_h x_h(t) + D_h i_L(t) \end{aligned} \tag{4}$$

여기서, 상태변수 $x_h = [x_{h1}\ x_{h2}]^T$이고, 시스템 행렬은 (5)와 같이 정의된다.

$$A_h = \begin{bmatrix} 0 & 1 \\ -\omega_h^2 & -2\zeta_h \omega_h \end{bmatrix}, \quad B_h = \begin{bmatrix} 0 \\ 1 \end{bmatrix} \tag{5a}$$

$$C_h = [-k_h w_h^2 \ \ -2k_h \zeta_h w_h], \quad D_h = k_h \tag{5b}$$

(1)과 같이 표현되는 수동소자 회로와 (4)와 같이 표현되는

고역통과필터를 직렬 연결하면, 최종적으로 (6)과 같은 상태공간방정식을 구할 수 있다.

$$\begin{aligned} \dot{x}(t) &= Ax(t)+B(u(t)+\rho(t)) \\ y(t) &= C_o x(t) \\ y_f(t) &= C_f x(t) \end{aligned} \tag{6}$$

여기서, 상태 변수 $x=[x_{h1}\ x_{h2}\ v_C\ i_L]^T$이고, y_f는 정적 출력 궤환되는 변수로 $y_f=[v_C\ v_r]^T$와 같으며, 시스템 행렬은 (7)과 같이 정의되고 시스템 $(A, B, C_f, 0)$는 제어 가능하고 관측 가능하다.

$$A=\begin{bmatrix} A_h & B_hC_p \\ 0 & A_p \end{bmatrix}=\begin{bmatrix} 0 & 1 & 0 & 0 \\ -w_h^2 & -2\zeta_h w_h & 0 & 1 \\ 0 & 0 & -\dfrac{1}{CR_L} & \dfrac{1}{C} \\ 0 & 0 & -\dfrac{1}{L} & 0 \end{bmatrix} \tag{7a}$$

$$B=\begin{bmatrix} 0 \\ B_p \end{bmatrix}=\begin{bmatrix} 0 & 0 & 0 & \dfrac{1}{L} \end{bmatrix},\ C_o=[0\ 0\ 1\ 0] \tag{7b}$$

$$C_f=\begin{bmatrix} 0 & C_p \\ C_h & D_hC_p \end{bmatrix}=\begin{bmatrix} 0 & 0 & 1 & 0 \\ -k_hw_h^2 & -2k_h\zeta_hw_h & 0 & k_h \end{bmatrix} \tag{7c}$$

최종적으로 (8)과 같은 regular형으로 표현된다.

$$\begin{aligned} \dot{x}_1(t) &= A_{11}x_1(t)+A_{12}x_2(t) \\ \dot{x}_2(t) &= A_{12}x_1(t)+A_{22}x_2(t)+B_2(u(t)+\rho(t)) \\ y_f(t) &= C_1x_1(t)+C_2x_2(t) \end{aligned} \tag{8}$$

여기서, 상태변수 x_1는 $x_1=[x_{1h}\ x_{2h}\ v_C]^T$로, x_2는 i_L로 정의된다. 따라서 시스템 행렬은 다음과 같다.

$$A_{11}=\begin{bmatrix} 0 & 1 & 0 \\ -w_h^2 & -2\zeta_hw_h & 0 \\ 0 & 0 & -\dfrac{1}{CR_L} \end{bmatrix},\ A_{12}=\begin{bmatrix} 0 \\ 1 \\ \dfrac{1}{C} \end{bmatrix} \tag{9a}$$

$$A_{21}=\begin{bmatrix} 0 & 0 & -\dfrac{1}{L} \end{bmatrix},\ A_{22}=0,\ B_2=B_p \tag{9b}$$

$$C_1=\begin{bmatrix} 0 & 0 & 1 \\ -k_hw_h^2 & -2k_h\zeta_hw_h & 0 \end{bmatrix}=\begin{bmatrix} C_{11} \\ C_{21} \end{bmatrix},\ C_2=\begin{bmatrix} 0 \\ k_h \end{bmatrix} \tag{9c}$$

(A_{11}, A_{12})는 제어가능하고, (A_{11}, C_1)은 관측가능하다[3].

이상과 같이 모델링된 결과로부터, D급 디지털 오디오 증폭기는 커패시터 전압 v_C와 인덕터 전류의 고주파 성분을 측정한 전압 v_r을 $F=[F_1\ F_2]=[F_1\ 1]$의 상태 피드백 이득으로 정적 출력 궤환하는 시스템이다.

슬라이딩 모드 제어 기법으로 D급 디지털 오디오 증폭기를 해석하기 위해, 기준 입력 $y_d(t)$가 0인 경우를 먼저 고려하자. 그러면, 스위칭 평면 $s(t)$를 행렬 F를 이용하여

$$\begin{aligned} s(t) &= Fy_f=[F_1\ 1]\begin{bmatrix} C_{11}x_1 \\ C_{21}x_1+k_hx_2 \end{bmatrix} \\ &= (F_1C_{11}+C_{21})x_1+k_hx_2 \end{aligned} \tag{10}$$

와 같이 정의할 수 있다. 제어 입력은 드라이브 출력 전압과 스위칭 평면의 부호를 이용하여 생성된다고 하면, 다음과 같다.

$$u(t) = -K\cdot \mathrm{sgn}(s(t))$$

여기서, $\mathrm{sgn}(\cdot)$는 부호 함수이고, K는 드라이브 출력 전압의 절대 크기이다. 시스템의 안정성을 증명하기 위해 선택된 리아프노프(Lyapunov) 함수는

$$V(s(t), t)=\frac{1}{2}s^T(t)s(t) \tag{11}$$

이다. $g(t)$는 $(F_1C_{11}+C_{21})(A_{11}x_1+A_{12}x_2)+k_hA_{12}x_1+k_hA_{22}x_2$를 의미하고, 드라이브 출력 전압의 절대값인 K가

$$K \geq \frac{|g(t)|+k_hB_2\rho_0}{k_hB_2} \tag{12}$$

의 관계를 가질 경우, (11)을 미분한 결과는

$$\begin{aligned} \dot{V}(s,t) &= s^T\dot{s} \\ &= s^T(g(t)-k_hB_2K\mathrm{sgn}(s(t))+k_hB_2\rho(t)) \\ &\leq |s^T|(|g(t)|+k_hB_2\rho_0-k_hB_2K) \\ &< 0,\ \forall x\neq 0 \end{aligned}$$

와 같이 음한정하게 되어, 전체 시스템이 안정함을 보일 수 있다. (12)에서 알 수 있듯이, 드라이브 출력단의 전압이 클수록, 안정도 여유가 증가한다. 또한 허용할 수 있는 외란의 크기도 증가한다.

슬라이딩 모드, 즉, $s(t)=0$의 경우에는, (10)은

$$x_2=-k_h^{-1}(F_1C_{11}+C_{21})x_1 \tag{13}$$

가 된다. (13)을 (8)에 대입하면, (14)와 같은 저차 시스템이 구해진다.

$$\begin{aligned} \dot{x}_1(t) &= (A_{11}-A_{12}k_h^{-1}(F_1C_{11}+C_{21}))x_1(t) \\ &= (A_{11}-A_{12}k_h^{-1}FC_1)x_1(t) \\ &= (A_{11}-A_{12}K_fC_1)x_1(t) \end{aligned} \tag{14}$$

여기서, $K_f=k_h^{-1}F$이다. (14)로부터 알 수 있듯이, 슬라이딩평면 설계문제는 시스템 (A_{11}, A_{12}, C_1)을 위한 정적 출력 궤환 문제와 동일하다. (A_{11}, A_{12})가 제어가능하고, (A_{11}, C_1)이 관측 가능하므로 정적 출력 궤환이 가능하다.

기준입력 $y_d(t)$가 0이 아닌 경우, 스위칭평면 $s(t)$를 $s(t)=Fy_f(t)-y_d(t)$와 같이 수정가능하다. (11)의 리아프노프 함수를 이용하여 안정성을 증명할 수 있다.

III. 비교기의 히스테리시스에 의한 영향

D급 디지털 오디오 증폭기의 비교기에 의해 만들어지는 인덕터 전류의 리플(ripple)은 디지털 오디오 증폭기를 구동시키는 핵심이다. 그러나 리플 주파수가 가청주파수 대역에 존재할 경우, 증폭된 오디오 신호 $v_C(t)$의 품질이 저하되는 위험이 있다.

본 논문에서는 릴레이와 같은 비선형 특성을 해석하는데 뛰어난 디스크라이빙 함수를 사용하여 리플 주파수와 그

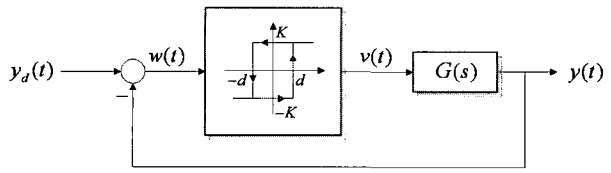


그림 5. 선형 시스템과 비선형 시스템으로 표현된 D급 디지털 오디오 증폭기.

Fig. 5. A class D audio amplifier represented as one linear system and one nonlinear system.

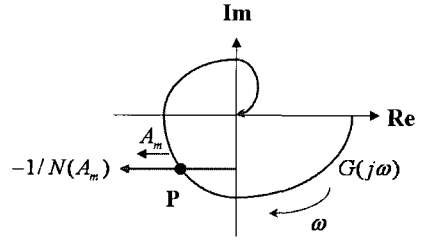


그림 6. 나이키스트도로 표현한 $G(jw)$와 디스크라이빙 함수.

Fig. 6. Nyquist plot of $G(j\omega)$ and describing function.

크기가 비교기의 히스테리시스와 어떤 관계를 가지는 지를 해석한다. D급 디지털 오디오 증폭기에서 비교기의 히스테리시스를 릴레이로 고려할 수 있기 때문에, 전체 시스템을 선형 시스템 부분과 비선형 시스템 부분으로 구분하여 그림 5와 같이 표현한다. 비선형 성분에 의한 영향만을 살펴보기 위해서, 그림 5에서 기준 입력 $y_d(t)$를 각각 0이라고 가정한다. 그리고 선형 시스템인 $G(s)$는 (8)로 표현된 플랜트와 (10)로 표현된 스위칭 평면 $s(t)$가 직렬로 연결된 시스템으로, (15)와 같이 표현된다.

$$T_{yv}(s) = G(s) = FC_f(sI - A)^{-1}B \tag{15}$$

비선형 시스템인 릴레이의 입출력 관계는 그림 5와 같이 표현된다. d는 히스테리시스의 폭이고, 입력 $w(t)$가 $A_m e^{j\omega t}$로 주어졌을 때 출력 $v(t)$가 $Ve^{j(\omega t+\phi)}$로 발생한다면, 디스크라이빙 함수 $N(A_m, \omega)$는 (16)과 같다[4].

$$N(A,\omega) = \frac{Ve^{j(\omega t+\phi)}}{A_m e^{j\omega t}} = \frac{V}{A_m}e^{j\phi} = \frac{1}{A_m}(b_1 + ja_1) \tag{16}$$

여기서, a_1과 b_1은 각각 sin파와 cos파의 기본 주파수 성분이다. (16)을 이용하여 히스테리시스를 가지는 릴레이의 디스크라이빙 함수를 구하면, (17)과 같다[5].

$$N(A_m,\omega) = \frac{4K}{\pi A_m}\sqrt{1-\left(\frac{d}{A_m}\right)^2} - j\frac{4Kd}{\pi A_m^2} \tag{17}$$

구해진 디스크라이빙 함수는 주파수와는 무관하게, 입력 신호의 크기와 드라이브 출력 전압의 크기, 히스테리시스의 폭에 의해 그 값이 결정된다.

발생하는 리플의 주파수와 그 크기를 알아보기 위해서, 위의 결과를 이용하여 그림 5의 비선형 시스템의 폐루프를 해석하자. 외부 입력이 없어도 자체적으로 리플을 발생시키기 위해서는 다음 조건을 만족하여야 한다.

$$\begin{aligned} G(j\omega) &= -\frac{1}{N(A_m,\omega)} = -\frac{1}{N(A_m)} \\ &= -\frac{\pi A_m}{4K}\left\{\sqrt{1-\left(\frac{d}{A_m}\right)^2} + j\frac{d}{A_m}\right\} \end{aligned} \tag{18}$$

따라서 그림 6과 같은 나이키스트(Nyquist)도로 표현할 수 있다. 만약, 드라이브 출력 전압 K와 히스테리시스 폭 d가 정해져있다고 가정한다면, $1/N(A_m)$은 A_m만의 함수이다. $1/N(A_m)$은 A_m가 증가함에 따라 음의 실축으로 이동하므로 안정한 리미트 사이클(limit cycle)을 발생시킨다. 그리고 그림 6에서도 확인할 수 있듯이 지점 P는 $G(jw)$의 궤적과 $1/N(A_m)$의 궤적이 만나는 지점이다. 이 때, 주파수 w가 바로 리미트 사이클의 주파수, 즉, 리플의 주파수이고, A_m은 리플의 크기가 되는 것이다. 따라서, 드라이브 출력 전압 K와 히스테리시스 폭 d를 조정하여 리플 주파수와 그 크기를 조정할 수 있다. (18)과 그림 6로부터 알 수 있듯이, 히스테리시스 폭 d가 증가하면, 교점 P가 아래로 이동하기 때문에, 리플 신호의 주파수는 감소하고, 리플 신호의 크기 A_m은 증가한다. 또한, 드라이브 출력 전압 K가 증가함에 따라, 교점 P가 위로 이동하기 때문에, 리플 신호의 주파수는 증가하고, 리플 신호의 크기 A_m 역시 증가한다.

IV. 시뮬레이션 연구

시뮬레이션에서 사용된 소자값들은 다음과 같다. L은 20 μH이고, C는 2μF, R_L은 4Ω이다. 고역통과필터의 차단 주파수는 20kHz이고, k_h는 1, ζ_h는 0.707이다. 드라이브의 출력 전압의 크기는 ±20V이고, 히스테리시스의 크기는 ±0.2 V이다. 그리고 입력/출력비가 1이 되도록 피드백 이득에 해당하는 F_1을 1로 설정한다. 시뮬레이션의 정확성을 높이기 위해, 사용하는 MOSFET의 turn-on 시간과 turn-off 시간을 고려하여 0.5μs의 시간 지연항을 삽입한다. 입력 신호로는 5kHz 주파수와 크기 1V의 정현파를 사용한다. 그림 7은 II장에서 설명한 바와 같이, 인덕터 전류 $i_L(t)$가 기준 입력 신호와 동일한 주파수와 리플 주파수를 갖는 신호임을 보여준다. 또한 고역통과필터를 거친 후의 신호인 $v_r(t)$는 기준 입력 신호의 주파수 성분이 제거된 고주파수 신호만으로 구성됨을 확인할 수 있다. 그림 8은 $v_r(t)$를 확대한 것으로 그 크기가 약 0.7V이고 주파수가 약 360kHz인 삼각파이다. 시뮬레이션을 통하여 III장에서 제시한 방법을 이용하여 리플 신호의 크기와 주파수를 구한다. 그림 9에서 확인할 수 있듯이 전달함수 $G(jw)$의 나이키스트 선도와 디스크라이빙 함수 $1/N(A_m)$의 교차점으로부터 구한 리플 신호의 크기와 주파수는 각각 0.6V와 350kHz로 그림 8의 결과와 거의 일치한다. 그림 9는 드라이브 출력 전압과 히스테리시스 전압을 변화시켰을 때, 리플 신호의 주파수와 그 크기 변화를 보여준다. (17)와 (18), 그림 6으로부터 예상할

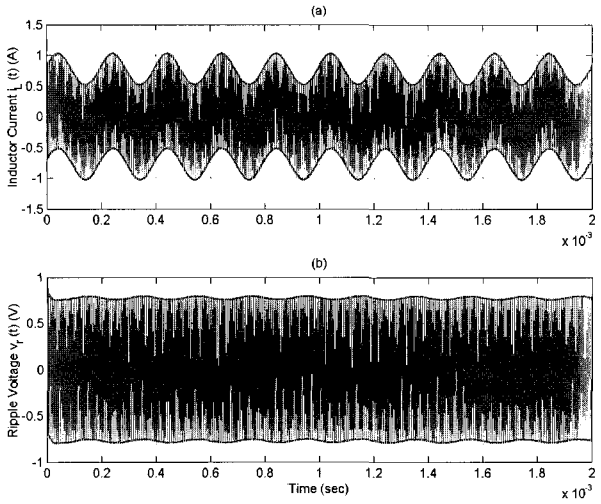


그림 7. 시뮬레이션 결과 : 인덕터 전류 $i_L(t)$ 와 고역통과필터를 거친 $v_r(t)$.

Fig. 7. Simulation results : inductor current $i_L(t)$ and $v_r(t)$ filtered by high-pass filter.

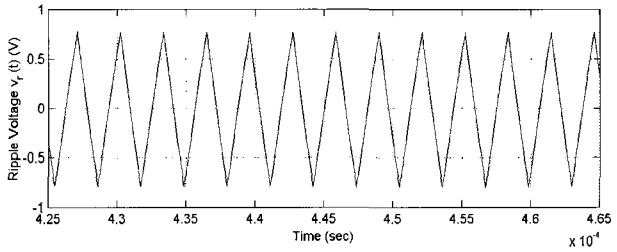
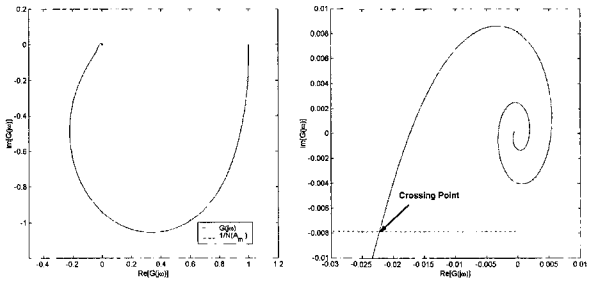


그림 8. 시뮬레이션 결과 : 확대된 $v_r(t)$.

Fig. 8. Simulation results : magnified plot of $v_r(t)$.

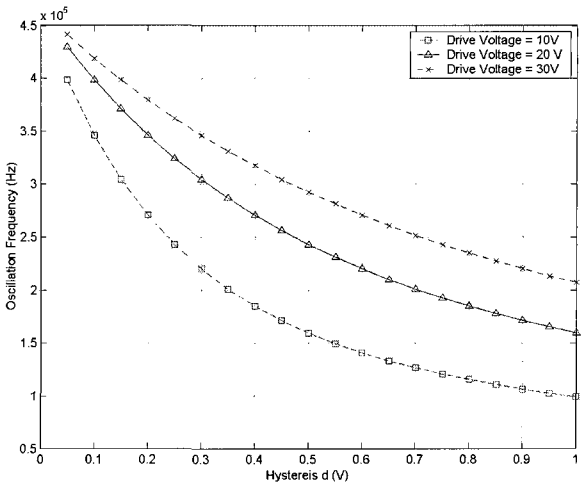


(a) (b)

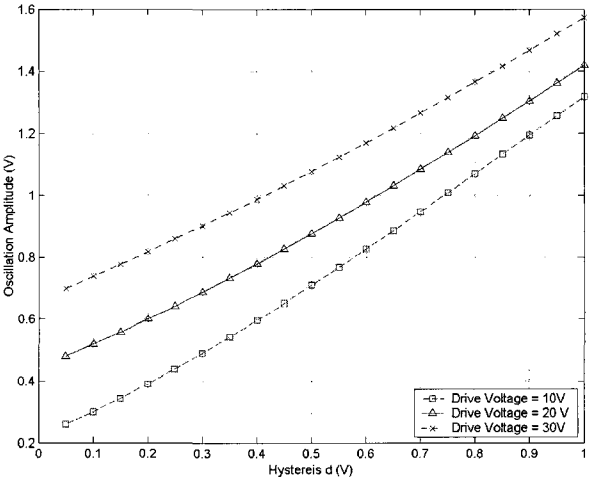
그림 9. 시뮬레이션 결과 (a) 나이키스트도로 표현한 $G(jw)$ 와 디스크라이빙 함수 (b) 확대 그림.

Fig. 9. Simulation results (a) Nyquist plot of $G(j\omega)$ and describing function (b) magnified plot.

수 있듯이, 히스테리시스 전압과 리플 신호의 주파수와는 반비례 관계를 가지고, 히스테리시스 전압과 리플 신호의 크기는 비례 관계를 가진다. 드라이브 출력 전압은 리플 신호의 주파수와 크기에 모두 비례 관계를 가짐을 확인할 수 있다.



(a) Hysteresis voltage vs. frequency of ripple signal



(b) Hysteresis voltage vs. magnitude of ripple signal

그림 10. 시뮬레이션 결과.

Fig. 10. Simulation results.

V. 실험 결과

시뮬레이션 결과를 검증하기 위해, (주)디엠비테크놀로지에서 개발한 D급 디지털 오디오 증폭기용 제어 IC인 ADSM

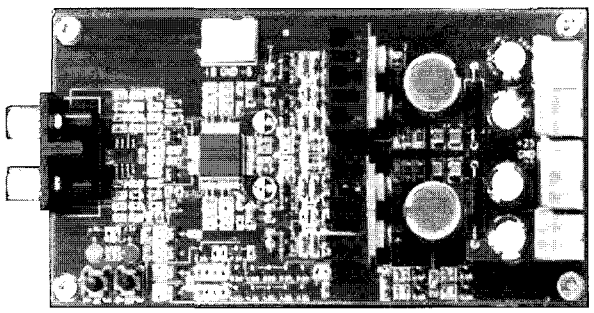


그림 11. ADSM501을 이용한 50W 스테레오 D급 디지털 오디오 증폭기.

Fig. 11. 50W Stereo class D digital audio amplifier using ADSM501.

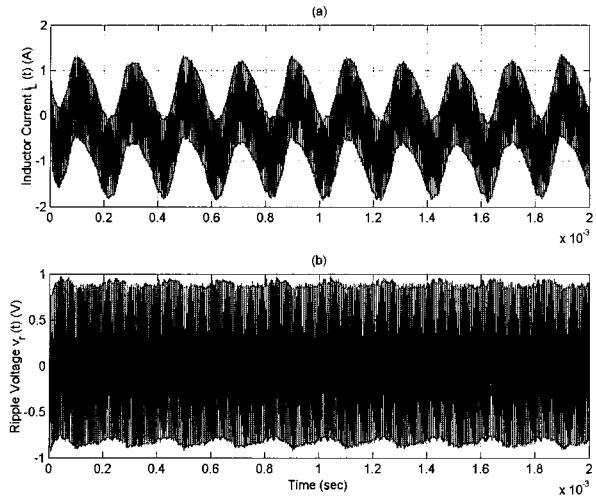


그림 12. 실험 결과 : 인덕터 전류 $i_L(t)$와 고역통과필터를 통과한 $v_r(t)$.

Fig. 12. Experimental results : inductor current $i_L(t)$ and $v_r(t)$ filtered by high-pass filter.

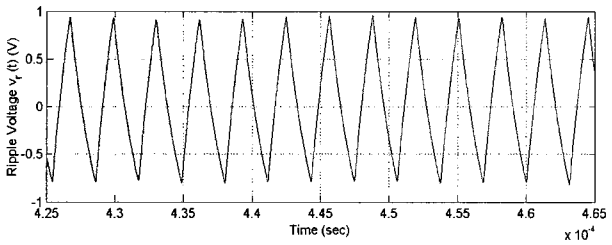


그림 13. 실험 결과 : 확대된 $v_r(t)$.

Fig. 13. Experimental results : magnified plot of $v_r(t)$.

501을 이용한 평가 보드를 사용하였다. 그림 11과 같이 이 스테레오(2채널)로 구성되어 있고, 채널 당 50W의 출력을 가지고 있다. 자세한 성능과 사양은 [6]을 참고하라. IV장에서 사용한 같은 크기와 주파수의 기준 입력을 사용한다. 그림 12는 인덕터 전류 $i_L(t)$와 이것을 고역통과 필터링한 $v_r(t)$이다. 그림 13은 $v_r(t)$을 확대한 그림이다. $i_L(t)$와 $v_r(t)$는 시뮬레이션 결과보다 노이즈 등의 영향으로 큰 값을 나타낸다. 그리고 리플 신호의 주파수는 약 360kHz로 시뮬레이션 결과와 거의 일치하지만, 디스크라이빙 함수를 이용한 결과와는 약간의 차이를 보인다.

VI. 결론

본 논문에서는 가변구조제어 알고리즘을 사용하여 기존의 선형 시스템 이론으로 해석되던 D급 디지털 오디오 증폭기의 안정성을 증명하였다. 그리고 디스크라이빙 함수를 사용하여 드라이브 출력 전압, 히스테리시스 폭에 따른 리플 신호의 크기와 주파수를 구하였다. 드라이브 출력 전압, 히스테리시스 폭과 리플 신호의 크기와 주파수간의 관계를 규명하고 시뮬레이션과 실험을 통하여 제안된 방법의 타당성을 보였다.

추후에는 [7]에서 제시된 바처럼, 제어 이론을 이용하여 전체 고조파 왜곡(Total Harmonic Distortion, THD)에 대한 해석과 성능 개선을 할 예정이다.

참고문헌

[1] 近藤 光, "디지털 앰프의 개요," 디지털 기술, 2003년 8월.

[2] 정상화, 스위칭 주파수 제어 가능한 새로운 구조의 히스테리시스 직류-직류 변환기 및 제어 IC 설계, 한국과학기술원 박사 논문, 2003.

[3] C. Edwards and S. K. Spurgeon, *Sliding Mode Control: Theory and Applications*, Taylor & Francis, 1998.

[4] J.-J. E. Slotine and W. Li, *Applied Nonlinear Control*, Prentice-Hall, 1991.

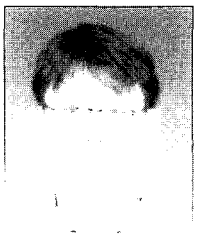
[5] K. J. Astrom and T. Hagglund, *Automatic Tunning of PID Controllers*, Instrument Society of America, 1988.

[6] (주) DMB Technology, 고성능 Digital Amp Chip Set 개발에 관한 연구, 산업기술개발 사업 과제, 산업자원부, 2003.

[7] N.-I. Kim, S.-H. Jung, J.-Y. Ryoo, and G.-H. Cho, "Ripple feedback filter suitable for analog/digital mixed-mode audio amplifier for improved efficiency and stability," *Power Electronics Specialists Conference*, pp. 45-49, 2002.

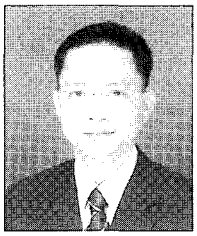
도 태 용

1992년 경북대학교 전자공학과 졸업. 1994년 한국과학기술원 전기 및 전자공학과 석사. 1999년 동 대학원 박사. 1997년~2001년 삼성전자 디지털 미디어 연구소 책임연구원. 2001년~2002년 한국과학기술원 전자전산학과 BK21 초빙교수. 2002년 3월~현재 국립한밭대학교 제어계측공학과 조교수. 관심분야는 강인제어, 학습제어, 임베디드 제어 시스템.



류 지 열

1997년 경북대학교 전자공학과 졸업. 1999년 한국과학기술원 전기 및 전자공학과 석사 졸업. 2004년 동 대학원 박사 졸업. 2002년~2006년 (주)디엠비테크놀로지 책임 연구원. 2006년~현재 삼성전자 선임연구원. 관심분야는 Smart-power IC, Analog IC, DC-DC converter, Class-D 앰프 IC.



류 태 하

1994년 경북대학교 전자공학과 졸업. 1997년 한국과학기술원 전기 및 전자공학과 석사. 2000년 동 대학원 박사 수료. 2002년~현재 (주)디엠비테크놀로지 대표이사. 관심분야는 전력반도체, 전력변환 시스템, 디지털오디오 시스템.