

Si 나노 입자와 Er^{3+} 를 공침가한 SiO_2 계 도파로의 제작과 평가

최세원[†] · 고영호 · 장세훈 · 오익현 · 강창석
한국생산기술연구원 광주연구센터

Fabrication and characterization of SiO_2 based waveguide co-doped with Si-nanocrystal and Er^{3+}

Se-Weon Choi[†], Young-Ho Ko, Se-Hun Chang, Ik-Hyun Oh and Chang-Seog Kang

Korea Institute of Industrial Technology, Gwangju 500-480, Korea

(2007년 3월 2일 받음, 2007년 4월 13일 최종수정본 받음)

Abstract SiO_2 thin films containing Si-nanocrystals and Er^{3+} were fabricated by the RF-sputtering method. Intense emission of Er^{3+} was observed at 1530 nm region after the annealing of the film at 1050°C for 5 min. Channel waveguides were fabricated using such films for the core. The films containing Si higher than 2.4 at% exhibited the change in stress from compression to tension after annealing, which induced the fatal loss-increase in waveguide. The optical gain might be attained by the Er-doped waveguide with Si lower than 2.4 at% by a visible-light-excitation.

Key words Si, nanocrystals, Er^{3+} , waveguide, annealing.

1. 서 론

광통신망이 전파지국과 개인주택으로 급속히 보급되는 한편, 전력 네트워크에서도 같은 광통신망이 병설되어 일반 사용자의 정보통신뿐만 아니라, 전력공급의 주요한 지점의 감시 등에 사용되고 있다. 장래적으로는 감쇠하는 광 신호를 어느 거리 간격으로 증폭하기 위해서 광 증폭기가 필요하며, 이 경우 증폭기는 맨홀이나 전주 등, 상당히 가혹한 조건하에서 좁은 공간에 수납할 필요가 있고, 간선계에서 사용되는 대형 광 섬유형 광 증폭기가 아니라 콤팩트하고 저렴한 도파로형 증폭기가 바람직하다. 더욱이, 간선계의 증폭기를 그대로 사용할 경우에 필요한 전력 소비량은 거대한 양이 되기 때문에 새로운 증폭기구의 개발이 필요하다.¹⁾ 최근에는 박막 속에 Er^{3+} 과 함께 Si를 첨가하여 Si를 나노 크기로 만든 후 Er^{3+} 의 여기·발광을 효율화 시키는 많은 연구 결과가 보고되고 있다.^{2,3)} Si 나노 결정의 입경이 2~3 nm인 경우, Si 나노 결정을 포함한 SiO_2 glass의 흡수단은 양자 사이즈 효과에 의해서 400 nm 부근에 존재하게 되고, Er^{3+} 의 980 nm대의 흡수 단면적보다도 훨씬 크게 된다.⁴⁾ 더욱이 나노 결정에서 Er^{3+} 로의 에너지 이동효율은 70% 이상이라고 보고되고 있다.⁵⁾ 이러한 특징들을 이용하여 자외선 영역에서 가시광선 영역까지의 파장 범위를 갖는

LED를 여기 광원으로 사용한 1530 nm대에서의 광 증폭 가능성에 대한 연구 결과도 보고되고 있다.^{6,8)} 그러나, Si 나노 결정을 이용하여 Er^{3+} 의 여기 효율을 높인 도파로형 증폭기를 제작하기 위해서는 1000°C 이상의 온도에서 열처리를 하여 Si 나노 결정을 만들어야 한다.⁹⁾ 이 과정에서 박막 증착 시 클래드 및 코어가 갖는 잔류응력을 열처리를 통해서 제거하여야 하지만, 이러한 과정에서 응력 방향이 바뀌게 되면 코어에 변형을 가져오게 되어 광 신호의 도파 손실이 커지게 되는 원인이 된다.

본 연구에서는 Si 나노 결정에서 Er^{3+} 로의 에너지 이동을 이용한 광 증폭의 가능성을 확인하기 위하여 여러 가지 Si 조성의 채널형 도파로를 제작하였고 열처리 및 Si 조성에 따른 박막의 잔류응력 변화와 그 손실특성을 평가하였다.

2. 실험 방법

도파로의 코어가 되는 Si-Er- SiO_2 박막을 RF 마그네트론 스퍼터법을 이용하여 Ar 분위기 중에서 RF 파워 200 W, 기판 가열온도 300°C의 조건에서 200분 동안 성막하여 SiO_2 기판 위에 두께 5 μ m의 코어 박막을 제작하였다. 타겟에는 SiO_2 기판(10 cm) 위에 Si 웨이퍼 칩 및 Er_2O_3 pellet을 적재하여 사용하였고, Si 웨이퍼 칩의 크기를 변화시켜 Si 첨가량을 조절하였으며, 성막 된 박막의 조성은 EPMA로 분석하였다. 성막 된 박막 중의

[†]Corresponding author
E-Mail : choisw@kitech.re.kr (S. W. Choi)

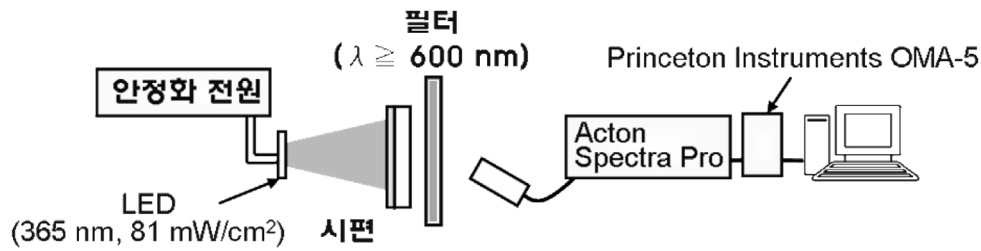


Fig. 1. Photoluminescence spectra measurement set up for Erbium ion of Si-Er co-doped SiO₂ films.

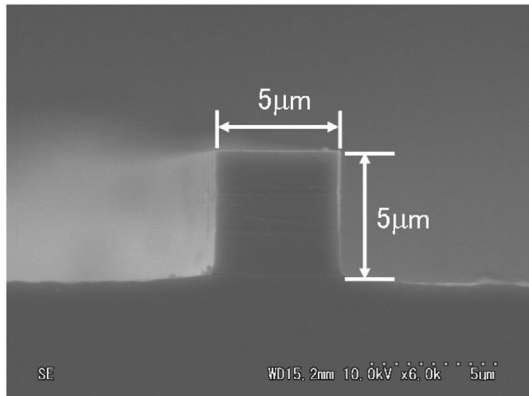


Fig. 2. Cross-sectional scanning electron microscope (SEM) image of a fabricated ridge-waveguide.

Si 나노 결정은 5 vol% H₂-Ar 분위기 중 1050°C에서 5분 간 열처리를 행하여 석출시켰다.

박막의 두께 및 굴절률은 프리즘 커플러(Metricon, Model 2010)를 이용하여 측정하였고, 박막의 잔류응력은 Fizeau 간섭계(Zygo, Model PTI250)를 이용하여 측정하였다. Er³⁺의 형광 특성은 Fig. 1에 나타난 광학계를 사용하였고, Si 결정의 여기에는 파장 365 nm의 자외선 LED(Nichia화학, 중심파장 365 nm, 3.5 V, 500 mA)을 이용하였다. 채널형 도파로는 포토 리소그래피와 건식 에칭으로 ridge형(코어 5 × 5 μm)로 가공한 후(Fig. 2) PE-CVD(SAMCO, Model PD-160SHR)법으로 15 μm 두께의 상부 SiO₂ 클래드를 제작하였다. Fig. 3에 나타내 것과 같이 광 신호(파장변환 레이저, Anritsu, MG9638A)와 Er³⁺의 여기 광(LD, NEOARK, LDP-980-190TC)을 광 섬유 커플러를 이용하여 도파로(도파로 길이 15 mm)에 접속하고 출사된 신호를 OSA(Optical spectrum Analyzer, Anritsu MS971C)로 측정하였다.

3. 결과 및 고찰

3.1 박막의 형광 특성 평가

본 실험에서 사용된 Si-Er-SiO₂ 시편은 Si 농도가 각각 0, 2.4, 4.9, 7.3, 13.4, 27.1 at%였으며, Er³⁺는 0.01 at%

로 고정하였다. Er-SiO₂ 시편의 경우, 열처리 전 후 시편 모두 Er 농도가 0.01 at%로 매우 낮아 파장 365 nm의 LED와 980 nm LD를 이용한 여기에서는 형광 스펙트럼을 관찰할 수 없었다. Si-Er-SiO₂ 시편의 경우는 파장 365 nm의 LED를 이용하여 Si를 여기시켜 Er³⁺의 형광 특성을 조사한 결과, 열처리 전에서는 모든 시편에서 Er의 형광 스펙트럼을 관찰할 수 없었으나, 열처리 후의 시편에서는 Fig. 4에 나타난 바와 같이 Si 농도가 증가함에 따라 형광 강도가 증가하였다. 이는 열처리를 통해 박막 속의 Si들이 나노 결정화 되고 이 Si 나노 결정들이 LED에 의해 여기되면 그 에너지가 Er³⁺에 전달되어 형광 강도가 강해진다는 Fujii 등의 결과와 일치하며⁹⁾, Si의 석출이 Er의 형광 강도에 큰 영향을 준 것을 알 수 있다.

Er³⁺의 형광 강도는 Si 농도가 증가함에 따라 증가하여 7.3 at%에서 최대가 되고, Si 농도가 7.3 at%보다 높아지면 Er³⁺의 형광 강도가 감소하였다. 이는 Si 농도 7.3 at% 이상의 시편에서는 Fig. 5에 나타난 바와 같이 여기 파장 365 nm에서의 흡수계수가 매우 크게 되고, Si 농도가 증가함에 따라 Si 나노 결정의 크기가 커지게 되어 Si 나노 결정간의 간격이 줄어들어 터널링 효과나 다른 나노 결정과의 간섭에 의해서 quantum confinement가 부분적으로 소멸되었기 때문이다.^{10,11)}

3.2 도파로 조성 및 열처리 조건의 최적화

Si만을 첨가한 박막을 코어로 한 채널형 도파로에 있어서 Si 농도 및 열처리 조건의 최적화를 검토하였다. Fig. 6는 코어 박막에 첨가된 Si 농도 변화에 따른 파장 1545 nm에서의 굴절률을 나타내고 있다. 상부 클래드가 되는 SiO₂ 박막의 굴절률은 1050°C에서 열처리 후 1.445이었으며, 코어 박막의 경우 Si 첨가량이 증가할수록 굴절률이 증가하였고 이는 Nabarro-Urrios 등의 결과와 잘 일치하였다.¹²⁾ Si 첨가량이 증가할수록 굴절률이 증가하는 이유는 Si 농도가 증가할수록 흡수단이 장파장 방향으로 이동하고 박막이 착색되어 Kramers-Kronig 관계에 의해 굴절률에 변화가 발생되었다고 생각되어진다.¹³⁾ 이로 인해 코어 층은 Si의 첨가에 의해서 굴절률이 클래드인 SiO₂보다 더 상승하기 때문에 채널형 도파로화가 가능하였다.

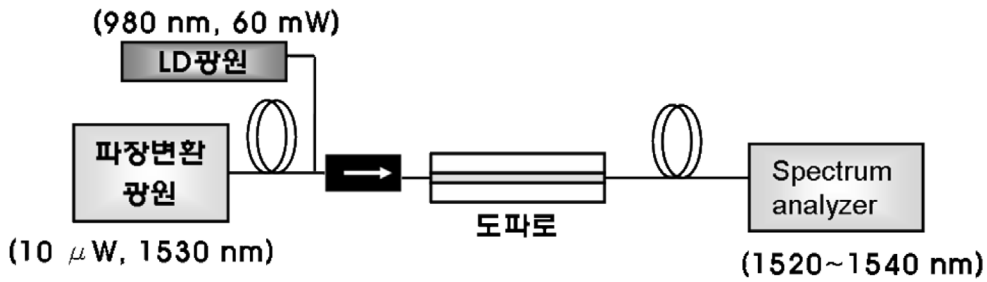


Fig. 3. The experimental set up used to measure the transmission loss of Si-Er co-doped waveguide.

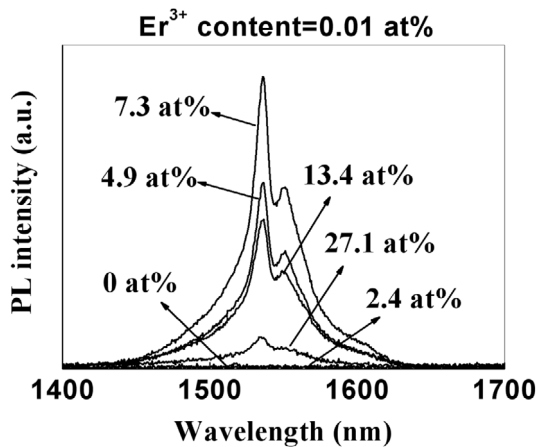


Fig. 4. PL spectra measured by pumping with a 365 nm LED. The pump power of the LED was 81 mW/cm². The Er³⁺ content is 0.01 at% and is constant all over the films.

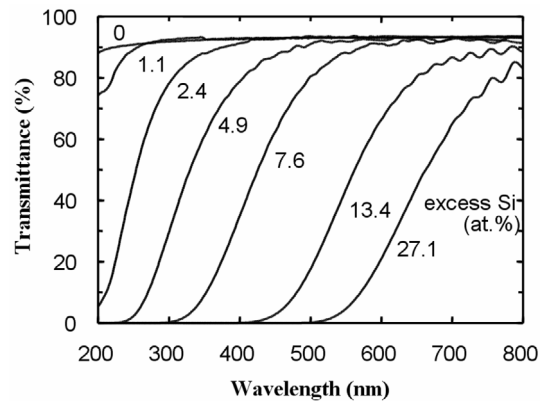


Fig. 5. Room temperature transmittance of Si-Er-SiO₂ films, after annealing at 1050°C for 5 min.

일반적으로 채널형 도파로에 있어서는 상부 클래드를 제작한 후 코어-클래드 간의 잔류응력을 제거하기 위해서 열처리를 행한다. 이때 열처리에 의한 상부 클래드의 변형이 코어에 미치는 영향을 알아보기 위해 Fig. 6에 나타난 바와 같이 열처리 순서를 달리하여 Si 농도에 따른 도파로의 도파 손실 변화를 관찰하였다.

건식 에칭으로 ridge형 도파로 위에 상부 클래드 층을 제작한 후 annealing을 실시하는 Post-annealing 법에서는 Si 농도 2.4 at% 이상에서 Fig. 8에 나타난 바와 같이 도파 손실이 급격히 증가하였으나, Pre-annealing 법에서는 완만한 증가를 보였다. Post-annealing 법에서의 급격한 도파 손실 변화는 상부 클래드 층의 변형에 기인한 것으로 Fig. 9에 나타난 바와 같이 열처리 전에는 240 MPa의 압축응력을 가지고 있던 상부 클래드 층이 1050°C에서의 열처리를 통해 박막 내의 dangling bond 등이 사라져 잔류응력이 제거되는 과정에서 코어에 비해 상대적으로 면적이 큰 클래드 층의 변형이 코어에 영향을 주게 된다. 특히 Si 첨가량 2.4 at% 이상에서는 열처리에 의한 코어의 잔류응력 변형량 또한 커지게 되므로 이러한 상부 클래드와 코어 박막의 응력 변형량 폭의 차이가 복굴절률에 의한 개구수의 저하 또는 마이크로 크

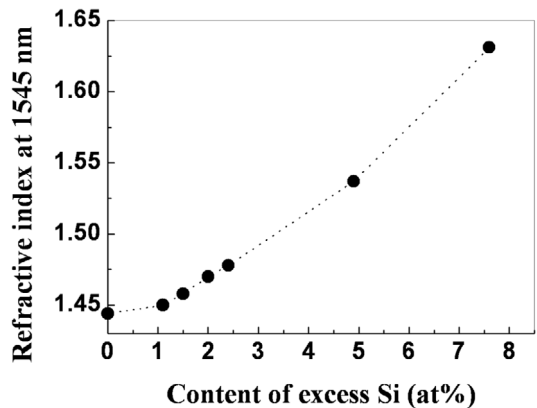


Fig. 6. Refractive indices of thin films at 1545 nm. The pure SiO₂ film for cladding layer was deposited by PE-CVD method.

랙의 발생 등을 유기한 결과 Fig. 8과 같은 도파 손실의 급격한 증가를 보였다고 생각한다.

Pre-annealing 법에서는 as-deposited 상태에서 상부 클래드와 SiO₂ 기판 사이의 압축응력이 존재하게 되나 Post-annealing 법과는 달리 열처리에 의한 상부 클래드의 잔류응력 변형량이 없기 때문에 도파 손실이 Si 농도 증가에 따라 완만한 증가를 보였다. 그러나, Fig. 4에서 가장 큰 형광 강도를 가졌던 Si 첨가량 7.3 at%의

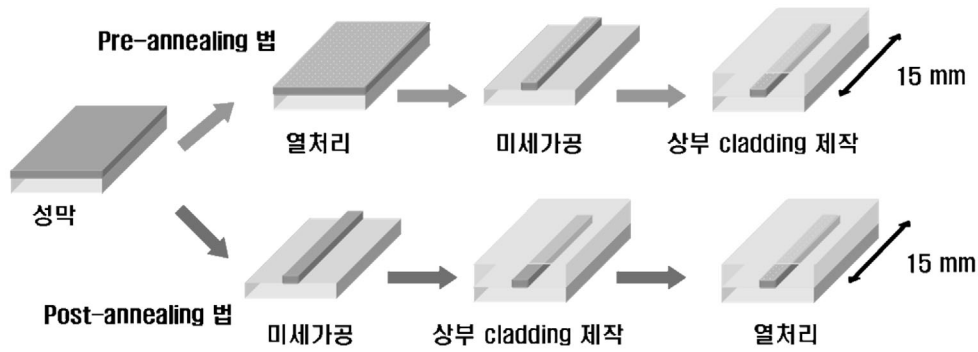


Fig. 7. Heat treatment of Si-Er co-doped waveguides. The transmission loss of waveguide was changed by the internal stress transformation of a cladding layer.

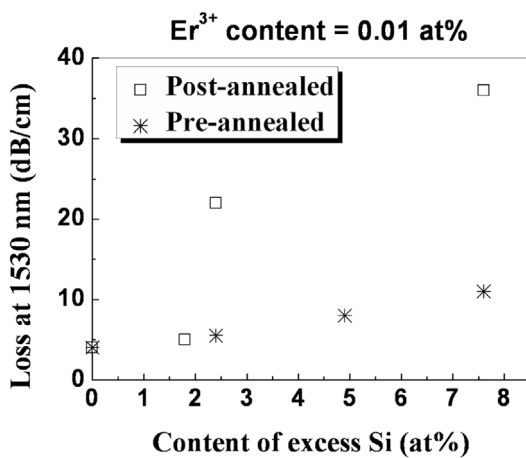


Fig. 8. Transmission loss of Si-Er co-doped waveguide at 1530 nm. The signal power was 10 μ m.

경우, Si 농도가 지나치게 높아 투과 손실이 10 dB/cm 이상이 되므로 도파로 제작에 적합한 Si 농도는 7.3 at% 이하에서 최적화 할 필요가 있음을 알 수 있다. 더욱이 Si 농도가 1.7~1.8 at% 부근일 경우, 열처리에 의해서 잔류응력이 대부분 제거될 것으로 기대되고 저손실의 도파로 조성으로써 최적의 조성으로 생각되지만, Er³⁺ 농도 0.01 at%에서는 Er³⁺의 형광 강도를 관찰할 수 없었기 때문에 증폭 효과를 얻기 위해서는 Er³⁺ 농도를 0.01 at% 보다 높이거나, 여기 파워를 증대 시킴으로써 해결 될 수 있을 것으로 기대된다.¹³⁾

4. 결 론

본 연구에서는 열처리를 통해서 석출된 Si 나노 결정을 이용한 Si-Er-SiO₂ 계 도파로의 광 증폭 가능성을 확인하기 위하여 여러 가지 Si 조성의 채널형 도파로를 제작하였고 열처리 및 Si 조성에 따른 박막의 잔류응력 변화와 그 손실특성을 평가하였다.

Si 나노 결정과 Er³⁺을 함께 첨가한 박막에 있어서

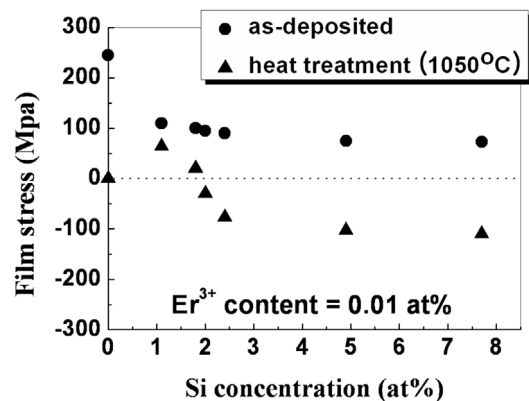


Fig. 9. Stresses induced in the Si-Er-SiO₂ films before and after annealing at 1050°C for 5 min. The pure SiO₂ film for cladding layer was deposited by PE-CVD method.

Er³⁺의 형광강도가 최대가 되는 조성을 조사한 결과, Er³⁺ 농도가 0.01 at%인 경우에 Si 농도 7.3 at%에서 최적이었다. 그러나 이와 같은 조성에서 채널형 도파로를 제작하면 Si의 흡수에 의한 투과 손실이 10 dB/cm 이상(접속 손실을 포함)이 되어 도파로서의 조성 최적화가 필요했다. 채널형 도파로 제작 후에 나노 결정 석출과 잔류응력 제거라는 두 가지 목적을 달성하기 위하여 열처리를 행하면 상부 클래드와 코어에 잔류응력의 변화가 발생하고 상부 클래드와 코어의 잔류응력 변화 폭에 의해서 도파 손실이 현저하게 상승하였다. 잔류응력 변화에 따른 도파 손실을 최소화하기 위해서는 Si 농도를 1.7~1.8 at% 부근으로 유지해야 하고, 그 농도 영역에서 여기 파워와 Er³⁺ 농도의 최적화를 행하면 Si 나노 결정에서 Er³⁺로의 에너지 이동을 이용한 고효율의 이득이 얻어질 것으로 기대된다.

참 고 문 헌

1. P. G. Kit and A. Polman, J. Appl. Phys., **93**(9), 5008-5012 (2003).
2. K. Imakita, M. Fujii, Y. Yamaguchi and S. Hayashi, Phys.

- Rev., B71 115440-115446 (2005).
3. G. Franzò, D. Pacifici, V. Vinciguerra, F. Priolo and F. Iacona, *Appl. Phys. Lett.*, **76(16)**, 2167-2169 (2000).
 4. A. J. Kenyon, C. E. Chryssou, C. W. Pitt, T. Shimizu-Iwayama, D. E. Hole, N. Sharma and C. J. Humphreys, *J. Appl. Phys.*, **91(1)**, 367-374 (2002).
 5. P. G. Kik, M. L. Brongersma and A. Polman, *Appl. Phys. Lett.*, **76(17)** 2325-2327 (2000).
 6. Jinku Lee, Jung H. Shin and Namkyoo Park, *J. Lightwave Tech.*, **23(1)**, 19-25 (2005).
 7. J. Lee, J. H. Shin and N. Park, *Proc. Of OFC2004*, PDP 19 (2004).
 8. P. G. Kit and A. Polman, *J. Appl. Phys.*, **91(1)**, 534-536 (2002).
 9. M. Fujii, M. Yoshida, S. Hayashi and K. Yamamoto, *J. Appl. Phys.* **84(8)**, 4525-4531 (1998).
 10. P.G. Kik and A. Polman, *J. Appl. Phys.*, 88(4), 1992-1998 (2000).
 11. V. Vinciguerra, G. Franzò, F. Priolo, F. Iacona and C. Spinella, *J. Appl. Phys.*, **87(11)**, 8165-8173 (2000).
 12. D. Navarro-Urrios, M. Melchiorri, N. Daldosso, L. Pavesi, C. García. P. Pellegrino, B. Garrido, G. Pucker, F. Gourbilleau and R. Rizk, *J. Luminescence*, **121**, 249-255 (2006).
 13. A.A. Dakhel, *Materials Chem. and Phys.*, **100**, 366-371 (2006).
 14. J. Lee, J. Shin and N. Park, *J. Lightwave Tech.* **23(1)**, 19-25 (2005).