

## 펄스 변압기를 이용한 비접지 MOSFET의 게이트 구동 회로 설계

### Design of the gate drive circuit for floating MOSFET using the pulse transformer

박 종 연\*      이 봉 진\*\*  
Park, Chong-Yeun    Lee, Bong-Jin

---

#### Abstract

This paper presents the new design method for the gate driver circuit of the floating MOSFET by using the pulse transformer. Each parameters of the proposed circuit are delivered by the numerical calculation method. By considering inner characteristics of MOSFET, the gate driver makes to increase the efficiency of the power conversion and decrease operating heat. Computer simulations and to experimental results for a Buck Converter are presented in order to validate the proposed method.

키워드 : *MosFET, 기생 커패시터, 펄스 트랜스포머*  
Keywords : *MosFET, Parasitic capacitor, Pulse-transformer*

---

#### 1. 서론

전력 변환 회로는 전력용 반도체 소자, 제어 회로, 수동 소자들로 구성된다. 전력 변환 회로는 크게 AC/DC 인버터, DC/DC 컨버터, DC/AC 인버터로 나눌 수 있다. 이 중 Buck 컨버터에 사용되는 반도체 스위치, Half-bridge 인버터와 Full-bridge 인버터에 상측(High Side)에 사용되는 반도체 스위치는 비접지 상태이다. 따라서 이러한 스위치를 구동하기 위해서는 비접지 그라운드를 제공하는 Drive IC를 사용하거나 펄스 변압기를 사용한다. Drive IC를 사용하여 회로를 구성할 경우에는 회로를 구성하는 주변 소자가 간단해지는 장점이 있

지만 제품의 단가 상승과 스위치의 내부적인 특성까지 고려할 수 없다는 단점이 있다. 펄스 변압기를 사용하여 게이트 구동 회로를 구성할 경우에는 Drive IC를 사용할 때보다 더 많은 주변 소자가 요구된다. 그러나 제품의 단가 절감과 더불어 스위치 내부의 특성을 고려하여 게이트 구동 회로를 설계할 수 있기 때문에 스위칭 효율을 높일 수 있는 장점이 있다. 따라서 본 논문에서는 제품의 단가 절감과 전력 변환 효율을 높일 수 있는 펄스 변압기를 사용한 게이트 구동 회로의 파라미터 설계 공식 및 절차를 제시하였다.

#### 2. 본론

##### 2-1. MosFET 등가 회로

그림 1은 기생 커패시터를 포함한 MosFET의 등가 회로를 나타낸 것이다. 이로 인해 MosFET는

---

\* 강원대학교 전기전자공학과 교수, 공학박사  
\*\* 강원대학교 대학원 전기전자공학과 석사과정

이상적인 스위치 소자가 아님을 알 수 있다.

MosFET 내부에 존재하는 기생 커패시터는 제조시 P-N 접합층에서 발생하게 된다. 기생 커패시터의 값은 패키지 타입 및 스위치의 정격 특성에 의해 각각의 스위치마다 값이 다르다[1][2]. 위와 같은 이유로 MosFET의 내부적인 특성 및 기생 커패시터를 고려하여 게이트 구동 회로를 구성하여야 한다.

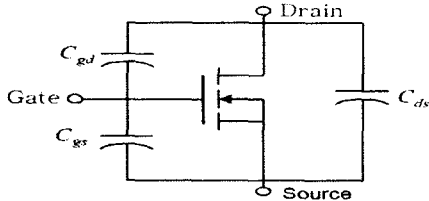


그림 1 기생 커패시터를 포함한 MosFET 등가 회로

그림 2는 비슷한 정격 특성을 갖는 ST社의 STW26NM60과 IR社의 IRFP460 내부에 존재하는 기생 커패시터의 그래프를 나타낸 것이다.

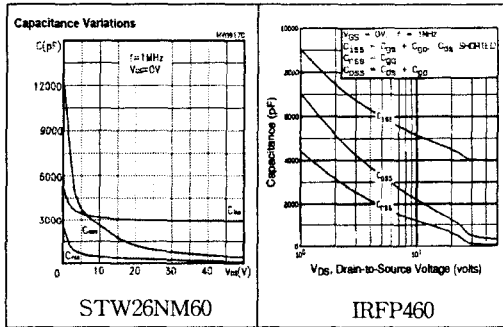


그림 2 STW26NM60과 IRFP460의 내부 커패시터 비교

그림 2를 통해 비슷한 정격 용량을 갖는 스위치라 하더라도 내부에 존재하는 기생 커패시터의 용량이 다를 수 있다. 따라서 각각의 스위치마다 내부적 특성을 고려하여 게이트 구동 회로를 설계할 경우 전력 변환 효율의 상승과 더불어 반도체 소자의 발열도 감소시킬 수 있다.

## 2.2 제안한 회로

그림 3은 비접지 스위치의 게이트 구동 회로이다. 비접지 스위치 구동을 위한 게이트 구동 회로는 두 개의 커플링 커패시터, 하나의 제너 다이오드와 저항 그리고 펄스 변압기로 구성되어 있다.

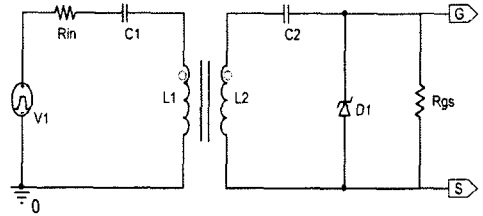


그림 3 비접지 스위치의 게이트 구동 회로

여기서,

- $V_1$  = 신호 소스원
- $R_{in}$  = 입력 임피던스
- $C_1$  = 1차측 커플링 커패시터
- $L_1$  = 펄스 변압기의 1차측
- $L_2$  = 펄스 변압기의 2차측
- $C_2$  = 2차측 커플링 커패시터
- $D_1$  = 정전압 제너 다이오드
- $R_{gs}$  = 게이트와 소스간 저항

그림 3의 회로에서  $C_1$ ,  $C_2$ ,  $R_{gs}$ 의 소자값 결정이 중요하다.  $C_1$ ,  $C_2$ ,  $R_{gs}$ 의 소자값 설정에 의해 스위치 양단에 걸리는 전압과 스위치로 흐르는 전류의 꺾이는 면적이 결정된다. 소자값 결정을 위해서는 10가지의 파라미터가 요구된다. 요구되는 파라미터는 표 1과 같다.

표 1 파라미터 테이블

파라미터	설명	
1	$\frac{dV_{IN}}{dt}$	0V부터 $V_{IN}$ 전압까지 상승하는데 걸리는 시간
2	$C_{GD,0}$	게이트와 소스를 단락시킨 상태에서 게이트와 드레인 사이에 존재하는 기생 커패시터
3	$V_{TH}$	문턱 전압
4	$V_{DRV}$	구동 전압
5	$f_{DRV}$	구동 주파수
6	$D_{MAX}$	최대 듀티비
7	$V_{CL}$	클램프 전압
8	$\Delta V_C$	커플링 커패시터 리플 전압
9	$Q_G$	게이트 충전 전하량
10	$\tau$	$C_2$ 와 $R_{gs}$ 간 시정수

표 1의 파라미터 테이블 중 2, 3, 4, 9는 회로에 적용하는 스위치의 데이터시트로부터 알 수 있다. 나머지 파라미터는 회로에 적용하는 수치를 적용하면 된다.

### 2.3 게이트 구동 회로의 소자값 계산

#### 2.3.1 $R_{GS,MAX}$ 를 계산한다.

$R_{GS,MAX}$ 는 게이트와 소스간에 연결되는 저항 ( $R_{GS}$ )의 최대 범위를 설정해 준다.

$$R_{GS,MAX} = \frac{V_{TH}}{C_{GD,0} \cdot \frac{dV_{IN}}{dt}} \quad (1)$$

식 (1)은 표 1의 파라미터 테이블에서 1, 2, 3을 대입함으로써 구할 수 있다.

#### 2.3.2 $\tau_{MIN}$ 을 계산한다.

$\tau_{MIN}$ 은  $C_2$ 와  $R_{GS}$ 간 시정수의 최소값을 설정해 준다.

$$\tau_{MIN} = \frac{D(V_{DRV} - V_C(D))}{\Delta V_C \cdot f_{DRV}} \quad (2)$$

여기서,  $V_C(D) = D \cdot V_{DRV}$ 이다.

식 (2)는 표 1의 파라미터 테이블에서 4, 5, 6, 8을 대입함으로써 구할 수 있다.

#### 2.3.3 2차측 커플링 커패시터( $C_2$ )를 구한다.

$$C_2 = \frac{Q_C \cdot \tau \cdot f_{DRV}}{\Delta V_C \cdot \tau \cdot f_{DRV} - V_{DRV} \cdot D + V_C(D) \cdot D} \quad (3)$$

식 (3)은 식 (2)에서 구한 시정수에서 설계 여유를 두어 설정하며 나머지 조건은 표 1의 파라미터 테이블에서 4, 5, 6, 8, 9, 10을 대입함으로써 구할 수 있다.

#### 2.3.4 게이트와 소스간 저항( $R_{GS}$ )을 구한다.

$$\tau = R_{GS} \times C_2 \quad (4)$$

$$R_{GS} = \frac{\tau}{C_2} \quad (5)$$

식 (5)에 식 (3)에서 적용한  $\tau$ 와  $C_2$  값을 대입함으로써  $R_{GS}$ 를 구할 수 있다.

#### 2.3.5 1차측 커플링 커패시터( $C_1$ )를 구한다.

$$C_1 = \frac{Q_C}{\Delta V_{C1}} + \frac{(V_{DRV} - V_{CL}) \cdot D}{\Delta V_{C1} \cdot R_{GS} \cdot f_{DRV}} + \frac{V_{DRV}(D^2 - D^3)}{\Delta V_{C1} \cdot 4 \cdot L_M \cdot f_{DRV}^2} \quad (6)$$

여기서  $L_M$ 은 그림 4와 같은 회로 구성으로 다

음 방법에 의하여 측정한다.

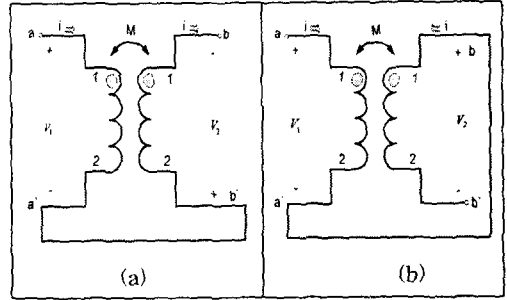


그림 4 상호 인덕턴스( $L_M$ )을 계산하기 위한 회로

그림 4와 같이 회로를 구성하여 상호 인덕턴스 값을 알 수 있다. 그림 4, (a)의 회로에서 개방 단자 a-b에서 측정되는 등가 인덕턴스는 식 (7)과 같다.

$$L^- = L_1 + L_2 - 2M \quad (7)$$

한편, 그림 4, (b)의 회로에서 개방 단자 a-b'에서 측정되는 등가 인덕턴스는 식 (8)과 같다.

$$L^+ = L_1 + L_2 + 2M \quad (8)$$

식 (8)에서 식 (7)을 빼면 식 (9)와 같다.

$$L_M = \frac{L^+ - L^-}{4} \quad (9)$$

식 (9)에서 계산된 결과를 식 (6)에 대입하고 표 1의 파라미터 테이블에 의해서 1차측 커플링 커패시터의 값을 계산할 수 있다. 식 (1)~(6)의 설계 절차를 거쳐서 계산된 소자값은 다음 조건을 만족하여야 한다.

조건 1.  $R_{GS,MAX} > R_{GS}$

조건 2.  $\tau > \tau_{MIN}$

2.2절에서 계산한  $R_{GS}$ 와  $\tau$ 의 값이 조건 1과 조건 2를 만족한다면 적절한 설계치이다. 또한, 컴퓨터 시뮬레이션을 실행하기 위해서는 펄스 변압기의 1차측과 2차측의 결합 계수 k를 알아야 한다. 식 (10)으로 결합 계수 k를 구할 수 있다.

$$k = \frac{L_M}{\sqrt{L_1 L_2}} \quad (10)$$

식 (9)로 인해 상호 인덕턴스( $L_M$ )를 계산할 수

있으며 계산 결과를 식 (10)에 대입하여 결합 계수  $k$ 를 계산할 수 있다.

### 3. 컴퓨터 시뮬레이션

본 논문에서 사용한 스위치는 ST社의 STW26NM60와 IR社의 IRFP460이다. 펄스 변압기의 코어 형태는 EE Core이며 1차측과 2차측의 턴수비는 2:1이다. 그림 4와 같은 측정법을 적용하여 1차측과 2차측의 상호 인덕턴스를 계산한 결과 2.155mH이며 식 (10)으로 1차측과 2차측의 결합 계수  $k$ 를 구한 결과  $k=0.937$ 이다. STW26NM60과 IRFP460의 데이터시트를 참고하여 표 2의 파라미터 테이블을 작성하였다.

표 2 STW26NM60과 IRFP460의 파라미터 테이블

파라미터	STW26NM60	IRFP460	
1	$\frac{dV_{IN}}{dt}$	$\frac{400}{1 \times 10^{-3}} [V/s]$	$\frac{400}{1 \times 10^{-3}} [V/s]$
2	$C_{GD,0}$	2300p[F]	4200p[F]
3	$V_{TH}$	4[V]	3.15[V]
4	$V_{DRV}$	7.5[V]	7.5[V]
5	$f_{DRV}$	50k[Hz]	50k[Hz]
6	$D_{MAX}$	0.33	0.33
7	$V_{CL}$	0.7[V]	0.7[V]
8	$\Delta V_C$	0.75[V]	0.75[V]
9	$Q_G$	73n[C]	110n[C]
10	$\tau$	100u	100u

표 2의 파라미터 테이블의 조건을 2.3절의 설계 절차에 의해 계산한 결과 게이트 구동 회로의 소자값은 표 3과 같다.

표 3 게이트 구동 회로 소자값

파라미터	STW26NM60	IRFP460
$C_1$	0.235u[F]	0.397u[F]
$C_2$	0.174u[F]	0.361u[F]
$R_{GS,MAX}$	4.35k[Ω]	1.88k[Ω]
$R_{GS}$	574.71[Ω]	277.01[Ω]
$\tau_{MIN}$	44.22u	44.22u
$\tau$	100u	100u

표 3은 게이트 구동 회로를 구성하는 소자들의 설계치이다. STW26NM60과 IRFP460은 비슷한 정격 전압 및 정격 전류의 용량을 갖는다. 그러나 표 3의 파라미터 값들을 비교해 보면 STW26NM60에 비하여 IRFP460의 기생 커패시터가 약 2배 정도 큰 값을 확인할 수 있다. 이로 인해 비슷한 용량을 갖는 스위치라 하더라도 내부의 특성에 따라 게이트 구동 회로의 소자값도 다르게 설정해야 한다는 것을 알 수 있다. 표 3의 결과를 바탕으로 회로를 구성한 뒤 시뮬레이션을 하였다. 다음과 같이 두 가지의 경우(Case 1, Case 2)로 나누어 시뮬레이션 하였다.

Case 1. IRFP460의 내부적 특성을 고려하여 게이트 구동 회로의 소자를 결정했을 경우

Case 2. STW26NM60의 내부적 특성에 맞는 게이트 구동 회로의 소자값을 IRFP460에 적용하였을 경우, 즉 스위치 내부적 특성에 맞지 않는 조건으로 설계되었을 경우를 비교하기 위함이다.

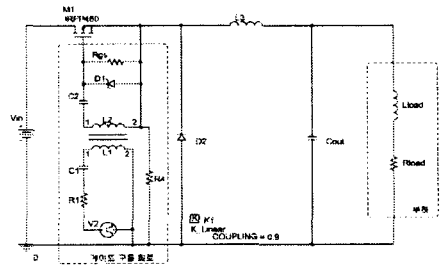


그림 5 시뮬레이션 회로도

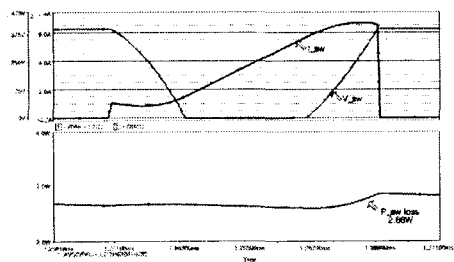


그림 6 Case 1  
(상) 스위치 양단 전압 / 전류 파형  
(하) 평균 스위칭 손실(2.86W)

그림 6은 Case 1의 결과 파형이며 그림 7은 Case 2의 결과 파형이다. 그림 6과 그림 7의 파형을 비교해 보았을 때 그림 7의 파형에서 스위치 양단의 전압과 전류가 겹치는 면적이 더 넓은 것을 확인할 수 있다. 겹치는 면적이 넓다는 의미는

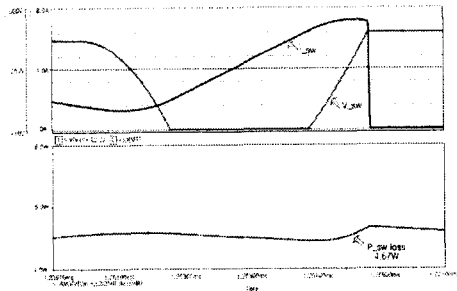


그림 7 Case 2

(상) 스위치 양단 전압 / 전류 파형

(하) 평균 스위칭 손실(4.67W)

그 만큼 스위칭 손실이 증가한다는 것을 의미한다. 그림 6의 경우 최적의 게이트 구동 회로 구성시 평균 스위칭 손실은 2.86W로 측정되었다. 반면, 내부적 특성을 고려하지 않았을 경우 평균 스위칭 손실은 4.67W로 측정되었다. 시뮬레이션 결과 게이트 구동 회로를 구성하는 소자값들로 인해 전력 변환 효율에 영향을 미친다는 것을 확인할 수 있다.

#### 4. 실험

실험은 그림 5의 Buck Converter 회로로 구성하였다. Case 1은 IRFP460의 내부적 특성을 고려하여 게이트 구동 회로의 소자값을 설정한 것이며 Case 2는 표 3에서 STW26NM60 내부적 특성에 맞게 설계된 값을 IRFP460 스위치 구동을 위한 게이트 구동 회로에 적용하여 실험하였다. Case 2를 적용한 이유는 스위치 내부적 특성과 맞지 않는 소자로 회로를 구성하였을 때를 비교하기 위함

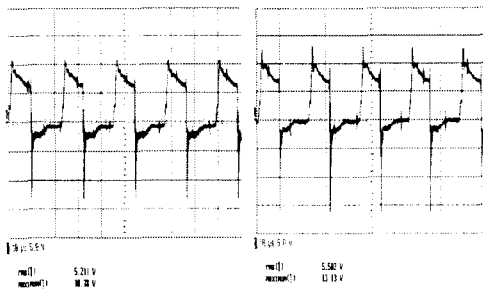


그림 8 Case 1  $V_{gs}(t)$     그림 9 Case 2  $V_{gs}(t)$

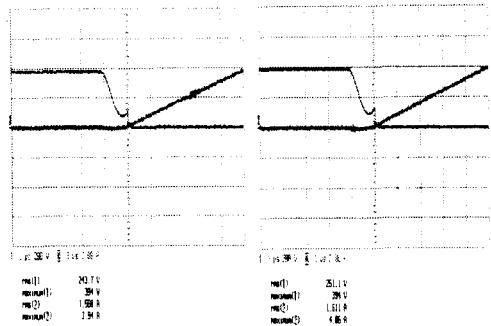


그림 10 turn-on시 전압/전류(Case1)

그림 11 turn-on시 전압/전류(Case2)

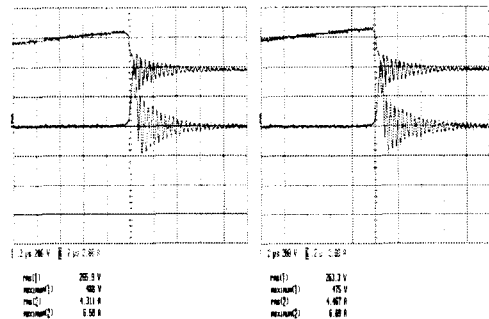


그림 12 turn-off시 전압/전류(Case1)

그림 13 turn-off시 전압/전류(Case2)

이다.

그림 8~13은 Case 1과 Case 2의 게이트와 소스 간 인가되는 전압과 스위치 turn-on/off시의 전압/전류의 파형을 나타내었다. 그림 8과 그림 9를 비교해보면 내부적 특성을 고려하여 게이트 구동 회로를 설계했을 경우 기생 성분에 의한 영향이 작음을 알 수 있다. 그림 10과 그림 11은 turn-on시의 스위치 양단에 걸리는 전압과 스위치로 흐르는 전류의 비교 파형이다. 그림 10과 그림 11에서는 전압과 전류의 겹치는 구간이 거의 존재하지 않으므로 turn-on시의 스위칭 손실은 거의 발생하지 않음을 알 수 있다. 그림 12와 그림 13은 turn-off시의 스위치 양단에 걸리는 전압과 스위치로 흐르는 전류의 비교 파형이다. 스위치 turn-on 때와는 달리 turn-off시에 전압과 전류의 겹치는 구간이 발생하는 것을 확인할 수 있다. 그림 14와 그림 15는 turn-off 시의 스위칭 손실을 계산하기 위해 전압과 전류 파형을 근사화한 것이다[3][4].

스위칭 off시의 손실을 계산하기 위해 그림 14, 그림 15와 같이 근사화를 통하여 계산하였다. 먼저 그림 14의 스위칭 손실을 계산하였다.

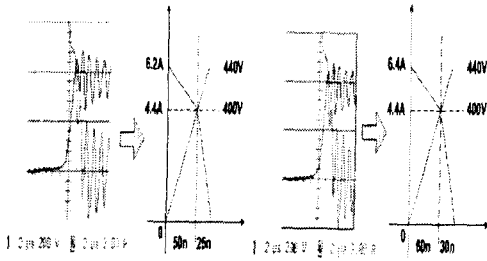


그림 14 turn-off시 스위칭 손실 근사화 (Case 1)

그림 15 turn-off시 스위칭 손실 근사화 (Case 2)

$$\int_0^{50n} \left( \frac{400}{50n} t \right) \times \left( \frac{-1.8}{50n} t + 6.2 \right) dt = 50u \text{ Joule} \quad (11)$$

$$\int_0^{25n} \left( \frac{40}{25n} t + 400 \right) \times \left( \frac{-4.4}{25n} t + 4.4 \right) dt = 22.73u \text{ Joule} \quad (12)$$

$$50u + 22.73u = 72.73u \text{ Joule} \quad (13)$$

$$72.73u \times 50kHz = 3.64 W \quad (14)$$

Case 1의 계산 결과 스위치 turn-off시 스위칭 손실은 3.64W로 계산되었다. 다음으로 그림 15의 스위칭 손실을 계산하였다.

$$\int_0^{60n} \left( \frac{400}{50n} t \right) \times \left( \frac{-2}{50n} t + 6.4 \right) dt = 60.8u \text{ Joule} \quad (15)$$

$$\int_0^{30n} \left( \frac{40}{30n} t + 400 \right) \times \left( \frac{-4.4}{30n} t + 4.4 \right) dt = 27.28u \text{ Joule} \quad (16)$$

$$60.8u + 27.28u = 88.08u \text{ Joule} \quad (17)$$

$$88.08u \times 50kHz = 4.40 W \quad (18)$$

Case 2의 계산 결과 스위치 turn-off시 스위칭 손실은 4.4W로 계산되었다. 실험 결과 Case 1이 Case 2 보다 스위칭 손실이 17% 작게 발생하였다.

## 5. 결론

본 논문에서는 비접지 스위치를 구동하기 위한 게이트 구동 회로 중 펄스 변압기를 사용한 경우에 국한하여 각 파라미터의 설계 공식 및 절차를 제시하였다. 유사한 정격 전압과 정격 전류의 용량을 갖는 스위치라 하더라도 내부에 존재하는 기생 성분 때문에 게이트 구동 회로를 구성하는 소자

값이 달라져야 함을 컴퓨터 시뮬레이션과 실험을 통하여 확인하였다. 비접지 스위치를 구동하기 위해 Drive IC를 사용하는 대신 위에서 제시한 펄스 변압기를 사용하여 게이트 구동 회로를 설계하였을 경우 단가의 절감과 전력 변환 효율이 상승할 것이라 사료된다. 이와 더불어 게이트 구동 회로에 사용되는 소자가 모두 수동 소자로 구성되었기 때문에 신뢰성의 향상도 기대할 수 있다.

## 참고 문헌

- [1] Yanqun Shen, Jian Jiang, Yan Xiong, Yan Deng, Xiangning He, Zhaohui Zeng, "Parasitic Inductance Effects on the Switching Loss Measurement of Power Semiconductor Devices", *IEEE ISIE*, 2006
- [2] Mark Pavier, Arthur Woodworth, Andrew Sawie-Hurst Green, "Understanding the Effect of Power MOSFET Package Parasitics on VRM Circuit Efficiency at Frequencies above 1MHz", *PCIM*, 2003
- [3] 박종연, 정동열, 이혁순 "HID-lamp용 Full-bridge 전자식 안정기의 손실 특성 규명", *대한 전기 학회 Jul*, 2001
- [4] 박종연, 정광현, 석경수, 박창열 "250W HID 램프용 전자식 안정기의 손실 특성 분석", *한국 조명 전기 설비 학회 추계 학술 대회*, pp.333~337