

Coated Conductor의 Bifilar 구조에서의 통전 교류 손실 측정 및 해석

Measurement & Analysis of Transport Current AC loss in Coated Conductor Bifilar Structure

방주석^{1,*}, 박동근¹, 심기덕², 장기성¹, 양성은¹, 안민철³, 강형구⁴, 석복렬⁴, 고태국⁵

J. S. Bang^{1,*}, D. K. Park¹, K. D. Sim², K. S. Jang¹, S. E. Yang¹,
M. C. Ahn³, H. K. Kang⁴, B. Y. Seok⁴, T. K. Ko⁵

Abstract: Superconductor is weak in AC condition. Bifilar geometry provides a solution to reduce AC loss. Bifilar geometry is piled up or wound with more than two layers. When a layer of superconductor abuts on other layers, AC loss is affected by not only self-field, but also magnetic field induced by adjacent layers. In this study, two superconductors are piled up as a series connection so that current flows in different directions. By this method, magnetic field is cancelled. If magnetic field is cancelled, AC loss is reduced. To compare AC loss with respect to piling method, we measured the AC loss difference between the case facing each other with substrate side and the case facing with YBCO side. Measured AC loss is compared with one-way current flow single layer AC loss. In addition, we analyzed how much AC loss was increased, or reduced. All results were compared with those calculated with Norris equation. By this experiment, we concluded that distance between two wires is the important cause of AC loss. The distance between two wires affects magnetic field reduction in YBCO and induced current flow on substrate side.

Key Words: Bifilar structure AC loss, Magnetic field canceling, Distance between two wires, induced current.

1. 서 론

기존의 전력기기에 대체될 초전도 소자는 교류 상황에서의 사용이 필수적이지만 교류에서 손실이 많은 단점이 있다. 현재 교류손실을 줄이기 위한 여러 연구가 진행되고 있으며 그 중에 대표적인 것이 무유도 권선이다. 무유도 권선을 위해서는 두 개 이상의 선재가

적층되어야 하며 초전도 선재가 적층되어 있는 경우, 자기장 손실뿐만 아니라 인접한 초전도 선재에서 발생하는 자기 작용에 의해 교류손실에 영향을 미치게 된다. 이러한 영향은 예측치 못했던 추가 손실을 발생시켜 전반적인 시스템의 성능 저하를 가져오므로, 설계 단계에서 충분히 예측할 수 있어야 한다[1].

본 연구에서는 자장을 발생시키지 않는 무유도 구조에서 선재의 적층 방향에 따른 교류손실을 측정하여 특성을 파악하였다. 선재를 직렬로 연결한 후 다른 방향으로 전류를 흐르게 하였다. 이 방법으로 두 선재 간의 자기 상쇄를 이용해 자화 손실을 줄여주었다. 이 경우 초전도 층 사이의 거리가 중요한 변수로 작용하게 된다. 초전도 층 사이의 거리는 적층 방법에 따라 달라질 수 있을 것이고 적층 구조는 교류손실의 크기에 영향을 미칠 것이라고 예상하였다.

이러한 가정을 검증하기 위해 선재 사이의 거리에 따른 교류손실의 차이를 비교하였다. 기판 면을 마주 보게 하여 전류를 흘려주었을 때와, YBCO 면을 마주 보게 하여 전류를 흘려주었을 때 손실의 차이를 측정하였다.

2. 이론적 배경과 실험방법

2.1. 교류손실 측정 방법

Coated Conductor(CC)는 기존의 BSCCO 선재의 한계를 극복할 수 있는 제 2세대 고온초전도 선재이다. 본 연구에서는 미국의 초전도 선재 제조회사인 AMSC에서 개발한 CC 중 구리를 안정화재로 가지는 344가 사용되었다. Table 1은 실험에 사용한 선재를 이루는 구성 물질과 각각의 두께를 나타낸다.

Table 1. Structure of AMSC 344 CC.

CC 구조	물질	두께
Stabilizer	Copper 155	50 μm *2=100 μm
Shunt	Silver	1 μm
HTS	YBCO	1 μm
Buffer	CeO ₂ , YSZ, Y ₂ O ₃	225 nm
Substrate	Ni-5%W	75 μm

¹학생회원 : 연세대 대학원 전기전자공학과
²정 회 원 : 한국전기연구원 초전도응용연구그룹
³정 회 원 : 기초전력연구원
⁴정 회 원 : 현대중공업 기계전기연구소
⁵정 회 원 : 연세대 전기전자공학과
 *교신저자 : iminjesus@yonsei.ac.kr
 원고접수 : 2007년 1월 4일
 심사완료 : 2007년 3월 16일

교류손실 측정방법으로는 통전법을 사용하였다. 통전법은 초전도선재에 교류전류 인가 후 전압을 측정하여 유효전력을 계산하는 방법이다. 측정을 위한 준비가 간단하고 열량 측정법에 비해 측정 시간이 길지 않다는 장점이 있어 널리 사용한다. 교류손실 측정 시 전압과 전류의 위상차가 발생하는데 통전법에서는 상쇄코일(cancel coil)의 위치를 적절히 조절하여 전압과 전류의 위상차이가 나지 않게 한다.

통전법으로 교류손실을 계산하는 방법은 다음 식 (1)과 같다.

$$i = I_m \sin \omega t \tag{1a}$$

$$v = V_m \sin(\omega t + \delta) \tag{1b}$$

$$W = \frac{V_m I_m \cos \delta}{2} \tag{1c}$$

여기에서 i 는 가해진 전류, I_m 은 전류의 최대치, ω 는 주파수, v 는 측정된 전압, V_m 은 전압의 최대치, δ 은 전류와 전압의 위상차, W 는 교류손실을 의미한다.

2.2. 선재 구조에 따른 교류손실 측정

본 연구에서는 두 개의 선재를 두 개의 적층 방법으로 연결한 후 교류손실을 측정하였다. 그리고 측정값을 단방향으로 흐르게 하였을 때 측정된 교류손실과 비교하여 손실의 감소 또는 증가 정도를 분석 하였다.

Fig. 1은 선재 지지대의 사진이며 그림에서 보는 것과 같이 선재 지지대의 가운데 빈 공간에서 두 개의 선재가 맞붙을 수 있도록 제작하였으며 임계 전류의 10 %에서 95 %까지 전류를 변화시키며 통전손실을 측정하였다.

실험은 두 가지를 수행하였다. 첫 번째 실험에서는 한 개 선재의 교류손실을 측정하여 Norris 식과 비교 하였다. 두 번째 실험에서는 선재를 적층하여 교류손실을 측정하였다. Fig. 2와 같이 직렬로 연결된 두 개의 적층 선재를 전류가 다른 방향으로 흐르도록 설계 하였다. 그림에서 보는 바와 같이 왼쪽으로 전류가 들어가고 오른쪽에서 선재가 접합되어 위아래에 반대의 전류가 흐르게 된다. 접합 부분 이외에서는 Kapton 테이프를 이용하여 두 선재를 서로 절연하고 완전히 맞붙을 수 있도록 하였다[2]. 또한 적층 방법에 따른 자계의 영향을 알아보기 위하여 Fig. 3과 같이 선재를 두 가지 다른 방법으로 접합하였다. 두 번째 실험의 교류손실 측정 후 실험 결과를 Norris 식과 비교하였다.

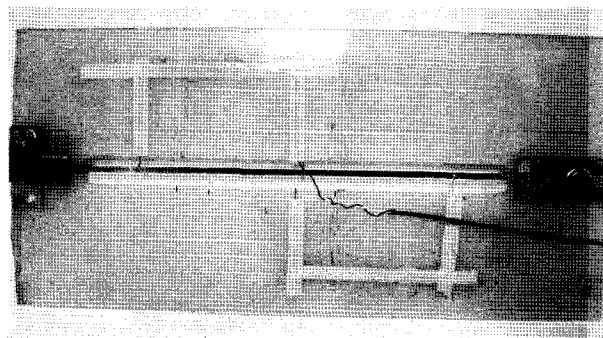


Fig. 1. Experiment sample picture.

모든 실험은 50 Hz에서 수행하였으며 실험의 정확성을 기하기 위해 LabView 프로그램에서 FFT(Fast Fourier Transform)를 이용하여 원하는 주파수의 신호만을 추출하였다. 주파수 추출을 통해 전압의 신호잡음을 최소화 하고 정현파 성분만을 가질 수 있도록 하였다.

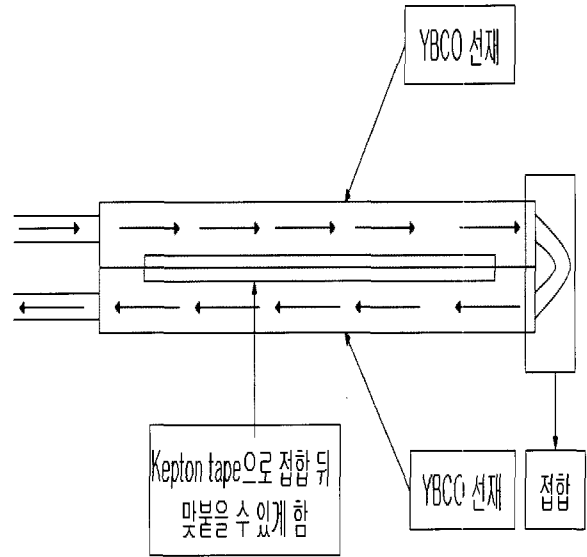


Fig. 2. Current flow diagram.

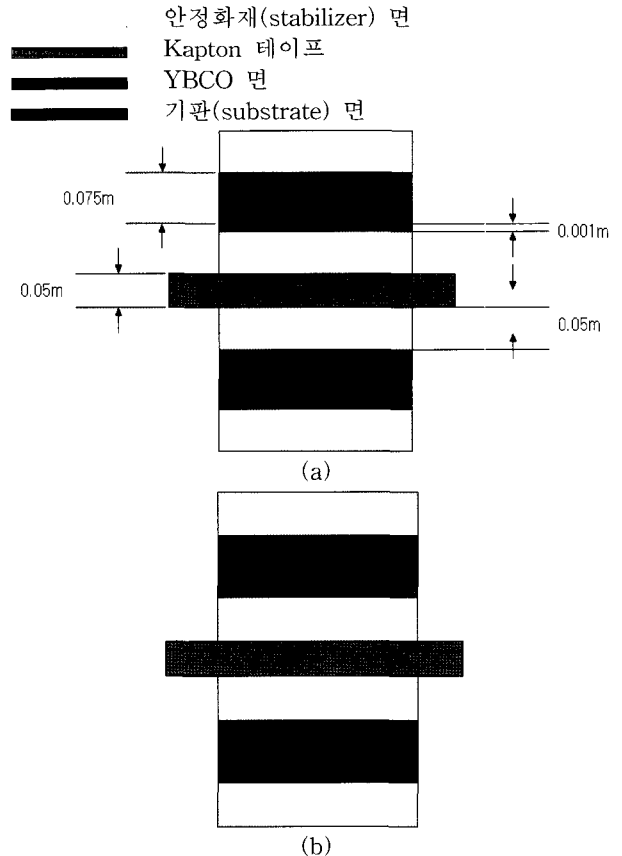


Fig. 3. Two wire joint method (a)YBCO-YBCO (b)Substrate-Substrate.

3. 실험 결과 및 해석

3.1. 실험결과와 Norris 식 값 비교

Norris 식은 초전도체를 여러 형태로 근사하여 교류 손실을 측정하는 방법으로서 보편적으로 채택되는 해석 모델이다[1-3]. Norris 식의 5가지 모델 중 strips 모델을 단방향 단층 측정결과와 비교하였고, antiparallel 모델을 양방향 적층 측정결과 비교하였다. strips 모델의 경우 식 (2a)와 같은 방법으로 교류손실을 계산한다.

$$F = I/I_c, L_2 \approx F^4/6\pi, L_c = I_c^2 \mu_0 L_2 \quad (2a)$$

여기에서 L_c 는 단위길이 한 주기 당 손실, j 는 선재 단위 폭 당 전류밀도, I_c 는 임계전류를 의미한다.

Antiparallel 모델의 경우 식 (2b)와 같은 방법으로 교류손실을 계산한다[4].

$$F = I/I_c, L_2 \approx F^4\pi/6, L_c = \mu_0 j^2 s^2 L_4 \quad (2b)$$

여기에서 s 는 두 선재 사이의 거리를 의미한다.

다음의 그래프는 위의 식으로 계산한 값과 실제 실험 결과를 비교한 것이다. Antiparallel 모델에서 두 선재 사이의 거리 s 는 선재의 구조를 고려하여 0.23 mm로 계산하였다.

3.2. 실험결과 해석

두 실험 모두 측정치가 이론치보다 약간 크게 나타났다. 통전법으로의 교류손실 측정 시 상쇄코일(cancel coil)의 위치가 조금씩 움직이게 되므로 상쇄코일에 의한 자계 상쇄가 완전하지 못하게 된다. 그러면서 측정치가 이론치보다 더 크게 나온 것으로 추정된다.

단층 단방향 교류손실은 Fig. 5(a)에서와 같이 Norris 식과 비슷하게 나타났다. Fig. 5(b)는 Norris 식의 antiparallel 모델 교류 손실과 양방향 전류 두 가지 경우를 비교한 것이다. 두 개의 그래프를 종합해 보면 통전손실의 크기는 단방향 단층 선재가 적층 양방향보다 크게 나타났다. 또한 적층 양방향 통전손실의 경우 기판면이 맞게 하였을 경우가 YBCO 면이 맞게 하였을 경우보다 컸다.

먼저 단층 단방향보다 적층 양방향의 경우의 손실이 더 작게 나타났으므로 무유도 권선이 통전손실 측면에서 유리하다는 것을 알 수 있다. 또한 Fig. 5(b)에서 보듯이 무유도 권선의 효과는 YBCO 면이 맞게 했을 때 훨씬 큰 것임을 확인할 수 있다.

이렇게 선재의 적층 방법에 따라 손실이 차이가 나는 원인은 초전도체 자체에서 발생하는 통전손실과 기판에서 나타나는 통전손실로 해석할 수 있다.

strips 모델 식(2b)에서 보듯이 2개의 YBCO 사이의 거리에 따라 통전손실의 차이가 나는 것을 알 수 있다. 초전도 상태에서 대부분의 전류가 YBCO 층에만 흐른다고 가정했을 때 두 선재의 적층 거리에 따라 손실 차이가 있을 것이다. 적층 양방향을 이용하는 목적은 안쪽과 바깥층에서 각각 발생하는 외부 자기장을 서로 상쇄하여 통전손실을 줄여주는 것이다. 그런데 거리가 멀어질수록 양쪽에서 발생한 자계가 서로 영향을 미치지 못해 자계를 상쇄하는 정도가 작아져 통전손실 감소의 효과가 작아진다. Fig. 3에서 적층 방법에

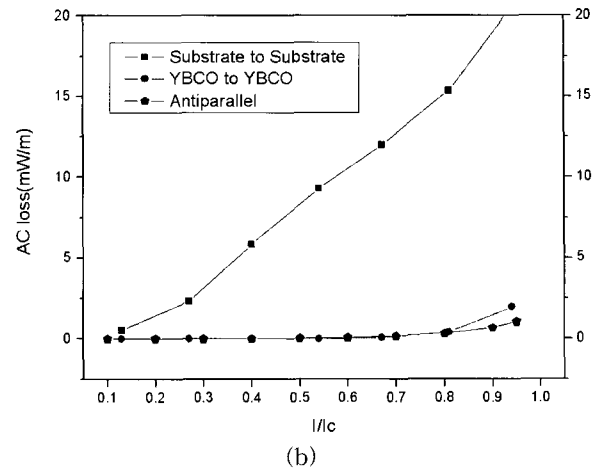
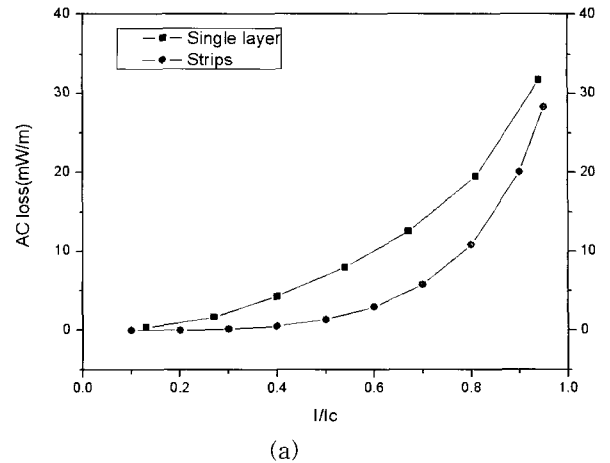


Fig. 5. Norris equation & measurement value comparison (a)strips model Norris equation & single layer measurement result (b)antiparallel model Norris equation & facing YBCO-YBCO & facing substrate-substrate measurement result.

따라 YBCO 간의 거리가 다른 것을 볼 수 있으며 이 거리의 차이가 실험결과에 그대로 영향을 미쳤음을 확인했다.

또한 기판에 유도되는 전류도 전체적인 손실에 영향을 미쳤을 것으로 생각된다. 교류 전류가 흐르는 경우 교류 전류에 의한 지속적인 자장 변화가 일어나며 Faraday 법칙에 따라 자장변화는 기판에 지속적인 전류를 유도한다. YBCO에 흐르는 교류 전류 이외에 기판의 주성분인 Ni-W에 원치 않는 전류가 흐르면서 더욱 큰 통전손실을 유발한다[5].

Fig. 6은 통전시 선재에서 일어나는 자계 모형을 YBCO 면과 기판 면으로 간략화해서 그린 그림이다. Fig. 6(a)와 같이 YBCO 가 서로 마주보게 하였을 경우 YBCO 바깥쪽에 기판이 위치하므로 YBCO에 전류가 흐를 때 기판에서는 자계가 상쇄되는 효과가 있다. 그러므로 기판에 유도되는 전류가 작아져 통전손실이 작게 된다. 반면 Fig. 6(b)와 같이 기판 면이 서로 마주보게 하였을 경우 기판이 두 YBCO 사이에 위치하므로 YBCO에 흐르는 전류에 의해 그 사이에서는 자계 중첩이 일어나며 기판에 더 큰 전류를 유도하여 통전손실이 크게 된다.

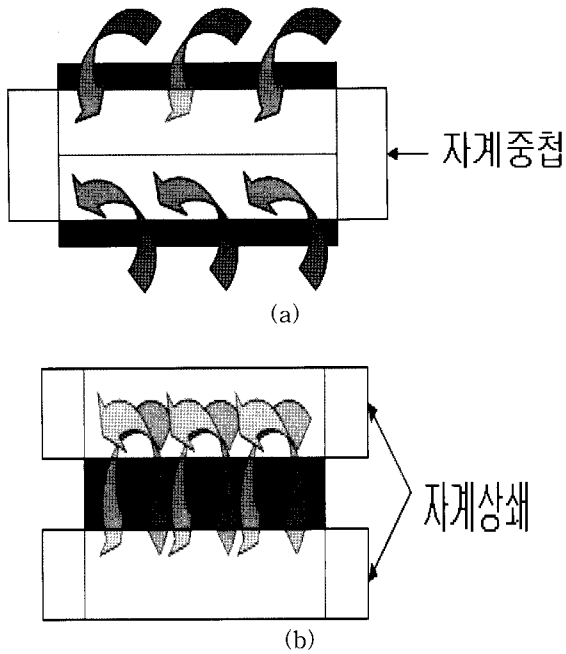


Fig. 6. magnetic field analysis with respect to CC joint structure (a)YBCO-YBCO (b)substrate-substrate.

4. 결 론

본 논문에서는 2개의 CC선재를 위아래로 적층하여 반대방향으로 전류를 흐르게 하였을 때 교류손실의 크기 정도를 비교하였다. 그 결과 YBCO 면이 마주보게 하여 전류를 흘려주었을 때 통전손실이 작은 것을 확인할 수 있었다. 그 이유는 두 초전도 층 사이의 거리가 가까우므로 자기 상쇄가 크게 일어나며 자기 영향에 의한 기판의 유도전류가 상대적으로 작기 때문이다.

초전도 선재를 무유도로 권선할 경우 자기상쇄에 의해 교류손실을 감소시킬 수 있다. 이 때, 맞는 면의 방향에 따라서 같은 무유도 구조에서도 교류손실의 차이가 많이 나는 것을 알 수 있다.

이 실험 결과가 무유도 교류 손실 절감에 유용하게 사용 될 수 있을 것으로 예상되며 이에 대해 더 많은 연구가 필요할 것이다.

감사의 글

본 연구는 21세기 프론티어 연구개발사업인 차세대 초전도 응용기술개발 사업단의 연구비 지원에 의해 수행되었습니다

참 고 문 헌

[1] Satoshi Fukui, Takeru Nishijyo, Shoichi Abe, Jun Ogawa, Mitsugi Yamaguchi, Takao Sato, Mitsuho Furuse, Hideki Tanaka, Kazuaki Arai, Masaichi Umeda, Tomoaki Takao, "Numerical

Study on AC Loss Characteristics of HTS Coils With Various Cross Sections and Methods of AC Loss Reduction," IEEE Transactions on Applied Superconductivity, Vol. 16, No. 2, pp. 139-142, 2006.

[2] Ji-Kwang Lee, Woo-Seok Kim, Ji Hoon Kim, Seungwook Lee, Guesoo Cha, Song-yop Hahn, "Experimental result of transport current loss in bifilar winding solenoid type HTS coil," IEEE Transactions on Applied Superconductivity, Vol. 11, No.1, pp. 2228-2231, 2001.
 [3] Daisuke Miyagi and Osami Tsukamoto, "Characteristics of AC transport current losses in YBCO coated conductors and their dependence on distributions of critical current density in the conductor," IEEE Transactions on Applied Superconductivity, Vol.12, No.1, pp. 1628-1631, 2002.
 [4] W.T.Norris, "Calculation of hysteresis losses in hard superconductors carrying ac: isolated conductors and edges of thin sheets," Journal of Physics D, Vol. 3, Issue 4, pp. 489-507, 1970.
 [5] Seyong Choi, Wansoo Nah, Jung Ho Kim, Jinho Joo, K. Ryu, "Numerical Analysis of Transport Current Losses in Stacked HTS Conductors," Progress in Superconductivity, Vol.5 No.2 pp. 89-93, 2004.

저 자 소 개



방주석(方遵錫)

1980년 10월 09일생, 2006년 연세대학교 공대 전기전자공학과 졸업, 현재 동 대학원 전기전자공학과 석사과정.



박동근(朴東瑾)

1980년 11월 4일생, 2003년 연세대 공대 전기전자공학과 졸업, 2005년 동 대학원 전기전자공학부 졸업(공학석사), 현재 동 대학원 전기전자공학부 박사과정.



심기덕(沈基德)

1973년 2월 1일생, 1997년 연세대학교 전기공학과 졸업, 1999년 동 대학원 전기공학과 졸업(공학석사), 현재 한국전기연구원 초전도 응용연구그룹 선임연구원.



장기성(張基盛)

1981년 9월 23일생. 2005년 연세대학교 전기공학과 학사. 2006년 동 대학원 전기전자공학과 졸업(석사과정), 현재 동 대학원 전기전자공학과 박사과정.



양성은(梁盛銀)
1978년 12월 3일생, 2003년 연세대 공대
기계전자공학부 졸업, 2005년 동 대학원
전기전자공학과 졸업(공학석사), 현재 동
대학원 전기전자공학과 박사과정.



안민철(安敏哲)
1976년 9월 20일생, 1999년 연세대 공
대 전기공학과 졸업, 2001년 동 대학원
전기·컴퓨터공학과 졸업(공학석사),
2006년 동 대학원 전기전자공학과 졸업
(공학박사). 현재 기초전력연구원 연구
원.



강형구(姜亨求)
1973년 8월 4일생, 1997년 성균관대 공
대 전기공학과 졸업, 1999년 동 대학원
전기전자컴퓨터공학과 졸업(공학석사),
현재 동 대학원 전기전자공학과 박사
졸업(공학박사). 현재 현대중공업(주) 기
계전기연구소 선임연구원.



석복렬(石福烈)
1971년 2월 16일생. 1994년 부산대학교
전기공학과 졸업. 1994년 10월~1995년
8월 국제단기교환유학생(일본 큐슈대학).
1996년 동 대학원 전기공학과 졸업(공학
석사). 2000년 3월 일본 큐슈대학 시스템
정보과학연구과 졸업(공학박사). 2000년
4월~2001년 3월 일본 통상산업성 공업
기술원 특별연구원(AIST fellow). 현재
현대중공업(주) 기계전기연구소 책임연
구원.



고태국(高太國)
1955년 7월 4일생, 1981년 연세대학교
전기공학과 졸업, 1983년 Case Western
Reserve University(공학석사), 1986년
동 대학원(공학박사), 1986~88년 미국
Ohio Cleveland State University 조교
수, 현재 연세대학교 전기전자공학과 교
수.