

Polyethersulfone(PES) 및 유리 기판위에 제작된 PVP 게이트 절연막의 전기적 특성

신익섭 · 공수철 · 임현승 · 박형호¹ · 장호정*

단국대학교 전자·컴퓨터공학과

¹연세대학교 세라믹공학과

Electrical Properties of PVP Gate Insulation Film on Polyethersulfone(PES) and Glass Substrates

Ik Sup Shin, Su Cheol Gong, Hun Seoung Lim, Hyung Ho Park¹ and Ho Jung Chang*

Department of Electrical and Computer Engineering, Dankook University, Cheonan, 330-714, Korea

¹Department of Ceramics Engineering, Yonsei University, Seoul, 120-749, Korea

초 록 : 휘성 유기박막트랜지스터(organic thin film transistor, OTFT)를 제작하기 위하여 게이트 절연막으로 PVP(poly-4-vinylphenol) 유기막을 이용하여 MIM (metal- insulator-metal) 구조의 캐패시터 소자를 제작하였다. 유기 절연층의 형성은 Al/PES (polyethersulfone) 기판과 ITO/Glass 기판 위에 PVP를 용매로, PGMEA(propylene glycol monomethyl ether acetate)를 용매로 사용하였다. 또한 열경화성 수지인 poly(melamine-co-formaldehyde)를 사용하여 cross-linked PVP 절연막을 합성하여 스펀코팅법으로 소자를 형성하였다. 제작된 소자에 대해 절연막 두께와 기판 종류에 따른 전기적 특성을 조사한 결과 Al/PES 기판을 사용하였을때 누설전류는 1.3 nA로 ITO/glass 기판을 사용했을때의 27.5 nA보다 크게 개선되었다. 또한 제작된 모든 캐패시터 소자의 정전용량은 1.0~1.2 nF/cm² 범위로 나타났으며 계산값과 매우 유사한 결과를 얻을 수 있었다.

Abstract : The capacitors with MIM(metal-insulator-metal) structures using PVP gate insulation films were prepared for the application of flexible organic thin film transistors (OTFT). The co-polymer organic insulation films were synthesized by using PVP(poly-4-vinylphenol) as a solute and PGMEA(propylene glycol monomethyl ether acetate) as a solvent. The cross-linked PVP insulation films were also prepared by addition of poly(melamine-co-formaldehyde) as thermal hardener. The leakage current of the cross-linked PVP films was found to be about 1.3 nA on Al/PES(polyethersulfone) substrate, whereas, on ITO/glass substrate was about 27.5 nA indicating improvement of the leakage current at Al/PES substrates. Also, the capacitances of all prepared samples on ITO/glass and Al/PES substrates were ranged from 1.0 to 1.2 nF/cm², showing very similar result with the calculated capacitance values.

Keywords: PES substrate, Gate insulator, Poly-4-vinylphenol, Capacitance, Leakage current

1. 서 론

유기물을 이용한 유기박막 트랜지스터는 차세대

대 디스플레이로서 주목을 받고 있는 TFT-LCD (thin film transistor-liquid crystal display), OLED (organic light emitting diodes), E-paper 등의 구동소

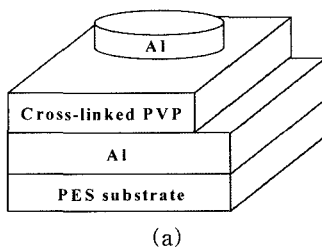
*Corresponding author

E-mail: hjchang@dankook.ac.kr

자로서 응용 가능성이 기대되고 있다. 동시에 스마트카드, RFID (radio frequency identification) tag, 바이오센서 등 많은 부분에 적용이 가능할 것으로 기대되며 현재 많은 연구가 진행되고 있다.^{1,2)} 유기박막 트랜지스터는 기존의 Si wafer를 이용한 반도체 소자에 비하여 저온에서 간단한 공정으로 형성 가능하다. 특히 최근에는 휨성 (flexible) 디스플레이의 구현을 위해 플라스틱 (plastic) 기판상에 게이트 유기 절연층을 형성하여 유기박막트랜지스터 (organic thin film transistor, OTFT)를 제작하는 연구가 활발히 진행되고 있다.^{3,4)} 유기박막트랜지스터 제작시 게이트 절연막의 절연 특성 및 전기적 특성은 소자의 동작 특성에 영향을 미치는 중요한 요소이다. 기존의 SiO₂ 무기 절연막은 유기물과 접촉시 계면특성이 좋지 않아 계면저항의 증가로 ohmic contact에 어려움이 있다. 이러한 문제를 해결하기 위하여 현재는 PMMA (polymethyl methacrylate), PI (polyimide), PVA (polyvinyl alcohol), PVP (poly-4-vinylphenol) 등의 고분자 물질을 절연막으로 이용한 유기박막 트랜지스터를 제작하는 연구가 진행되고 있다.^{5,7)} 본 연구에서는 휨성 유기박막 트랜지스터 소자에 응용하기 위하여 Al이 코팅된 폴리머 PES (polyethersulfone) 기판과 ITO (indium thin oxide) 코팅된 유리 기판위에 cross-linked PVP 절연막을 스펀코팅법으로 형성하였다. 제작된 MIM (metal-insulator-metal) 캐패시터 (capacitor) 소자에 대해 기판 종류와 절연층 두께에 따른 표면 형상과 전기적 특성을 비교, 분석하였다.

2. 실험방법

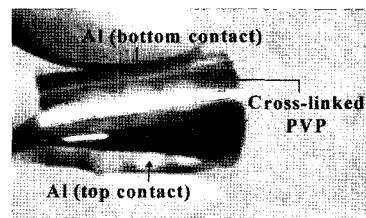
Fig. 1은 PVP 절연막의 전기적 특성을 조사하



(a)

기 위하여 Al/PES 기판과 ITO/Glass 기판을 이용하여 제작된 MIM 소자의 단면구조도와 실물 사진을 보여주고 있다. 사용된 기판은 Methanol, D.I water, IPA (isopropyl alcohol)를 이용하여 초음파 세정한 후, 질소 가스를 불어서 건조하였다. 또한 기판위에 잔여 수분을 완전히 제거하기 위하여 진공 오븐에서 1시간 동안 건조하였다. PES 기판의 하부 전극으로 Al 금속을 열진공증착 (Thermal Evaporator) 장비를 이용하여 150 nm 두께로 증착하였다. 고분자 유기절연막인 PVP는 PGMEA (propylene glycol monomethyl ether acetate)를 용매로 사용하여 1:9 wt% 농도비로 상온에서 교반하였다. 전극의 식각 처리시 acetone과 같은 용매의 영향을 최소화하기 위하여 열경화제인 poly(melamine-co-formaldehyde)를 5 wt% 첨가하여 cross-linked PVP를 제작하였다.^{5,6)} 제조된 PVP 절연용액에 대해 두께를 조절하기 위해 스펀코팅 (spin coating) 회전수를 1단계 500 rpm/10 sec, 2단계로 2000 rpm/20sec와 3000 rpm/20 sec로 각각 조절하여 2종류의 두께를 가지는 PVP 절연막을 형성한 후, 100°C에서 30분간 건조하였다. 도포된 박막의 두께는 500 rpm(1단계)/2000 rpm(2단계)인 경우 약 500 nm를 나타내었고, 500 rpm (1단계)/3000 rpm(2단계)으로 도포한 시료의 경우 약 320 nm의 두께를 나타내었다. 하부전극의 패터닝 (patterning)을 위해 DI water와 Acetone을 1:1로 혼합한 용액을 사용하여 식각 후, 200°C에서 7분간 열처리 (curing)를 실시하였다. 마지막으로 열진공증착 장비를 이용하여 150 nm로 Al 상부전극을 직경 4 mm (A: 12.5 mm²) 크기의 원형으로 증착하여 MIM 구조의 캐패시터 소자를 제작하였다.

제작된 캐패시터 소자는 semiconductor analyzer (HP4145B와 HP4280A)를 통하여 전류-전압 (I-V)



(b)

Fig. 1. (a) Schematic drawing of MIM device structure and (b) Prepared flexible MIM device

및 정전용량-전압(C-V) 특성을 조사하였다. AFM (atomic force microscope)을 이용하여 박막의 표면 형상과 거칠기를 조사하였으며, 박막 두께는 알파 스텝 (α -step) 두께 측정기를 이용하였다.

3. 실험결과 및 고찰

PVP 박막의 절연특성과 표면 형상의 연관성을 조사하기위해 AFM 분석을 실시하였다.

Fig. 2는 ITO/Glass 기판위에 320 nm 두께로 도포된 PVP 절연막과 Al/PES 기판위에 320 nm와 500 nm로 도포한 절연막의 AFM 표면 형상을 나타내고 있다. 표면 거칠기를 나타내는 RMS (root mean square) 값은 ITO/Glass 기판위에 형성된 PVP 절연막 (두께: 320 nm)의 경우 0.41 nm를 나타내었다. 한편 Al/PES 휨성 기판위에 형성된 PVP 절연막의 경우 절연막 두께를 320 nm에서 500 nm로 증가할 경우 RMS 값은 0.29 nm에서 0.17 nm로 크게 감소하였다.

기판에 따라 표면 거칠기가 차이가 나는 이유는 Glass 기판은 소수성(hydrophobic)이고, PES 기판은 친수성(hydrophilic)인 성질을 갖는다. PVP 절연막은 친수성인 성질을 띠고 있으며 이로 인하여 기판과 PVP 유기용매가 접촉하였을때 기판과 유기용매의 표면마찰저항이 달라져 표면 거칠기의 차이를 나타낸다. 즉 PES 기판과 PVP 절연막은 양쪽 모두 친수성인 성질을 가짐으로써 박막간의 접합력과 표면 거칠기가 개선 될 수 있는 조건을 갖추고 있다.

Fig. 3은 Al/PVP/ITO/Glass 구조와 Al/PVP/Al/PES 구조를 갖는 캐패시터 소자에서 전류-전압 특성 곡선을 보여주고 있다. 약 320 nm의 두께로 ITO/Glass 기판위에 증착된 절연막의 누설전류는 27.5 nA 이었으며, Al/PES 기판위에 증착된 PVP 절연막의 누설전류는 1.3 nA로 Al/PES 기판에 증착하였을 경우 절연막의 누설전류는 약 20배 정도 감소하여 우수한 절연 특성을 나타내었다. 또한 Al/PES 기판을 이용하여 PVP 유기 절연막의 두께

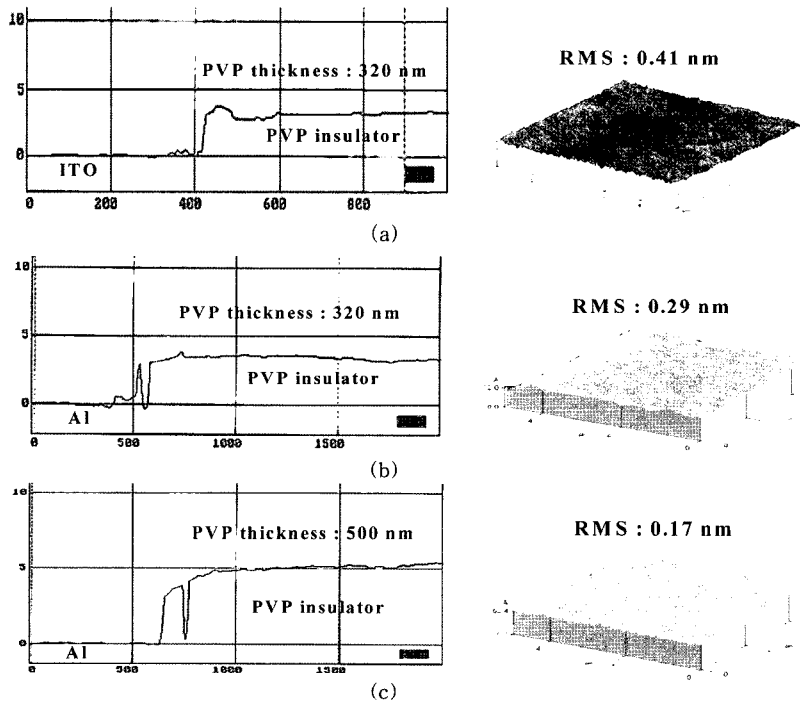


Fig. 2. Thickness profiles and AFM image of (a) PVP (320 nm)/ITO/Glass, (b) PVP (320 nm)/Al/PES and (c) PVP (500 nm)/Al/PES substrates with MIM structures.

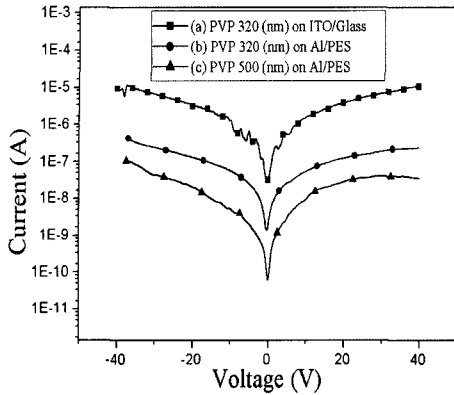


Fig. 3. I-V characteristics of PVP insulation film for (a) PVP (320 nm)/ITO/Glass, (b) PVP (320 nm)/Al/PES and (c) PVP (500 nm)/ Al/PES.

를 320 nm에서 500 nm로 증가한 경우 커패시터 소자의 누설전류는 1.3 nA에서 36.6 pA로 크게 감소하였다.

이러한 전기적 특성의 향상은 Fig. 2에서와 같이 PES 기판과 PVP 절연막의 표면 거칠기가 개선됨으로써 누설 전류가 감소된 것으로 판단된다. 또한 표면 거칠기의 개선으로 인한 박막 접합력의 향상은 치밀한 PVP 절연막을 형성하여 전기적 특성의 향상에 기여한다.⁷⁾ 즉 cross-linked PVP 절연막의 전기적 특성은 ITO/Glass 기판에 비해 Al/PES 기판에서 누설 전류가 더욱 감소하며, PVP 절연막의 두께가 증가할수록 절연 특성이 향상됨을 알 수 있다.

이러한 결과로부터 Fig. 3에서 나타난 누설 전류의 감소는 박막의 표면 거칠기와 크게 관련이 있으며 PVP 절연막의 표면 거칠기가 감소할수록 누설전류는 개선되는 결과를 얻을 수 있었다.

유기박막 트랜지스터에서 채널 폭 (width, W), 길이 (length, L) 등의 소자 구조와 게이트 절연층의 정전용량 (capacitance, Co)은 트랜지스터의 성능을 좌우하는 요소이다. 식 (1)에서 알 수 있듯이 게이트 절연막의 정전용량이 클수록 트랜지스터의 드레인 전류의 증가와 캐리어 이동도는 향상된다.

$$I_D = \frac{\mu_{FET} C_0 W}{2L} (V_G - V_{TH})^2 \quad (1)$$

여기서, I_D 는 소자의 드레인 전류, μ_{FET} 는 캐리어

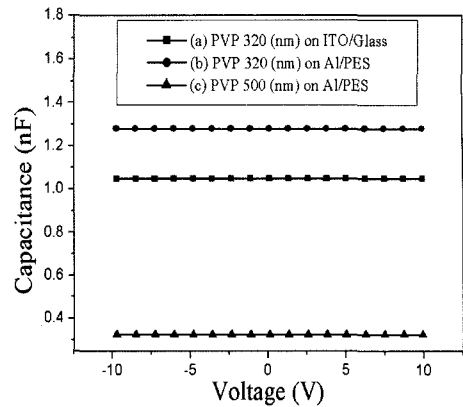


Fig. 4. C-V characteristics of PVP insulation film for (a) PVP (320 nm)/ITO/Glass, (b) PVP (320 nm)/Al/PES and (c) PVP (500 nm)/ Al/PES.

이동도, V_G 는 게이트 전압, 그리고 V_{TH} 는 임계전압을 나타낸다.

Fig. 4는 Al/PVP/ITO/Glass 구조와 Al/PVP/Al/PES 구조를 가지는 커패시터 소자에서 PVP 유기 절연막의 전압인가에 따른 정전용량의 특성 그래프이다. ITO/ Glass 기판에 증착된 PVP 유기 절연막의 정전용량은 320 nm 두께의 경우 1.0 nF/cm²으로 우수한 값을 나타내었다. 또한 Al/PES 기판에 증착된 PVP 유기 절연막의 두께가 320 nm에서 500 nm로 증가할 경우 정전용량은 1.2 nF/cm²에서 0.3 nF/cm²으로 크게 감소하였다. 이와 같이 측정된 정전용량값은 커패시터 구조에서 정전용량 관계식인 식(2)에 의해 계산된 값인 약 1.3 nF/cm²(두께: 320 nm)과 0.4 nF/cm²(두께: 500 nm) 값과 매우 유사한 결과를 얻을 수 있었다.

$$C_0 = \epsilon_0 \epsilon_r \frac{A}{d} \quad (2)$$

여기서, ϵ_0 는 진공에서의 유전율(8.86*10⁻¹² F/m), ϵ_r 은 PVP의 비유전율 (ϵ_r : 3.6), A는 전극면적 (A: 12.5 mm²) 그리고 d는 PVP 절연막의 두께를 각각 나타낸다.

4. 결 론

유기박막 트랜지스터의 제작에 사용되는 PVP 게이트 절연막을 휨성 기판에 응용하기 위하여

ITO/Glass 및 Al/PES 두 종류의 기판을 이용하여 cross-linked PVP 캐패시터 소자를 제작하여 전기적 특성과 표면 형상을 관찰하였다. 320 nm의 동일한 두께에서 PVP 유기 절연막의 누설전류는 ITO/Glass 기판을 사용한 경우(누설전류: 27.5 nA)에 비하여 Al/PES 기판을 사용(누설전류: 1.3 nA)하였을때 크게 개선되었다. Al/PES 기판의 경우 두께가 320 nm에서 500 nm로 증가함에 따라 누설전류는 1.3 nA에서 36.6 pA로 크게 감소하였다. 이러한 누설전류의 감소는 AFM 측정 결과 PVP 절연막의 표면 거칠기의 개선에 의한 것으로 판단된다. Al/PES 기판에서 PVP 절연막의 두께가 320 nm와 500 nm인 경우 측정된 정전용량값은 1.2 nF/cm²와 0.3 nF/cm²를 각각 나타내었으며, 계산값과 매우 유사한 결과를 얻을 수 있었다.

감사의 글

본 연구는 한국과학재단의 특정목적기초 프로그램(과제번호: R01-2005-000-10058-0)에 의해 수행된 연구의 일부이며 이에 감사드립니다.

참고문헌

1. B. K. Crone, A. Dodabalapur, R. Sarpeshkar, A. Gel-

- perin, H. E. Katz, and Z. N. Bao, "Organic oscillator and adaptive amplifier circuits for chemical vapor sensing" *J. Appl. Phys.* 91, 10140 (2002).
2. J. H. Lee, S. H. Kim, G. H. Kim, J. I. Lee, Y. S. Yang, H. Y. Chu, J. Y. Oh, L. M. Do and T. Zyung, "Organic transistors using polymeric gate dielectrics" *J. of the Korean Physical Society*, 42, S614S617 (2003)
3. K. Kudo, M. Yamashina, T. Morizumi, "Light-Emitting Field-Effect Transistor Based on a Tetracene Thin Film" *Jpn. J. Appl. Phys.* 23, 130 (1984)
4. A. Tsumura, H. Kozuka, Y. Ando, "Polythiophene field-effect transistor: Its characteristics and operation mechanism" *Synth. Meth.*, vol.25, 11-23, 1988.
5. T. N. Jackson, Y. Y. Lin, D. J. Gundlach and H. Klauk, "Organic thin-film transistors for organic light-emitting flat-panel display backplanes", *IEEE J. of Selected Topics in Quantum Electronics*, Vol. 4, No. 1, 101-104, 1998
6. I. J. Baek, J. H. Yoo, H. S. Lim, H. J. Chang, and H. Y. Park, "Preparation and properties of PVP gate insulation film for organic thin film transistor" *J. of Microelectronics and Packaging Society* Vol, 12, No. 4, 359-363. (2005)
7. S. C. Bae, S. T. Oh and S. Y. Choi, "Fabrication of thin film transistor on plastic substrate for application to flexible display" *한국전자공학회*, 47, 7, 481-485